

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号

特開2010-122714

(P2010-122714A)

(43) 公開日 平成22年6月3日(2010.6.3)

(51) Int.Cl.

G02F 1/1368 (2006.01)

F I

G O 2 F 1/1368

テーマコード (参考)

2 H 0 9 2

審査請求 有 請求項の数 4 O L (全 24 頁)

(21) 出願番号	特願2010-52524 (P2010-52524)	(71) 出願人	502356528
(22) 出願日	平成22年3月10日 (2010.3.10)		株式会社 日立ディスプレイズ
(62) 分割の表示	特願2004-316250 (P2004-316250)		千葉県茂原市早野3300番地
	の分割	(74) 代理人	100083552
原出願日	平成16年10月29日 (2004.10.29)		弁理士 秋田 収喜
		(74) 代理人	100103746
			弁理士 近野 恵一
		(72) 発明者	長谷川 篤
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		(72) 発明者	宮沢 敏夫
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		Fターム(参考)	2H092 GA14 GA17 JA24 JA41 JA42
			JA46 JB05 JB13 JB16 JB42
			KA04 NA01 QA06

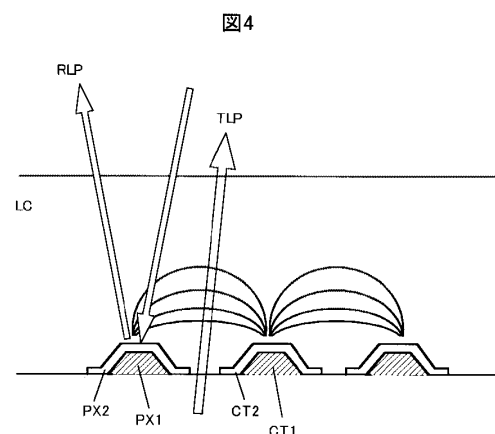
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 反射型領域から得られる画像と透過型領域から得られる画像との間の輝度の相違を低減させた液晶表示装置を提供。

【解決手段】 画素領域内に、第1の電極と、第2の電極とを有し、前記第1の電極と前記第2の電極のうち少なくとも一方は、平面的に観たときに、反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された透光性の導電層とで構成されており、前記反射性の導電層は、前面側からの光を反射して反射型の表示を行う。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、第 1 の電極と、第 2 の電極とを有し、

前記液晶は、前記第 1 の電極と前記第 2 の電極との間に発生する電界で駆動され、

前記第 1 の電極と前記第 2 の電極のうち少なくとも一方は、平面的に観たときに、反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された透光性の導電層とで構成されており、

前記反射性の導電層は、前面側からの光を反射して反射型の表示を行うことを特徴とする液晶表示装置。

10

【請求項 2】

前記第 1 の電極と前記第 2 の電極は、ともに、平面的に観たときに、反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された透光性の導電層とで構成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記透光性の導電層は、前記反射性の導電層を被って形成されていることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記第 1 の電極は、前記画素領域内に、少なくとも 1 つの線状部分を有し、

20

前記第 2 の電極は、前記画素領域内に、少なくとも 1 つの線状部分を有し、

平面的に観たときに、前記第 1 の電極の線状部分と前記第 2 の電極の線状部分とが前記画素領域内で交互に配置され、

前記第 1 の電極と前記第 2 の電極のうち少なくとも一方の線状部分は、平面的に観たときに、前記反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された前記透光性の導電層とで構成されていることを特徴とする請求項 1 から 3 の何れかに記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

30

本発明は液晶表示装置に係り、特に、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面の画素領域に画素電極と対向電極とを備える液晶表示装置に関する。

【背景技術】**【0002】**

この種の液晶表示装置は、たとえば横電界方式等と称され、他の方式に比較していわゆる広視野角特性が得られるようになっている。

【0003】

一方、液晶表示装置は、その液晶表示パネルの背面にバックライト等を具備させたものが通常であるが、消費電力の低減を考慮し、必要に応じてたとえば太陽等の外来光を用いて画像を認識できるようにしたものも知られるに至った。

40

【0004】

画素領域の一部においてバックライト等からの光を透過させるいわゆる透過型領域を、余の部分において太陽等の光を反射させて前方側に戻す反射型領域を形成したものがそれであり、後者の場合、反射板あるいはその機能をもつ手段を備えるのが通常である。

【0005】

このような構成からなるものとしては、下記の文献等に種々開示されている。しかし、特許文献 1 では、反射型領域の電極間隔が透過型領域の電極間隔よりも狭くなっており、今回の提案とは異なったものとなっている。

【0006】

また、特許文献 2 では、画素内に具備する反射板は第 2 の信号配線電極 1 1 から電位が

50

供給されており（同文献の図 1 5 ないし図 1 6 参照）、今回の提案とは異なったものとなっている。

【 0 0 0 7 】

また、特許文献 3 では、容量を兼ねる反射板には映像信号の電位が供給されているが、いわゆる縦電界方式を対象としたものであるため、今回の提案とは異なったものとなっている。

【 0 0 0 8 】

さらに、特許文献 4 では、一对の電極のそれぞれが非透光性および透光性の導電層の積層体で構成されたものであるが、該非透光性の導電層に遮光の機能をもたせたもので、反射の機能をもたせものではなく、今回の提案とは異なったものとなっている。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 特開 2 0 0 3 - 2 0 7 7 9 5 号公報

【 特許文献 2 】 特開 2 0 0 3 - 1 5 1 5 5 号公報

【 特許文献 3 】 特開 2 0 0 1 - 3 4 3 6 7 0 号公報

【 特許文献 4 】 特開平 9 - 2 6 9 5 0 8 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

従来の液晶表示装置において、反射型領域から得られる画像と透過型領域から得られる画像との間に輝度の相違を有することを見出し、その対策が必要とされるに至った。

20

【 0 0 1 1 】

また、横電界方式の構成を前提としたとき、画素領域内の反射板をどのように構成すべきかという問題も存在する。そして、構成次第では寄生容量が問題となる場合もある。

【 0 0 1 2 】

さらに、液晶内の光の光路長は反射型領域において透過型の約 2 倍となり、これによる光の位相の変化が透過型領域と反射型領域とで画質に相違をもたらすことから、その対策も必要とされていた。

【 0 0 1 3 】

本発明は、このような事情に基づいてなされたものであり、その目的は、反射型領域から得られる画像と透過型領域から得られる画像との間の輝度の相違を低減させた液晶表示装置を提供することにある。

30

【 0 0 1 4 】

また、本発明の他の目的は、寄生容量の低減を図った液晶表示装置を提供することにある。

【 0 0 1 5 】

さらに、本発明の他の目的は、液晶内の光路長の相違に基づく画質の相違の抑制を図った液晶表示装置を提供することにある。

【 課題を解決するための手段 】

40

【 0 0 1 6 】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 1 7 】

（ 1 ）、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、少なくとも 1 つの線状部分を有する第 1 の電極と、少なくとも 1 つの線状部分を有する第 2 の電極とを有し、

平面的に観たときに、前記第 1 の電極の線状部分と前記第 2 の電極の線状部分とが前記画素領域内で交互に配置され、

50

前記液晶は、前記第 1 の電極と前記第 2 の電極との間に発生する電界で駆動され、

前記画素領域は、背面側からの光を透過して表示を行う透過型領域と、前面側からの光を反射して表示を行う反射型領域とを有し、

平面的に観たときに、前記反射型領域における前記第 1 の電極の線状部分と前記第 2 の電極の線状部分との間の間隙が、前記透過型領域における前記第 1 の電極の線状部分と前記第 2 の電極の線状部分との間の間隙よりも大きいことを特徴とする。

【0018】

(2)、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、少なくとも 1 つの線状部分を有する第 1 の電極と、少なくとも 1 つの線状部分を有する第 2 の電極とを有し、

平面的に観たときに、前記第 1 の電極の線状部分と前記第 2 の電極の線状部分とが前記画素領域内で交互に配置され、

前記液晶は、前記第 1 の電極と前記第 2 の電極との間に発生する電界で駆動され、

前記画素領域は、背面側からの光を透過して表示を行う透過型領域と、前面側からの光を反射して表示を行う反射型領域とを有し、

前記透過型領域における前記液晶の層厚を d_t 、前記反射型領域における前記液晶の層厚を d_r とすると、 $0.75 d_t < d_r < 1.1 d_t$ であり、

平面的に観たときに、前記反射型領域における前記第 1 の電極の線状部分と前記第 2 の電極の線状部分との間の間隙が、前記透過型領域における前記第 1 の電極の線状部分と前記第 2 の電極の線状部分との間の間隙よりも大きいことを特徴とする。

【0019】

(3)、(1) または (2) において、平面的に観たときに、前記第 1 の電極の線状部分と前記第 2 の電極の線状部分とのうちの少なくとも一方は、前記反射型領域における線状部分の幅が前記透過型領域における線状部分の幅よりも小さいことを特徴とする。

【0020】

(4)、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、複数の線状部分を有する第 1 の電極と、面状部分を有する第 2 の電極とを有し、

前記液晶は、前記第 1 の電極と前記第 2 の電極との間に発生する電界で駆動され、

前記第 1 の電極の線状部分は、前記第 2 の電極の面状部分よりも上層に、絶縁膜を介して重畳して配置され、

前記画素領域は、背面側からの光を透過して表示を行う透過型領域と、前面側からの光を反射して表示を行う反射型領域とを有し、

平面的に観たときに、前記反射型領域における隣り合う前記第 1 の電極の線状部分の間隙が、前記透過型領域における隣り合う前記第 1 の電極の線状部分の間隙よりも大きいことを特徴とする。

【0021】

(5)、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、複数の線状部分を有する第 1 の電極と、面状部分を有する第 2 の電極とを有し、

前記液晶は、前記第 1 の電極と前記第 2 の電極との間に発生する電界で駆動され、

前記第 1 の電極の線状部分は、前記第 2 の電極の面状部分よりも上層に、絶縁膜を介して重畳して配置され、

前記画素領域は、背面側からの光を透過して表示を行う透過型領域と、前面側からの光を反射して表示を行う反射型領域とを有し、

前記透過型領域における前記液晶の層厚を d_t 、前記反射型領域における前記液晶の層厚を d_r とすると、 $0.75 d_t < d_r < 1.1 d_t$ であり、

平面的に観たときに、前記反射型領域における隣り合う前記第 1 の電極の線状部分の間隙が、前記透過型領域における隣り合う前記第 1 の電極の線状部分の間隙よりも大きいことを特徴とする。

【0022】

(6)、(4)または(5)において、平面的に観たときに、前記反射型領域における前記第 1 の電極の線状部分の幅が前記透過型領域における前記第 1 の電極の線状部分の幅よりも小さいことを特徴とする。

【0023】

(7)、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、映像信号が印加される画素電極と、少なくとも 1 つの隣の画素領域と共通の信号であって前記映像信号に対して基準となる信号が印加される対向電極とを有し、

前記液晶は、前記画素電極と前記対向電極との間に発生する電界で駆動され、

前記画素領域は、少なくとも一部に、前面側からの光を反射して反射型の表示を行う反射板を有し、

前記反射板は、少なくとも一部が絶縁膜を介して前記画素電極および前記対向電極と重畳するとともに、

前記反射板は、それぞれの画素領域毎に独立して形成されており、前記画素電極に印加される信号と同じ信号が印加されることを特徴とする。

【0024】

(8)、(7)において、前記第 1 の基板は、走査信号が印加されるゲート信号線と、映像信号が印加されるドレイン信号線と、前記ゲート信号線に接続され前記走査信号によって駆動される薄膜トランジスタと、前記薄膜トランジスタを介して前記映像信号が印加されるソース電極とを有し、

前記反射板は前記ソース電極を延在することにより形成されていることを特徴とする。

【0025】

(9)、(8)において、前記ソース電極よりも下層に、第 2 の絶縁膜を介して重畳する位置に形成された容量信号線を有することを特徴とする。

【0026】

(10)、(7)から(9)の何れかにおいて、前記画素領域は、少なくとも一部に、背面側からの光を透過して透過型の表示を行う透過型領域を有することを特徴とする。

【0027】

(11)、第 1 の基板と、第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第 1 の基板は、画素領域内に、映像信号が印加される画素電極と、少なくとも 1 つの隣の画素領域と共通の信号であって前記映像信号に対して基準となる信号が印加される対向電極とを有し、

前記画素電極は、少なくとも一部に、前面側からの光を反射して反射型の表示を行う反射板を有し、

前記画素電極および前記反射板は、前記対向電極よりも下層に形成されており、かつ、少なくとも一部が絶縁膜を介して前記対向電極と重畳しており、

前記反射板は、それぞれの画素領域毎に独立して形成されており、前記画素電極に印加される信号と同じ信号が印加され、

前記液晶は、前記反射板を兼ねた前記画素電極と前記対向電極との間に発生する電界で駆動されることを特徴とする。

【0028】

(12)、(11)において、前記第 1 の基板は、走査信号が印加されるゲート信号線と、映像信号が印加されるドレイン信号線と、前記ゲート信号線に接続され前記走査信号によって駆動される薄膜トランジスタと、前記薄膜トランジスタを介して前記映像信号が

10

20

30

40

50

印加されるソース電極とを有し、

前記反射板は前記ソース電極を延在することにより形成されていることを特徴とする。

【0029】

(13)、(12)において、前記ソース電極よりも下層に、第2の絶縁膜を介して重畳する位置に形成された容量信号線を有することを特徴とする。

【0030】

(14)、(11)から(13)の何れかにおいて、前記画素領域は、少なくとも一部に、背面側からの光を透過して透過型の表示を行う透過型領域を有することを特徴とする。

【0031】

(15)、(11)から(14)の何れかにおいて、前記画素電極は、前記透過型領域に形成された透光性の導電層を有することを特徴とする。

【0032】

(16)、第1の基板と、第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶とを備えた液晶表示装置であって、

前記第1の基板は、画素領域内に、第1の電極と、第2の電極とを有し、

前記液晶は、前記第1の電極と前記第2の電極との間に発生する電界で駆動され、

前記第1の電極と前記第2の電極のうち少なくとも一方は、平面的に観たときに、反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された透光性の導電層とで構成されており、

前記反射性の導電層は、前面側からの光を反射して反射型の表示を行うことを特徴とする。

【0033】

(17)、(16)において、前記第1の電極と前記第2の電極は、ともに、平面的に観たときに、反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された透光性の導電層とで構成されていることを特徴とする。

【0034】

(18)、(16)または(17)において、前記透光性の導電層は、前記反射性の導電層を被って形成されていることを特徴とする。

【0035】

(19)、(16)から(18)の何れかにおいて、前記第1の電極は、前記画素領域内に、少なくとも1つの線状部分を有し、

前記第2の電極は、前記画素領域内に、少なくとも1つの線状部分を有し、

平面的に観たときに、前記第1の電極の線状部分と前記第2の電極の線状部分とが前記画素領域内で交互に配置され、

前記第1の電極と前記第2の電極のうち少なくとも一方の線状部分は、平面的に観たときに、前記反射性の導電層と、少なくとも前記反射性の導電層の周縁に形成された前記透光性の導電層とで構成されていることを特徴とする。

【0036】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【図面の簡単な説明】

【0037】

【図1】本発明による液晶表示装置の画素の構成の一実施例を示す平面図である。

【図2】図1のA-A'線における断面図である。

【図3】図1のB-B'線における断面図で、本発明による液晶表示装置の画素電極と対向電極の構成を示した図である。

【図4】本発明のよる液晶表示装置の画素において透過型領域と反射型領域を備えることを示した説明図である。

【図5】本発明による液晶表示装置の画素の構成の一実施例を示す等価回路図である。

10

20

30

40

50

【図 6】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図 7】図 6 の A - A' 線における断面図である。

【図 8】本発明による液晶表示装置の画素の構成の他の実施例を示す等価回路図である。

【図 9】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図 10】図 9 の A - A' 線における断面図である。

【図 11】図 10 の構成に対する改変例を示す他の実施例を示す断面図である。

【図 12】図 9 に示した構成の効果を説明するための比較例の構成を示す平面図である。

【図 13】図 12 に示した構成において発生する寄生容量を示した等価回路図である。

【図 14】図 12 に示した構成において発生する寄生容量を示した断面図である。

【図 15】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

10

【図 16】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図 17】一対の電極の間隔が同じ場合の反射型領域と透過型領域の B - V 特性 (a) と、間隔が異なる場合の反射型領域と透過型領域の B - V 特性 (b) を示すグラフである。

【図 18】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図 19】図 18 の B - B' 線における断面図である。

【図 20】図 18 の A - A' 線における断面図である。

【図 21】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図 22】図 21 の B - B' 線における断面図である。

【図 23】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

【図 24】本発明による液晶表示装置の画素の構成の他の実施例を示す平面図である。

20

【図 25】図 24 の B - B' 線における断面図である。

【発明を実施するための形態】

【0038】

以下、図面を用いて本発明による液晶表示装置の実施例を説明する。

〔実施例 1〕

図 5 は、本発明による液晶表示装置の一画素における等価回路の一実施例を示した図で、矩形状からなる該画素の領域の上辺に相当する部分にはコモン信号線 C T L が走行し、下辺に相当する部分にはゲート信号線 (走査信号線) G L が走行し、左辺に相当する部分にはドレイン信号線 (映像信号線) D L が走行している。

【0039】

30

当該画素の左右上下に隣接する他の画素においても同様となっており、そのうち左右に隣接する他の画素においてはコモン信号 C T L およびゲート信号線 G L が共通となっており、上下に隣接する他の画素においてはドレイン信号線 D L が共通となっている。

【0040】

また、ゲート信号線 G L は 2 個のスイッチング素子 T F T 1、T F T 2 の各ゲート電極に接続され、各スイッチング素子 T F T 1、T F T 2 はゲート信号線 G L から供給される走査信号によってオン動作するようになっている。

【0041】

ドレイン信号線 D L からの映像信号は、オン動作された各スイッチング素子 T F T 1、T F T 2 を、一方のスイッチング素子 T F T 1 から他方のスイッチング素子 T F T 2 へと介して、画素電極 P X に供給されるようになっている。

40

【0042】

画素電極 P X は画素領域内をドレイン信号線 D L の走行方向に伸張しゲート信号線 G L の走行方向側に並設された複数 (図では 2 個) の電極群として構成されている。

【0043】

また、この画素電極 P X との間に電界を発生せしめる対向電極 C T があり、この対向電極 C T はやはりドレイン信号線 D L の走行方向に伸張しゲート信号線 G L の走行方向側に並設された複数 (図では 3 個) の電極群として構成され、それぞれの各電極は前記画素電極 P X の各電極と交互に配置されている。

【0044】

50

この対向電極 C T の各電極の一端は前記コモン信号線 C T L に接続され、該コモン信号線 C T L を介して前記映像信号に対して基準となる信号が印加されるようになっている。

【 0 0 4 5 】

なお、上述した等価回路図ではスイッチング素子を 2 個用いているが、これに限定されることなく、たとえば 1 個であってもよいことはいうまでもない。

【 0 0 4 6 】

図 1 は、図 5 に示した等価回路を具体化した画素領域の構成を示した平面図で、該等価回路と幾何学的にほぼ同じとなっている。また、図 1 の A - A ' 線における断面図を図 2 に示している。なお、前記スイッチング素子 T F T 1、T F T 2 はいわゆる薄膜トランジスタ T F T 1、T F T 2 として形成されたものとなっている。

10

【 0 0 4 7 】

図 1 において、図示しない基板の主表面に、まず、薄膜トランジスタ T F T 1、T F T 2 の半導体層であるポリシリコン層 P S が形成されている。上述したようにスイッチング素子は 2 個から構成されていることから、該ポリシリコン層 P S はゲート信号線 G L の形成領域を一回蛇行するように形成され、これにより該ゲート信号線 G L との交差部分が 2 個形成されるようになっている。尚、図示しない基板とポリシリコン層 P S との間に図示しない下地層を形成しても良い。また、本実施例では半導体層にポリシリコンを用いた例を用いて説明しているが、非晶質シリコンを用いても良い。また、シリコン以外の半導体を用いても良い。

【 0 0 4 8 】

20

前記基板上には該ポリシリコン層 P S をも被って絶縁膜 G I (図 2 参照) が形成されている。この絶縁膜 G I は薄膜トランジスタ T F T 1、T F T 2 の形成領域においてゲート絶縁膜としても機能するものである。

【 0 0 4 9 】

絶縁膜 G I の上面には、ゲート信号線 G L が形成され、さらにこのゲート信号線 G L をも被って第 1 層間絶縁膜 I N S 1 (図 2 参照) が形成されている。前記ゲート信号線 G L の材料としてたとえば M o W が用いられている。

【 0 0 5 0 】

この第 1 層間絶縁膜 I N S 1 の上面にはドレイン信号線 D L および薄膜トランジスタ T F T 2 の第 1 ソース電極 S T 1 (後述の画素電極 P X と接続されるべく電極) が形成されている。

30

【 0 0 5 1 】

ドレイン信号線 D L および第 1 ソース電極 S T 1 は、たとえば、M o W、A l、M o W が順次積層された 3 層構造の導電膜として構成されている。後述で明らかとなるように、第 1 ソース電極 S T 1 はポリシリコン層 P S あるいは画素電極 P X との接続を図ることとなるため、少なくともその接続面において M o W 等のバッファ層を必要とするからである。このため、このバッファ層として M o W の他にたとえば A g 等も選択することができる。尚、第 1 ソース電極 S T 1 に用いられている金属と、これに接続される他の導電膜とが良好なコンタクトを図れる材料を選択している場合は、バッファ層を省略しても構わない。

40

【 0 0 5 2 】

ドレイン信号線 D L は、第 1 層間絶縁膜 I N S 1 および絶縁膜 G I に形成されたコンタクトホール C H 1 を介して、一方の薄膜トランジスタ T F T 1 のドレイン領域に接続されている。

【 0 0 5 3 】

第 1 ソース電極 S T 1 は、第 1 層間絶縁膜 I N S 1 および絶縁膜 G I に形成されたコンタクトホール C H 2 を介して、他方の薄膜トランジスタの T F T 2 のソース領域に接続されている。

【 0 0 5 4 】

第 1 層間絶縁膜 I N S 1 の上面には、ドレイン信号線 D L および第 1 ソース電極 S T 1

50

をも被って第2層間絶縁膜INS2（図2参照）が形成され、さらに該第2層間絶縁膜INS2の上面には保護膜PAS（図2参照）が形成されている。この保護膜PASはたとえば塗布により形成された有機材料層から構成されている。表面を平坦化させるためである。

【0055】

この保護膜PASの一部には該保護膜PASの下層の第2層間絶縁膜INS2をも貫通するコンタクトホールCH3が形成されている。このコンタクトホールCH3は前記第1ソース電極ST1の一部を露出させるように形成され、このコンタクトホールCH3を通して後述の画素電極PXと該第1ソース電極ST1との接続を図っている。

【0056】

保護膜PASの上面には、画素電極PX、対向電極CTおよびこの対向電極CTと接続されるコモン信号線CTLが形成されている。

【0057】

なお、これら画素電極PX、対向電極CTおよびこの対向電極CTと接続されるコモン信号線CTLは後に詳述するように、たとえばAl、MoW、Agなどのような反射性の導電膜とITO（Indium Tin Oxide）のような透光性の導電膜とを順次積層させた2層構造によって形成されたものとなっている。

【0058】

画素電極PXは少なくとも1つの線状部分を有しており、図1では画素電極PXの2つの線状部分が、薄膜トランジスタTFT1、TFT2の側の一端において互いに接続され、その接続部が前記コンタクトホールCH3を被うようにして配置され、これにより、該画素電極PXと該第1ソース電極ST1との接続が図れるようになっている。

【0059】

対向電極CTは少なくとも1つの線状部分を有しており、図1では対向電極CTの3つの線状部分がコモン信号線CTLで互いに接続されている。尚、この3つの線状部分のうち、両側の2つは、隣の画素と共用しており、隣の画素領域の対向電極CTとしても機能している。対向電極CTの線状部分の各電極のうちドレイン信号線DLに近接するものにあつては、該ドレイン信号線DLを十分に被うようにして形成されている。すなわち、当該電極の中心線とドレイン信号線DLとの中心線はほぼ一致づけられようにしてそれらが配置され、かつ、該電極の幅はドレイン信号線DLのそれよりも大きく形成されている。これにより、ドレイン信号線DLからの信号による電気力線を該電極側に終端させ、画素電極PX側に終端されるのを回避し、映像のノイズ発生を防止している。

【0060】

画素電極PXの線状部分と対向電極CTの線状部分は、画素領域内で交互に配置されている。

【0061】

尚、画素電極PXの線状部分と対向電極CTの線状部分は、必ずしも直線である必要はない。本明細書においては、この線状部分は、直線に限られず、曲線、あるいは途中で屈曲しているものも含むものとする。

【0062】

一对の基板の液晶と直接接する面には配向膜が形成されるが、図示は省略した。また、液晶表示パネルの背面側（観察者と反対側）にはバックライトが配置されているが、図示は省略した。

【0063】

図3は、図1のB-B'線における対向電極CTおよび画素電極PXの断面を示す図である。

【0064】

上述したように、対向電極CTおよび画素電極PXは、それぞれ、反射性の導電層と透光性の導電層とを順次積層させた2層構造によって形成されたものとなっている。

【0065】

ここで、対向電極 C T において、反射性の導電層で形成されたものを対向電極 C T 1 と、透光性の導電層で形成されたものを対向電極 C T 2 と称し、画素電極 P X において、反射性の導電層で形成されたものを画素電極 P X 1 と、透光性の導電層で形成されたものを画素電極 P X 2 と称する。

【 0 0 6 6 】

透光性の導電層の材料としては、上述した I T O の他に、I T Z O (Indium Tin Zinc Oxide)、I Z O (Indium Zinc Oxide)、 $S n O_2$ (酸化スズ)、 $I n_2 O_3$ (酸化インジウム) 等も選択することができる。

【 0 0 6 7 】

反射性の導電層の材料としては、A l、M o W、A g などを用いることができる。反射率は、5 0 % 以上が望ましい。反射率が 7 0 % 以上であることがさらに望ましい。例えば A l の場合は反射率が 9 5 % 程度あるので、反射性の導電層として適している。

【 0 0 6 8 】

尚、A l を用いる場合は透光性の導電層との電気的なコンタクトが良好ではないため、少なくとも 1 箇所図示しないバッファ層を介して透光性の導電層と接続することが望ましい。M o W、A g などの場合は透光性の導電層との電気的なコンタクトが良好であるため、バッファ層は省略しても良い。

【 0 0 6 9 】

図 3 において、たとえば画素電極 P X 1 はその各辺の側壁面が末広がり状のテーパ形状となっており、画素電極 P X 2 は該画素電極 P X 1 を被うようにして形成されている。

【 0 0 7 0 】

すなわち、画素電極 P X 1 の伸張方向に沿う中心軸は画素電極 P X 2 の中心軸とほぼ一致しており、画素電極 P X 2 の幅は画素電極 P X 1 の幅よりも大きく形成されている。換言すれば、画素電極 P X 2 は画素電極 P X 1 の周囲 (周縁) から外側に張り出すように延在された構成となっている。

【 0 0 7 1 】

このような構成は、対向電極 C T の場合においても同様であり、対向電極 C T 1 はその各辺の側壁面が末広がり状のテーパ形状となっており、対向電極 C T 2 は該対向電極 C T 1 を被うようにして形成されている。

【 0 0 7 2 】

すなわち、対向電極 C T 1 の伸張方向に沿う中心軸は対向電極 C T 2 の中心軸とほぼ一致しており、対向電極 C T 2 の幅は対向電極 C T 1 の幅よりも大きく形成されている。換言すれば、対向電極 C T 2 は対向電極 C T 1 の周囲 (周縁) から外側に張り出すように延在された構成となっている。

【 0 0 7 3 】

このような構成からなる画素電極 P X および対向電極 C T を備えた画素領域において、該画素領域はいわゆる反射型領域 R T と透過型領域 T T が形成される。反射型領域 R T は対向電極 C T 1 および画素電極 P X 1 が形成された領域である。透過型領域 T T はその余の領域であって、対向電極 C T 2 および画素電極 P X 2 が形成された部分も含むものである。

【 0 0 7 4 】

画素領域を平面的に観た場合、画素電極 P X および対向電極 C T が形成された層面において、反射性の導電層が形成された領域が反射型領域 R T として機能し、該領域を除いた領域であって、透光性の導電層が形成された領域および該透光性の導電層が形成されていない領域が透過型領域 T T として機能することになる。

【 0 0 7 5 】

次に、本実施例の効果について説明する。

図 4 は、対向電極 C T および画素電極 P X との間に電界 (あるいは電気力線) が発生し、液晶 L C が該電界に応じて挙動した状態での、該液晶 L C 内を通過する透過光路 T L P と反射光路 R L P とを示した図である。

10

20

30

40

50

【 0 0 7 6 】

透過光路 T L P は対向電極 C T 1 と画素電極 P X 1 との間を透過する経路で示され、反射光路 R L P は対向電極 C T 1 または画素電極 P X 1 に照射される光が該対向電極 C T 1 または画素電極 P X 1 によって反射される経路で示されている。

【 0 0 7 7 】

この場合、反射光の液晶を通過する光路長は、往復するため、透過光の光路長の約 2 倍となる。仮に、電界によって液晶を駆動した時に、透過型領域 T T と反射型領域 R T とで液晶の挙動が同じ程度であれば、液晶を通過する時に光に与える影響（位相ずれなど）が反射型領域 R T では透過型領域 T T の約 2 倍になってしまうため、透過型領域 T T と反射型領域 R T との間で輝度が異なるという問題が生じる。

10

【 0 0 7 8 】

しかしながら、上述した構成とすることにより、このような問題を抑制することができる効果を奏する。

【 0 0 7 9 】

すなわち、図 4 に示す電気力線の分布からも明らかなように、対向電極 C T と画素電極 P X の直上のうち、中心付近（対向電極 C T 1 および画素電極 P X 1 の直上）の箇所においては、基板とほぼ平行な成分の電界が少なく、液晶の挙動はその周囲近傍の液晶の挙動よりも約半分程度に抑えられてしまうことになる。

【 0 0 8 0 】

このため、液晶中において光路長の長い反射光に、その光路長に応じて位相ずれがなされても、結果として、その位相ずれの程度は光路長の短い透過光における光の位相ずれとほぼ等しくなってしまうからである。

20

【 0 0 8 1 】

これにより、透過光および反射光による各画像の表示において、それらが異なってしまうという問題を低減できるようになる。

【 0 0 8 2 】

また、対向電極 C T および画素電極 P X を、反射性の導電層のみで構成するのではなく、反射性の導電層と透光性の導電層との順次二層構造とするとともに、透光性の導電層を反射性の導電層よりも外側に張り出させるように構成していることにより以下の効果を奏するようになる。

30

【 0 0 8 3 】

すなわち、仮に、対向電極 C T および画素電極 P X を、反射性の導電層のみ（対向電極 C T 1、画素電極 P X 1 のみ）で構成した場合、これら各電極の形成領域は全て反射領域として構成され、当該電極とその電極と隣接する他の電極との距離が大きくなってしまふ。この場合、各電極間の電界が弱まり、透過型領域 T T における表示が良好でなくなってしまうことになる。

【 0 0 8 4 】

この問題の対策として、対向電極 C T 1 と画素電極 P X 1 との間隔を狭めることも考えられるが、そのようにした場合、画素領域における電極の数を増加させねばならず、透過領域 T T の占める面積が小さくなってしまふ。

40

【 0 0 8 5 】

これに対して、反射性の導電層と透光性の導電層との順次二層構造とするとともに、透光性の導電層を反射性の導電層よりも外側に張り出させるように構成していることにより、各電極（この場合、対向電極 C T 2 および画素電極 P X 2）の間隙の距離を適切な値にして透過型領域 T T における電界の強度を維持しつつも、透過領域 T T の占める面積を充分確保することができる。さらに、液晶 L C の分子は、対向電極 C T および画素電極 P X の周縁の部分（対向電極 C T 2、画素電極 P X 2 が張り出した部分）において、中心部分（対向電極 C T 1、画素電極 P X 1 の直上）よりもその挙動の度合いが大きいため、反射型の表示に使用するとこの部分の光の位相ずれが大きくなりすぎるという問題が生じる。しかしながら、この部分ではある程度大きな液晶の挙動は得られているため、透過型の表示

50

に使用できる程度の光の位相ずれは得られる。したがって、この部分を透過領域 T T として用いることで先ほどの問題の影響を低減しつつ、透過領域 T T の輝度をさらに向上できる。

【 0 0 8 6 】

以上のように、本発明によれば、全体的に反射率、透過率のバランスがとれ、かつ、明るい表示が可能となる。

【 0 0 8 7 】

また、本実施例では、金属層で形成される反射性の導電層 (C T 1 、 P X 1) を透光性の導電層 (C T 2 、 P X 2) で十分に被った構成となっており、これにより反射性の導電層の液晶との直接あるいは図示しない配向膜を介した接触を回避させることができる効果を奏する。仮に、反射性の導電層が液晶と接触すると該導電層から溶出される物質により液晶の比抵抗が変化し、画質へ悪影響を及ぼすからである。

10

【 0 0 8 8 】

したがって、画素電極 P X および対向電極 C T の上層において、例えば絶縁膜を形成するなどして溶出物質の液晶への侵入を阻止するバリア層等を設けた場合には、必ずしも反射性の導電層 (C T 1 、 P X 1) を透光性の導電層 (C T 2 、 P X 2) で十分に被う構成としなくてもよいことはもちろんである。反射性の導電層と透光性の導電層とを、それらの間に絶縁膜を介して重畳させても良い。

【 0 0 8 9 】

なお、本実施例では、反射性の導電層と透光性の導電層との順次積層体をコモン信号線 C T L においても適用させている。一般に透光性の導電層は電氣的抵抗が大きいことから、これを低抵抗の反射性の導電層と接続することで電氣的抵抗の低減を図った構成としている。

20

【 0 0 9 0 】

尚、図 1 では画素電極 P X と対向電極 C T の両方とも反射性の導電層と透光性の導電層との順次積層体としているが、画素電極 P X と対向電極 C T のうちの何れか一方のみに適用しても良い。

【 0 0 9 1 】

〔 実施例 2 〕

図 6 は、本発明による液晶表示装置の他の実施例を示す平面図で、図 1 に対応した図で、その等価回路は図 5 と同様となっている。また、図 7 は図 6 の A - A ' 線における断面図を示している。

30

【 0 0 9 2 】

図 1 の場合と比較して異なる構成は、まず、対向電極 C T および画素電極 P X における上述した一層目の金属層 (C T 1 、 P X 1) として、たとえば M o W (図中符号 P X 1 1 で示す) 、 A l (図中符号 P X 1 2 で示す) を順次積層させた二層構造として形成した点である。

【 0 0 9 3 】

A l はその反射率が高く (9 5 % 程度) 、これを形成した領域を反射型領域 R T とするの好都合であるからである。

40

【 0 0 9 4 】

これにより、たとえば画素電極 P X は最上層の画素電極 P X 2 を含めて三層構造として形成され、その最下層から M o W 、 A l 、 I T O からなる導電層が順次積層された構成となっている。

【 0 0 9 5 】

そして、薄膜トランジスタ T F T の第 1 ソース電極 S T 1 は、M o W (図中符号 S T 1 1 で示す) 、 A l (図中符号 S T 1 2 で示す) を順次積層させた二層構造として形成されたものとなっている。

【 0 0 9 6 】

この場合、コンタクトホール C H 3 において第 1 ソース電極 S T 1 と画素電極 P X との

50

接続は、第1ソース電極ST1のA1と画素電極PXのMoWとが当接されるため、その電氣的接続は良好となる。

【0097】

しかし、画素電極PXにおいては、その最上層のITOとその下層のA1との電氣的接続は比較的良好でないことから、前記コンタクトホールCH3の近傍において該A1にコンタクトホールCH4を形成し、ITOと最下層のMoWとの電氣的接続を図っている。ITOとMoWとの接続は電氣的接続を良好にできるからである。

【0098】

尚、本実施例で例示した材料はあくまで一例であり、適宜変更可能である。例えば、A1は反射性の導電層であれば他の材料に置換え可能であり、ITOは透光性の導電層であれば他の材料に置換え可能であり、MoWは2つの導電層の電氣的接続の際のバッファ層として機能すれば他の材料に置換え可能である。

【0099】

〔実施例3〕

なお、上述した実施例は、画素電極PXおよび対向電極CTとして機能する部分において、反射性の導電層からなる画素電極PX1および対向電極CT1を備えたものとなっている。換言すれば、実質的な画素領域（たとえばブラックマトリックスの開口領域）内においてほぼ均質に透過型領域と反射型領域とが配置されるように構成されたものとなっている。

【0100】

しかし、透過型領域を反射型領域よりも十分に大きな面積で確保したい場合は、画素領域を仮想的に分割し、一方は反射型領域RTと透過型領域TTの両方を有する構成とし、他方は反射型領域RTを設けずに透過型領域TTのみを形成するようにしてもよいことはもちろんである。

【0101】

図15は、このように構成した画素領域の平面図で、図1と対応した図となっている。

図15から明らかとなるように、画素領域のほぼ中央を通り、ゲート信号線GLに平行な仮想の線分を境にし、その薄膜トランジスタTFT側の領域における画素電極PXおよび対向電極CTは、透光性の導電層からなる画素電極PX2および対向電極CT2のみから形成され、反射性の導電層からなる画素電極PX1および対向電極CT1は形成されていないものとなっている。

【0102】

したがって、前記仮想の線分に対し、薄膜トランジスタTFTと反対側の領域における画素電極PXおよび対向電極CT（および共通信号線CTL）のみが、反射性の導電層および透光性の導電層の順次積層体で構成されたものとなっている。

【0103】

しかし、このような構成はあくまで一例であり、透過型領域RTと反射型領域TTとの面積割合を自由に設定して構成することを示すもので、それらの区分の態様は任意のものとすることができるというまでもない。

【0104】

〔実施例4〕

図8は、本発明による液晶表示装置の画素の構成の他の実施例を示す等価回路図であり、図5と対応した図となっている。

【0105】

図5の場合と比較して異なる構成は、容量信号線CDLを備え、この容量信号線CDLは画素電極PXまたはそれと同じ電位を有する電極（第1ソース電極ST1など）との間に容量素子Cstが形成されていることにある。画素電極PXに供給された映像信号を長く蓄積させるためである。尚、容量信号線CDLは、左右に隣接する画素にも共通に形成される。容量信号線CDLには、所定の電位（例えば対向電極CTと同じ電位）が与えられる。

10

20

30

40

50

【 0 1 0 6 】

図 9 は、図 8 に示した等価回路を画素の構成に適用させた場合の平面図である。また、図 9 の A - A' 線における断面図を図 1 0 に示している。尚、これまでに説明した実施例との相違点を中心に説明することとし、これまでに説明した実施例と共通する部分は説明を省略する。

【 0 1 0 7 】

絶縁膜 G I の上面には、ゲート信号線 G L および容量信号線 C D L が形成されている。ゲート信号線 G L および容量信号線 C D L は同一の工程で形成され、その材料としてはたとえば M o W が選択されている。

【 0 1 0 8 】

さらにこのゲート信号線 G L および容量信号線 C D L をも被って第 1 層間絶縁膜 I N S 1 (図 1 0 参照) が形成されている。

【 0 1 0 9 】

この第 1 層間絶縁膜 I N S 1 の上面にはドレイン信号線 D L および薄膜トランジスタ T F T 2 の第 1 ソース電極 S T 1 が形成されている。

【 0 1 1 0 】

ドレイン信号線 D L および第 1 ソース電極 S T 1 は、たとえば、M o W、A l、M o W が順次積層された 3 層構造の導電膜として構成されている。この中で、M o W はバッファ層として形成したものであるため、他の材料を使うことも可能である。また、必要なければ省略可能である。

【 0 1 1 1 】

ここで、この第 1 ソース電極 S T 1 は、画素の反射型領域における反射板を兼ねた構成となっている。すなわち、当該画素の領域のほぼ中央を通してゲート信号線 G L とほぼ平行な仮想の線分を境にし、その薄膜トランジスタ T F T が形成されている側の領域においてほぼ全域にわたるように形成され、この形成箇所において前記反射板を構成するようになっている。尚、この反射板の大きさ、形状、位置などは図示したものに限定されるものではなく、反射型領域と透過型領域の割合に応じて任意に変更が可能である。

【 0 1 1 2 】

なお、この反射板を兼ねる第 1 ソース電極 S T 1 の下層において第 1 層間絶縁膜 I N S 1 を介して前記容量信号線 C D L が形成され、これら重畳部において該第 1 層間絶縁膜 I N S を誘電体膜とする容量 C s t が構成されるようになっている。

【 0 1 1 3 】

さらに、図示したように、ポリシリコン層 P S を容量信号線 C D L と重畳する位置まで拡大し、絶縁膜 G I を誘電体層とする第 2 の容量を形成することもできる。

【 0 1 1 4 】

保護膜 P A S の上面には、画素電極 P X、対向電極 C T およびこの対向電極 C T と接続されるコモン信号線 C T L が形成されている。

【 0 1 1 5 】

なお、これら画素電極 P X、対向電極 C T およびこの対向電極 C T と接続されるコモン信号線 C T L は I T O (Indium Tin Oxide) のような透光性の導電膜 (本実施例では 1 層のみ) によって形成されたものとなっている。

【 0 1 1 6 】

このようにして、画素領域は、少なくとも一部に、前面側からの光を反射して反射型の表示を行う反射板が形成されている。そして、この反射板は、少なくとも一部が絶縁膜 (例えば保護膜 P A S 等) を介して画素電極 P X および対向電極 C T と重畳するようになっている。

【 0 1 1 7 】

コンタクトホール C H 3 の部分においては、たとえば M o W 等からなるバッファ層 B L が介在され、画素電極 P X と第 1 ソース電極 S T 1 との接続において信頼性ある電氣的接続を図るようになっている。

10

20

30

40

50

【0118】

尚、本実施例では、バッファ層BLまたはバッファ層として機能する第1ソース電極ST1の最上層のMoWはどちらか一方を省略しても構わない。尚、第1ソース電極ST1を反射板として機能させることを考慮すると、第1ソース電極の最上層のMoWを無くし、Alを露出させた方が反射率が高くなるので好ましい。

【0119】

図11は、上述した構成の一部改変例を示す他の実施例を示す断面図で、図10と対応した図となっている。

【0120】

図10と異なる構成は、反射板を兼ねる第1ソース電極ST1はMoW(図中、符号ST11で示す)、Al(図中、符号ST12で示す)の順次積層体で構成し、その表面のコンタクトホールCH3の形成領域およびその近傍においてバッファ層BLであるMoWを選択的に形成していることにある。これにより、Alが露出しているので、反射板としての反射率が高くなる。

【0121】

そして、このコンタクトホールCH3にて、該第1ソース電極ST1と接続されるべく画素電極PXは1層からなるITOで構成されたものとなっている。

【0122】

次に、図9から図11で説明した実施例の効果について図12から図14の比較例と対比しながら説明する。

【0123】

図9から図11で説明した実施例では、薄膜トランジスタTFTの第1ソース電極ST1を延在させ、その面積を大きく構成することにより、反射型領域における反射板を兼ねるようにしたものである。この反射板は、各画素領域毎に独立して形成されている。そして、ソース電極でもあるため、画素電極PXと同じ映像信号が印加されている。このようにすることにより、ドレイン信号線DLあるいはゲート信号線GLとの間の寄生容量を低減した反射板を実現できる。

【0124】

たとえば、反射板のバリエーションとしては、比較例として、図12から図14で説明するようなコモン信号線CTL'に反射板を兼ねさせる構成とすることが考えられる。なお、このコモン信号線CTL'はコモン信号線CTLとは別個のもので反射率の高い金属層等で形成されたものである。

【0125】

図12は、このように反射板を兼ねたコモン信号線CTL'を備える画素の構成を示した平面図である。該コモン信号線CTL'はたとえば第2層間絶縁膜INS2と保護膜PASとの間に形成され、反射型領域を占めるようにして形成されるためその線幅は比較的大きく形成されている。

【0126】

そして、コモン信号線CTL'は隣接する画素と共通に形成する必要があるため、ドレイン信号線DLあるいはゲート信号線GLと交差して走行するように形成する必要がある(図12ではドレイン信号線DLと交差している)。

【0127】

このため、図12の場合には、コモン信号線CTL'とドレイン信号線DLとの間に発生する寄生容量Caが無視し得ないほど大きくなるという不都合が生じる。このことは、ゲート信号線GLと交差するようにして配置させた場合も同様である。

【0128】

図13は、図12に示す画素の構成の等価回路における寄生容量Caを、図14は、図12のB-B'線における断面図におけるドレイン信号線DLとコモン信号線CTL'との間に発生する寄生容量Caをそれぞれ示している。

【0129】

反射板を兼ねたコモン信号線 C T L ' には、所定の電位（例えば対向電極 C T と同じ電位）が印加されているが、他の画素に映像信号を書き込むためにドレイン信号線 D L の電位が変化すると、寄生容量 C a の影響でコモン信号線 C T L ' の電位も変化してしまい、それにつられて反射型領域における表示も変化してしまうという問題が生じる。

【 0 1 3 0 】

これに対して、本発明では反射板がドレイン信号線 D L やゲート信号線 G L と交差しなため、寄生容量を低減できるという効果がある。

【 0 1 3 1 】

また、本発明は、容量信号線 C D L と組み合わせで用いることができる。この場合、第 1 ソース電極 S T 1 を容量 C s t の一方の電極として構成することができる。但し、この容量信号線 C D L との組合せは付加的事項であるため、組み合わせるかどうかは任意である。

10

【 0 1 3 2 】

尚、この容量信号線 C D L については、実施例 1 から実施例 3 や、実施例 5 以降の発明に適用することも可能である。図 9 等を参考にすれば容易に実施例 1 等を変形して適用できるため、図示および詳しい説明は省略する。

【 0 1 3 3 】

〔実施例 5〕

図 1 6 は、本発明による液晶表示装置の画素の構成の他の実施例を示す平面図であり、図 9 に対応した図となっている。尚、これまでに説明した実施例との相違点を中心に説明することとし、これまでに説明した実施例と共通する部分は説明を省略する。

20

【 0 1 3 4 】

図 9 と比較した場合に異なる構成は、まず、反射型領域における画素電極 P X および対向電極 C T は、透過型領域におけるそれらよりも、幅が小さく形成されていることにある。

【 0 1 3 5 】

これにより、反射型領域における画素電極 P X と対向電極 C T の間隙幅は透過型領域における画素電極 P X と対向電極 C T の間隙幅よりも大きく構成されることになる。

【 0 1 3 6 】

より具体的には、平面的に観たときに、反射型領域における対向電極 C T の線状部分と画素電極 P X の線状部分との間の間隙が、透過型領域における対向電極 C T の線状部分と画素電極 P X の線状部分との間の間隙よりも大きい。

30

【 0 1 3 7 】

これを実現するために、平面的に観たときに、対向電極 C T の線状部分と画素電極 P X の線状部分とのうちの少なくとも一方（図 1 6 の場合は両方）は、反射型領域における線状部分の幅が透過型領域における線状部分の幅よりも小さく形成されている。

【 0 1 3 8 】

なお、図 1 6 においては、容量信号線 C D L がない構成を示しているが、容量信号線 C D L を設けても良い。

【 0 1 3 9 】

図 1 7 (a) は、図 1 6 に示した構成において、対向電極 C T および画素電極 P X の幅を透過型および反射型の各領域において等しくし、これにより対向電極 C T および画素電極 P X の離間距離を透過型および反射型の各領域において等しくした場合において、対向電極と画素電極との間の電位差 (V) とそれによる画素の輝度 (B) を示した特性を透過型 T T と反射型 R T とで示している。

40

【 0 1 4 0 】

この図 1 7 (a) から明らかとなるように、透過型の B - V 特性と反射型の B - V 特性とは大きく異なり、透過型の場合、電位差の上昇に応じて輝度が向上するのに対し、反射型の場合、少ない電位差で輝度が向上しその後電位差を上昇させると輝度が低下するという特性を示す。

【 0 1 4 1 】

50

これに対し、図 17 (b) は、図 16 に示したように、反射型の領域において対向電極 C T と画素電極 P X との離間距離を透過型の領域におけるそれよりも大きく構成した場合の特性である。図 17 (b) では、反射型の B - V 特性 (R T) は、電位差を大幅に上昇させると輝度が低下する範囲が存在するのは図 17 (a) の場合と同様であるが、それまでは透過型の B - V 特性 (T T) とほぼ等しく追従している。したがって、比較的大きな電位差変化の範囲内で互いの B - V 特性をほぼ等しくできて、特性が改善されていることが判る。

【0142】

このように、反射型領域で電極間隙を広げることにより透過型領域よりも電界を弱めて反射型領域における B - V 特性を V の方向に引き伸ばすことにより、両者の B - V 特性を概略そろえることが実現できる。

10

【0143】

したがって、図 16 に示したように構成することにより、反射型あるいは透過型のいずれのモードにおいても、その画質の差を低減できる効果を奏する。

【0144】

尚、このような改善の効果は、透過型領域における液晶の層厚と反射型領域における液晶の層厚とが近いほど効果が高い。具体的には、透過型領域における液晶の層厚を d_t 、反射型領域における液晶の層厚を d_r とすると、 $0.75 d_t \leq d_r \leq 1.1 d_t$ 程度であることが望ましい。 $0.9 d_t \leq d_r \leq 1.1 d_t$ 程度であることがさらに望ましい。但し、厳密にこの範囲であることを要求するものではなく、これ以外の範囲のときに適用

20

【0145】

尚、この数値範囲は、本実施例で説明した反射型領域における電極間隙に関する発明に対して説明したものであるため、他の発明に対してはこの数値範囲に限定されない。

【0146】

また、透過型領域における液晶の層厚 d_t と反射型領域における液晶の層厚 d_r の上述した関係は、反射型領域において対向電極 C T と画素電極 P X との離間距離を透過型の領域におけるそれよりも大きく構成した場合、たとえば、液晶を介在する各基板の液晶側の面に形成される層構造において、基板に対する高さを透過型領域と反射型領域とで大きな差を設ける必要がなくなることを意味する。

30

【0147】

透過型領域と反射型領域における光の光路長の差を従来では前記層構造の段差によって低減するという試みがなされていることに対し、本実施例では、該段差の低減によって液晶と当接する面をほぼ平坦化できる効果を奏する。このことは、たとえば配向膜の形成においてそのラビング処理を信頼性よく行い得るという効果等を奏する。

【0148】

このことから、透過型領域における液晶の層厚 d_t と反射型領域における液晶の層厚 d_r の上述した関係は、反射型領域において対向電極 C T と画素電極 P X との離間距離を透過型の領域におけるそれよりも大きく構成した場合に得られる効果として把握することができ、必ずしも本実施例の構成要素として把握する必要のないものとなる。

40

【0149】

〔実施例 6〕

図 18 は、上述のように画素電極 P X または対向電極 C T の幅を透過型領域と反射型領域とで異ならしめた場合の画素の構成の他の実施例を示す平面図である。また、図 18 の B - B' 線における断面図を図 19 に、A - A' 線における断面図を図 20 に示している。尚、これまでに説明した実施例との相違点を中心に説明することとし、これまでに説明した実施例と共通する部分は説明を省略する。

【0150】

第 1 層間絶縁膜 I N S 1 の上面にはドレイン信号線 D L および薄膜トランジスタ T F T 2 の第 1 ソース電極 S T 1 が形成されている。

50

【 0 1 5 1 】

ドレイン信号線 D L および第 1 ソース電極 S T 1 は、たとえば、M o W、A l、M o W が順次積層された 3 層構造の導電膜として構成されている。第 1 ソース電極 S T 1 はポリシリコン層 P S あるいは画素電極 P X との接続を図ることとなるため、少なくともその接続面において M o W 等のバッファ層を必要とするからである。このため、このバッファ層として M o W の他にたとえば A g 等も選択することができる。

【 0 1 5 2 】

ここで、この第 1 ソース電極 S T 1 は、画素の反射型領域における反射板を兼ねた構成となっている。

【 0 1 5 3 】

また、少なくとも画素の透過型領域にはたとえば I T O からなる画素電極 P X が形成され、この画素電極 P X は前記第 1 ソース電極 S T 1 に接続されて形成されている。このため、第 1 ソース電極 S T 1 の上面の全域あるいは一部に前記画素電極 P X を重畳させて形成し、この画素電極 P X を該透過型領域にまで延在するように形成するようにしてもよい。

【 0 1 5 4 】

この実施例では、前記画素電極 P X を第 1 ソース電極 S T 1 に対して上層に設けるものであるが、これに限らず、下層に設けるようにしても同様の効果が得られる。

【 0 1 5 5 】

また、絶縁膜を介して画素電極 P X と第 1 ソース電極 S T 1 とを重畳させても良い。この場合、絶縁膜にコンタクトホール等を形成することで画素電極 P X と第 1 ソース電極 S T 1 とを電氣的接続することができる。

【 0 1 5 6 】

第 1 層間絶縁膜 I N S 1 の上面には、ドレイン信号線 D L および第 1 ソース電極 S T 1、画素電極 P X をも被って第 2 層間絶縁膜 I N S 2 (図 1 9、図 2 0 参照) が形成され、さらに該第 2 層間絶縁膜 I N S 2 の上面には保護膜 P A S (図 1 9、図 2 0 参照) が形成されている。この保護膜 P A S はたとえば塗布により形成された有機材料層から構成されている。

【 0 1 5 7 】

保護膜 P A S の上面には、対向電極 C T およびこの対向電極 C T と接続されるコモン信号線 C T L が形成されている。

【 0 1 5 8 】

なお、対向電極 C T およびこの対向電極 C T と接続されるコモン信号線 C T L は I T O (Indium Tin Oxide) のような透光性の導電膜 (本実施例では 1 層のみ) によって形成されたものとなっている。

【 0 1 5 9 】

対向電極 C T は、たとえばドレイン信号線 D L の方向に沿って延在された複数の電極から構成され、このうち反射型領域に位置付けられるものは透過型領域に位置付けられるものと比較して電極幅が小さくなっていることは上述した通りである。

【 0 1 6 0 】

本実施例も横電界方式の一種であり、画素電極 P X と対向電極 C T との間で電界を発生させて液晶を駆動する。

【 0 1 6 1 】

本実施例では、一方の電極が線状部分を有し、他方の電極は面状部分を有し、両者の少なくとも一部が絶縁膜を介して重畳した構成となっている。

【 0 1 6 2 】

〔 実施例 7 〕

図 2 1 は、図 1 8 の構成を改変した他の実施例を示す平面図である。図 1 8 の場合と比較して異なる構成は対向電極 C T にある。図 2 2 は、図 2 1 の B - B ' 線における断面図である。

10

20

30

40

50

【 0 1 6 3 】

図 1 8 に示した対向電極 C T がコモン信号線 C T L を基部とした櫛歯状のパターンをなすのに対し、本実施例では、該櫛歯の先端部においても共通に接続されたパターンとしたことにある。換言すれば、対向電極 C T の一部がスリット状に開口したパターンとなっている。尚、本実施例のように 2 つのスリットで挟まれた部分についても線状部分の一種とみなせる。

【 0 1 6 4 】

このため、コンタクトホール C H 2 の部分においても、対向電極 C T と同材料からなる導電層によって被われて構成されるようになる。但し、コンタクトホール C H 2 を被うことは必須ではない。

10

【 0 1 6 5 】

尚、実施例 6、7 は、実施例 4 の変形例でもある。第 1 ソース電極 S T 1 が反射板をかねているからである。また、実施例 6、7 は、画素電極 P X および反射板は、対向電極 C T よりも下層に形成されており、かつ、少なくとも一部が絶縁膜（保護膜 P A S 等）を介して対向電極 C T と重畳している。反射板は、ソース電極でもあるため、それぞれの画素領域毎に独立して形成されており、画素電極 P X に印加される信号と同じ信号が印加されている。したがって、反射板は画素電極 P X の役割をも兼ねている。そして、液晶は、反射板を兼ねた画素電極 P X と対向電極 C T との間に発生する電界で駆動される。

【 0 1 6 6 】

〔実施例 8〕

図 2 3 は、上述した図 1 2 に示す構成において、本発明を適用した場合の他の実施例を示す平面図である。

20

【 0 1 6 7 】

反射性の導電層で形成されるコモン信号線 C T L ' を反射板として機能させたため、画素領域のうち該コモン信号線 C T L ' が走行する箇所において反射型領域として構成される。

【 0 1 6 8 】

そして、この反射型領域内に配置される画素電極 P X および対向電極 C T のそれぞれの幅を透過型領域内に配置される画素電極 P X および対向電極 C T のそれぞれの幅よりも狭めて構成してある。

30

【 0 1 6 9 】

〔実施例 9〕

図 2 4 は、図 1 8 の構成を改変した他の実施例を示す平面図である。図 1 8 の場合と比較して異なる構成は対向電極 C T と画素電極 P X の構成を逆にしたことである。図 2 5 は、図 2 4 の B - B ' 線における断面図である。

【 0 1 7 0 】

本実施例では、対向電極 C T が面状部分を有する電極となっており、画素電極 P X は線状部分を有する電極であり、両者が絶縁膜 I N S を介して少なくとも一部が重畳した構成となっている。

【 0 1 7 1 】

本実施例も横電界方式の一種であり、画素電極 P X と対向電極 C T との間で電界を発生させて液晶を駆動する。

40

【 0 1 7 2 】

画素領域の一部には反射板 M E T が形成されており、反射板 M E T は対向電極 C T に接続されている。

【 0 1 7 3 】

本実施例では、反射型領域における画素電極 P X 同士の間隙が透過型領域における画素電極 P X 同士の間隙よりも大きくなっている。そして、反射型領域における画素電極 P X の幅が透過型領域における画素電極 P X の幅よりも小さくなっている。

【 0 1 7 4 】

50

なお、この図 2 4 では、ゲート信号線 G L によって駆動される薄膜トランジスタ T F T 1、T F T 2、これら薄膜トランジスタ T F T 1、T F T 2 を介してドレイン信号線 D L からの映像信号を前記画素電極 P X へ供給させるための第 1 ソース電極 S T 1、および第 1 ソース電極 S T 1 と画素電極 P X との接続に要するコンタクトホール C H 2 (あるいはコンタクトホール C H 3) 等はその図示を省略している。しかし、これらは上述した各実施例で示したように、あるいは適宜変更して具備されるものであることはいうまでもない。画素内において本実施例の構成の特徴が図 2 4 に示した構成の部分にあり、この部分を中心に説明することで、画素全体の構成も容易に把握できるからである。

【実施例 10】

【0175】

10

図 1 8、図 2 1 の対向電極 C T、あるいは、図 2 4 の画素電極 P X を、実施例 1 で説明したような反射性の導電層と透光性の導電層の順次積層で構成することも可能である。尚、実施例 1 の効果のみに着目すれば、実施例 5 で説明した電極間隙の発明を採用するか否かは任意である。

【0176】

上述した各実施例はそれぞれ単独に、あるいは組み合わせで用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

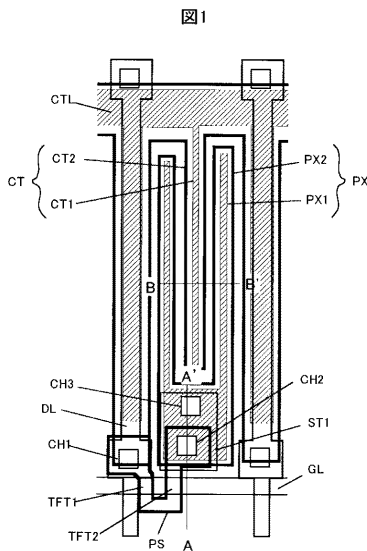
【符号の説明】

【0177】

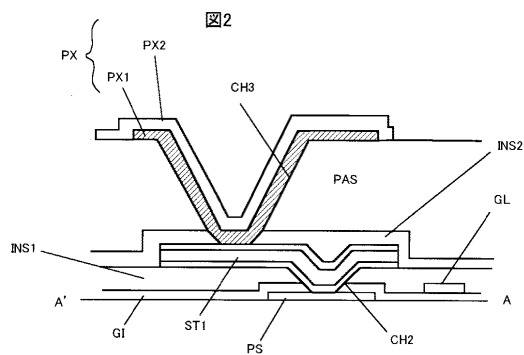
G L ... ゲート信号線、D L ... ドレイン信号線、P X ... 画素電極、C T ... 対向電極、P X 1 ... 画素電極 (反射性の導電層)、C T 1 ... 対向電極 (反射性の導電層)、P X 2 ... 画素電極 (透光性の導電層)、C T 2 ... 対向電極 (透光性の導電層)、T F T ... 薄膜トランジスタ、P S ... ポリシリコン層、S T 1 ... 第 1 ソース電極、C H ... コンタクトホール、G I ... 絶縁膜、I N S 1 ... 第 1 層間絶縁膜、I N S 2 ... 第 2 層間絶縁膜、P A S ... 保護膜、C T L ... コモン信号線、C D L ... 容量信号線。

20

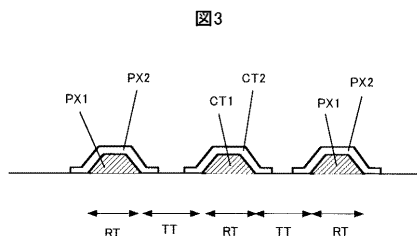
【図 1】



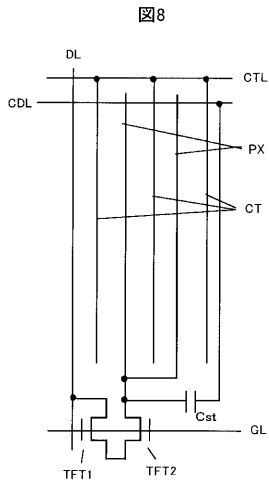
【図 2】



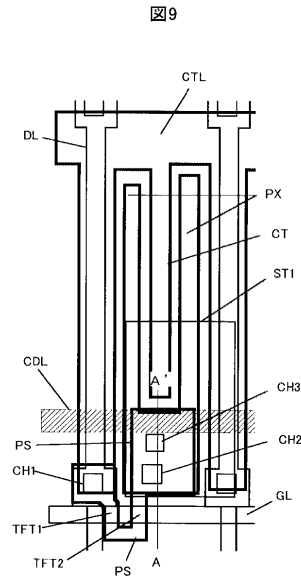
【図 3】



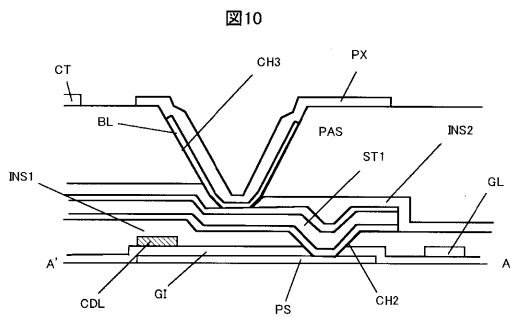
【図 8】



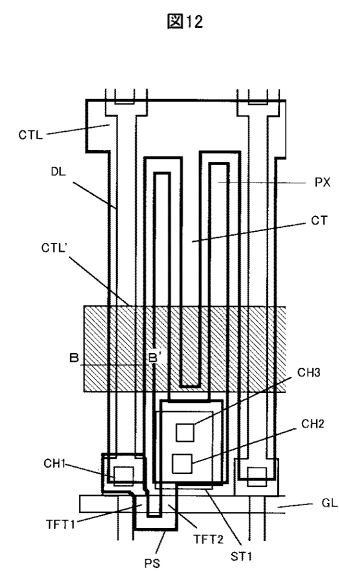
【図 9】



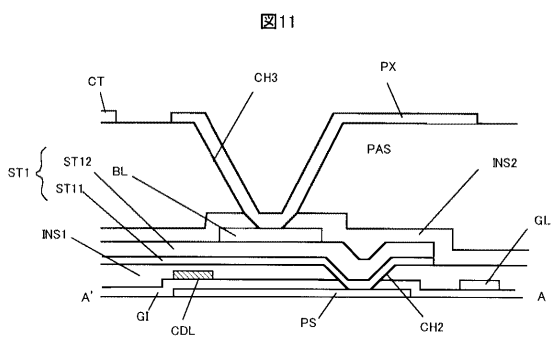
【図 10】



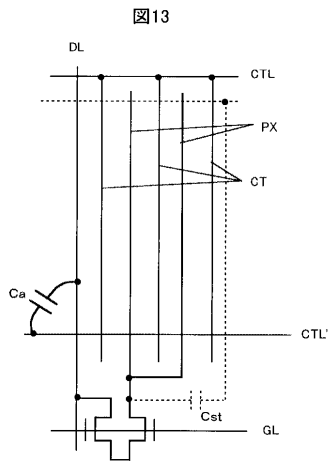
【図 12】



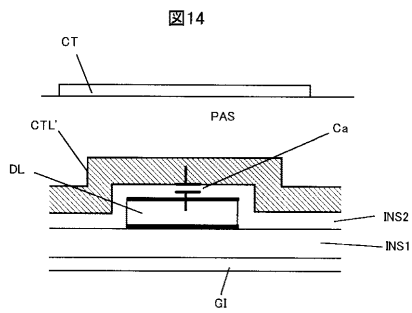
【図 11】



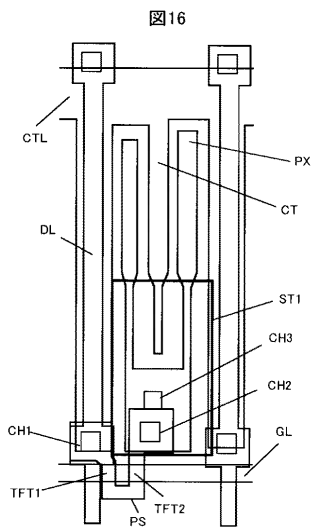
【図 13】



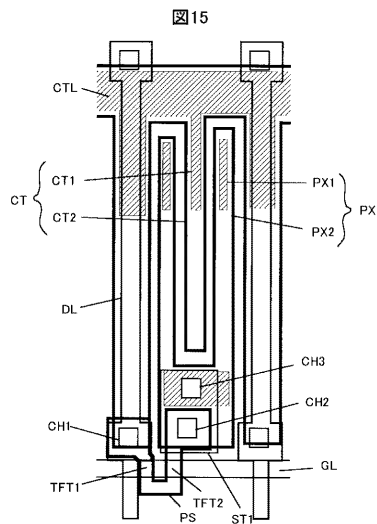
【図 14】



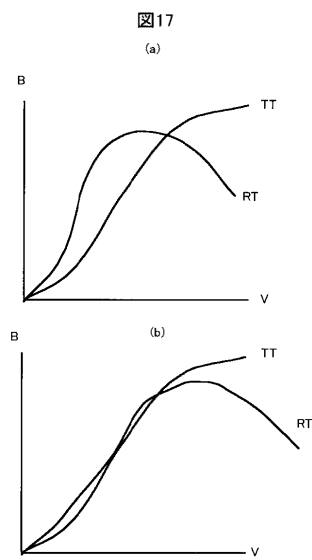
【図 16】



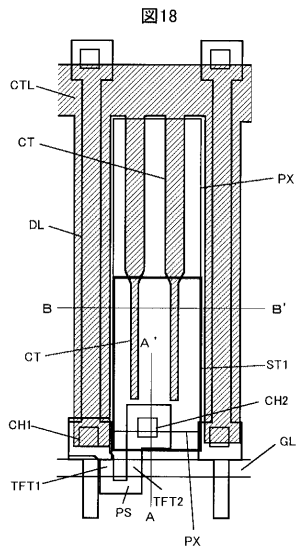
【図 15】



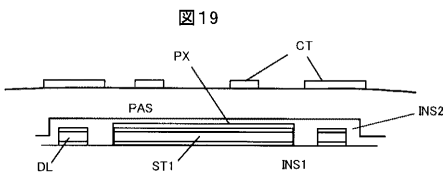
【図 17】



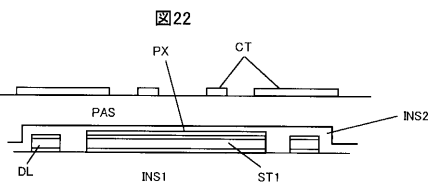
【図 18】



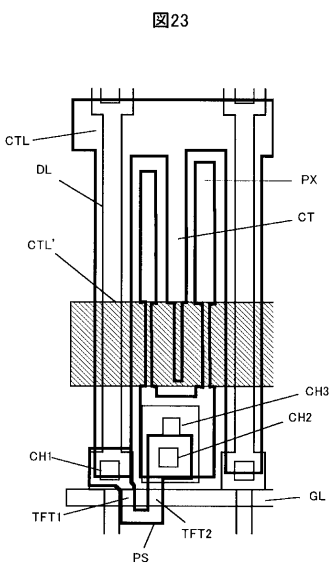
【図 19】



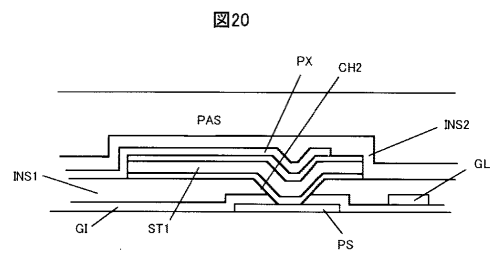
【図 22】



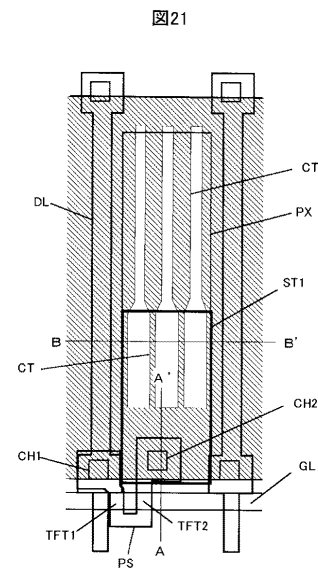
【図 23】



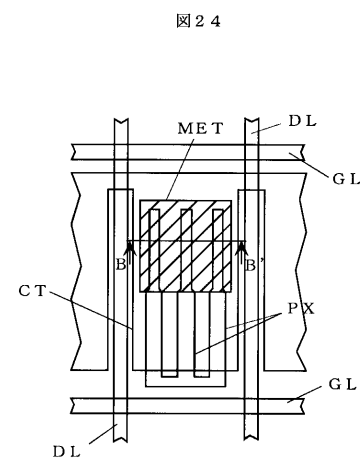
【図 20】



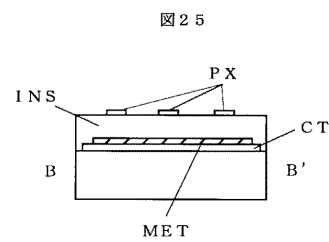
【図 21】



【図 24】



【図 25】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2010122714A	公开(公告)日	2010-06-03
申请号	JP2010052524	申请日	2010-03-10
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	長谷川 篤 宮沢 敏夫		
发明人	長谷川 篤 宮沢 敏夫		
IPC分类号	G02F1/1368		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/JA24 2H092/JA41 2H092/JA42 2H092/JA46 2H092/JB05 2H092/JB13 2H092/JB16 2H092/JB42 2H092/KA04 2H092/NA01 2H092/QA06 2H192/AA24 2H192/BB03 2H192/BB12 2H192/BB13 2H192/BB42 2H192/BB64 2H192/BB72 2H192/BB73 2H192/BC31 2H192/BC35 2H192/BC63 2H192/BC74 2H192/CB02 2H192/CB13 2H192/CC04 2H192/CC72 2H192/DA12 2H192/DA44 2H192/DA72 2H192/EA67 2H192/GA03 2H192/JA32		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，其中减小了从反射区域获得的图像和从透射区域获得的图像之间的亮度差。像素电极在像素区域中具有第一电极和第二电极，并且当二维地观察时，第一电极和第二电极中的至少一个是反射性的。至少在反射导电层的周围周围形成有导电层和半透明导电层，该反射导电层反射并反射来自正面的光。显示类型。[选择图]图4

