

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-242439

(P2012-242439A)

(43) 公開日 平成24年12月10日(2012.12.10)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1335 (2006.01)	G02F 1/1335 500	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H191
G09F 9/30 (2006.01)	G09F 9/30 338	5C094
H01L 21/336 (2006.01)	G09F 9/30 349C	5F110
H01L 29/786 (2006.01)	H01L 29/78 612Z	
審査請求 未請求 請求項の数 15 O L (全 18 頁) 最終頁に続く		

(21) 出願番号 特願2011-109525 (P2011-109525)
 (22) 出願日 平成23年5月16日 (2011.5.16)

(71) 出願人 000002897
 大日本印刷株式会社
 東京都新宿区市谷加賀町一丁目1番1号
 (74) 代理人 100139114
 弁理士 田中 貞嗣
 (74) 代理人 100139103
 弁理士 小山 卓志
 (74) 代理人 100157118
 弁理士 南 義明
 (74) 代理人 100095980
 弁理士 菅井 英雄
 (74) 代理人 100094787
 弁理士 青木 健二
 (74) 代理人 100097777
 弁理士 荏澤 弘

最終頁に続く

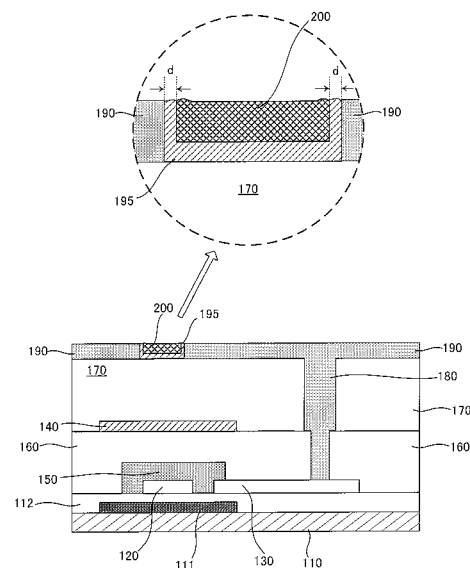
(54) 【発明の名称】 アクティブマトリクス基板及びアクティブマトリクス基板の製造方法、液晶表示装置

(57) 【要約】

【課題】画素電極の電圧が保持され、画質が悪化することがないアクティブマトリクス基板を提供する。

【解決手段】本発明のアクティブマトリクス基板は、基材110上で半導体層150と接触するように設けられ、互いに対向しチャネル領域を形成するソース電極120及びドレイン電極130と、前記チャネル領域を制御するゲート電極140と、前記ドレイン電極130と接続され液晶材料を駆動する画素電極190と、を複数有するアクティブマトリクス基板において、複数の前記画素電極190の間の空間に配された無機絶縁膜195と、前記画素電極190とは接触せずに、前記無機絶縁膜195と接触するようにして配された遮光膜200と、を有することを特徴とする。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

基材上で半導体層と接触するように設けられ、互いに対向しチャネル領域を形成するソース電極及びドレイン電極と、前記チャネル領域を制御するゲート電極と、前記ドレイン電極と接続され液晶材料を駆動する画素電極と、を複数有するアクティブマトリクス基板において、
複数の前記画素電極の間の空間に配された無機絶縁膜と、
前記画素電極とは接触せずに、前記無機絶縁膜と接触するようにして配された遮光膜と、
を有することを特徴とするアクティブマトリクス基板。

【請求項 2】

前記遮光膜が複数の異なる材料層を含むことを特徴とする請求項 1 に記載のアクティブマトリクス基板。

【請求項 3】

前記液晶材料がコレスティック液晶であることを特徴とする請求項 1 又は請求項 2 に記載のアクティブマトリクス基板。

【請求項 4】

前記液晶材料がネマティック液晶であることを特徴とする請求項 1 又は請求項 2 に記載のアクティブマトリクス基板。

【請求項 5】

複数の前記画素電極の間に流れる電流が 1.1×10^{-11} A 以下であることを特徴とする請求項 1 乃至請求項 4 のいずれか 1 項に記載のアクティブマトリクス基板。

【請求項 6】

基材上で半導体層と接触するように設けられ、互いに対向しチャネル領域を形成するソース電極及びドレイン電極と、前記チャネル領域を制御するゲート電極と、前記ドレイン電極と接続され液晶材料を駆動する画素電極と、を複数有し、
複数の前記画素電極の間の空間に配された無機絶縁膜と、
前記画素電極とは接触せずに、前記無機絶縁膜と接触するようにして配された遮光膜と、
を有するアクティブマトリクス基板の製造方法において、
前記画素電極上にレジスト層を塗布する工程と、
前記レジスト層を露光する工程と、
前記露光されたレジスト層を除去する工程と、
前記画素電極をエッチングする工程と、
除去されずに残留した前記レジスト層上に前記無機絶縁膜を形成する工程と、
前記前記無機絶縁膜上に前記遮光膜を形成する工程と、
残留した前記レジスト層を剥離することで、前記無機絶縁膜と前記遮光膜の一部を除去する工程と、を含むことを特徴とするアクティブマトリクス基板の製造方法。

【請求項 7】

前記遮光膜が複数の異なる材料層を含むことを特徴とする請求項 6 に記載のアクティブマトリクス基板の製造方法。

【請求項 8】

前記液晶材料がコレスティック液晶であることを特徴とする請求項 6 又は請求項 7 に記載のアクティブマトリクス基板の製造方法。

【請求項 9】

前記液晶材料がネマティック液晶であることを特徴とする請求項 6 又は請求項 7 に記載のアクティブマトリクス基板の製造方法。

【請求項 10】

複数の前記画素電極の間に流れる電流が 1.1×10^{-11} A 以下であることを特徴とする請求項 6 乃至請求項 9 のいずれか 1 項に記載のアクティブマトリクス基板の製造方法。

【請求項 11】

基材上で半導体層と接触するように設けられ、互いに対向しチャネル領域を形成するソー

10

20

30

40

50

ス電極及びドレイン電極と、前記チャネル領域を制御するゲート電極と、前記ドレイン電極と接続され液晶材料を駆動する画素電極と、を複数有するアクティブマトリクス基板が用いられた液晶表示装置において、複数の前記画素電極の間の空間に配された無機絶縁膜と、前記画素電極とは接触せずに、前記無機絶縁膜と接触するようにして配された遮光膜と、を有することを特徴とする液晶表示装置。

【請求項 1 2】

前記遮光膜が複数の異なる材料層を含むことを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 3】

前記液晶材料がコレステリック液晶であることを特徴とする請求項 1 1 又は請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記液晶材料がネマティック液晶であることを特徴とする請求項 1 1 又は請求項 1 2 に記載の液晶表示装置。

【請求項 1 5】

複数の前記画素電極の間に流れる電流が $1 \cdot 1 \times 10^{-11}$ A 以下であることを特徴とする請求項 1 1 乃至請求項 1 4 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置における各画素を駆動するアクティブマトリクス基板及びそのようなアクティブマトリクス基板の製造方法、及びアクティブマトリクス基板が用いられる液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置には透過型と反射型とがあり、前者は液晶表示装置の背後に照明を必要とするのに対し、後者は不要であり、そのために消費電力が少なく済むことから、精力的に開発が進められている。

【0003】

反射型の液晶表示装置においては、データライン、スキャンライン、及びアクティブ素子等の液晶駆動用の画素電極が設置できない部分では液晶が駆動されないため、その周囲ではコントラストが低下する。このため遮光層を設けて液晶を駆動できない部分については見えないようにし、コントラストを上げるようにすることが提案されている。

【0004】

このような遮光層が設けられた反射型の液晶表示装置としては、例えば、特許文献 1（特開平 8-122761 号公報）に、基板上にトランジスタをマトリクス状に配列し、該トランジスタのドレイン電極をドレインバスラインに、また、ゲート電極をゲートバスラインに回路接続すると共に、前記基板を透明電極を備えたガラス基板と対向せしめ、両基板間に液晶を介在させてなる液晶表示素子において、該透明電極と対向して該トランジスタ上にマトリクス状に形成されている反射電極の間隙を黒色樹脂で埋めてブラックマトリクスを設けてなることを特徴とする液晶表示素子開示がされている。

【特許文献 1】特開平 8-122761 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献 1 に記載の従来技術においては、画素を駆動する電極間に黒色の樹脂材料を埋め込むようにしているが、この樹脂材料の表面抵抗率は必ずしも高くないことから、画素間に漏れ電流が発生し、これにより画素駆動用の電極の電圧が低下して液晶が適切に駆動されなくなるので、表示装置の画質が悪化してしまう、という問題があった。

10

20

30

40

50

【0006】

また、従来技術においては、電極間に埋め込む黒色の樹脂材料は研磨されることで、電極と同じ厚み（通常、およそ20～300nm程度）とされるが、この程度の厚みの黒色樹脂材料では十分な遮光性を得ることができない、という問題もあった。

【課題を解決するための手段】

【0007】

本発明は以上のような課題を解決するためのものであり、請求項1に係る発明は、基材上で半導体層と接触するように設けられ、互いに対向しチャネル領域を形成するソース電極及びドレイン電極と、前記チャネル領域を制御するゲート電極と、前記ドレイン電極と接続され液晶材料を駆動する画素電極と、を複数有するアクティブマトリクス基板において、複数の前記画素電極の間の空間に配された無機絶縁膜と、前記画素電極とは接触せずに、前記無機絶縁膜と接触するようにして配された遮光膜と、を有することを特徴とする。

10

【0008】

また、請求項2に係る発明は、請求項1に記載のアクティブマトリクス基板において、前記遮光膜が複数の異なる材料層を含むことを特徴とする。

【0009】

また、請求項3に係る発明は、請求項1又は請求項2に記載のアクティブマトリクス基板において、前記液晶材料がコレステリック液晶であることを特徴とする。

【0010】

また、請求項4に係る発明は、請求項1又は請求項2に記載のアクティブマトリクス基板において、前記液晶材料がネマティック液晶であることを特徴とする。

20

【0011】

また、請求項5に係る発明は、請求項1乃至請求項4のいずれか1項に記載のアクティブマトリクス基板において、複数の前記画素電極の間に流れる電流が $1.1 \times 10^{-11} \text{ A}$ 以下であることを特徴とする。

【0012】

また、請求項6に係る発明は、基材上で半導体層と接触するように設けられ、互いに対向しチャネル領域を形成するソース電極及びドレイン電極と、前記チャネル領域を制御するゲート電極と、前記ドレイン電極と接続され液晶材料を駆動する画素電極と、を複数有し、複数の前記画素電極の間の空間に配された無機絶縁膜と、前記画素電極とは接触せずに、前記無機絶縁膜と接触するようにして配された遮光膜と、を有するアクティブマトリクス基板の製造方法において、前記画素電極上にレジスト層を塗布する工程と、前記レジスト層を露光する工程と、前記露光されたレジスト層を除去する工程と、前記画素電極をエッチングする工程と、除去されずに残留した前記レジスト層上に前記無機絶縁膜を形成する工程と、前記前記無機絶縁膜上に前記遮光膜を形成する工程と、残留した前記レジスト層を剥離することで、前記無機絶縁膜と前記遮光膜の一部を除去する工程と、を含むことを特徴とする。

30

【0013】

また、請求項7に係る発明は、請求項6に記載のアクティブマトリクス基板の製造方法において、前記遮光膜が複数の異なる材料層を含むことを特徴とする。

40

【0014】

また、請求項8に係る発明は、請求項6又は請求項7に記載のアクティブマトリクス基板の製造方法において、前記液晶材料がコレステリック液晶であることを特徴とする。

【0015】

また、請求項9に係る発明は、請求項6又は請求項7に記載のアクティブマトリクス基板の製造方法において、前記液晶材料がネマティック液晶であることを特徴とする。

【0016】

また、請求項10に係る発明は、請求項6乃至請求項9のいずれか1項に記載のアクティブマトリクス基板の製造方法において、複数の前記画素電極の間に流れる電流が 1.1

50

$\times 10^{-11}$ A 以下であることを特徴とする。

【0017】

また、請求項11に係る発明は、基材上で半導体層と接触するように設けられ、互いに対向しチャンネル領域を形成するソース電極及びドレイン電極と、前記チャンネル領域を制御するゲート電極と、前記ドレイン電極と接続され液晶材料を駆動する画素電極と、を複数有するアクティブマトリクス基板が用いられた液晶表示装置において、複数の前記画素電極の間の空間に配された無機絶縁膜と、前記画素電極とは接触せずに、前記無機絶縁膜と接触するようにして配された遮光膜と、を有することを特徴とする。

【0018】

また、請求項12に係る発明は、請求項11に記載の液晶表示装置において、前記遮光膜が複数の異なる材料層を含むことを特徴とする。

10

【0019】

また、請求項13に係る発明は、請求項11又は請求項12に記載の液晶表示装置において、前記液晶材料がコレステリック液晶であることを特徴とする。

【0020】

また、請求項14に係る発明は、請求項11又は請求項12に記載の液晶表示装置において、前記液晶材料がネマティック液晶であることを特徴とする。

【0021】

また、請求項15に係る発明は、請求項11乃至請求項14のいずれか1項に記載の液晶表示装置において、複数の前記画素電極の間に流れる電流が 1.1×10^{-11} A 以下であることを特徴とする。

20

【発明の効果】

【0022】

本発明のアクティブマトリクス基板及び液晶表示装置によれば、複数の画素電極の間の空間には無機絶縁膜が配されており、遮光膜は前記画素電極とは接触せずに前記無機絶縁膜と接触するようにして配されているので、画素電極の電圧が保持されることで、液晶が適正に駆動され、画質が悪化することがない。

【0023】

また、本発明のアクティブマトリクス基板及び液晶表示装置によれば、従来の技術に比べて十分な遮光性を得ることが可能となる。

30

【0024】

本発明のアクティブマトリクス基板の製造方法によれば、画素電極の電圧が保持されることで、液晶が適正に駆動され画質が悪化することがないアクティブマトリクス基板を容易に製造することが可能となる。

【図面の簡単な説明】

【0025】

【図1】アクティブマトリクス基板の積層構造の概略を示す図である。

【図2】アクティブマトリクス基板の構成を示す概略平面図である。

【図3】従来のアクティブマトリクス基板の積層構造の概略を示す図である。

【図4】本発明の実施形態に係るアクティブマトリクス基板の製造工程を説明する図である。

40

【図5】本発明の実施形態に係るアクティブマトリクス基板の製造工程を説明する図である。

【図6】本発明の実施形態に係るアクティブマトリクス基板の製造工程を説明する図である。

【図7】本発明の実施形態に係るアクティブマトリクス基板の製造工程を説明する図である。

【図8】本発明の実施形態に係るアクティブマトリクス基板の製造工程を説明する図である。

【図9】本発明の実施形態に係るアクティブマトリクス基板の製造工程を説明する図で

50

ある。

【図 1 0】本発明の実施形態に係るアクティブマトリックス基板の構成を示す概略平面図である。

【図 1 1】本発明の実施形態に係るアクティブマトリックス基板によって構成される液晶表示装置構成の概要を示す図である。

【図 1 2】本発明の実施形態に係るアクティブマトリックス基板によって構成される液晶表示装置構成の概要を示す図である。

【図 1 3】本発明の他の実施形態に係るアクティブマトリックス基板における遮光膜周辺の構成を示す図である。

【図 1 4】本発明の他の実施形態に係るアクティブマトリックス基板の構成を示す概略平面図である。

【図 1 5】本発明の他の実施形態に係るアクティブマトリックス基板によって構成される液晶表示装置構成の概要を示す図である。

【発明を実施するための形態】

【0026】

以下、本発明の実施の形態を図面を参照しつつ説明する。図 1 はアクティブマトリックス基板の積層構造の概略を示す図であり、図 2 はアクティブマトリックス基板の構成を示す概略平面図である。アクティブマトリックス基板においては図 2 に示すように複数のトランジスタがマトリックス状に形成されており、個々のトランジスタはデータライン及びスキャンラインからの信号によって独立して駆動されオンオフされるようになっている。個々のトランジスタのオンオフにより、画素電極 190 の電圧値としては、2 種類の値をとることが可能となり、この画素電極 190 の電圧の変化により、液晶材料の相変化を促すことで描画表示を行う。

【0027】

図 1 は上記のように構成されるアクティブマトリックス基板における 1 つのトランジスタの積層構造を示している。アクティブマトリックス基板を構成するトランジスタに用いられる基材 110 としては、アクティブマトリックス基板の用途等に応じて任意の機能を有する基材 110 を用いることができる。このような基材 110 としては、ガラス基材 110 等の可撓性を有さないリジット基材 110 であってもよく、または、プラスチック樹脂からなるフィルム等の可撓性を有するフレキシブル基材 110 であってもよい。本実施形態においては、このようなリジット基材 110 およびフレキシブル基材 110 のいずれであっても好適に用いられるが、なかでもフレキシブル基材 110 を用いることが好ましい。フレキシブル基材 110 を用いることにより、本実施形態の半導体層を、例えば Roll to Roll プロセスにより製造することが可能になるため、本実施形態のアクティブマトリックス基板をより生産性の高いものにすることができからである。ここで、上記フレキシブル基材に用いるプラスチック樹脂としては、例えば、PET、PEN、PESE、PI、PEEK、PC、PPS および PEI 等を挙げることができる。

【0028】

また、本実施形態に用いられる基材 110 は単一層からなるものであってもよく、または、複数の層が積層された構成を有するものであってもよい。上記複数の層が積層された構成を有する基材 110 としては、例えば、上記プラスチック樹脂からなる基材上に、金属材料からなるバリア層が積層された構成を有するものを例示することができる。ここで、上記プラスチック樹脂からなる基材 110 は、本実施形態の薄膜トランジスタ素子を、可撓性を有するフレキシブルなものにできるという利点を有する反面、ソース電極 120 およびドレイン電極 130 を形成する際に表面に損傷を受けやすいという欠点を有することが指摘されている。しかしながら、上記バリア層が積層された基材 110 を用いることにより、上記プラスチック樹脂からなる基材を用いる場合であっても、上記のような欠点を解消することができるという利点がある。

【0029】

本実施形態に用いられる基材 110 の厚みは、通常、1 mm 以下であることが好ましく

、なかでも $50\mu\text{m}\sim 700\mu\text{m}$ の範囲内であることが好ましい。ここで、本実施形態に用いられる基材110が複数の層が積層された構成を有するものである場合、上記厚みは、各層の厚みの総和を意味するものとする。

【0030】

次に、上記のような基材110の一方の主面上には、主面に対する積層方向に遮光層111が設けられる。このような遮光層111は、基材110を透過して半導体層150に入射する光を遮光するものである。

【0031】

このような遮光層111を形成するための材料としては、樹脂、或いは、金属と酸化物の積層体を用いることができる。前記樹脂としては、黒色顔料を含んだ感光性樹脂を用いることができる。遮光層111を形成する際には、このような感光性樹脂を用いて、露光及び現像により遮光層111のパターニングを行う。また、前記金属と酸化物の積層体としては、例えば、クロムと酸化クロムの積層体を用いることができる。このようなクロムと酸化クロム膜はスパッタリングにより成膜した後、フォトリソグラフィによって構成することが可能である。また、遮光層111の光学特性としてはOD値が2以上、より好ましくはOD値が3以上であることが望ましい。

【0032】

以上のような遮光層111上には、次に平坦化層112を形成する。平坦化層112に用いる材料としては、平坦化層112に所望の絶縁性を付与することができ、透明であり、平坦化層112上に半導体層150を形成する際に、半導体層150の性能を損なわないものであれば特に限定されるものではない。このような絶縁性樹脂材料としては、例えば、アクリル系樹脂、フェノール系樹脂、フッ素系樹脂、エポキシ系樹脂、カルド系樹脂、ビニル系樹脂、イミド系樹脂、ノボラック系樹脂等を挙げることができる。

【0033】

また、平坦化層112の形成において、印刷法によって形成する場合は、基材110上の全面に絶縁性樹脂材料からなる膜を形成する。上記印刷法が用いられる場合において、基材110上の全面に絶縁性樹脂材料からなる膜を形成する工程を有する方法としては、厚みが均一で、表面が平滑な膜を形成できる方法であれば特に限定されるものではない。このような方法としては、例えば、スピンコート法、ダイコート法、ロールコート法、バーコート法、ディップコート法、スプレーコート法、ブレードコート法、グラビアオフセット印刷等を挙げることができる。

【0034】

また、遮光層111上の平坦化層112の厚さとしては、 $0.01\mu\text{m}\sim 5\mu\text{m}$ の範囲内であることが好ましく、特に $0.01\mu\text{m}\sim 3\mu\text{m}$ の範囲内であることが好ましく、さらに $0.1\mu\text{m}\sim 1\mu\text{m}$ の範囲内であることが好ましい。

【0035】

次に、平坦化層112の上面部にソース電極120及びドレイン電極130を形成する。ソース電極120及びドレイン電極130に用いる導電性材料としては、所望の導電性を有する電極を形成できるものであれば特に限定されるものではない。このような導電性材料としては、例えば、Al、Cr、Au、Ag、Ta、Cu、C、Pt、および、Ti等の金属材料と、カーボンペーストなどの遮光性導電有機物、或いはこれら任意の材料の積層体（好ましくはAlをCrやTiでサンドイッチしたもの）を挙げることができる。ソース電極120及びドレイン電極130の厚さ（積層体を採用する場合は合計厚さ）としては、 10nm から数百 nm の範囲内であることが好ましい。

【0036】

次に、積層方向からみて、遮光層111に含まれるように設けられる半導体層150を構成する。このような半導体層150は、ソース電極120及びドレイン電極130と接触するように設けられ、ソース電極120とドレイン電極130との間の領域はチャネル領域として機能することとなる。このチャネル領域はゲート電極140に印加される電圧によって制御されることで、ソース電極120ードレイン電極130間がオンオフされる

10

20

30

40

50

。

【0037】

本実施形態の半導体層150に用いられる有機半導体材料としては、本実施形態の薄膜トランジスタ素子の用途等に応じて、所望の半導体特性を備える半導体層150を形成できる材料であれば特に限定されるものではなく、一般的に有機半導体トランジスタに用いられる有機半導体材料を用いることができる。このような有機半導体材料としては、例えば、 π 電子共役系の芳香族化合物、鎖式化合物、有機顔料、有機ケイ素化合物等を挙げることができる。より具体的には、ペンタセン等の低分子系有機半導体材料、および、ポリピロール、ポリ(N-置換ピロール)、ポリ(3-置換ピロール)、ポリ(3,4-二置換ピロール)等のポリピロール類、ポリチオフェン、ポリ(3-置換チオフェン)、ポリ(3,4-二置換チオフェン)、ポリベンゾチオフェン等のポリチオフェン類、ポリイソチアナフテン等のポリイソチアナフテン類、ポリチェニレンビニレン等のポリチェニレンビニレン類、ポリ(p-フェニレンビニレン)等のポリ(p-フェニレンビニレン)類、ポリアニリン、ポリ(N-置換アニリン)等のポリアニリン類、ポリアセチレン等のポリアセチレン類、ポリジアセチレン、ポリアズレン等のポリアズレン類等の高分子系有機半導体材料を挙げることができる。なかでも本実施形態においては、ペンタセンまたはポリチオフェン類を好適に用いることができる。

10

【0038】

また、本実施形態に用いられる半導体層150の厚みについては、上記有機半導体材料の種類等に応じて所望の半導体特性を備える半導体層150を形成できる範囲であれば特に限定されない。なかでも本実施形態においてはチャンネル領域上に形成された半導体層150の厚みが、1000nm以下であることが好ましく、なかでも1nm~300nmの範囲内であることが好ましく、特に1nm~100nmの範囲内であることが好ましい。

20

【0039】

なお、本実施形態においては、半導体材料として有機半導体を例に挙げて説明したが、本発明に係る薄膜トランジスタに用いる半導体層は有機半導体材料からなる半導体層でなくとも良い。印刷可能な塗布型無機半導体としては、酸化亜鉛、アモルファス構造のInとGaとZnを含む酸化物、微結晶Si、アモルファスSiなどがあり、これら無機半導体材料も用いることが可能である。

【0040】

半導体層150、ソース電極120、ドレイン電極130の上部においてはゲート絶縁層160が設けられる。このようなゲート絶縁層160に用いる絶縁材料としては、ゲート絶縁層160に所望の絶縁性を付与することができ、半導体層150上にゲート絶縁層160を形成する際に、上記半導体層150の性能を損なわないものであれば特に限定されるものではない。このような絶縁性樹脂材料としては、例えば、アクリル系樹脂、フェノール系樹脂、フッ素系樹脂、エポキシ系樹脂、カルド系樹脂、ビニル系樹脂、イミド系樹脂、ノボラック系樹脂等を挙げることができる。

30

【0041】

本実施形態に用いられるゲート絶縁層160の厚みは、ゲート絶縁層160を構成する絶縁性樹脂材料の種類等に応じて、ゲート絶縁層160に所望の絶縁性を付与できる範囲内であれば特に限定されるものではない。半導体層150上に形成されるゲート絶縁層160の厚みは、0.01 μ m~5 μ mの範囲内であることが好ましく、特に0.01 μ m~3 μ mの範囲内であることが好ましく、さらに0.01 μ m~1 μ mの範囲内であることが好ましい。

40

【0042】

次に、ゲート絶縁層160上にゲート電極140を形成する。このようなゲート絶縁層160は、積層方向からみて半導体層150を含むように設ける。ゲート電極140に用いる導電性材料としては、所望の導電性を有する電極を形成できるものであれば特に限定されるものではない。このような導電性材料としては、例えば、Al、Cr、Au、Ag、Ta、Cu、C、Pt、および、Ti等の金属材料と、カーボンペーストなどの遮光性

50

導電有機物、或いはこれら任意の材料の積層体（好ましくはAlをCrやTiでサンドイッチしたもの）を挙げることができる。ソース電極120及びド레인電極130の厚さ（積層体を採用する場合は合計厚さ）としては、10nmから数百nmの範囲内であることが好ましい。また、光学特性としては、OD値が1以上、より好ましくはOD値が2以上であればよい。

【0043】

アクティブマトリックス基板においては、図2に示すように、上記のように構成されるトランジスタが各画素電極190を制御するために、複数のスキャンライン及び複数のデータラインによりなる格子点に形成されている。各格子点のトランジスタにおいては、ゲート電極140がスキャンラインと導通接続され、ソース電極120がデータラインと導通接続される。また、ド레인電極140は画素電極190と導通接続されるようになっている。図1の積層構造は、層間絶縁層170を設け、この層間絶縁層170とゲート絶縁層160を介して、画素電極190とド레인電極130とを導通させるビアホール導通部180が設けられた構成となっている。

【0044】

層間絶縁層170に用いる絶縁材料としては、所望の絶縁性を付与することができるものであれば特に限定されるものではない。このような絶縁性樹脂材料としては、例えば、アクリル系樹脂、フェノール系樹脂、フッ素系樹脂、エポキシ系樹脂、カルド系樹脂、ビニル系樹脂、イミド系樹脂、ノボラック系樹脂等を挙げることができる。また、層間絶縁層170を形成する方法としては、例えば、印刷法、スピンコート法、ダイコート法、ロールコート法、バーコート法、ディップコート法、スプレーコート法、ブレードコート法、グラビアオフセット印刷等を挙げることができる。

【0045】

画素電極190に用いる導電性材料としては、所望の導電性を有する電極を形成できるものであれば特に限定されるものではない。このような導電性材料としては、例えば、ITO、IZOなどの透明導電膜材料、Al、Cr、Au、Ag、Ta、Cu、C、Pt、および、Ti等の金属材料と、カーボンペーストなどの遮光性導電有機物、或いはこれら任意の材料の積層体（好ましくはAlをCrやTiでサンドイッチしたもの）を挙げることができる。画素電極190の厚さとしては、10nmから数μmの範囲内であることが好ましい。

【0046】

ここで、従来技術に係るアクティブマトリックス基板の問題点についてあらためてみる。図3は従来のアクティブマトリックス基板の積層構造の概略を示す図である。従来技術に係るアクティブマトリックス基板においては、図1のGで示される画素電極190同士の間を遮光するために、樹脂材料からなる遮光膜200を設けるようにしていた。

【0047】

しかしながら、樹脂材料からなる遮光膜200の表面抵抗率は必ずしも高くないことから、画素電極190同士の間にも漏れ電流が発生し、これにより画素電極190の電圧が低下して液晶材料が適切に駆動されなくなるので、表示装置の画質が悪化してしまう、という問題があった。

【0048】

そこで、本発明に係るアクティブマトリックス基板においては、以下に説明する方法によって遮光膜200を形成することで、画素電極190同士の間にも漏れ電流を抑制するようにしている。図4は本発明の実施形態に係るアクティブマトリックス基板の製造工程を説明する図である。以下、アクティブマトリックス基板一面に画素電極190が設けられた図4に示す状態からの製造工程について詳しく説明する。

【0049】

図5に示す工程においては、まず画素電極190上にレジスト層191を塗布し、露光によりパターンニングを行う。

【0050】

本実施例では、ナフトキノンジアジド誘導体、ノボラック樹脂誘導体、塩基性アミンを含有したポジ型フォトレジストを用いた際のレジストパターンニング方法を用いる。なお、ポジ型フォトレジストは、露光により酸発生する箇所が現像にて除去される性質を有する。

【0051】

はじめに、画素電極190上にスピンコートなどの手法を用いてフォトレジストを塗布し、加熱によるバークを施して不要な有機溶剤成分を除去し、レジスト層191を形成する。

【0052】

次に、フォトマスク193をもちいて、レジスト層191の露光を実施する。レジスト層191の露光部においては、酸(H^+)発生反応が生じる。

【0053】

続いて、露光後に水酸化テトラメチルアンモニウム溶液などのアルカリ現像液に浸漬させることで、レジスト層191の露光部におけるレジストが除去されて、図6に示すような状態とする。次に、図6に示す工程においては、画素電極190におけるレジスト層191が形成されていない部分をエッチングにより除去する。

【0054】

なお、エッチングにはアクティブマトリックス基板をエッチング液に漬けるウエットエッチング方式、又はエッチングガス中にアクティブマトリックス基板を配し、イオンなどを利用することでエッチングするドライエッチング方式のいずれの方法を用いることができる。ウエットエッチング方式においては、例えば、画素電極190にAlを用いた場合には、エッチング液としてリン酸を、画素電極190にCuを用いた場合、エッチング液として塩化第二鉄を利用する。また、ドライエッチング方式に用いるエッチングガスとしては、四塩化炭素、三塩化ホウ素、四塩化ケイ素、三塩化リンなどを用いることができる。

【0055】

次の図8に示す工程においては、画素電極190とレジスト層191の上に無機絶縁膜195を形成する。アクティブマトリックス基板の上に形成する無機絶縁膜195としては、 SiO_2 、 Si_3N_4 、 $SiOF$ などを用いることができる。例えば、 SiO_2 による無機絶縁膜195を形成する場合においては、 SiH_4 と O_2 とを原料ガスとしてCVD法により SiO_2 膜を形成することができるし、また、シリコン化合物薬液の成分を有する塗布液を塗布することにより SiO_2 膜を形成する塗布法を用いることができる。

【0056】

次に、無機絶縁膜195の上に、遮光膜200を形成する。この遮光膜200には、Crの酸化膜や窒化膜に加えて、Ni-Fe、Ni-Co、Fe-Co、Ni-Fe-Co、Ni-Mo、Ni-W、Ni-Ta、Fe-Mo、Fe-W、Fe-Nb、Ni-Mo-Ta等の合金や、Ni、Fe、Co、Mo、Ta、Nb等の金属を用いることができる。このような遮光膜200は、スパッタリングにより成膜される。また、スパッタリング時に使用されるアルゴン、窒素、酸素ガス、二酸化炭素などのガスの流量比を変えることで、性質の異なる所望の膜を得ることができる。

【0057】

なお、遮光膜200は、上記に列記した材料を単独で塗膜することで形成することができるし、また、上記に列記した材料として複数の異なる材料を用い、それぞれの材料を層状に塗膜することでも形成することができる。

次に、上記のように無機絶縁膜195と遮光膜200とが形成されたアクティブマトリックス基板に対して、レジスト層191のリフトオフを実施し、図9に示す状態とする。遮光膜200の成膜後に、アクティブマトリックス基板をレジスト剥離液に浸漬し、超音波印加によってレジスト剥離を実施する。レジストの剥離液としては、メチルピロリドンなどのアミン類の混合液や、アセトンなどの有機溶剤を用いることができる。超音波の印加によってキャビティ効果が生じ、レジスト層191の側面の無機絶縁膜195と遮光膜

10

20

30

40

50

200とが薄く成膜されている箇所にて優先的に無機絶縁膜195と遮光膜200の剥離が発生する。この剥離箇所から剥離液が浸入してレジスト層191が溶解することにより、レジスト層191のリフトオフが完了する。図9の円に囲まれた部分は、リフトオフ後の無機絶縁膜195と遮光膜200の近傍を拡大して示すものである。図9の円内に示すように、リフトオフによりレジスト層191の側面に成膜されていた無機絶縁膜195と遮光膜200とが除去されて、画素電極190同士の間形成されていた無機絶縁膜195と遮光膜200とが残存する。

【0058】

従来技術においては、画素電極の間に埋め込む黒色樹脂材料は画素電極と同じ厚みとされるが、この程度の厚みの黒色樹脂材料では十分な遮光性を得ることができない、という問題があった。これに対して、本実施形態に係るアクティブマトリックス基板においては、前記のような金属無機材料からなる遮光膜200を用いているので、従来の技術に比べて十分な遮光性を得ることが可能となる。なお、金属無機材料からなる遮光膜200を用いて反射光を抑制する場合には、黒色樹脂材料を用いた場合に比べ、半分以下の厚みで可能となる。

10

【0059】

図10は本発明の実施形態に係るアクティブマトリックス基板の構成を示す概略平面図である。図10に示すように、リフトオフによって得られたアクティブマトリックス基板においては、画素電極190同士の間には無機絶縁膜195と遮光膜200とが形成された状態となる。このように、データラインおよびスキャンラインからの反射光を抑制し、かつ液晶が駆動されない部分で遮光膜200が形成されることで、コントラストの低下を防止することができる。

20

【0060】

また、本発明においては、上記のようなリフトオフ法でアクティブマトリックス基板が形成されており、画素電極190の間の空間には無機絶縁膜195が配された状態とされ、さらに遮光膜200は、画素電極190とは接触せずに、無機絶縁膜195と接触するようにして配された状態となる。遮光膜200に用いられる材料は必ずしも表面抵抗率が低くはないが、図9に示すように、遮光膜200は絶縁性が高い無機絶縁膜195の中に浮かぶような構造となっており、画素電極190と遮光膜200との間には距離d分の絶縁性が高い無機絶縁膜195が配された構造となる。以上のような構造である本発明に係るアクティブマトリックス基板によれば、画素電極190からの漏れ電流は抑制され、画素電極190の電圧が保持されることで、液晶が適正に駆動される。そして、このようなアクティブマトリックス基板に基づいて製造される液晶表示装置の画質が劣化することがない。

30

【0061】

次に、以上のように構成されるアクティブマトリックス基板による液晶表示装置について説明する。図11及び図12は本発明の実施形態に係るアクティブマトリックス基板によって構成される液晶表示装置構成の概要を示す図であり、液晶材料240としてコレステリック液晶が用いられる例で説明するが、液晶材料240としてはこのほかにネマティック液晶なども用いることができる。

40

【0062】

本実施形態に係る液晶表示装置においては、アクティブマトリックス基板と、これに対向する透明電極250との間に、液晶材料240としてコレステリック液晶を挟み込むようにして設けている。また、基材110の下面側には、光を吸収する吸収層260が設けられる。

【0063】

コレステリック液晶は、トランジスタの動作により画素電極190が第1の電圧とされているときには、図11に示すように透明電極250を通過する光を反射する。一方、トランジスタの動作により画素電極190が第2の電圧とされると、透明電極250から通過する光をそのまま透過させるように機能する。本実施形態に係る液晶表示装置において

50

は、各画素でこのような２態をとることにより、表示装置全体として描画表示を行うものである。

【００６４】

次に、本実施形態に係るアクティブマトリックス基板において許容し得る漏れ電流量について検討する。

【００６５】

本発明に係るアクティブマトリックス基板が用いられる液晶表示装置において、画素電極１９０が駆動されることによって生じる画素電極１９０における電荷変化量 ΔQ は、画素電極１９０の画素容量を C 、画素電極１９０の電圧変化量を ΔV とすると、下式（１）のように表すことができる。

$$\Delta Q = C \times \Delta V \quad (1)$$

また ΔQ は、フレーム時間に流れる電荷量に等しいため、画素電極１９０間の漏れ電流を I 、フレーム時間を T_f とすると、下式（２）が成立する。

$$C \times \Delta V = I \times T_f \quad (2)$$

したがって、許容し得る漏れ電流 I は下式（３）によって計算することができる。

$$I = C \times \Delta V / T_f \quad (3)$$

一般的な液晶表示装置においては、画素容量は 0.2 pF 、フレーム時間 T_f は $1/60 \text{ sec}$ （ 60 Hz で駆動するのが一般的）であり、電圧変化量 ΔV が大きくなると漏れ電流も大きくなることがわかる。漏れ電流が大きくなると、電圧保持率が低下しコントラスト低下につながってしまう。そのため電圧保持率は高いほどよい。駆動電圧を 3 V 、電圧保持率を 70% とすると（３）式から、許容し得る漏れ電流は、

$$I = 2 \times 10^{-13} \times (3 \times 0.3) \times 60 = 1.1 \times 10^{-11} \quad [\text{A}]$$

である。本発明に係るアクティブマトリックス基板では、画素電極１９０の間の空間には無機絶縁膜１９５が配された状態とされ、さらに遮光膜２００は、画素電極１９０とは接触せずに、無機絶縁膜１９５と接触するようにして配された状態となっており、漏れ電流が 1.1×10^{-11} 以下であることを確認した。

【００６６】

次に、本発明の他の実施形態について説明する。先の実施形態においては、遮光膜２００としては一層のものをを用いたが、本実施形態においては遮光膜として、複数の異なる材料層のものを利用することを特徴としている。図１３は本発明の他の実施形態に係るアクティブマトリックス基板における遮光膜周辺の構成を示す図である。図１３に示す実施形態においては、遮光膜として、第１遮光膜２１０と、この第１遮光膜２１０に用いられる材料とは異なる材料によりなる第２遮光膜２２０とからなるものが形成されていることを特徴としている。

【００６７】

第１遮光膜２１０及び第２遮光膜２２０を形成するために用いられる材料としては、 Cr の酸化膜や窒化膜に加えて、 Ni-Fe 、 Ni-Co 、 Fe-Co 、 Ni-Fe-Co 、 Ni-Mo 、 Ni-W 、 Ni-Ta 、 Fe-Mo 、 Fe-W 、 Fe-Nb 、 Ni-Mo-Ta 等の合金や、 Ni 、 Fe 、 Co 、 Mo 、 Ta 、 Nb 等の金属が用いられるが、第１遮光膜２１０と第２遮光膜２２０は１種類以上の材料を用いる。光の吸収特性は材料によって異なる。このため、第１の光吸収特性を有する材料を用いた第１遮光膜２１０と、第２の光吸収特性を有する材料を用いた第２遮光膜２２０とを組み合わせることで、多層薄膜間で光干渉することで反射光を抑制することができる。

【００６８】

第１遮光膜２１０及び第２遮光膜２２０を形成するために用いられる材料としては、 Cr の酸化膜や窒化膜に加えて、 Ni-Fe 、 Ni-Co 、 Fe-Co 、 Ni-Fe-Co 、 Ni-Mo 、 Ni-W 、 Ni-Ta 、 Fe-Mo 、 Fe-W 、 Fe-Nb 、 Ni-Mo-Ta 等の合金や、 Ni 、 Fe 、 Co 、 Mo 、 Ta 、 Nb 等の金属が用いられるが、第１遮光膜２１０と第２遮光膜２２０とは異なる材料が用いられる必要がある。光の吸収特性は材料によって異なる。このため、第１の光吸収特性を有する材料を用いた第１遮光膜

10

20

30

40

50

210と、第2の光吸収特性を有する材料を用いた第2遮光膜220とを組み合わせることで、遮光膜全体の光の吸収特性をブロードなものにして、遮光効果を向上させることが可能となる。

【0069】

次に、本発明の他の実施形態について説明する。図14は本発明の他の実施形態に係るアクティブマトリックス基板の構成を示す概略平面図である。本実施形態においては、データライン及びスキャンラインからなる格子と、遮光膜200の格子とが積層方向からみずれていることを特徴としている。このようなずれは意図的に設けられることもあれば、製造上不可避免的に設けられてしまうこともあり、本実施形態はいずれの場合も内包するものである。

10

【0070】

このような実施形態の効果について図15を参照して説明する。図15は本発明の他の実施形態に係るアクティブマトリックス基板によって構成される液晶表示装置構成の概要を示す図であり、トランジスタの動作により画素電極190が第2の電圧とされ、透明電極250から通過する光をそのまま透過させる状態を示すものである。

【0071】

本実施形態においては、液晶表示装置に入射する入射光A乃至Dのうち、例えばAに示すような入射光については、スキャンラインと接続されたり、或いはスキャンラインと共用されたりしているゲート電極140に反射して、表示画像のちらつきの原因となる。しかしながら、図15にも示すように、ゲート電極140で反射された入射光Aは、遮光膜200により遮光されることとなる。このように本実施形態によれば、ゲート電極140などの金属配線からの反射を抑制することが可能となる。同様にデータラインからの反射光も遮光膜200により抑制させることができる。

20

【0072】

なお、本発明の実施形態に係るアクティブマトリックス基板として、トップゲート・ボトムコンタクト構造に基づいて説明したが、本発明はこのような構造に限らず、ボトムゲート・ボトムコンタクト構造、トップゲート・トップコンタクト構造、トップゲート・ボトムコンタクト構造、あるいは、コプレーナ構造などのいずれの構造も採用することが可能である。

【0073】

30

以上、本発明のアクティブマトリックス基板及び液晶表示装置によれば、複数の画素電極の間の空間には無機絶縁膜が配されており、遮光膜は前記画素電極とは接触せずに前記無機絶縁膜と接触するようにして配されているので、画素電極の電圧が保持されることで、液晶が適正に駆動され、画質が悪化することがない。

【0074】

また、本発明のアクティブマトリックス基板の製造方法によれば、画素電極の電圧が保持されることで、液晶が適正に駆動され画質が悪化することがないアクティブマトリックス基板を容易に製造することが可能となる。

【符号の説明】

【0075】

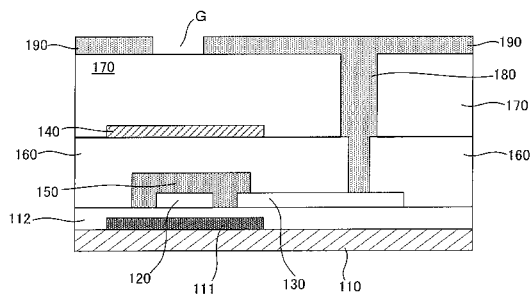
40

- 110・・・基材
- 111・・・遮光層
- 112・・・平坦化層
- 120・・・ソース電極
- 130・・・ドレイン電極
- 140・・・ゲート電極
- 150・・・半導体層
- 160・・・ゲート絶縁層
- 170・・・層間絶縁層
- 180・・・ビアホール導通部

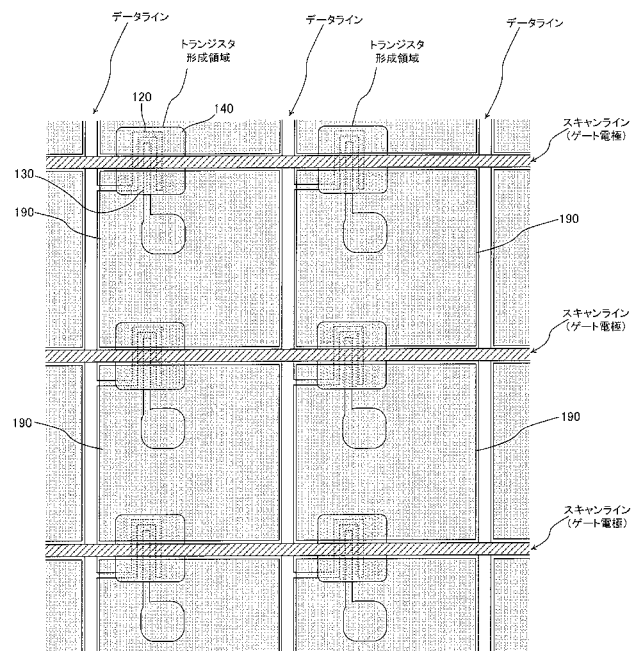
50

- 190・・・画素電極
- 191・・・レジスト層
- 193・・・フォトマスク
- 195・・・無機絶縁膜
- 200・・・遮光膜
- 210・・・第1遮光膜
- 220・・・第2遮光膜
- 240・・・液晶材料
- 250・・・透明電極
- 260・・・吸収層

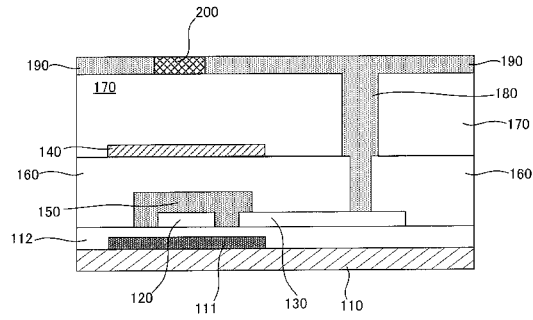
【図1】



【図2】

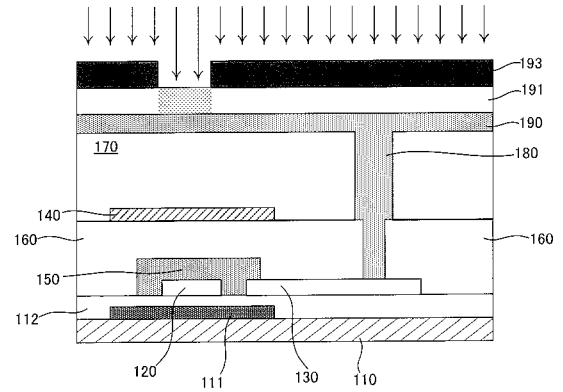


【図 3】

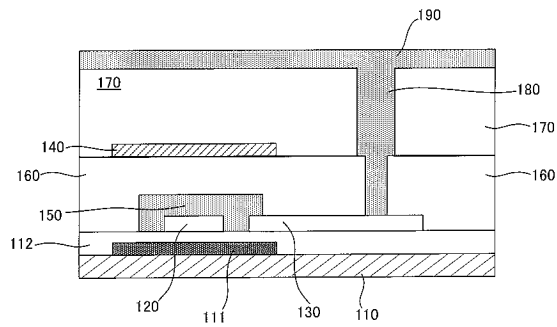


従来のアクティブマトリクス基板の積層構造を示す図

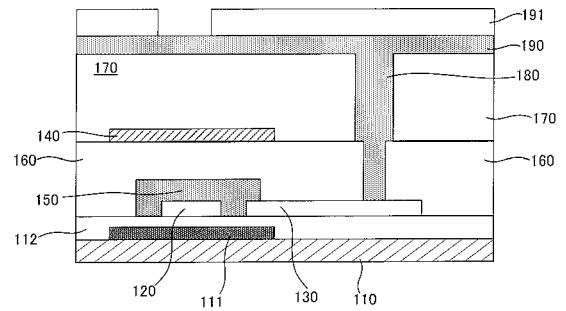
【図 5】



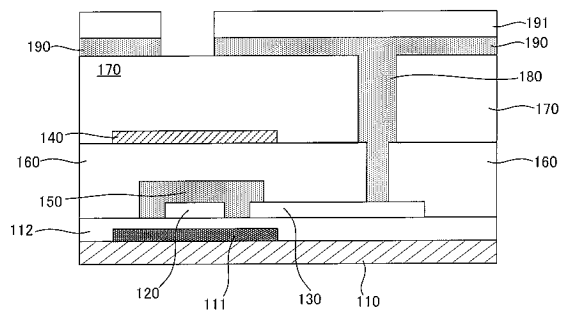
【図 4】



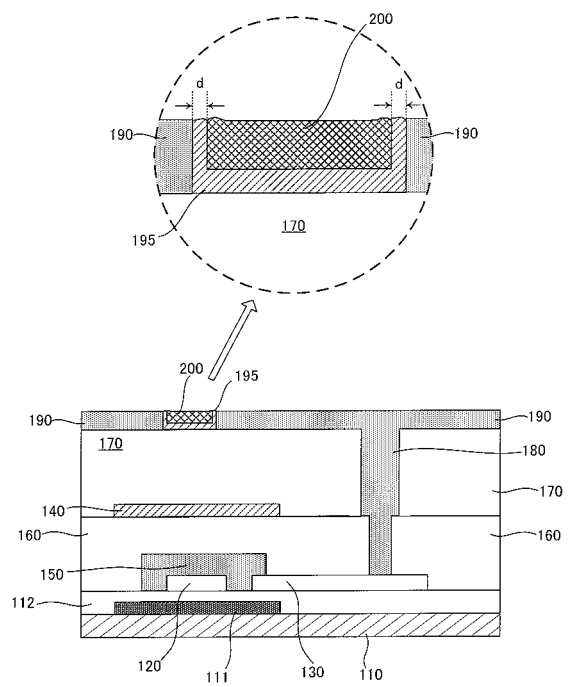
【図 6】



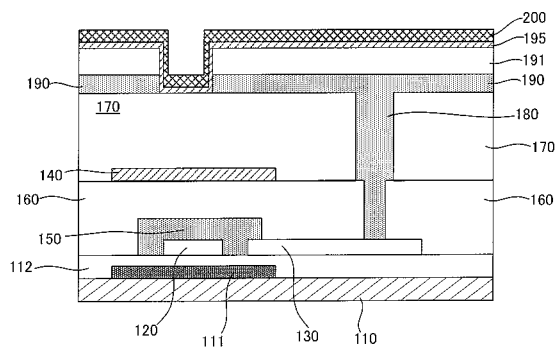
【図 7】



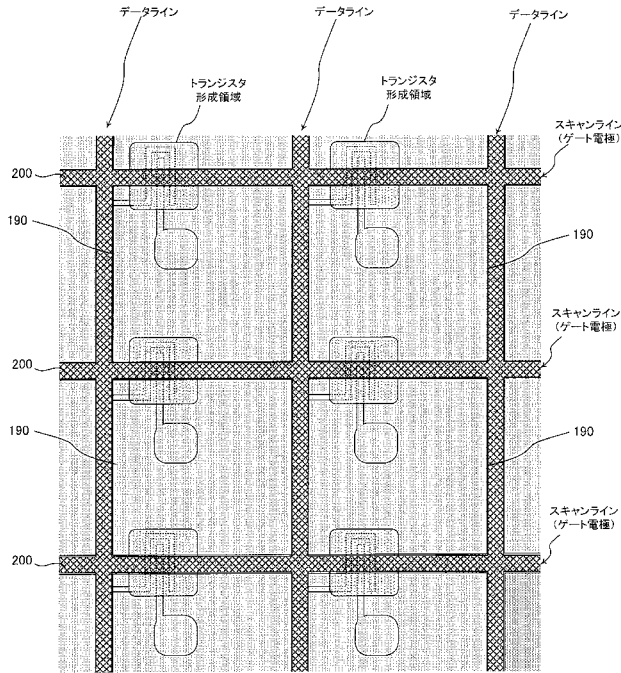
【図 9】



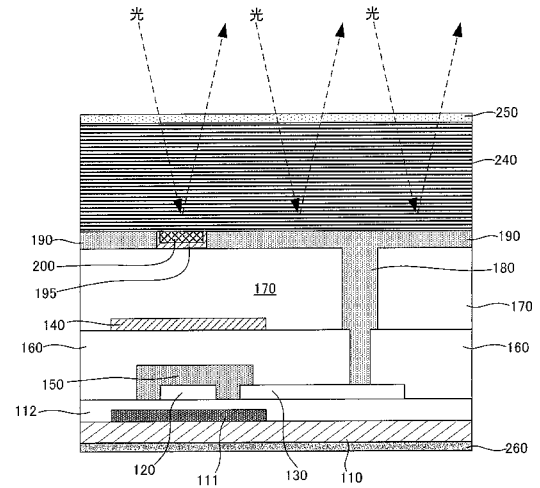
【図 8】



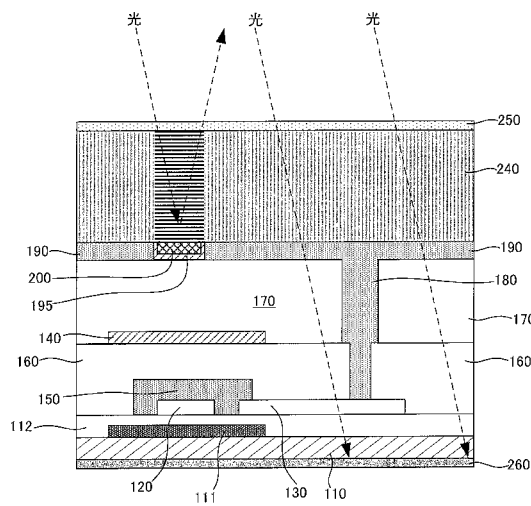
【図 10】



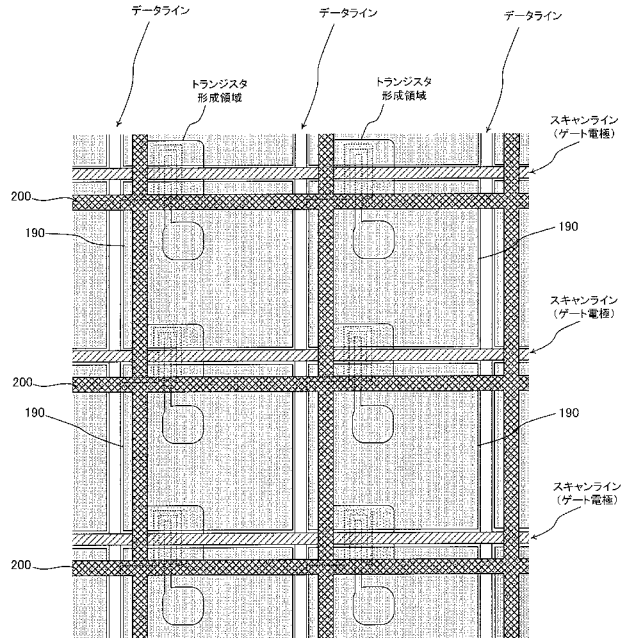
【図 11】



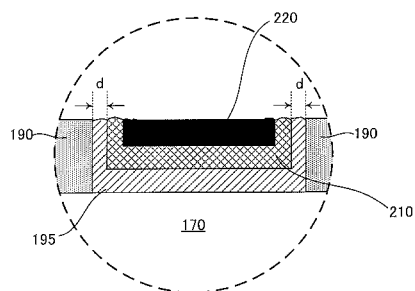
【図 12】



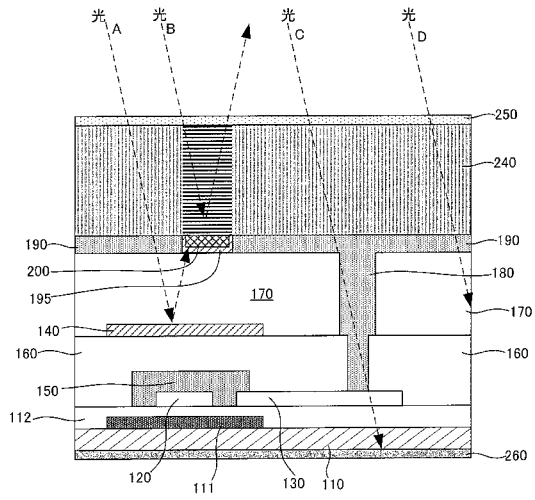
【図 14】



【図 13】



【図 15】



フロントページの続き

(51)Int.Cl. F I テーマコード (参考)
H O 1 L 29/78 6 1 9 B

(74)代理人 100091971

弁理士 米澤 明

(72)発明者 高橋 麻貴子

東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内

(72)発明者 本多 浩之

東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内

(72)発明者 三好 徹

東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内

Fターム(参考) 2H092 GA29 JA25 JA26 JA46 JB07 JB51 JB52 KA05 KA07 KA09
KA13 KA18 KA20 KB15 KB25 MA05 MA07 MA10 MA13 NA01
QA06 QA11
2H191 FA15Y FA16Y FA31Y FB12 FC10 FD07 FD26 GA19 HA05 HA16
LA21 LA22
5C094 AA02 AA43 BA03 BA43 CA19 DA13 ED15 FA02 FB02 FB15
GB10 JA04
5F110 AA21 BB01 CC01 CC03 CC05 CC07 DD01 DD02 DD12 DD17
EE01 EE02 EE03 EE04 EE14 EE15 FF01 GG01 GG02 GG05
GG14 GG15 GG24 GG25 HK01 HK02 HK03 HK04 HK21 HK22
HL01 HL02 HL03 HL04 HL07 HL11 HL12 HM04 HM12 NN27
NN33 NN36 NN41 NN42 NN45 NN46 NN54 QQ14

专利名称(译)	制造有源矩阵衬底和有源矩阵衬底的方法，液晶显示器件		
公开(公告)号	JP2012242439A	公开(公告)日	2012-12-10
申请号	JP2011109525	申请日	2011-05-16
[标]申请(专利权)人(译)	大日本印刷有限公司		
申请(专利权)人(译)	大日本印刷有限公司		
[标]发明人	高橋麻貴子 本多浩之 三好徹		
发明人	高橋 麻貴子 本多 浩之 三好 徹		
IPC分类号	G02F1/1335 G02F1/1368 G09F9/30 H01L21/336 H01L29/786		
FI分类号	G02F1/1335.500 G02F1/1368 G09F9/30.338 G09F9/30.349.C H01L29/78.612.Z H01L29/78.619.B		
F-TERM分类号	2H092/GA29 2H092/JA25 2H092/JA26 2H092/JA46 2H092/JB07 2H092/JB51 2H092/JB52 2H092/KA05 2H092/KA07 2H092/KA09 2H092/KA13 2H092/KA18 2H092/KA20 2H092/KB15 2H092/KB25 2H092/MA05 2H092/MA07 2H092/MA10 2H092/MA13 2H092/NA01 2H092/QA06 2H092/QA11 2H191/FA15Y 2H191/FA16Y 2H191/FA31Y 2H191/FB12 2H191/FC10 2H191/FD07 2H191/FD26 2H191/GA19 2H191/HA05 2H191/HA16 2H191/LA21 2H191/LA22 5C094/AA02 5C094/AA43 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/ED15 5C094/FA02 5C094/FB02 5C094/FB15 5C094/GB10 5C094/JA04 5F110/AA21 5F110/BB01 5F110/CC01 5F110/CC03 5F110/CC05 5F110/CC07 5F110/DD01 5F110/DD02 5F110/DD12 5F110/DD17 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE14 5F110/EE15 5F110/FF01 5F110/GG01 5F110/GG02 5F110/GG05 5F110/GG14 5F110/GG15 5F110/GG24 5F110/GG25 5F110/HK01 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK21 5F110/HK22 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL07 5F110/HL11 5F110/HL12 5F110/HM04 5F110/HM12 5F110/NN27 5F110/NN33 5F110/NN36 5F110/NN41 5F110/NN42 5F110/NN45 5F110/NN46 5F110/NN54 5F110/QQ14 2H192/AA24 2H192/BC31 2H192/CB03 2H192/CB36 2H192/CB37 2H192/EA15 2H192/EA17 2H192/EA64 2H192/HA43 2H192/HA70 2H192/JA52 2H291/FA15Y 2H291/FA16Y 2H291/FA31Y 2H291/FB12 2H291/FC10 2H291/FD07 2H291/FD26 2H291/GA19 2H291/HA05 2H291/HA16 2H291/LA21 2H291/LA22		
代理人(译)	南义明 青木健二 米泽 明		
外部链接	Espacenet		

摘要(译)

提供一种有源矩阵基板，在该有源矩阵基板中保持像素电极的电压并且图像质量不劣化。本发明的有源矩阵基板设置在基底材料110上，以与半导体层150接触，并且源电极120和漏电极130彼此面对以形成沟道区并控制沟道区。无机绝缘膜195布置在有源矩阵基板中的多个像素电极190之间的空间中，该有源矩阵基板具有用于驱动液晶材料的多个栅电极140并连接至漏电极130。遮光膜200被布置为接触无机绝缘膜195而不接触像素电极190。[选择图]图9

