

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-242721

(P2011-242721A)

(43) 公開日 平成23年12月1日(2011.12.1)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 623C	5C006
G02F 1/133 (2006.01)	G09G 3/20 621B	5C080
	G09G 3/20 641C	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 3 O L (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2010-117119 (P2010-117119)	(71) 出願人	000103747
(22) 出願日	平成22年5月21日 (2010.5.21)		オプトレックス株式会社
			東京都荒川区東日暮里五丁目7番18号
		(74) 代理人	100103090
			弁理士 岩壁 冬樹
		(74) 代理人	100124501
			弁理士 塩川 誠人
		(72) 発明者	権藤 賢二
			東京都荒川区東日暮里5丁目7番18号
			オプトレックス株式会社内
		Fターム(参考)	2H193 ZA04 ZB03 ZB06 ZC16 ZE10
			ZF03 ZF35
			5C006 AA16 AC28 AF43 AF71 AF73
			AF83 BB16 BF25 FA41 FA46
			FA47 FA51
			最終頁に続く

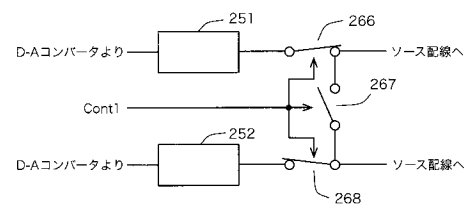
(54) 【発明の名称】 液晶表示パネルの駆動装置

(57) 【要約】

【課題】コストの上昇を抑制しつつ、極性反転時に消費される電力を低減することができる液晶表示パネルの駆動装置を提供する。

【解決手段】ソースドライバのバッファ回路において、第1のスイッチ264および第2のスイッチ264が、出力バッファ251に対して、正極性駆動するときに高電圧電源側に第1電圧である V_{DDA} が供給されるとともに低電圧電源側に第2電圧である $V_{DDA}/2$ が供給され、負極性駆動するときに高電圧電源側に第2電圧である $V_{DDA}/2$ が供給されるとともに低電圧電源側に第3電圧である V_{SS} が供給されるように切り替わる。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

複数のゲート配線と複数のソース配線とが交差するように配置された液晶表示パネルのソース配線を列反転駆動で駆動するソースドライバを備えた液晶表示パネルの駆動装置であって、

前記ソースドライバは、前記ソース配線に対してデータ信号に応じた電圧を印加する出力バッファを含み、

前記出力バッファに対して、正極性駆動するときに高電圧電源側に第 1 電圧が供給されるときとともに低電圧電源側に第 2 電圧が供給され、負極性駆動するときに高電圧電源側に前記第 2 電圧が供給されるときとともに低電圧電源側に第 3 電圧が供給されるように電源電圧を切り替える切替部を備えた

ことを特徴とする液晶表示パネルの駆動装置。

【請求項 2】

第 2 電圧の電圧値は、ゲート配線とソース配線とが形成された基板に対向して設けられている対向基板に形成されているコモン電極に印加されるコモン電圧の電圧値と略等しく

、第 3 電圧の電圧値は、接地電位と略等しく、

前記第 2 電圧の電圧値は、第 1 電圧の電圧値の $[1/2]$ に設定されている

請求項 1 記載の液晶表示パネルの駆動装置。

【請求項 3】

ソースドライバは、垂直ブランキング期間における 1 水平期間以上の期間において、隣接するソース配線を短絡させるか、または各ソース配線を所定の電位に接続するソース配線初期設定部を含む

請求項 1 または請求項 2 記載の液晶表示パネルの駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、列反転駆動で液晶表示パネルを駆動する液晶表示パネルの駆動装置に関する。

【背景技術】

【0002】

TFT (Thin Film Transistor) を用いた液晶表示パネルを駆動する場合、ゲート配線とソース配線の交差部である画素毎に設けられている TFT のゲートをオンさせるためのゲートオン電圧 V_{GH} 、TFT のゲートをオフさせるためのゲートオフ電圧 V_{GL} 、TFT のソースに印加されるデータ電圧 (ソース電圧) V_D 、およびコモン電極に印加されるコモン電圧 V_{COM} のそれぞれの電圧が必要である。

【0003】

液晶表示パネルを直流電圧で駆動すると寿命が短くなる等の理由で、一般に、液晶表示パネルを駆動する駆動法として交流駆動が用いられる。交流駆動として、ライン反転駆動、列反転駆動、ドット反転駆動等がある (例えば、特許文献 1 参照)。

【0004】

列反転駆動は、マトリクス状に画素が配された液晶表示パネルにおいて横方向の画素群 (ライン：行) を例えば上側から下側に順次駆動する場合に、1 フレームにおいてデータ電圧が例えば左側のソース配線 (列) から右側の列に向かって、正極性、負極性、正極性、負極性、・・・になるようにし、次のフレームでは各列のデータ電圧の極性が直前のフレームにおける極性と逆になるようにする駆動法である。

【0005】

以下、コモン電圧よりもソース電極の電位の方が高い状態を正極性の状態とし、コモン電圧よりもソース電極の電位の方が低い状態を負極性の状態とする。

【0006】

表示を実現するために液晶素子に印加される電圧の最大値が5V（絶対値）であるとする。正極性で駆動される期間の最後で+5Vの電圧が印加され、次の負極性で駆動される期間の最後で-5Vの電圧が印加されるような場合には、極性反転時に、液晶素子に印加される電圧差である10Vに応じた大きな電流がソースドライバにおける出力バッファに流れる。その結果、ソースドライバの消費電力が大きくなる。

【0007】

正極性で駆動されるときに使用される高圧側出力バッファと、負極性で駆動されるときに使用される低圧側出力バッファとを備えた駆動装置がある（例えば、特許文献2参照）。

【0008】

特許文献2に記載された駆動装置では、高圧側出力バッファは、5Vを基準電位にして、5～10Vの電圧信号を出力する。また、低圧側出力バッファは、0Vを基準電位にして、0～5Vの電圧信号を出力する。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2008-8928号公報

【特許文献2】特開平10-62744号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

特許文献2に記載された駆動装置では、高圧側出力バッファとして使用される素子と低圧側出力バッファとして使用される素子のそれぞれの耐圧を低くすることができ、かつ、極性反転時に消費される電力を低減することができるが、液晶表示パネルにおける各列毎に2つの出力バッファを設ける必要があり、駆動装置が大型化するとともに駆動装置のコストが上昇する。

【0011】

そこで、本発明は、コストの上昇を抑制しつつ、極性反転時に消費される電力を低減することができる液晶表示パネルの駆動装置を提供することを目的とする。

【課題を解決するための手段】

【0012】

本発明による液晶表示パネルの駆動装置は、複数のゲート配線と複数のソース配線とが交差するように配置された液晶表示パネルのソース配線を列反転駆動で駆動するソースドライバを備えた液晶表示パネルの駆動装置であって、ソースドライバは、ソース配線に対してデータ信号に応じた電圧を印加する出力バッファを含み、出力バッファに対して、正極性駆動するとき高電圧電源側に第1電圧が供給されるとともに低電圧電源側に第2電圧が供給され、負極性駆動するとき高電圧電源側に第2電圧が供給されるとともに低電圧電源側に第3電圧が供給されるように電源電圧を切り替える切替部を備えたことを特徴とする。

【0013】

第2電圧の電圧値は、ゲート配線とソース配線とが形成された基板に対向して設けられている対向基板に形成されているコモン電極に印加されるコモン電圧の電圧値と略等しく、第3電圧の電圧値は、接地電位と略等しく、第2電圧の電圧値は、第1電圧の電圧値の $\left[1/2\right]$ に設定されていてもよい。

【0014】

ソースドライバは、垂直ブランキング期間における1水平期間以上の期間において、隣接するソース配線を短絡させるか、または各ソース配線を所定の電位に接続するソース配線初期設定部を含んでいてもよい。そのような構成によれば、より簡便な構成で、極性を切り替えるときにソースドライバに流れる突入電流を抑制して消費電力を低減することができる。

10

20

30

40

50

【発明の効果】

【0015】

本発明によれば、コストの上昇を抑制しつつ、極性反転時に消費される電力を低減することができ、また、発熱を抑制することができる。

【図面の簡単な説明】

【0016】

【図1】本発明による駆動装置が適用された液晶表示装置の構成例を示すブロック図。

【図2】ソース配線に印加されるデータ電圧の変化の一例を示すタイミング図。

【図3】本実施の形態の駆動装置における出力バッファの構成を示す回路図。

【図4】本実施の形態の駆動装置における出力バッファの構成を説明するための回路図。

【図5】本実施の形態の駆動装置における出力バッファの構成を説明するための回路図。

【図6】本実施の形態の駆動装置における出力バッファの構成の一例を示す回路図。

【図7】出力バッファの出力側の構成を示すブロック図。

【図8】制御信号Cont1と各スイッチの状態との関係を示す説明図。

【図9】本実施の形態の駆動装置の動作例を示すタイミング図。

【発明を実施するための形態】

【0017】

以下、本発明の実施の形態を図面を参照して説明する。

【0018】

図1は、本発明による駆動装置が適用された液晶表示装置の構成例を示すブロック図である。図1に示す液晶表示装置において、液晶表示パネル10には、マトリクス状に多数の画素12が形成されている。画素を形成するために、横方向（行方向）に多数のゲート配線13が設けられ、ゲート配線13と交差するように列方向に多数のソース配線14が設けられている。そして、ゲート配線13とソース配線14との交差部には、TFT15が形成されている。TFT15のドレイン電極16は画素電極に接続されている。

【0019】

ゲート配線13、ソース配線14および画素12が形成されている基板と対向する位置に対向基板（図示せず）が設けられ、画素12が形成されている基板と対向基板との間に液晶が挟持されている。対向基板には対向電極（コモン電極）が形成され、対向電極がコモン電位 V_{COM} に設定されている。なお、電気的には液晶は容量を有する素子であると見なすことができるので、図1には、一端が画素電極に接続され、他端の電位がコモン電位 V_{COM} になるキャパシタ17が示されている。

【0020】

ゲートドライバ30は、例えば、線順次にゲート配線13を駆動する。選択されたゲート配線13すなわちゲートオン電圧 V_{GH} が印加されているゲート配線13に接続されている画素における画素電極には、ソース配線14を介してデータ電圧（データ信号に応じた電圧） V_D が印加される。

【0021】

図1に示す構成例では、ソース配線14を駆動するソースドライバ20は、シフトレジスタ21、データ信号DATAを順次ラッチして出力する第1ラッチ回路22、第1ラッチ回路22の出力を一括して取り込む第2ラッチ回路23、第2ラッチ回路23の出力（デジタルデータ）の値に応じたアナログ信号（アナログ電圧）を出力するD-Aコンバータ24、およびD-Aコンバータ24の出力を電流増幅するバッファ回路25を含む。

【0022】

シフトレジスタ21は、制御部（タイミング制御回路）40が出力する選択期間の開始を示す信号に相当する水平スタートパルスSTHを契機にして、データシフト用のクロック信号CLKから、データ取込用信号を生成して出力する。この実施の形態では、ソース配線14の数を m （ m ：正の整数で3の倍数）とする。データ信号はRGBパラレルの場合クロック信号CLKの1個に対応するデータはRGB3本である。よって、シフトレジスタ21の出力信号数は $m/3$ である。シフトレジスタ21は、例えば、クロック信号C

L Kの1個目のクロック(1:1~m/3)に応じて1組目の出力をオン状態(データ取込を示す状態)にする。なお、本実施の形態では、液晶表示パネル10は線順次駆動法で駆動され、選択期間は1ラインを駆動する期間に相当する。

【0023】

第1ラッチ回路22には、タイミング制御回路40からデータ信号DATAが順次出力される。また、第1ラッチ回路22には、シフトレジスタ21からm/3個の信号が入力される。第1ラッチ回路22は、m/3個の信号のうちの1組目(1:1~m/3)の信号がオン状態になったときに1組目のデータ(データ信号DATA)をラッチして出力する。

【0024】

第2ラッチ回路23は、例えば、タイミング制御回路40から出力されるストロブ信号STB(以下、ラッチ信号STBという。)の立ち下がり時点で、第1ラッチ回路22がラッチしている信号を一括して取り込む。

【0025】

D-Aコンバータ24には、タイミング制御回路40に含まれる電源回路(図示せず)から、例えば電圧 V_n (n:0~15)が供給される。 $V_8 \sim V_{15}$ は、コモン電圧 V_{COM} より高い電圧であり、 $V_0 \sim V_7$ はコモン電圧 V_{COM} よりも低い電圧である。また、 $V_8 \sim V_{15}$ は正極性駆動のための電圧であり、 $V_0 \sim V_7$ は負極性駆動のための電圧である。

【0026】

D-Aコンバータ24にはタイミング制御回路40から出力される極性反転信号POLのレベル(ハイレベルまたはローレベル)に応じた値を示すm個の信号が出力される。例えば、極性反転信号POLのレベルがハイレベルである場合には、m個の信号のうちの奇数番目の信号を、第2ラッチ回路23から入力された信号のレベルと正極性とに応じた値の信号にし、m個の信号のうちの偶数番目の信号を、第2ラッチ回路23から入力された信号のレベルと負極性とに応じた値の信号にする。また、極性反転信号POLのレベルがローレベルである場合には、m個の信号のうちの奇数番目の信号を、第2ラッチ回路23から入力された信号のレベルと負極性とに応じた値の信号にし、m個の信号のうちの偶数番目の信号を、第2ラッチ回路23から入力された信号のレベルと正極性とに応じた値の信号にする。

【0027】

なお、本実施の形態では、説明を簡単にするために、ソースドライバ20は、電圧 $V_8 \sim V_{15}$ を用いて正極性における8個の基準電圧を入力しドライバ内のラダー抵抗にて64階調を実現する、電圧 $V_0 \sim V_7$ を用いて負極性における8個の基準電圧で64階調を表示する。より多くの種類の階調を実現する場合にも本発明を適用することができる。また、D-Aコンバータ24には入力部のラダー抵抗が配設され、多階調が実現される。

【0028】

また、図1に示された構成では、電源回路はタイミング制御回路40に含まれるが、電源回路は、タイミング制御回路40とは別に設けられていてもよい。

【0029】

D-Aコンバータ24は、第2ラッチ回路23から出力されたm個の信号のそれぞれが示す値に応じた電圧の信号(電圧信号)をバッファ回路25に出力する。

【0030】

バッファ回路25は、D-Aコンバータ24から出力されたm個の電圧信号のそれぞれをm本のソース配線14に印加する。

【0031】

バッファ回路25には、各列対応に出力バッファが設けられているが、本実施の形態では、出力バッファにおいて、正極性で駆動するときの電源と負極性で駆動するときの電源とが切り替えられる。

【0032】

10

20

30

40

50

また、タイミング制御回路 40 は、各フレームにおける画像表示のための制御が開始される前に、制御信号 C_{ont} を出力する。具体的には、垂直ブランキング期間における 1 水平期間（2 つの水平同期信号の間の期間）以上の間、制御信号 C_{ont} を有意なレベルにする。ソースドライバ 20 は、制御信号 C_{ont} にもとづいて、後述するような制御を実行する。制御信号 C_{ont} を有意なレベルにすることが可能な期間の最大値は垂直ブランキング期間である。

【0033】

なお、図 1 に示すソースドライバ 20、ゲートドライバ 30 およびタイミング制御回路 40 は、液晶表示パネルの駆動装置の構成要素である。

【0034】

図 2 は、ソース配線 14 に印加されるデータ電圧の変化の一例を示すタイミングである。図 2 (A) には、一般的なデータ電圧の変化が示されている。図 2 において、「正極性」、「負極性」は、あるフレームにおいて正極性で駆動されたソース配線 14 は、次のフレームでは負極性で駆動されることを示す。

【0035】

図 2 において、7.0 V は、コモン電圧 V_{COM} である。「12.5 V」および「0.5 V」は例えば白表示のための電圧であり、「7.5 V」および「6.5 V」は例えば黒表示のための電圧であり、中間の電圧は、グレー表示のための電圧である。

【0036】

本実施の形態では、図 2 (B) に矩形で示すような、実際に表示のための駆動が行われる期間（以下、表示期間という。）以外の期間において、所定の制御が行われる。表示期間以外の期間は、一例として、垂直ブランキング期間である。また、所定の制御は、例えば、隣接するソース配線を短絡させるチャージシェアまたはソース配線 14 に所定のプリチャージ電圧（コモン電圧 V_{COM} ）を印加するプリチャージである。

【0037】

図 3 は、本実施の形態の駆動装置のバッファ回路 25 における出力バッファの構成を示す回路図である。バッファ回路 25 において、図 3 に例示する出力バッファは、各列毎に設けられている。

【0038】

図 3 に示すように、出力バッファにおけるソース配線 14 に対して電圧信号を供給する出力バッファ 251 の外部には、高電圧電源部 261 の出力を選択するための第 1 のスイッチ（第 1 切替部）262 と、低電圧電源部 263 の出力を選択するための第 2 のスイッチ（第 2 切替部）264 とが設けられている。

【0039】

高電圧電源部 261 は、電圧 V_{DDA} と $V_{DDA}/2$ のいずれかを選択可能である。低電圧電源部 263 は、電圧 $V_{DDA}/2$ と V_{SS} のいずれかを選択可能である。

【0040】

極性反転信号 POL は、1 フレーム単位でレベルが逆になる。極性反転信号 POL がハイレベルであるときには、奇数番目のソース配線 $S_{(2n-1)}$ は正極性駆動され、偶数番目のソース配線 $S_{(2n)}$ は負極性駆動される。極性反転信号 POL がローレベルであるときには、奇数番目のソース配線 $S_{(2n-1)}$ は負極性駆動され、偶数番目のソース配線 $S_{(2n)}$ は正極性駆動される。なお、 n は、 $1 \sim (m/2)$ であり、 m は偶数であるとする。

【0041】

出力バッファにおいて、正極性駆動時には、第 1 のスイッチ 262 は出力バッファ 251 に高電圧側の電源として電圧 V_{DDA} を供給する状態になり、第 2 のスイッチ 264 は出力バッファ 251 に低電圧側の電源として電圧 $V_{DDA}/2$ を供給する状態になる。負極性駆動時には、第 1 のスイッチ 262 は出力バッファ 251 に高電圧側の電源として電圧 $V_{DDA}/2$ を供給する状態になり、第 2 のスイッチ 264 は出力バッファ 251 に低電圧側の電源として V_{SS} を供給する状態になる。

10

20

30

40

50

【0042】

なお、電圧 V_{DDA} は、ソースドライバ20の電源電圧であり、本実施の形態では一例として14.0Vである。また、電圧 V_{SS} は、例えば接地電位(0V)である。電圧 $V_{DDA}/2$ は、ソースドライバ20の内部において電圧 V_{DDA} から生成されたり、ソースドライバ20の外部の電源部から供給される。

【0043】

また、一般的な出力バッファでは、高電圧側の電源として常に電圧 V_{DDA} が供給され、低電圧側の電源として常に V_{SS} が供給される。そのような構成では、例えば、継続して白表示が行われる場合に、正極性駆動から負極性駆動への極性反転時に、 $12.5V \times I_1$ (出力バッファ251を流れる充放電電流) (W)の瞬時電力による電力が消費される。なお、正極性駆動が終了した時点において液晶素子におけるキャパシタ(容量)に蓄積された電荷は、負極性駆動が開始されるまで保持されると仮定する。また、 V_{SS} は0Vであるとする。

10

【0044】

図4および図5は、本実施の形態の駆動装置における出力バッファの構成を説明するための回路図である。図4には、正極性駆動のための構成が示されている。図5には、負極性駆動のための構成が示されている。

【0045】

図4に示すように、出力バッファ251Aは、PチャネルFET(Field effect transistor)、NチャネルFET、コンデンサおよび定電流源を用いた演算増幅器で実現されている。演算増幅器の電源側には電圧 V_{DDA} が供給され、接地側には電圧 $V_{DDA}/2$ が供給される。

20

【0046】

図5に示すように、出力バッファ251Bは、定電流源、PチャネルFET、NチャネルFETおよびコンデンサを用いた演算増幅器で実現されている。演算増幅器の電源側には電圧 $V_{DDA}/2$ が供給され、接地側には電圧 V_{SS} が接続される。

【0047】

図6は、本実施の形態の駆動装置における出力バッファの構成の一例を示す回路図である。図4および図5は、正極性駆動のための構成および負極性駆動のための構成を説明するための回路図であるが、実際には、出力バッファ251は、図6に示すように、正極性駆動と負極性駆動の双方に対応可能な1つの素子として実現される。

30

【0048】

図6に示す出力バッファ251も、PチャネルFET、NチャネルFET、コンデンサおよび定電流源を用いた演算増幅器で実現されるが、図6に示す構成では、バイアス(Bias)端子A、B、C、Dのそれぞれに入力されるバイアス信号に応じて駆動能力(V_{out} 端子を流れる最大出力電流)を変更することができる。なお、 V_{out} 端子は、ソース配線14側の出力端子である。

【0049】

図7は、バッファ回路25における隣接する2つのソース配線14を駆動する出力バッファ251、252の出力側の構成を示すブロック図である。出力バッファ251は、奇数番目のソース配線14(例えば、1列目のソース配線14)を駆動し、出力バッファ252は、偶数番目のソース配線14(例えば、2列目のソース配線14)を駆動するとする。

40

【0050】

図7に示すように、出力バッファ251の出力側には、出力バッファ251の出力を通過させる状態と通過させない状態とに切り替える第1の出力スイッチ266が設けられている。出力バッファ252の出力側には、出力バッファ252の出力を通過させる状態と通過させない状態とに切り替える第2の出力スイッチ268が設けられている。また、隣接する2つのソース配線14を接続する状態と接続しない状態とに切り替える第3のスイッチ267が設けられている。

50

【0051】

なお、第1の出力スイッチ266、第2の出力スイッチ268および第3のスイッチ267は、隣接するソース配線14を短絡させるソース配線初期設定部の一例である。

【0052】

なお、出力バッファ252の内部構成は、図6に示された出力バッファ251の内部構成と同じである。また、バッファ回路25において、ソース配線 $S_{(2n-1)}$ を駆動する全ての出力バッファの出力側に、図7に示された第1の出力スイッチ266が設けられている。また、ソース配線 $S_{(2n-1)}$ を駆動する全ての出力バッファの出力側に、図7に示された第2の出力スイッチ268が設けられている。また、ソース配線 $S_{(2n-1)}$ を駆動する出力バッファとソース配線 $S_{(2n)}$ を駆動する出力バッファとの間には $(n:1 \sim (m/2))$ 、図7に示された第3のスイッチ267が設けられている。

10

【0053】

図8は、制御信号Contと、各スイッチ（第1の出力スイッチ266、第2の出力スイッチ268および第3のスイッチ267）の状態との関係を示す説明図である。図8に示すように、制御信号Contがローレベルであるときには、第1の出力スイッチ266および第2の出力スイッチ268はオン状態（閉鎖状態）になり、第3のスイッチ267は、オフ状態（開放状態）になる。制御信号Contがハイレベルであるときには、第1の出力スイッチ266および第2の出力スイッチ268はオフ状態になり、第3のスイッチ267は、オン状態になる。

【0054】

20

次に、ソースドライバ20の動作を、図9の説明図等を参照して説明する。図9は、本実施の形態の駆動装置の動作例を示すタイミング図である。また、以下、バッファ回路25における2つの出力バッファ251、252に着目して説明を行うが、バッファ回路25における2つの出力バッファ251、252以外の出力バッファも、出力バッファ251、252と同様に動作する。

【0055】

タイミング制御回路40は、図9に示すように、表示器間が開始される前の期間（この実施の形態では、垂直ブランキング期間）における1水平期間以上の間、制御信号Contをハイレベルにする。図7および図8を参照すると、制御信号Contがハイレベルになると、バッファ回路25において、奇数番目のソース配線 $S_{(2n-1)}$ を駆動する出力バッファの出力側に設けられている第1の出力スイッチ266は開放状態になり、偶数番目のソース配線 $S_{(2n)}$ を駆動する出力バッファの出力側に設けられている第2の出力スイッチ268は開放状態になる。また、ソース配線 $S_{(2n-1)}$ を駆動する出力バッファとソース配線 $S_{(2n)}$ を駆動する出力バッファとの間に設けられている第3のスイッチ267は閉鎖状態になる。

30

【0056】

すなわち、奇数番目のソース配線 $S_{(2n-1)}$ のそれぞれは、隣接する偶数番目のソース配線 $S_{(2n)}$ に接続される。また、それぞれのソース配線14は、出力バッファ251、252から切り離される。

【0057】

40

その結果、コモン電圧 V_{COM} よりも高い電圧で駆動されていたソース配線14の電位とコモン電圧 V_{COM} よりも低い電圧で駆動されていたソース配線14の電位とが中和されるチャージシェアが実行される。すなわち、各ソース配線14の電位はコモン電圧 V_{COM} に近づく。

【0058】

チャージシェアは、垂直ブランキング期間において実行される。よって、1フレームにおける表示期間が開始されるときには、各ソース配線14の電位はコモン電圧 V_{COM} に近づいているので、例えば、負極性で駆動されていた状態から正極性で駆動される状態に直接移行する場合に比べて、表示期間開始時の突入電流が低減される。

【0059】

50

その後、1フレームにおける各選択期間において、ソースドライバ20は、入力されるデータと極性反転信号POLのレベルに応じた電圧信号を各ソース配線14に印加する。その間、各列に対応したそれぞれの出力バッファ251、252は、極性反転信号POLのレベルに応じて電源電圧を選択する。

【0060】

すなわち、極性反転信号POLがハイレベルであるときには、奇数番目のソース配線 $S_{(2n-1)}$ は正極性駆動され、偶数番目のソース配線 $S_{(2n)}$ は負極性駆動されるので、奇数番目のソース配線 $S_{(2n-1)}$ に対応する出力バッファ251における第1のスイッチ262は出力バッファ251に高電圧側の電源として電圧 V_{DDA} を供給する状態になり、第2のスイッチ264は出力バッファ251に低電圧側の電源として電圧 $V_{DDA}/2$ を供給する状態になる。また、偶数番目のソース配線 $S_{(2n)}$ に対応する出力バッファ252における第1のスイッチ262は出力バッファ252に高電圧側の電源として電圧 $V_{DDA}/2$ を供給する状態になり、第2のスイッチ264は出力バッファ252に低電圧側の電源として V_{SS} を供給する状態になる。

【0061】

極性反転信号POLがローレベルであるときには、奇数番目のソース配線 $S_{(2n-1)}$ は負極性駆動され、偶数番目のソース配線 $S_{(2n)}$ は正極性駆動されるので、奇数番目のソース配線 $S_{(2n-1)}$ に対応する出力バッファ251における第1のスイッチ262は出力バッファ251に高電圧側の電源として電圧 $V_{DDA}/2$ を供給する状態になり、第2のスイッチ264は出力バッファ251に低電圧側の電源として電圧 V_{SS} を供給する状態になる。また、偶数番目のソース配線 $S_{(2n)}$ に対応する出力バッファ252における第1のスイッチ262は出力バッファ252に高電圧側の電源として電圧 V_{DDA} を供給する状態になり、第2のスイッチ264は出力バッファ252に低電圧側の電源として $V_{DDA}/2$ を供給する状態になる。

【0062】

本実施の形態では、例えば、継続して白表示が行われる場合に、正極性駆動から負極性駆動への極性反転時に、 $7.0V(V_{DDA}/2) \times I_1$ (出力バッファ251を流れる電流) (W)の瞬時電力による電力が消費される。一般的な出力バッファでは、 $12.5V \times I_1$ (出力バッファ251を流れる電流) (W)の瞬時電力を要するので、本実施の形態では、極性反転時の消費電力が低減する。

【0063】

また、フレーム内において、例えば、表示色がグレー(データ電圧は $9.0V$ であるとする：図2参照)から白に変化するとき、 $[(9.0V - 7.0V(V_{DDA}/2))] = 2.0V \times I_1$ (W)の瞬時電力による電力が消費される。一般的な出力バッファでは、 $[(9.0V - 0V(V_{SS}))] = 9.0V \times I_1$ (W)の瞬時電力による電力が消費されるので、本実施の形態では、フレーム内における消費電力も低減される。

【0064】

また、本実施の形態では、垂直ブランキング期間におけるチャージシェアによって表示期間が開始される前に各ソース配線14の電位がコモン電圧 V_{COM} に近づいているので、表示期間開始時の突入電流は低減されている。

【0065】

また、本実施の形態では、垂直ブランキング期間においてチャージシェアを実行したが、チャージシェアに代えて、ソース配線14に所定のプリチャージ電圧(コモン電圧 V_{COM})を印加するプリチャージを行ってもよい。プリチャージを行う場合には、図7に示された構成において、第3のスイッチ267に代えて、ソース配線14にプリチャージ電位に接続する状態と接続しない状態とに切り替える第4のスイッチが設けられる。そして、制御信号Cont1がハイレベルになると、バッファ回路25において、第1の出力スイッチ266は開放状態(第2の出力スイッチ268も同様)になり(図7参照)、第4のスイッチは、ソース配線14にプリチャージ電位に接続する状態になる。

【0066】

10

20

30

40

50

その場合には、第 1 の出力スイッチ 266、第 2 の出力スイッチ 268 および第 4 のスイッチは、各ソース配線 14 を所定の電位に接続するソース配線初期設定部に相当する。

【0067】

以上に説明したように、本実施の形態では、第 1 のスイッチ 264 および第 2 のスイッチ 264 が、出力バッファ 251、252 に対して、正極性駆動するときに高電圧電源側に第 1 電圧である V_{DDA} が供給されるとともに低電圧電源側に第 2 電圧である $V_{DDA}/2$ が供給され、負極性駆動するときに高電圧電源側に第 2 電圧である $V_{DDA}/2$ が供給されるとともに低電圧電源側に第 3 電圧である V_{SS} が供給されるように切り替わるので、1つの出力バッファによって、極性反転時にソースドライバ 20 で消費される電力を低減することができる。その結果、ソースドライバ 20 の発熱を抑制することができ、液晶表示装置の発熱も抑制される。

10

【0068】

なお、第 2 電圧の電圧値が、ゲート配線とソース配線とが形成された基板に対向して設けられている対向基板に形成されているコモン電極に印加されるコモン電圧の電圧値と略等しく、第 3 電圧が接地電圧と略等しく、第 2 電圧の電圧値が第 1 電圧の電圧値の $[1/2]$ に設定されていることは好ましい一例である。略等しいとは、全く等しいことも含む概念であるが、設計では等しいが実際に実現される場合に生ずる誤差の範囲内は、略等しい範囲内である。

【0069】

また、以上の説明において、液晶表示パネル 10 は、モノクロパネル／カラーパネルのいずれであってもよい。

20

【産業上の利用可能性】

【0070】

本発明を、携帯機器、車載機器、映像表示機器等に搭載される液晶表示装置に適用することができる。

【符号の説明】

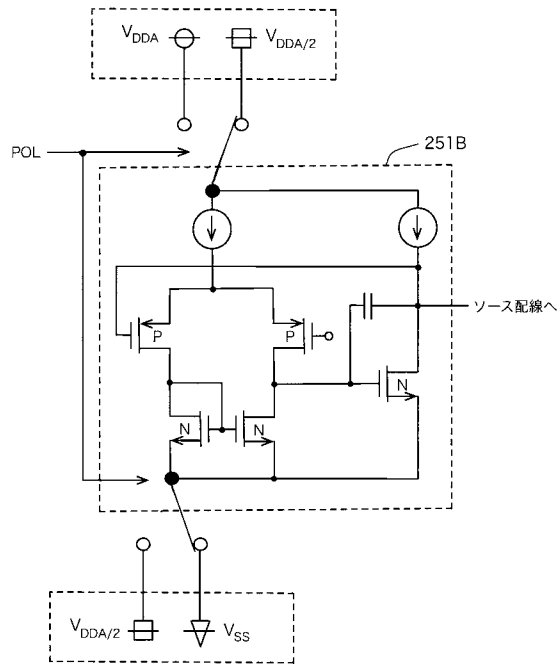
【0071】

- 10 液晶表示パネル
- 20 ソースドライバ
- 21 シフトレジスタ
- 22 第 1 ラッチ回路
- 23 第 2 ラッチ回路
- 24 D-A コンバータ
- 25 バッファ回路
- 30 ゲートドライバ
- 40 制御部（タイミングコントロール回路）
- 251, 252 出力バッファ
- 261 高電圧電源部
- 262 第 1 のスイッチ
- 263 低電圧電源部
- 264 第 2 のスイッチ
- 266 第 1 の出力スイッチ
- 267 第 3 のスイッチ
- 268 第 2 の出力スイッチ

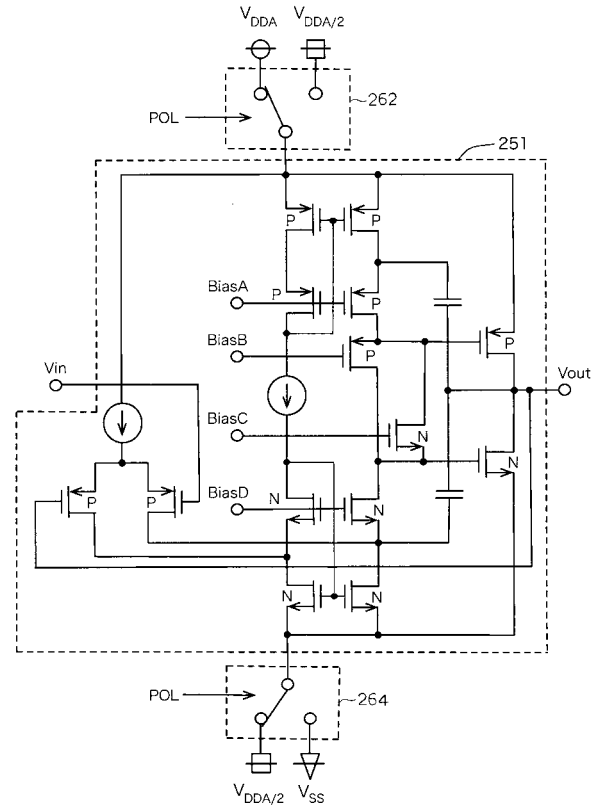
30

40

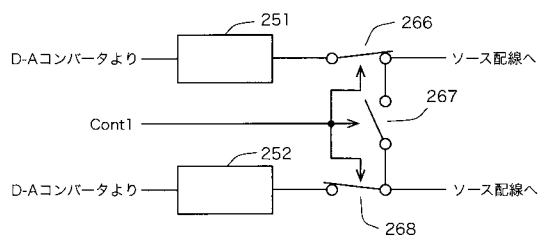
【図 5】



【図 6】



【図 7】

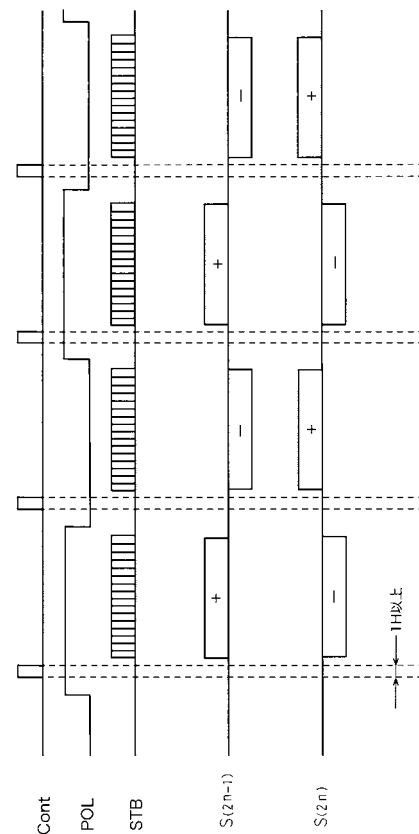


【図 8】

Cont	SW266	SW267	SW268
L	オン	オフ	オン
H	オフ	オン	オフ

(オン：閉鎖 オフ：開放)

【図 9】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 1 A
	G 0 9 G 3/20	6 1 2 T
	G 0 9 G 3/20	6 2 3 B
	G 0 9 G 3/20	6 1 1 A
	G 0 2 F 1/133	5 2 5
	G 0 2 F 1/133	5 5 0
	G 0 2 F 1/133	5 2 0

Fターム(参考) 5C080 AA10 BB05 DD22 DD26 DD27 JJ02 JJ03 JJ04

专利名称(译)	液晶显示面板的驱动装置		
公开(公告)号	JP2011242721A	公开(公告)日	2011-12-01
申请号	JP2010117119	申请日	2010-05-21
申请(专利权)人(译)	光王公司		
[标]发明人	権藤 賢二		
发明人	権藤 賢二		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.623.C G09G3/20.621.B G09G3/20.641.C G09G3/20.624.B G09G3/20.621.A G09G3/20.612.T G09G3/20.623.B G09G3/20.611.A G02F1/133.525 G02F1/133.550 G02F1/133.520		
F-TERM分类号	2H193/ZA04 2H193/ZB03 2H193/ZB06 2H193/ZC16 2H193/ZE10 2H193/ZF03 2H193/ZF35 5C006/AA16 5C006/AC28 5C006/AF43 5C006/AF71 5C006/AF73 5C006/AF83 5C006/BB16 5C006/BF25 5C006/FA41 5C006/FA46 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD26 5C080/DD27 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	岩冬树 盐川正人		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示面板的驱动装置，其能够在抑制成本增加的同时减少极性反转时的电力消耗。解决方案：在源极驱动器的缓冲电路中，第一开关262和切换第二开关264，以便向输出缓冲器251提供：用于高压供电侧的第一电压 $V_{SB} \text{ POS} = \text{"POST"} \cdot DDA / SB$ ；和用于第二电压 $V_{SB} \text{ POS} = \text{"POST"} \cdot DDA / 2 \cdot SB$ ；用于低压供电侧，以正极驱动；用于高压供电侧的第二电压 $V_{SB} \text{ POS} = \text{"POST"} \cdot DDA / SB$ ；和用于低压供电侧的第三电压 $V_{SB} \text{ POS} = \text{"POST"} \cdot SS / SB$ ；当以负极性驱动时。

