

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-191222

(P2017-191222A)

(43) 公開日 平成29年10月19日(2017.10.19)

(51) Int.Cl.

G02F 1/1337 (2006.01)

F 1

G02F 1/1337 505

テーマコード(参考)

2H290

審査請求 未請求 請求項の数 8 O L (全 25 頁)

(21) 出願番号 特願2016-80754(P2016-80754)
 (22) 出願日 平成28年4月14日(2016.4.14)

(71) 出願人 000002303
 スタンレー電気株式会社
 東京都目黒区中目黒2丁目9番13号
 (74) 代理人 100091340
 弁理士 高橋 敬四郎
 (74) 代理人 100141302
 弁理士 鶴飼 伸一
 (72) 発明者 岩本 宜久
 東京都目黒区中目黒2丁目9番13号 ス
 タンレー電気株式会社内
 Fターム(参考) 2H290 AA34 BA24 BA26 BA62 BF13
 BF28 BF38 BF42

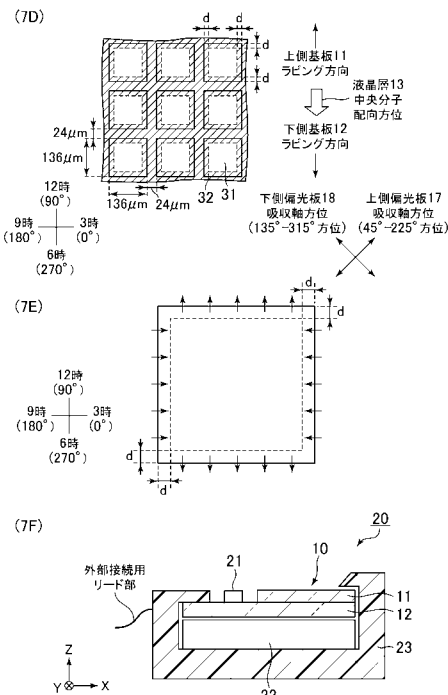
(54) 【発明の名称】 液晶表示素子

(57) 【要約】

【課題】 良好な表示品位を可能とする液晶表示素子を提供する。

【解決手段】 電極を備える第1基板と、電極を備え、第1基板に対向して配置される第2基板と、第1基板と第2基板の間に配置される垂直配向液晶層とを有し、平面視において、第1基板の電極と第2基板の電極が重なる領域に画素が画定され、第1、第2基板の少なくとも一方は、垂直配向液晶層側に配向膜を備え、配向膜には、相対的にプレティルト角の高い領域が画素の中央部に配置され、相対的にプレティルト角の低い領域が画素の周辺部に配置されるように、配向処理が施されている垂直配向型液晶表示素子を提供する。

【選択図】 図7-2



【特許請求の範囲】

【請求項 1】

電極を備える第 1 基板と、
 電極を備え、前記第 1 基板に対向して配置される第 2 基板と、
 前記第 1 基板と前記第 2 基板の間に配置される垂直配向液晶層と
 を有し、
 平面視において、前記第 1 基板の電極と前記第 2 基板の電極が重なる領域に画素が画定
 され、
 前記第 1、第 2 基板の少なくとも一方は、前記垂直配向液晶層側に配向膜を備え、
 前記配向膜には、相対的にプレティルト角の高い領域が前記画素の中央部に配置され、
 相対的にプレティルト角の低い領域が前記画素の周辺部に配置されるように、配向処理が
 施されている垂直配向型液晶表示素子。

10

【請求項 2】

前記相対的にプレティルト角の低い領域は、前記画素のエッジから前記画素の内部に向
 けて配置され、
 電圧無印加時の前記垂直配向液晶層の中央分子配向方位と、前記第 1 基板の電極と前記
 第 2 基板の電極の間に電圧を印加したときの平面視における斜め電界の方向とのなす角が
 165°以上180°以下である前記画素のエッジから、暗領域を超えた後、光透過率は
 はじめて50%となる位置までの距離を E、該画素のエッジから、該画素の内部に向けて
 配置される、前記相対的にプレティルト角の低い領域の端部までの距離を d_1 、前記相対
 的にプレティルト角の低い領域のプレティルト角を θ_p としたとき、前記距離 E、前記距
 離 d_1 、及び、前記角度 θ_p の間には、

20

$$E = (0.1d_1^2 + 1.3464d_1 + 1.1538)\theta_p + (-9.0004d_1^2 - 120.84d_1 - 66.821)$$

の関係がある請求項 1 に記載の液晶表示素子。

【請求項 3】

前記相対的にプレティルト角の低い領域は、前記画素のエッジから前記画素の内部に向
 けて配置され、
 電圧無印加時の前記垂直配向液晶層の中央分子配向方位と、前記第 1 基板の電極と前記
 第 2 基板の電極の間に電圧を印加したときの平面視における斜め電界の方向とのなす角が
 75°以上105°以下である前記画素のエッジから、暗領域を超えた後、光透過率は
 はじめて50%となる位置までの距離を G、該画素のエッジから、該画素の内部に向けて配
 置される、前記相対的にプレティルト角の低い領域の端部までの距離を d_2 、前記相対
 的にプレティルト角の低い領域のプレティルト角を θ_p としたとき、前記距離 G、前記距離
 d_2 、及び、前記角度 θ_p の間には、

30

$$G = (0.0538d_2^2 + 0.5769d_2 - 7 \times 10^{-15})\theta_p + (-4.834d_2^2 - 51.942d_2 + 21)$$

40

の関係がある請求項 1 または 2 に記載の液晶表示素子。

【請求項 4】

前記画素において、前記相対的にプレティルト角の低い領域が前記相対的にプレティル
 ト角の高い領域を囲繞する請求項 1 ~ 3 のいずれか 1 項に記載の液晶表示素子。

【請求項 5】

前記画素のエッジから、前記画素の内部に向けて等しい距離の領域に、前記相対的にプ
 レティルト角の低い領域が配置される請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示素子
 。

【請求項 6】

50

前記画素のエッジから、前記画素の内部に向けて配置される、前記相対的にプレティルト角の低い領域の端部までの距離が、エッジによって異なる請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示素子。

【請求項 7】

電圧無印加時の前記垂直配向液晶層の中央分子配向方位と、前記第 1 基板の電極と前記第 2 基板の電極の間に電圧を印加したときの平面視における斜め電界の方向とのなす角が 15° 以下となる前記画素のエッジには、前記相対的にプレティルト角の高い領域が配置される請求項 1 ~ 3 のいずれか 1 項に記載の液晶表示素子。

【請求項 8】

前記相対的にプレティルト角の高い領域と前記相対的にプレティルト角の低い領域の境界部分において、プレティルト角が傾斜して変化する請求項 1 ~ 7 のいずれか 1 項に記載の液晶表示素子。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示素子に関する。

【背景技術】

【0002】

垂直配向型の液晶表示素子は、基板法線方向から観察したとき（正面観察時）の背景表示部（電圧無印加部）の光透過率が極めて低く、略クロスニコル配置された 2 枚の偏光板と同等の暗状態を実現可能である。また、負の二軸光学異方性を有する視角補償板等を用いることで、暗状態の視角特性を理想的に実現できる。このように優れた表示性能を有している。

20

【0003】

図 9 は、垂直配向型液晶表示素子 10 を示す概略的な断面図である。

【0004】

垂直配向型液晶表示素子 10 は、特定の間隔に離間して、略平行に対向配置された上側基板（コモン基板）11、下側基板（セグメント基板）12、及び両基板 11、12 間に配置された垂直配向液晶層 13 を含んで構成される。

【0005】

上側基板 11 と下側基板 12 は、平面視上（Z 軸正方向から見たとき）、棒状に配置されるメインシール部 14 により接着される。垂直配向液晶層 13 は、メインシール部 14 の内側に配置される。

30

【0006】

上側基板 11 は、(i) 上側透明基板 11a、(ii) 上側透明基板 11a 上に形成された上側透明電極（コモン電極）11b、(iii) 上側透明基板 11a 上及び上側透明電極 11b 上に形成された上側絶縁膜 11c、(iv) 上側絶縁膜 11c 上に形成された上側垂直配向膜 11d を含む。同様に、下側基板 12 は、(i) 下側透明基板 12a、(ii) 下側透明基板 12a 上に形成された下側透明電極（セグメント電極）12b、(iii) 下側透明基板 12a 上及び下側透明電極 12b 上に形成された下側絶縁膜 12c、(iv) 下側絶縁膜 12c 上に形成された下側垂直配向膜 12d を含む。

40

【0007】

上側透明基板 11a 及び下側透明基板 12a は、たとえばガラス基板である。上側透明電極 11b 及び下側透明電極 12b は、たとえば ITO (indium tin oxide) 等の透明導電材料で形成される。

【0008】

両電極 11b、12b は、垂直配向液晶層 13 を挟んで、平面視上、互いに重なり合い、重なり合った領域に表示部（画素）を画定する。上側及び下側透明電極 11b、12b は、たとえば特定の図柄、数字などを表示するセグメント表示部（画素）、またはドットマトリクス状の複数の矩形表示部（画素）を実現するようにパターン形成されている。

50

【 0 0 0 9 】

垂直配向液晶層 1 3 は、誘電率異方性が負の液晶材料を含んで構成される。垂直配向液晶層 1 3 内にはスペーサ 1 3 s が分散配置される。

【 0 0 1 0 】

下側基板 1 2 の端部は、上側基板 1 1 よりも外側に張り出しており、張り出した領域に外部取り出し端子部 1 5 が画定される。外部取り出し端子部 1 5 には、外部取り出し電極 1 5 b が配置される。外部取り出し電極 1 5 b は、下側透明電極 1 2 b と電氣的に接続されている。

【 0 0 1 1 】

上側基板 1 1 の垂直配向液晶層 1 3 と反対側の面には、上側偏光板 1 7 が配置される。下側基板 1 2 の垂直配向液晶層 1 3 と反対側の面には、視角補償板 1 6 及び下側偏光板 1 8 がこの順に配置される。視角補償板 1 6 及び偏光板 1 7、1 8 は、粘着剤により基板 1 1、1 2 に固着される。上側及び下側偏光板 1 7、1 8 は、たとえばクロスニコルに配置される。視角補償板 1 6 は、たとえば斜め観察時における垂直配向液晶層 1 3 の位相差のずれを光学的に補償することにより、視角特性を改善する機能を有する。

10

【 0 0 1 2 】

図 1 0 は、垂直配向型液晶表示装置 2 0 を示す概略的な断面図である。

【 0 0 1 3 】

垂直配向型液晶表示装置 2 0 は、垂直配向型液晶表示素子 1 0、駆動回路 2 1、バックライトユニット 2 2、及び、筐体（ハウジング、カバー等）2 3 を含んで構成される。

20

【 0 0 1 4 】

駆動回路 2 1 は、たとえば垂直配向型液晶表示素子 1 0 の外部取り出し電極 1 5 b に電氣的に接続され、垂直配向型液晶表示素子 1 0 の電極 1 1 b、1 2 b 間に電圧を印加して液晶表示素子 1 0 を駆動する。

【 0 0 1 5 】

バックライトユニット 2 2 は、たとえば白色光を出射する LED 光源（バックライト）、導光板、拡散板、輝度向上フィルム等を含み、垂直配向型液晶表示素子 1 0 の下側偏光板 1 8 の下側（Z 軸負方向側）に配置される。

【 0 0 1 6 】

垂直配向型液晶表示素子 1 0、駆動回路 2 1、及び、バックライトユニット 2 2 は、筐体 2 3 内の所定位置に固定され、一体化される。

30

【 0 0 1 7 】

なお、駆動回路 2 1 は、筐体 2 3 の外部に配置してもよい。

【 0 0 1 8 】

図 9 に示す垂直配向型液晶表示素子 1 0 は、たとえばモノドメイン垂直配向型液晶表示素子である。モノドメイン垂直配向型液晶表示素子 1 0 においては、たとえば配向膜 1 1 d、1 2 d は、それぞれ一方向に、一例としてアンチパラレルに、配向処理（ラビング処理）され、電極 1 1 b、1 2 b 間に電圧が印加されていないときに、液晶層 1 3 の液晶分子が一方向に配向する。

40

【 0 0 1 9 】

モノドメイン垂直配向型液晶表示素子 1 0 では、明表示状態の表示部（画素）内の一部に暗領域が生じ、表示むらが観察される場合がある。

【 0 0 2 0 】

図 1 1 A は、セグメント表示型に構成されたモノドメイン垂直配向型液晶表示素子 1 0 を、1 / 8 d u t y、1 / 4 b i a s のマルチプレックス駆動で動作させたときの明表示部を示す外観写真である。明表示状態にある 2 つの略二等辺三角形状（厳密には等脚台形状）の表示部の、楕円で囲った部分に暗領域が発生し、表示むらが観察される。

【 0 0 2 1 】

図 1 1 B は、モノドメイン垂直配向型液晶表示素子 1 0 を、ドットマトリクス表示型に構成したときの 1 画素における明表示状態を示す外観写真である。画素の上辺と左右辺の

50

周辺領域及び中央領域（楕円で囲った部分）に暗領域が発生し、表示むらが観察される。

【0022】

暗領域の発生は、表示部の輪郭部分における斜め電界（電極11b、12b間に電圧を印加した際に生じる斜め電界）に起因すると考えられる。具体的には、垂直配向液晶層13の液晶分子が、斜め電界により、配向膜11d、12dによって規定される配向方位とは異なる方位に配向するために、暗領域が発生すると考えられる。

【0023】

図12A、図12Bは、それぞれ、図11Aに示した表示部を実現する上側透明電極（コモン電極）11b、下側透明電極（セグメント電極）12bの一部を示す概略的な平面図である。12時方位が、図9におけるX軸正方向、9時方位がY軸正方向に対応する。

10

【0024】

図12Cに、両電極11b、12bの重なり部分（2つの略二等辺三角形形状（厳密には等脚台形状）の表示部）を実線で示す。図11Aに示す表示部を実現するモノドメイン垂直配向型液晶表示素子10においては、たとえば上側基板11（上側垂直配向膜11d）は、6時方位にラビング処理が施され、下側基板12（下側垂直配向膜12d）は、12時方位にラビング処理が施される。このとき、垂直配向液晶層13の厚さ方向（Z軸方向）における中央に位置する液晶分子（液晶層13中央分子）の配向方位（電圧無印加時に、配向膜11d、12dによって規定される配向方位）は12時方位となる。

【0025】

本図には、垂直配向型液晶表示素子10を平面視したときの斜め電界（表示部の輪郭部分において、上側透明電極11bから下側透明電極12bに向かって生じる斜め電界）の向きを矢印で示した。

20

【0026】

本図と図11Aを比較参照すると、暗領域は、液晶層13中央分子配向方位（12時方位）と、平面視における斜め電界の方向が反対となる、すなわち斜め電界の方向が6時方位となる輪郭部分で発生していることがわかる。

【0027】

図13A、図13Bは、それぞれ、図11Bに示した表示部を実現する上側透明電極（コモン電極）11b、下側透明電極（セグメント電極）12bの一部を示す概略的な平面図である。12時方位が、図9におけるX軸正方向、9時方位がY軸正方向に対応する。

30

【0028】

上側透明電極11bは、3時 - 9時方位に延在する複数の短冊状電極であり、下側透明電極12bは、12時 - 6時方位に延在する複数の短冊状電極である。両電極11b、12bは、平面視上、互いに直交して配置され、重なり合う（交差する）部分に矩形状の画素を画定する。

【0029】

図13Cは、矩形状の1画素を示す概略的な平面図である。図11Bに示す画素を実現するモノドメイン垂直配向型液晶表示素子10においては、たとえば上側基板11（上側垂直配向膜11d）は、12時方位にラビング処理が施され、下側基板12（下側垂直配向膜12d）は、6時方位にラビング処理が施される。このとき、垂直配向液晶層13の中央分子配向方位は6時方位となる。

40

【0030】

本図には、垂直配向型液晶表示素子10を平面視したときの斜め電界（画素の輪郭部分において、上側透明電極11bから下側透明電極12bに向かって生じる斜め電界）の向きを矢印で示した。

【0031】

本図と図11Bを比較参照すると、画素の上辺（液晶層13中央分子配向方位と、平面視における斜め電界の方向が反対となる辺）の周辺領域に暗領域が観察され、画素の下辺（液晶層13中央分子配向方位と、平面視における斜め電界の方向が等しい辺）の周辺領域には暗領域は観察されない。暗領域は、画素の左辺と右辺（液晶層13中央分子配向方

50

位と、平面視における斜め電界の方向が直交する辺)の周辺領域にも観察される。画素中央部の暗領域は、画素の周辺に発生した暗領域の影響により生じているものと推察される。

【0032】

モノドメイン垂直配向型液晶表示素子10の駆動時に発生する表示むらに対し、特にマルチプレックス駆動時の駆動波形、フレーム周波数、及び、液晶表示素子の設計パラメータの関係を適切にすることにより、表示の均一化を実現する発明が知られている(たとえば特許文献1参照)。特許文献1記載の発明は、本願発明者によってなされたものである。

【0033】

図14は、特許文献1の図5と同一図であり、各駆動波形(A波形=フレーム内反転駆動波形、B波形=フレーム反転駆動波形、C波形=Nライン反転駆動波形(N=7)、及び、MLS波形(N=2))で安定表示を行うことができる条件をまとめたグラフを示す。たとえば液晶表示素子のプレティルト角設定に対し、1/16 duty、1/5 bias 駆動時に、A波形、B波形、及び、C波形で、表示均一性が実現される最小フレーム周波数がプロットされている。各駆動波形について示されたグラフ(境界線)上、及び、その上側が、暗領域の発生を抑制して良好な表示を行うことができる領域である。

10

【0034】

グラフから、各駆動波形に共通して、良好な表示を行うためには、液晶表示素子のプレティルト角を90°に近づけた場合、フレーム周波数を高く設定する必要があることがわかる。

20

【0035】

モノドメイン垂直配向型液晶表示素子10において、表示容量が増加しても、良好な表示品位を維持するためには、液晶層13のプレティルト角を90°に近づけることが有効である。しかしながら、上述のように、プレティルト角を90°に近づけた場合、良好な表示を行うためには、フレーム周波数を高く設定する必要があるため、駆動回路にかかる負荷が大きくなる。したがって、駆動回路の選択肢が狭まる懸念がある。

【0036】

画素内における電気光学特性の急峻性を良好な状態に保持しつつ、フレーム周波数を低減可能な技術が求められる。

30

【先行技術文献】

【特許文献】

【0037】

【特許文献1】特許第5324754号公報

【発明の概要】

【発明が解決しようとする課題】

【0038】

本発明の目的は、良好な表示品位を可能とする液晶表示素子を提供することである。

【課題を解決するための手段】

【0039】

本発明の一観点によれば、電極を備える第1基板と、電極を備え、前記第1基板に対向して配置される第2基板と、前記第1基板と前記第2基板の間に配置される垂直配向液晶層とを有し、平面視において、前記第1基板の電極と前記第2基板の電極が重なる領域に画素が画定され、前記第1、第2基板の少なくとも一方は、前記垂直配向液晶層側に配向膜を備え、前記配向膜には、相対的にプレティルト角の高い領域が前記画素の中央部に配置され、相対的にプレティルト角の低い領域が前記画素の周辺部に配置されるように、配向処理が施されている垂直配向型液晶表示素子が提供される。

40

【発明の効果】

【0040】

本発明によれば、良好な表示品位を可能とする液晶表示素子を提供することができる。

50

【図面の簡単な説明】

【0041】

【図1】図1A、図1Bは、それぞれ、解析に用いた上側透明電極11b、下側透明電極12bの電極構造の一部を示す概略的な平面図であり、図1Cは、3画素×3画素の領域を示す概略的な平面図である。

【図2】図2Aは、プレティルト角を 89.95° としたときの配向組織計算結果であり、図2Bは、垂直配向型液晶表示素子10を平面視したときの斜め電界の向きを示す概略的な平面図である。

【図3】図3A及び図3Bは、光透過率の分布を示すグラフであり、図3Cは、画素エッジからの距離E及び距離Gのプレティルト角依存性を示すグラフである。

10

【図4】図4は、本願発明者が考案した画素構造を示す概略的な平面図である。

【図5】図5Aは、低プレティルト角領域32のプレティルト角を、 89° 、 89.5° 、 89.7° に設定した場合における、距離Eのオーバーラップ距離d依存性を示すグラフであり、図5Bは、距離Eのプレティルト角依存性を示すグラフであり、図5C、図5Dは、それぞれ係数a、bの計算結果を示すグラフである。

【図6】図6Aは、低プレティルト角領域32のプレティルト角を、 89° 、 89.5° 、 89.7° に設定した場合における、距離Gのオーバーラップ距離d依存性を示すグラフであり、図6Bは、距離Gのプレティルト角依存性を示すグラフであり、図6C、図6Dは、それぞれ係数a、bの計算結果を示すグラフである。

【図7-1】図7Aは、実施例による垂直配向型液晶表示素子10を示す概略的な断面図であり、図7B、図7Cは、それぞれ、上側透明電極11b、下側透明電極12bの電極構造の一部を示す概略的な平面図である。

20

【図7-2】図7Dは、3画素×3画素の領域を示す概略的な平面図であり、図7Eは、実施例による垂直配向型液晶表示素子10を平面視したときの、1画素における斜め電界の向きを示す概略的な平面図であり、図7Fは、実施例による垂直配向型液晶表示素子10を用いた垂直配向型液晶表示装置20を示す概略的な断面図である。

【図8】図8A及び図8Bは、変形例による垂直配向型液晶表示素子の画素構造を示す概略的な平面図である。

【図9】図9は、垂直配向型液晶表示素子10を示す概略的な断面図である。

【図10】図10は、垂直配向型液晶表示装置20を示す概略的な断面図である。

30

【図11】図11Aは、セグメント表示型に構成されたモノドメイン垂直配向型液晶表示素子10を、 $1/8$ duty、 $1/4$ biasのマルチプレックス駆動で動作させたときの明表示部を示す外観写真であり、図11Bは、モノドメイン垂直配向型液晶表示素子10を、ドットマトリクス表示型に構成したときの1画素における明表示状態を示す外観写真である。

【図12】図12A、図12Bは、それぞれ、図11Aに示した表示部を実現する上側透明電極11b、下側透明電極12bの一部を示す概略的な平面図であり、図12Cは、両電極11b、12bの重なり部分を示す概略的な平面図である。

【図13】図13A、図13Bは、それぞれ、図11Bに示した表示部を実現する上側透明電極11b、下側透明電極12bの一部を示す概略的な平面図であり、図13Cは、矩形形状の1画素を示す概略的な平面図である。

40

【図14】図14は、特許文献1の図5と同一図であり、各駆動波形で安定表示を行うことができる条件をまとめたグラフである。

【発明を実施するための形態】

【0042】

本願発明者は、ドットマトリクス表示型のモノドメイン垂直配向型液晶表示素子10（図9参照）の、マルチプレックス駆動時における、配向組織のプレティルト角依存性について3次元解析（シミュレーション）を行った。解析には、シンテック株式会社製の3次元解析ソフトLCD MASTER 8.7を用いた。

【0043】

50

図 1 A、図 1 B は、それぞれ、解析に用いた上側透明電極（コモン電極）1 1 b、下側透明電極（セグメント電極）1 2 b の電極構造の一部を示す概略的な平面図である。1 2 時方位が、図 9 における X 軸正方向、9 時方位が Y 軸正方向に対応する。

【 0 0 4 4 】

上側透明電極 1 1 b は、3 時 - 9 時方位に延在する、幅 $136 \mu\text{m}$ の複数の短冊状電極であり、下側透明電極 1 2 b は、1 2 時 - 6 時方位に延在する、幅 $136 \mu\text{m}$ の複数の短冊状電極である。上側透明電極 1 1 b においても、下側透明電極 1 2 b においても、隣接する短冊状電極間の間隔は、 $24 \mu\text{m}$ である。両電極 1 1 b、1 2 b は、平面視上、互いに直交して配置され、重なり合う（交差する）部分に矩形状（1 辺が $136 \mu\text{m}$ の正方形状）の画素を画定する。

10

【 0 0 4 5 】

図 1 C は、3 画素 \times 3 画素の領域を示す概略的な平面図である。各画素は、 $24 \mu\text{m}$ の間隔を隔て、3 時 - 9 時方位、及び、1 2 時 - 6 時方位に沿って、行列（マトリクス）状に配列する。

【 0 0 4 6 】

解析を行った範囲を一点鎖線で示す。解析は、 $136 \mu\text{m} \times 136 \mu\text{m}$ の 1 画素を上下左右に等幅（ $12 \mu\text{m}$ ）に囲む $160 \mu\text{m} \times 160 \mu\text{m}$ の範囲で行った。たとえば一点鎖線の内部における垂直配向液晶層 1 3 の配向状態を計算し、平面視上の配向組織を再現した。

【 0 0 4 7 】

解析においては、上側基板 1 1（上側垂直配向膜 1 1 d）のラビング方向を 1 2 時方位、下側基板 1 2（下側垂直配向膜 1 2 d）のラビング方向を 6 時方位とした。垂直配向液晶層 1 3 の中央分子配向方位は 6 時方位となる。プレティルト角は、画素内を含む液晶表示素子 1 0 の全域で等しいとした。

20

【 0 0 4 8 】

垂直配向液晶層 1 3 の厚さは $4 \mu\text{m}$ とし、屈折率異方性（複屈折率） n が 0.0914 、誘電率異方性 ϵ が -5.1 のネガ型液晶材料を用いる設定とした。

【 0 0 4 9 】

上側偏光板 1 7 の吸収軸方位を $45^\circ - 225^\circ$ 方位、下側偏光板 1 8 の吸収軸方位を $135^\circ - 315^\circ$ 方位とした。

30

【 0 0 5 0 】

解析は、 $160 \mu\text{m} \times 160 \mu\text{m}$ の領域を 40×40 メッシュに分割し、液晶層 1 3 を厚さ方向に 20 分割したモデルにより行った。上側、下側透明電極 1 1 b、1 2 b 間には 4V の電位差を与えるものとした。

【 0 0 5 1 】

$89^\circ \sim 89.95^\circ$ のプレティルト角の範囲で解析を行い、配向組織の安定状態等を算出した。

【 0 0 5 2 】

図 2 A に、プレティルト角を 89.95° としたときの配向組織計算結果を示す。また、図 2 B に、垂直配向型液晶表示素子 1 0 を平面視したときの斜め電界（画素の輪郭部分において、上側透明電極 1 1 b から下側透明電極 1 2 b に向かって生じる斜め電界）の向きを矢印で示す。図 2 A 及び図 2 B には、 $160 \mu\text{m} \times 160 \mu\text{m}$ の正方形状解析範囲（図 1 C 参照）の左下隅を 0 として、3 時方位、1 2 時方位への距離（単位「 μm 」）を書き入れてある。

40

【 0 0 5 3 】

図 2 A に示すように、暗領域（暗線）は、正方形状の画素エッジのうちの 3 辺（上辺及び左右辺）の周辺に発生する。

【 0 0 5 4 】

暗領域は、電圧印加時に画素エッジ付近に発生する斜め電界の影響により、平面視上、液晶層 1 3 の配向方向が回転するために発生する。特に暗い暗領域は、液晶分子が電圧無

50

印加時の液晶層 1 3 中央分子配向方位に対して、 45° または 135° 回転した位置（液晶層 1 3 の配向方向が偏光板 1 7、1 8 の吸収軸方位、すなわち略 $45^\circ - 225^\circ$ 方位及び略 $135^\circ - 315^\circ$ 方位と略平行になる位置）に観察され、その中間領域においても暗状態が観察される傾向にある。

【0055】

画素の上辺周辺においては、電圧印加時の斜め電界により、液晶層 1 3 中央分子配向方位が画素中央から画素エッジ（画素上辺）に向かって略 180° 回転するため、暗領域（暗線）が X 字状に 2 本認められる。また、画素上辺の周辺においては、画素の左側領域と右側領域とで、液晶分子の回転方向が逆になり、X 字の交点となる位置にポイントディスクリネーションが形成される。ポイントディスクリネーションにおいては、電圧印加時に液晶分子が傾斜しない。

10

【0056】

画素右辺及び左辺の周辺においては、電圧印加時の斜め電界により、液晶層 1 3 中央分子配向方位が画素中央から画素エッジ（画素右辺または左辺）に向かって略 90° 回転するため、1 本の暗領域（暗線）が発生する。

【0057】

画素の下辺では、電圧無印加時の液晶層 1 3 中央分子配向方位と、電圧印加時の液晶分子配向方位とが略一致しているため、暗領域は生じない。

【0058】

図 3 A 及び図 3 B は、光透過率の分布を示すグラフである。図 3 A は、図 2 A に示す解析範囲の A - B 線（解析範囲の左端から $40\mu\text{m}$ 離れた位置、すなわち画素左辺から $28\mu\text{m}$ だけ画素中央寄りの位置）に沿う光透過率分布、図 3 B は、図 2 A に示す解析範囲の C - D 線（解析範囲の下端から $40\mu\text{m}$ 離れた位置、すなわち画素下辺から $28\mu\text{m}$ だけ画素中央寄りの位置）に沿う光透過率分布である。図 3 A の横軸は、解析範囲下端から 1 2 時方位への距離を単位「 μm 」で示し、図 3 B の横軸は、解析範囲左端から 3 時方位への距離を単位「 μm 」で示す。両図の縦軸は、2 枚の偏光板（上側偏光板 1 7 及び下側偏光板 1 8）を平行ニコルに重ねた場合の光透過率を 100% としたときの光透過率を、任意単位で表す。

20

【0059】

図 3 A を参照する。画素上辺から、2 本の暗領域（上辺周辺に発生する暗領域）を通過した後、光透過率がはじめて 50% となる位置までの距離（1 2 時 - 6 時方位に沿う距離）を E と定義する。また、解析範囲上端から、当該位置までの距離（1 2 時 - 6 時方位に沿う距離）を F と定義する。 $E[\mu\text{m}] = F[\mu\text{m}] - 12[\mu\text{m}]$ の関係がある。

30

【0060】

図 3 B を参照する。画素右辺から、暗領域（右辺周辺に発生する暗領域）を通過した後、光透過率がはじめて 50% となる位置までの距離（3 時 - 9 時方位に沿う距離）を G と定義する。また、解析範囲右端から、当該位置までの距離（3 時 - 9 時方位に沿う距離）を H と定義する。 $G[\mu\text{m}] = H[\mu\text{m}] - 12[\mu\text{m}]$ の関係がある。

【0061】

図 3 C は、画素エッジからの距離 E 及び距離 G のプレティルト角依存性を示すグラフである。グラフの横軸は、プレティルト角を単位「 $^\circ$ 」で示し、縦軸は、画素エッジからの距離 E 及び距離 G を、単位「 μm 」で示す。菱形のプロットは距離 E を表し、正方形のプロットは距離 G を表す。

40

【0062】

プレティルト角が大きくなるにしたがって、距離 E 及び距離 G は、ともに増加する傾向があることがわかる。すなわち、画素の上辺及び左右辺（上側、右側、及び左側のエッジ）周辺における暗領域は、プレティルト角によりその発生位置や面積が異なり、プレティルト角が小さくなると、相対的に画素エッジから近い位置に、小面積で発生する傾向がある。

【0063】

50

本図と図14（表示均一性を実現可能な最低フレーム周波数のプレティルト角依存性を示すグラフ）をあわせて参照すると、距離E、Gの値が小さくなると、各駆動波形における最低フレーム周波数が低くなるという関係があることがわかる。すなわち、たとえ画素内のプレティルト角が90°に近い場合でも、たとえば配向組織をプレティルト角が低い状態と同等にできれば、低いフレーム周波数で表示むらを抑制（表示均一性を実現）可能であると考えられる。

【0064】

そこで本願発明者は、たとえば低フレーム周波数でも表示の均一性を実現可能な構造として、図4に示す画素構造を考案した。

【0065】

図4に示す画素構造は、たとえば図9に示す垂直配向型液晶表示素子10に、図1A及び図1Bに示す電極構造を採用して得られる。ただし、これまでは図9に示す垂直配向型液晶表示素子10を、「たとえばモノドメイン垂直配向型液晶表示素子」として、説明及び解析を行ったが、図4に示す画素構造をもつ垂直配向型液晶表示素子10は、マルチドメイン垂直配向型液晶表示素子である。具体的には、たとえばここまで解析の対象とした画素（図1C参照）には、画素内全域に等しいプレティルト角が付与されているという設定を行ったが、図4に示す画素においては、画素内に、相対的にプレティルト角が高い（90°に近い）領域（高プレティルト角領域31）と相対的にプレティルト角が低い（90°から遠い）領域（低プレティルト角領域32）とが混在する。詳細には、図4に示す画素は、画素中央部に配置された高プレティルト角領域31と、画素周辺部に配置された低プレティルト角領域32を備える。

【0066】

図4においては、画素のエッジを実線で表示した。画素内に示す点線の内側領域が高プレティルト角領域31であり、その他の領域（斜線を付した領域）が低プレティルト角領域32である。1画素内においては、低プレティルト角領域32は、画素エッジから画素内部に向けて配置される。本図に示す例においては、正方形形状の画素の4辺から、画素内部に向けて等しい距離d（オーバーラップ距離d）の領域に、低プレティルト角領域32を配置した。高プレティルト角領域31を、低プレティルト角領域32が囲繞する構成である。なお、最も外側の一点鎖線は、図1Cの一点鎖線（解析範囲の輪郭）に対応する。

【0067】

本願発明者は、図4に示す構造の画素についても、LCD MASTER 8.7を用いて3次元解析を行った。解析を行うに当たっての条件設定は、プレティルト角の付与態様（画素内外の全領域で同一のプレティルト角を備える液晶表示素子ではなく、画素内に高プレティルト角領域31と低プレティルト角領域32とを有する液晶表示素子とする点）を除いて、図2A及び図3A～図3Cの結果を得た解析と等しくした。なお、高プレティルト角領域31におけるプレティルト角は、89.9°に固定した。

【0068】

図5Aは、低プレティルト角領域32のプレティルト角を、89°、89.5°、89.7°に設定した場合における、距離Eのオーバーラップ距離d依存性を示すグラフである。距離Eは、図3Aを参照して説明したように、画素上辺（電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向が反対となる辺）から、2本の暗領域を通過した後、光透過率がはじめて50%となる位置までの距離である。グラフの横軸は、オーバーラップ距離dを単位「 μm 」で示し、縦軸は、距離Eを単位「 μm 」で示す。菱形のプロットは、低プレティルト角領域32のプレティルト角が89°であるときの両者の関係を示す。正方形のプロット、三角形のプロットは、それぞれ、低プレティルト角領域32のプレティルト角が89.5°、89.7°であるときの両者の関係を表す。なお、解析は、オーバーラップ距離dが負の場合として、低プレティルト角領域32が画素エッジより外側にのみ配置される（画素内部には配置されない）態様についても行った。また、本図には、プレティルト角が89°、89.9°であるモノドメイン垂直配向型液晶表示素子における距離Eの解析値（図3C参照）を点線で記入してある

10

20

30

40

50

。

【0069】

オーバーラップ距離 d が $0 \mu\text{m}$ 以下のときは、モノドメイン配向のプレティルト角 89.9° 条件と違いは見られない。しかし、 $89^\circ \sim 89.7^\circ$ の各低プレティルト角設定値において、 $d > 0 \mu\text{m}$ の範囲では、距離 E は、モノドメイン配向のプレティルト角 89.9° 条件の解析値よりも小さくなる。また、オーバーラップ距離 d が増加するにつれ、距離 E は減少する傾向が見られる。

【0070】

すなわち、図4に示す画素構造においては、画素のエッジ、この場合は、画素上辺から画素内部に向けて低プレティルト角領域32を配置することにより、画素全体が高プレティルト角領域31で形成される構成よりも、暗領域を画素エッジ(上辺)から近い位置に発生させ、発生面積を小さくすることができる。

10

【0071】

なお、 89° のプロット(菱形のプロット)を参照すると、距離 E は、オーバーラップ距離 d が $10 \mu\text{m}$ を超える位置で飽和していることがわかる。これは、図4に示す画素構造において、オーバーラップ距離 d を大きくした場合であっても、画素全体を低プレティルト角領域32で形成する構成よりも、距離 E を小さくすることはできないためである。

【0072】

図5Bは、距離 E のプレティルト角依存性を示すグラフである。本図は、図5Aに示したデータを、低プレティルト角領域32のプレティルト角(単位「 $^\circ$ 」)を横軸、距離 E (単位「 μm 」)を縦軸にとり、オーバーラップ距離 d (単位「 μm 」)をパラメータとして、あらためてプロットしたものである。本図においては、オーバーラップ距離 d が、 $0 \mu\text{m}$ 、 $5 \mu\text{m}$ 、 $10 \mu\text{m}$ 、 $15 \mu\text{m}$ の場合を、順に、円形、三角形、正方形、菱形のプロットで表示した。

20

【0073】

上述のように、プレティルト角 89° においては、オーバーラップ距離 d が $10 \mu\text{m}$ を超える位置で飽和が生じているため、これを除くと、オーバーラップ距離 d が、 $0 \mu\text{m}$ 、 $5 \mu\text{m}$ 、 $10 \mu\text{m}$ の各場合において、低プレティルト角領域32のプレティルト角と距離 E の間に、線形関係が認められる。

【0074】

そこで、各オーバーラップ距離 d 条件 ($d = 0 \mu\text{m}$ 、 $5 \mu\text{m}$ 、 $10 \mu\text{m}$) において、プロットを、線形モデル $E = a \rho + b$ の最小二乗法でフィッティングし、各オーバーラップ距離 d 条件における係数 a 、 b の値を計算した。ここで、 ρ は、低プレティルト角領域32のプレティルト角を表す。

30

【0075】

図5C及び図5Dに計算結果を示す。図5Cには、横軸をオーバーラップ距離 d (単位「 μm 」)、縦軸を係数 a として、計算結果 ($d = 0 \mu\text{m}$ 、 $5 \mu\text{m}$ 、 $10 \mu\text{m}$ のときの係数 a の値) をプロットした。また、図5Dには、横軸をオーバーラップ距離 d (単位「 μm 」)、縦軸を係数 b として、計算結果 ($d = 0 \mu\text{m}$ 、 $5 \mu\text{m}$ 、 $10 \mu\text{m}$ のときの係数 b の値) をプロットした。

40

【0076】

本願発明者は、更に、図5C、図5Dの各々において、プロットは、2次関数モデル(図5Cの場合は、 $a = d^2 + d +$ 、図5Dの場合は、 $b = d^2 + d +$)によりカーブフィッティング可能であることを見出した。最小二乗法を用いて計算した結果、図5Cにおいては、 $\rho = 0.1$ 、 $\rho = 1.3464$ 、 $\rho = 1.1538$ 、図5Dにおいては、 $\rho = -9.0004$ 、 $\rho = -120.84$ 、 $\rho = -66.821$ という結果が得られた。すなわち、距離 E は、低プレティルト角領域32のプレティルト角 ρ 、及び、オーバーラップ距離 d を用いて、次式(1)

$$E = (0.1d^2 + 1.3464d + 1.1538)\theta_p + (-9.0004d^2 - 120.84d - 66.821) \quad \cdot \cdot (1)$$

で表される。

【 0 0 7 7 】

式(1)は、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の斜め電界による液晶分子配向方位とが180°異なる辺におけるものであるが、本願発明者の鋭意研究の結果、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の斜め電界による液晶分子配向方位のなす角が165°以上180°以下である辺においても適用可能であることがわかった。すなわち、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の斜め電界による液晶分子配向方位のなす角が165°以上180°以下である画素エッジから、暗領域を超えた後、光透過率がはじめて50%となる位置までの距離をE、当該画素エッジから、画素内部に向けて配置される低プレティルト角領域32の端部までの距離(オーバーラップ距離)をd、低プレティルト角領域32のプレティルト角を θ_p とした場合にも、式(1)は成立する。

10

【 0 0 7 8 】

距離Gについても、同様の解析を行った。

【 0 0 7 9 】

図6Aは、低プレティルト角領域32のプレティルト角を、89°、89.5°、89.7°に設定した場合における、距離Gのオーバーラップ距離d依存性を示すグラフである。距離Gは、図3Bを参照して説明したように、画素右辺(電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向とが直交する辺)から、暗領域を通過した後、光透過率がはじめて50%となる位置までの距離である。グラフの横軸は、オーバーラップ距離dを単位「 μm 」で示し、縦軸は、距離Gを単位「 μm 」で示す。菱形のプロットは、低プレティルト角領域32のプレティルト角が89°であるときの両者の関係を示す。正方形のプロット、三角形のプロットは、それぞれ、低プレティルト角領域32のプレティルト角が89.5°、89.7°であるときの両者の関係を表す。なお、解析は、オーバーラップ距離dが負の場合として、低プレティルト角領域32が画素エッジより外側にのみ配置される(画素内部には配置されない)態様についても行った。また、本図には、プレティルト角が89°、89.9°であるモノドメイン垂直配向型液晶表示素子における距離Gの解析値(図3C参照)を点線で記入してある。

20

30

【 0 0 8 0 】

オーバーラップ距離dが0 μm 以下のときは、モノドメイン配向のプレティルト角89.9°条件と違いは見られない。しかし、89°~89.7°の各低プレティルト角設定値において、d>0 μm の範囲では、距離Gは、モノドメイン配向のプレティルト角89.9°条件の解析値よりも小さくなる。また、オーバーラップ距離dが増加するにつれ、距離Gは減少する傾向が見られる。

【 0 0 8 1 】

すなわち、図4に示す画素構造においては、画素のエッジ、この場合は、画素右辺から画素内部に向けて低プレティルト角領域32を配置することにより、画素全体が高プレティルト角領域31で形成される構成よりも、暗領域を画素エッジ(右辺)から近い位置に発生させ、発生面積を小さくすることができる。

40

【 0 0 8 2 】

なお、89°のプロット(菱形のプロット)を参照すると、距離Gは、オーバーラップ距離dが10 μm を超える位置で飽和していることがわかる。これは、図4に示す画素構造において、オーバーラップ距離dを大きくした場合であっても、画素全体を低プレティルト角領域32で形成する構成よりも、距離Gを小さくすることはできないためである。

【 0 0 8 3 】

図6Bは、距離Gのプレティルト角依存性を示すグラフである。本図は、図6Aに示したデータを、低プレティルト角領域32のプレティルト角(単位「°」)を横軸、距離G

50

(単位「 μm 」)を縦軸にとり、オーバーラップ距離 d (単位「 μm 」)をパラメータとして、あらためてプロットしたものである。本図においては、オーバーラップ距離 d が、 $0\ \mu\text{m}$ 、 $5\ \mu\text{m}$ 、 $10\ \mu\text{m}$ 、 $15\ \mu\text{m}$ の場合を、順に、円形、三角形、正方形、菱形のプロットで表示した。

【0084】

上述のように、プレティルト角 89° においては、オーバーラップ距離 d が $10\ \mu\text{m}$ を超える位置で飽和が生じているため、これを除くと、オーバーラップ距離 d が、 $0\ \mu\text{m}$ 、 $5\ \mu\text{m}$ 、 $10\ \mu\text{m}$ の各場合において、低プレティルト角領域 32 のプレティルト角と距離 G の間に、線形関係が認められる。

【0085】

そこで、各オーバーラップ距離 d 条件 ($d = 0\ \mu\text{m}$ 、 $5\ \mu\text{m}$ 、 $10\ \mu\text{m}$) において、プロットを、線形モデル $G = a \theta_p + b$ の最小二乗法でフィッティングし、各オーバーラップ距離 d 条件における係数 a 、 b の値を計算した。

【0086】

図 6 C 及び図 6 D に計算結果を示す。図 6 C には、横軸をオーバーラップ距離 d (単位「 μm 」)、縦軸を係数 a として、計算結果 ($d = 0\ \mu\text{m}$ 、 $5\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のときの係数 a の値) をプロットした。また、図 6 D には、横軸をオーバーラップ距離 d (単位「 μm 」)、縦軸を係数 b として、計算結果 ($d = 0\ \mu\text{m}$ 、 $5\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のときの係数 b の値) をプロットした。

【0087】

本願発明者は、更に、図 6 C、図 6 D の各々において、プロットは、2 次関数モデル (図 6 C の場合は、 $a = d^2 + d +$ 、図 6 D の場合は、 $b = d^2 + d +$) によりカーブフィッティング可能であることを見出した。最小二乗法を用いて計算した結果、図 6 C においては、 $a = 0.0538$ 、 $b = 0.5769$ 、 $c = -7 \times 10^{-15}$ 、図 6 D においては、 $a = -4.834$ 、 $b = -51.942$ 、 $c = 21$ という結果が得られた。すなわち、距離 G は、低プレティルト角領域 32 のプレティルト角 θ_p 、及び、オーバーラップ距離 d を用いて、次式 (2)

$$G = (0.0538d^2 + 0.5769d - 7 \times 10^{-15})\theta_p + (-4.834d^2 - 51.942d + 21) \quad \cdot \cdot (2)$$

で表される。

【0088】

式 (2) は、電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の斜め電界による液晶分子配向方位とが 90° 異なる辺におけるものであるが、本願発明者の鋭意研究の結果、電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の斜め電界による液晶分子配向方位のなす角が 75° 以上 105° 以下である辺においても適用可能であることがわかった。すなわち、電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の斜め電界による液晶分子配向方位のなす角が 75° 以上 105° 以下である画素エッジから、暗領域を超えた後、光透過率がはじめて 50% となる位置までの距離を G 、当該画素エッジから、画素内部に向けて配置される低プレティルト角領域 32 の端部までの距離 (オーバーラップ距離) を d 、低プレティルト角領域 32 のプレティルト角を θ_p とした場合にも、式 (2) は成立する。

【0089】

なお、距離 G を、画素右辺から、暗領域を通過した後、光透過率がはじめて 50% となる位置までの距離としたが、たとえば図 4 に示す画素構造においては、配向組織が左右対称となるため、距離 G を、画素左辺から、暗領域を通過した後、光透過率がはじめて 50% となる位置までの距離としても同様の議論が成立する。画素右辺と同じく、画素左辺も、電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の平面視における斜め電界の方向とが直交する辺である。

【0090】

10

20

30

40

50

以上の解析結果をもとに、たとえば以下の液晶表示素子を実施例とすることができる。

【0091】

図7Aは、実施例による垂直配向型液晶表示素子10を示す概略的な断面図である。実施例による垂直配向型液晶表示素子10は、マルチドメイン垂直配向型液晶表示素子である。

【0092】

垂直配向型液晶表示素子10は、特定の間隔に離間して、略平行に対向配置された上側基板(コモン基板)11、下側基板(セグメント基板)12、及び両基板11、12間に配置された垂直配向液晶層13を含んで構成される。

【0093】

上側基板11と下側基板12は、平面視上、枠状に配置されるメインシール部14により接着される。垂直配向液晶層13は、メインシール部14の内側に配置される。

【0094】

上側基板11は、(i)上側透明基板11a、(ii)上側透明基板11a上に形成された上側透明電極(コモン電極)11b、(iii)上側透明基板11a上及び上側透明電極11b上に形成された上側絶縁膜11c、(iv)上側絶縁膜11c上に形成された上側垂直配向膜11dを含む。同様に、下側基板12は、(i)下側透明基板12a、(ii)下側透明基板12a上に形成された下側透明電極(セグメント電極)12b、(iii)下側透明基板12a上及び下側透明電極12b上に形成された下側絶縁膜12c、(iv)下側絶縁膜12c上に形成された下側垂直配向膜12dを含む。

【0095】

上側透明基板11a及び下側透明基板12aは、たとえばガラス基板である。上側透明電極11b及び下側透明電極12bは、たとえばITO等の透明導電材料で形成される。上側絶縁膜11c及び下側絶縁膜12cは、たとえばSiO₂膜である。上側垂直配向膜11d及び下側垂直配向膜12dは、垂直配向膜材料を用いて形成される。

【0096】

両電極11b、12bは、垂直配向液晶層13を挟んで、平面視上、互いに重なり合い、重なり合った領域に表示部(画素)を画定する。上側及び下側透明電極11b、12bは、たとえば特定の図柄、数字などを表示するセグメント表示部(画素)、または行列(ドットマトリクス)状に配置される複数の矩形表示部(画素)を実現するようにパターンニングされている。実施例においては、複数の矩形状の画素が、X軸方向及びY軸方向に沿ってドットマトリクス状に配列するようにパターン形成されている。

【0097】

垂直配向液晶層13は、誘電率異方性が負、たとえば $\epsilon = -5.1$ の液晶材料を含んで構成され、厚さは、一例として5 μm である。また、液晶材料の屈折率異方性(複屈折率) n は、たとえば0.0914である。垂直配向液晶層13内にはスペーサ13sが分散配置されている。

【0098】

下側基板12の端部は、上側基板11よりも外側に張り出しており、張り出した領域に外部取り出し端子部15が画定される。外部取り出し端子部15には、外部取り出し電極15bが配置される。外部取り出し電極15bは、下側透明電極12bと電氣的に接続されている。外部取り出し電極15bは、各表示部(画素)に対応する電極と導通する。

【0099】

上側基板11の垂直配向液晶層13と反対側の面には、上側偏光板17が配置される。下側基板12の垂直配向液晶層13と反対側の面には、視角補償板16及び下側偏光板18がこの順に配置される。視角補償板16及び偏光板17、18は、粘着剤により基板11、12に固着される。上側及び下側偏光板17、18は、たとえばクロスニコルに配置される。視角補償板16は、たとえば斜め観察時における垂直配向液晶層13の位相差のずれを光学的に補償することにより、視角特性を改善する機能を有する。

【0100】

10

20

30

40

50

図 7 B、図 7 C は、それぞれ、上側透明電極 1 1 b、下側透明電極 1 2 b の電極構造の一部を示す概略的な平面図である。1 2 時方位が X 軸正方向、9 時方位が Y 軸正方向に対応する。

【0 1 0 1】

上側透明電極 1 1 b は、3 時 - 9 時方位 (Y 軸方向) に延在する、幅 1 3 6 μm の複数の短冊状電極であり、下側透明電極 1 2 b は、1 2 時 - 6 時方位 (X 軸方向) に延在する、幅 1 3 6 μm の複数の短冊状電極である。上側透明電極 1 1 b においても、下側透明電極 1 2 b においても、隣接する短冊状電極間の間隔は、2 4 μm である。両電極 1 1 b、1 2 b は、平面視上、互いに直交して配置され、重なり合う (交差する) 部分に矩形状 (1 辺が 1 3 6 μm の正方形状) の画素を画定する。

10

【0 1 0 2】

図 7 D は、3 画素 \times 3 画素の領域を示す概略的な平面図である。各画素は、2 4 μm の間隔を隔て、3 時 - 9 時方位、及び、1 2 時 - 6 時方位に沿ってマトリクス状に配列する。本図においては、画素のエッジを実線で示した。

【0 1 0 3】

画素の配列領域においては、上側垂直配向膜 1 1 d、及び、下側垂直配向膜 1 2 d に配向処理が施されている。たとえば上側垂直配向膜 1 1 d には、1 2 時方位をラビング方向とするラビング処理、下側垂直配向膜 1 2 d には、6 時方位をラビング方向とするラビング処理が行われている。電極 1 1 b、1 2 b 間に電圧が印加されていないとき、液晶層 1 3 の液晶分子は一方向に配向する。

20

【0 1 0 4】

更に、配向膜 1 1 d 及び配向膜 1 2 d には、画素内に、相対的にプレティルト角が高い (9 0 $^{\circ}$ に近い) 領域 (高プレティルト角領域 3 1) と相対的にプレティルト角が低い (9 0 $^{\circ}$ から遠い) 領域 (低プレティルト角領域 3 2) とが混在するように、具体的には、画素中央部に高プレティルト角領域 3 1 が配置され、画素周辺部に低プレティルト角領域 3 2 が配置されるように、配向処理が施されている。1 画素においては、低プレティルト角領域 3 2 は、たとえば画素エッジから画素内部に向けて配置される。

【0 1 0 5】

図 7 D に示す例においては、低プレティルト角領域 3 2 が高プレティルト角領域 3 1 を囲繞するように、詳細には、1 画素においては、正方形画素の 4 辺から、画素内部に向けて等しい距離 d (オーバーラップ距離 d) の領域に低プレティルト角領域 3 2 が配置され、低プレティルト角領域 3 2 の内側に高プレティルト角領域 3 1 が配置されるように、配向処理がなされている。オーバーラップ距離 d は、たとえば 5 μm である。なお、配向処理は、たとえば幅 2 4 μm の画素間領域等も低プレティルト角領域 3 2 となるように行われる。図 7 D には、低プレティルト角領域 3 2 に斜線を付して示した。高プレティルト角領域 3 1 は、画素内に示す点線の内側領域である。

30

【0 1 0 6】

高プレティルト角領域 3 1 におけるプレティルト角は、たとえば 8 9 . 9 $^{\circ}$ であり、低プレティルト角領域 3 2 におけるプレティルト角は、たとえば 8 9 . 5 $^{\circ}$ である。高プレティルト角領域 3 1 におけるプレティルト角は、たとえば 8 9 . 5 $^{\circ}$ ~ 8 9 . 9 5 $^{\circ}$ の範囲、低プレティルト角領域 3 2 におけるプレティルト角は、たとえば 8 9 $^{\circ}$ ~ 8 9 . 7 $^{\circ}$ の範囲とすることができる。

40

【0 1 0 7】

実施例による垂直配向型液晶表示素子 1 0 においては、電圧無印加時の液晶層 1 3 中央分子配向方位は 6 時方位となる。また、上側偏光板 1 7 の吸収軸方位は 4 5 $^{\circ}$ - 2 2 5 $^{\circ}$ 方位、下側偏光板 1 8 の吸収軸方位は 1 3 5 $^{\circ}$ - 3 1 5 $^{\circ}$ 方位である。

【0 1 0 8】

図 7 E に、実施例による垂直配向型液晶表示素子 1 0 を平面視したときの、1 画素における斜め電界 (画素のエッジ部分において、上側透明電極 1 1 b から下側透明電極 1 2 b に向かって生じる斜め電界) の向きを矢印で示す。

50

【0109】

画素上辺は、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向が反対となる(180°異なる)画素エッジである。電圧印加時には、斜め電界の影響により、画素上辺の周辺に、たとえば2本の暗領域(暗線)が発生する。

【0110】

画素下辺は、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向が等しい画素エッジである。電圧印加時に、暗領域は発生しない。

【0111】

画素右辺及び画素左辺は、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向が直交する(90°異なる)画素エッジである。電圧印加時には、斜め電界の影響により、画素右辺及び画素左辺の周辺に、たとえば1本の暗領域(暗線)が発生する。

10

【0112】

なお、実施例による液晶表示素子10はマルチドメイン型であるが、画素内に発生する暗領域は、たとえば図2Aに示される暗領域(モノドメイン型における暗領域)に類似する暗領域となる。

【0113】

実施例による垂直配向型液晶表示素子10においては、画素中央部に高プレティルト角領域31(プレティルト角が相対的に90°に近い領域)が配置され、画素周辺部に、画素エッジから画素内部に向けて低プレティルト角領域32(プレティルト角が相対的に90°から遠い領域)が配置される。このため、画素内の電気光学特性における急峻性が保持されるとともに、画素全体が高プレティルト角領域31で形成される構成よりも、暗領域を画素エッジ(実施例の場合は、上辺及び左右辺)から近い位置に発生させ、発生面積を小さくすることができる。

20

【0114】

実施例による液晶表示素子10は、たとえば画素内の電気光学特性における急峻性を保持することができ、かつ、低フレーム周波数で駆動した場合であっても、表示むらの抑制された、均一な表示を実現することができる液晶表示素子である。たとえば画素内の電気光学特性における急峻性を保持しつつ、表示均一性を実現可能な最低フレーム周波数を低くすることができる、すなわち良好な表示品位を可能とする液晶表示素子である。

30

【0115】

なお、たとえば、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向のなす角が165°以上180°以下である画素エッジから、暗領域を超えた後、光透過率がはじめて50%となる位置までの距離をE、当該画素エッジから、画素内部に向けて配置される低プレティルト角領域32の端部までの距離(オーバーラップ距離)をd、低プレティルト角領域32のプレティルト角を θ_p とした場合、距離Eは、

$$E = (0.1d^2 + 1.3464d + 1.1538)\theta_p + (-9.0004d^2 - 120.84d - 66.821) \quad \cdot \cdot (1)$$

40

で表される。これを実施例による垂直配向型液晶表示素子10に適用すると、画素の上辺から2本の暗領域(暗線)を超えた後、光透過率がはじめて50%となる位置までの距離Eは、 $E = 33.50 \mu\text{m}$ となる。

【0116】

また、電圧無印加時の液晶層13中央分子配向方位と、電圧印加時の平面視における斜め電界の方向のなす角が75°以上105°以下である画素エッジから、暗領域を超えた後、光透過率がはじめて50%となる位置までの距離をG、当該画素エッジから、画素内部に向けて配置される低プレティルト角領域32の端部までの距離(オーバーラップ距離)をd、低プレティルト角領域32のプレティルト角を θ_p とした場合、距離Gは、

50

$$G = (0.0538d^2 + 0.5769d - 7 \times 10^{-15})\theta_p + (-4.834d^2 - 51.942d + 21) \quad \cdot \cdot (2)$$

で表される。これを実施例による垂直配向型液晶表示素子 10 に適用すると、画素の左辺または右辺から暗領域を超えた後、光透過率がはじめて 50% となる位置までの距離 G は、 $G = 18.98 \mu\text{m}$ となる。

【0117】

図 7 F は、実施例による垂直配向型液晶表示素子 10 を用いた垂直配向型液晶表示装置 20 を示す概略的な断面図である。

【0118】

本図に示す垂直配向型液晶表示装置 20 は、実施例によるマルチドメイン垂直配向型液晶表示素子 10、駆動回路 21、バックライトユニット 22、及び、筐体（ハウジング、カバー等）23 を含んで構成される。

【0119】

駆動回路 21 は、たとえば実施例による垂直配向型液晶表示素子 10 の外部取り出し電極 15 b に電氣的に接続され、垂直配向型液晶表示素子 10 の電極 11 b、12 b 間に電圧を印加して、液晶表示素子 10 をマルチプレックス駆動する。

【0120】

バックライトユニット 22 は、たとえば白色光を出射する LED 光源（バックライト）、導光板、拡散板、輝度向上フィルム等を含み、実施例による垂直配向型液晶表示素子 10 の下側偏光板 18 の下側（Z 軸負方向側）に配置される。

【0121】

実施例による垂直配向型液晶表示素子 10、駆動回路 21、及び、バックライトユニット 22 は、筐体 23 内の所定位置に固定され、一体化される。駆動回路 21 は、筐体 23 の外部に配置してもよい。

【0122】

本図に示す垂直配向型液晶表示装置 20 は、たとえば画素内の電気光学特性における急峻性を保持することができ、かつ、低フレーム周波数でマルチプレックス駆動を行った場合であっても、表示むらの抑制された、均一な表示を実現することができる、すなわち良好な表示品位を可能とする液晶表示装置である。

【0123】

図 8 A 及び図 8 B は、変形例による垂直配向型液晶表示素子の画素構造を示す概略的な平面図である。

【0124】

実施例（図 7 D 参照）においては、正方形画素の 4 辺から、画素内部に向けて等しい距離 d （オーバーラップ距離 d ）の領域に低プレティルト角領域 32 を配置したが、画素構造はこれに限られない。

【0125】

たとえば図 8 A に示すように、暗領域が発生しない画素下辺（電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の平面視における斜め電界の方向が等しい画素エッジ）には、低プレティルト角領域 32 を設けない構成とすることができる。この場合、たとえば画素の 6 時方位には、高プレティルト角領域 31 を画素間領域（幅 $2.4 \mu\text{m}$ ）の略半分（ $1.2 \mu\text{m}$ ）まで配置する。すなわち、画素の 12 時方位には、低プレティルト角領域 32 が画素間領域（幅 $2.4 \mu\text{m}$ ）の略半分（ $1.2 \mu\text{m}$ ）まで配置される。

【0126】

電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の平面視における斜め電界の方向が等しい画素エッジに限らず、たとえば電圧無印加時の液晶層 13 中央分子配向方位と、電圧印加時の平面視における斜め電界の方向のなす角が 15° 以下となる画素エッジには、低プレティルト角領域 32 を設けず、高プレティルト角領域 31 を配置する構成とすることができる。

10

20

30

40

50

【0127】

また、図8Bに示すように、各画素エッジ（本図においては、正方形画素の4辺）からのオーバーラップ距離 d を、エッジによって異ならせてもよい。図8Bに示す例においては、たとえば画素上辺からのオーバーラップ距離が最も大きく、画素下辺からのオーバーラップ距離が最も小さい。画素右辺からのオーバーラップ距離と画素左辺からのオーバーラップ距離は相互に等しく、画素上辺からのオーバーラップ距離と画素下辺からのオーバーラップ距離の中間の値をとる。

【0128】

更に、高プレティルト角領域31と低プレティルト角領域32の境界部分で、プレティルト角が、階段状等に傾斜して変化する構成とすることもできる。この場合、たとえば、高プレティルト角領域31以外の領域を低プレティルト角領域32と考えて、画素エッジから、画素内部に向け、高プレティルト角領域31のプレティルト角の傾斜がはじまる位置までの距離をオーバーラップ距離 d として、式(1)、式(2)により、距離E、距離Gを算出することが可能である。

【0129】

実施例による垂直配向型液晶表示素子10は、たとえば次のようにして製造することができる。

【0130】

フォトリソグラフィ及びエッチング処理により、それぞれ一方側にITO膜（上側透明電極11b、下側透明電極12b）がパターニングされた厚さ0.7mmの青板ガラス基板2枚（上側透明基板11a、下側透明基板12a）を準備する。

【0131】

基板11a、12aの電極11b、12b形成面の少なくとも有効表示部に対応する領域をカバーするように、たとえばSiO₂膜を上側絶縁膜11c、下側絶縁膜12cとして形成する。

【0132】

基板11a、11bの電極11b、12b形成面の少なくとも有効表示部に対応する領域をカバーするように、たとえば絶縁膜11c、12c上に、日産化学工業株式会社製の垂直配向膜材料SE4811を塗布し、180～220で焼成する。

【0133】

垂直配向膜材料面を、布厚2.8mm～3.2mm程度の綿製ラビング布で、それぞれ一方位へラビング処理する。ラビング条件により、完成後の液晶表示素子10の高プレティルト角領域31のプレティルト角を、たとえば89.5°～89.95°の範囲で制御する。

【0134】

たとえば高プレティルト角領域31となる範囲を金属マスクした状態で、高圧水銀ランプまたはアルカリハライドランプから出射された光を照射することにより、照射範囲のプレティルト角を低くすることができる。照射条件により、完成後の液晶表示素子10の低プレティルト角領域32のプレティルト角を、たとえば89°～89.7°の範囲で制御する。こうしてたとえば絶縁膜11c、12c上に、上側垂直配向膜11d、下側垂直配向膜12dが形成される。

【0135】

以上の工程により、上側基板11及び下側基板12が作製される。

【0136】

一方の基板11、12の配向膜11d、12d形成面に、少なくとも有効表示部より大きな領域を囲むように、棒状にシール材14を印刷する。シール材14には、径5μmの日本電気硝子株式会社製ガラスファイバースペース、及び、両基板11、12間の導通を確保する、積水化学工業株式会社製の金コーティングされたプラスチックボールが、それぞれ1.0wt%添加されている。

【0137】

10

20

30

40

50

他方の基板 11、12 の配向膜 11d、12d 形成面には、径 4.9 μm の積水化学工業株式会社製プラスチックボールスパーサ 13s を、乾式散布法で 200 個 / mm^2 に散布する。

【0138】

両基板 11、12 を、配向膜 11d、12d 形成面が対向するように、位置合わせして重ね合わせ、基板 11、12 をプレスした状態で焼成 (150) し、シール材 14 を硬化させて空セルを完成させる。

【0139】

DIC 株式会社製の、誘電率異方性 が負 (たとえば = -5.1) の液晶材料を真空注入法で空セルに注入した後、紫外線硬化樹脂を用いて注入口を封止し、120 で 1 時間の熱処理を行って、液晶層 13 を形成する。なお、液晶材料の屈折率異方性 (複屈折率) n は、たとえば 0.0914 である。

10

【0140】

基板 11、12 面を中性洗剤で洗浄した後、上側基板 11 面に上側偏光板 17、下側基板 12 面に視角補償板 16 付き偏光板 18 を貼り合わせる。偏光板 17、18 として、たとえば株式会社ポラテクノ製の偏光板 SHC 13U を使用することができる。偏光板 17、18 は、クロスニコルに、かつ、各々の吸収軸方位が、ラビング処理により規定される液晶層 13 中央分子配向方位に対して 45° の角をなすように配置する。

【0141】

外部取り出し電極 15b 部分に、リードフレーム、異方導電性フィルムを介したフレキシブルフィルム、ドライバ IC をボンディングする。

20

【0142】

以上の工程により、マルチドメイン垂直配向型液晶表示素子 10 が製造される。

【0143】

垂直配向型液晶表示素子 10 に、駆動回路 21 を電氣的に接続する。また、垂直配向型液晶表示素子 10 の下側偏光板 18 の下側に、たとえば白色光源を含むバックライトユニット 22 を配置する。垂直配向型液晶表示素子 10、駆動回路 21、及び、バックライトユニット 22 を、筐体 23 内に固定配置する。

【0144】

このようにして、マルチドメイン垂直配向型液晶表示装置が製造される。

30

【0145】

上述の液晶表示素子 10 の製造方法においては、ラビング処理後に高圧水銀ランプ光またはアルカリハライドランプ光を照射したが、光照射後にラビング処理を行ってもよい。

【0146】

また、マルチドメイン化は、他の方法で行うこともできる。

【0147】

たとえば、相互に異なるプレティルト角を実現する配向膜材料を、高プレティルト角領域 31、低プレティルト角領域 32 に対応する位置に、それぞれ塗布、配置してもよい。たとえば、ラビング処理後に、プレティルト角が相互に異なる領域を実現可能である。

40

【0148】

低プレティルト角領域 32 に対応する位置に、可視レーザ光を照射する方法もある。たとえば、液晶注入前や、液晶注入後、偏光板 17、18 貼付前に、波長 405 nm や 450 nm 前後の青紫、青色レーザ光を照射することで、照射領域のプレティルト角を低くすることができる。

【0149】

以上、解析、実施例、及び、変形例に沿って本発明を説明したが、本発明はこれらに制限されない。

【0150】

たとえば実施例においては、基板 11、12 (配向膜 11d、12d) の双方に配向処理を施したが、基板 11、12 の少なくとも一方が液晶層 13 側に配向膜 11d、12d

50

を備え、配向処理は、基板 1 1、1 2（配向膜 1 1 d、1 2 d）の少なくとも一方側に施されていればよい。

【0151】

また、実施例は、ドットマトリクス電極構造の垂直配向型液晶表示素子 1 0 としたが、画素の外形が任意であるセグメント電極構造の垂直配向型液晶表示素子とすることもできる。

【0152】

その他、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【産業上の利用可能性】

【0153】

様々な垂直配向型液晶表示素子に利用可能である。

【0154】

従来の液晶表示素子及び液晶表示装置では、たとえば明表示部における表示むらの抑制と電気光学特性における高急峻性を両立させるには、フレーム周波数を高くする必要があった。このため、たとえば液晶表示素子を動作させる駆動回路の負担が大きくなり、高コストのドライバを使用する必要等が生じた。

【0155】

たとえば実施例による垂直配向型液晶表示素子 1 0 を用いることにより、低フレーム周波数駆動を容易に実現することができ、低コストのドライバが使用可能となる。また、フレーム反転波形などが採用可能となるため、省電力化を実現することもできる。

【符号の説明】

【0156】

- 1 0 垂直配向型液晶表示素子
- 1 1 上側基板（コモン基板）
- 1 1 a 上側透明基板
- 1 1 b 上側透明電極（コモン電極）
- 1 1 c 上側絶縁膜
- 1 1 d 上側垂直配向膜
- 1 2 下側基板（セグメント基板）
- 1 2 a 下側透明基板
- 1 2 b 下側透明電極（セグメント電極）
- 1 2 c 下側絶縁膜
- 1 2 d 下側垂直配向膜
- 1 3 垂直配向液晶層
- 1 3 s スペース
- 1 4 メインシール部
- 1 5 外部取り出し端子部
- 1 5 b 外部取り出し電極
- 1 6 視角補償板
- 1 7 上側偏光板
- 1 8 下側偏光板
- 2 0 垂直配向型液晶表示装置
- 2 1 駆動回路
- 2 2 バックライトユニット
- 2 3 筐体
- 3 1 高プレティルト角領域
- 3 2 低プレティルト角領域

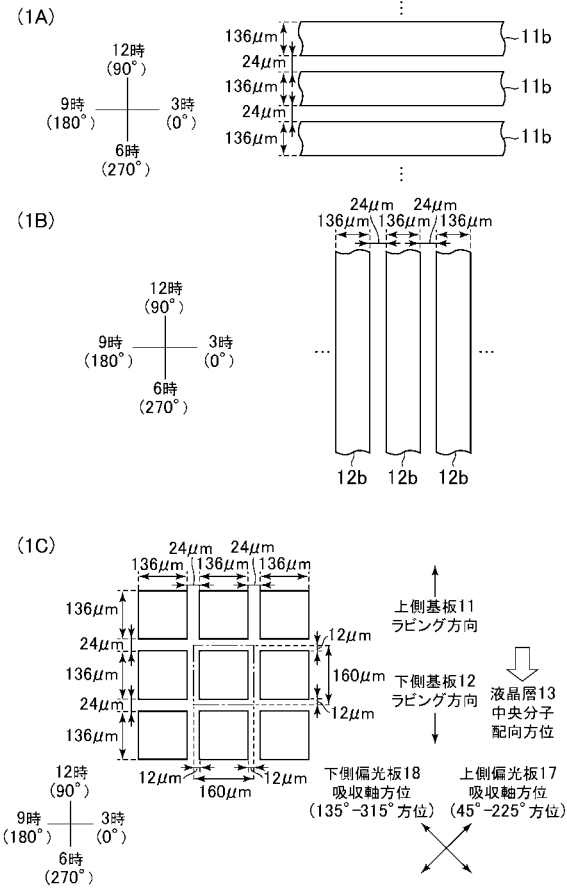
10

20

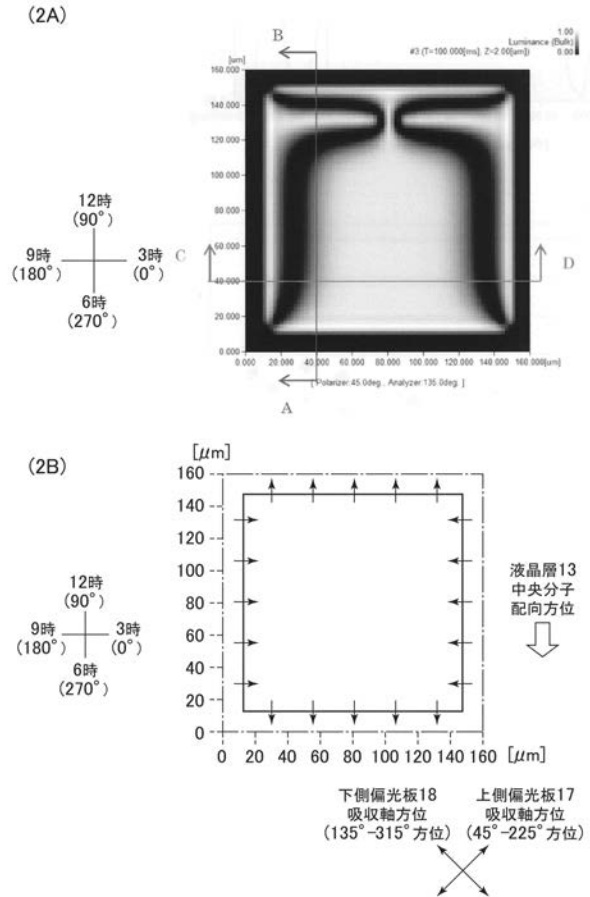
30

40

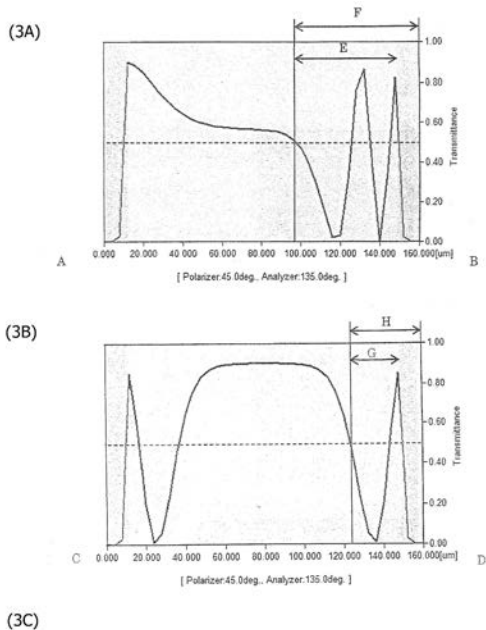
【 図 1 】



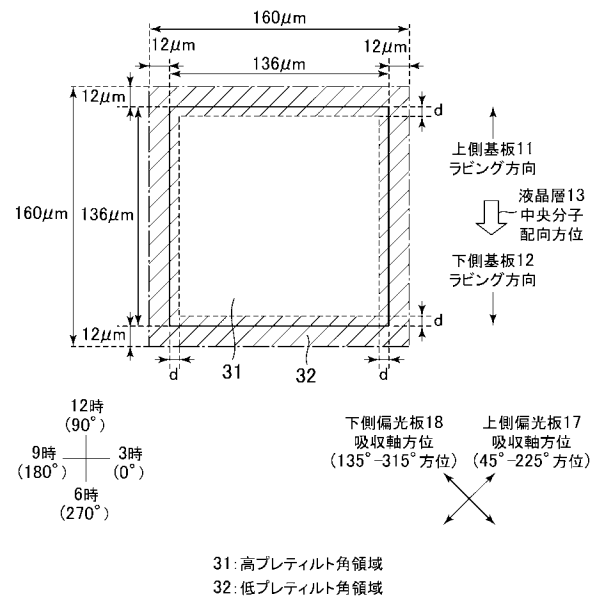
【 図 2 】



【 図 3 】

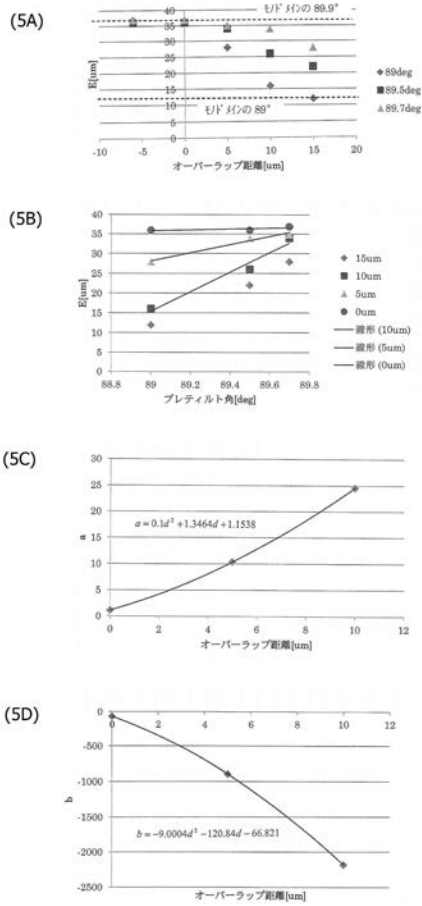


【 図 4 】

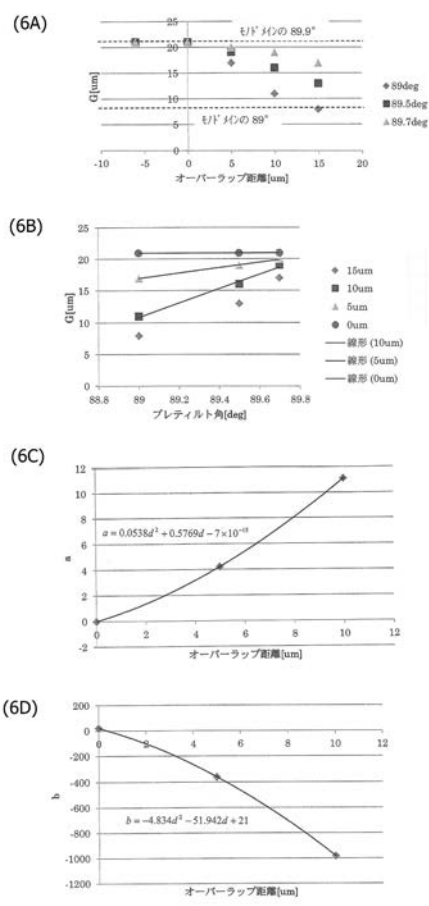


31: 高プレティルト角領域
32: 低プレティルト角領域

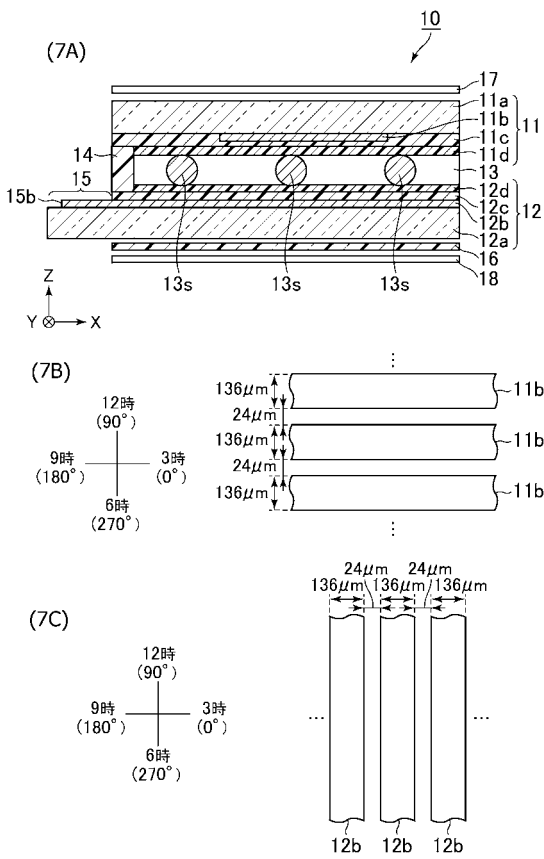
【図5】



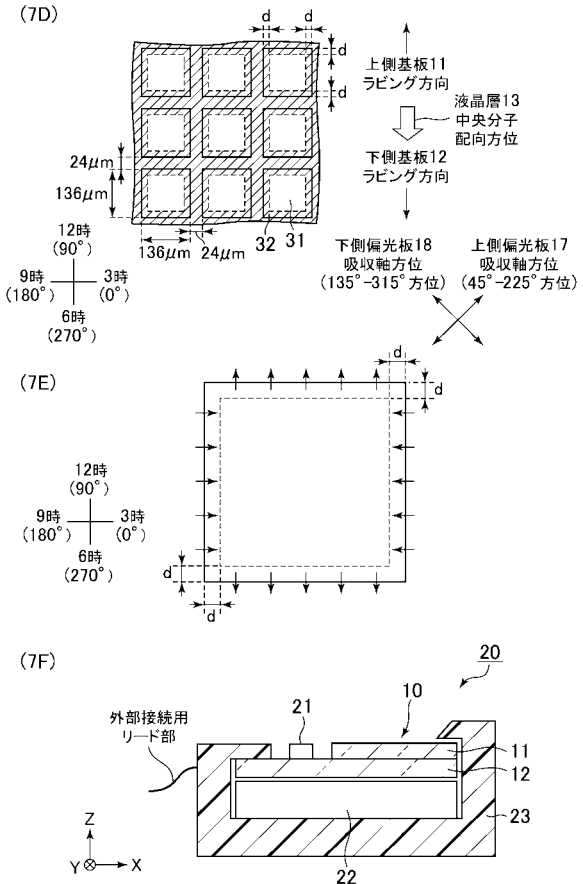
【図6】



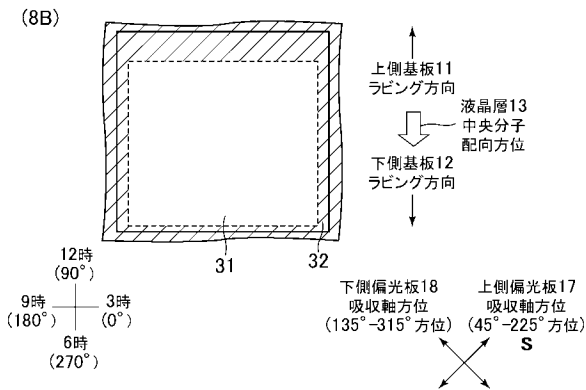
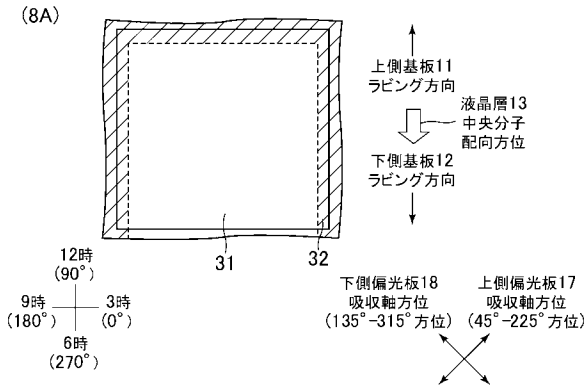
【図7 - 1】



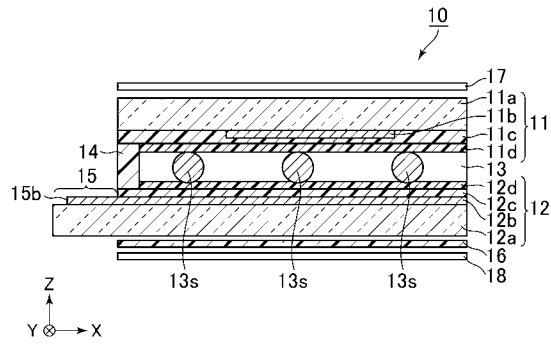
【図7 - 2】



【 図 8 】

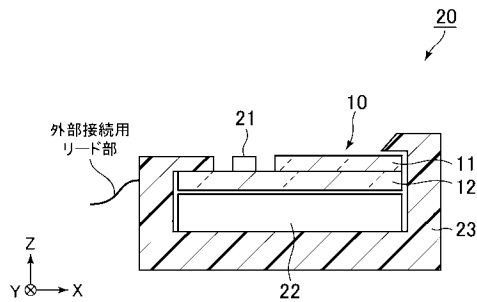


【 図 9 】



- 10: 垂直配向型液晶表示素子
- 11: 上側基板(コモン基板)
- 11a: 上側透明基板
- 11b: 上側透明電極(コモン電極)
- 11c: 上側絶縁膜
- 11d: 上側垂直配向膜
- 12: 下側基板(セグメント基板)
- 12a: 下側透明基板
- 12b: 下側透明電極(セグメント電極)
- 12c: 下側絶縁膜
- 12d: 下側垂直配向膜
- 13: 垂直配向液晶層
- 13s: スペース
- 14: メインシール部
- 15: 外部取り出し端子部
- 15b: 外部取り出し電極
- 16: 視角補償板
- 17: 上側偏光板
- 18: 下側偏光板

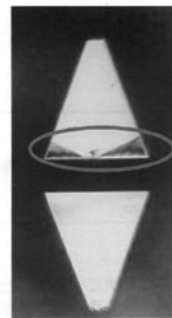
【 図 1 0 】



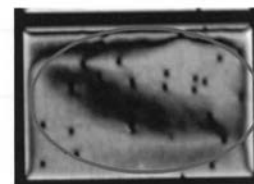
- 20: 垂直配向型液晶表示装置
- 21: 駆動回路
- 22: バックライトユニット
- 23: 筐体

【 図 1 1 】

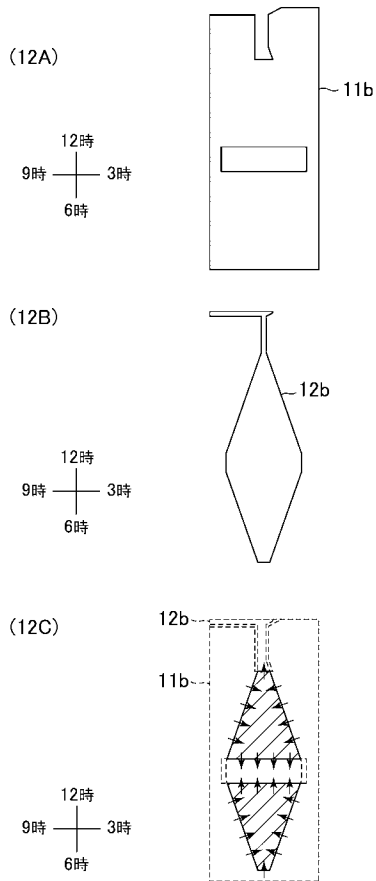
(11A)



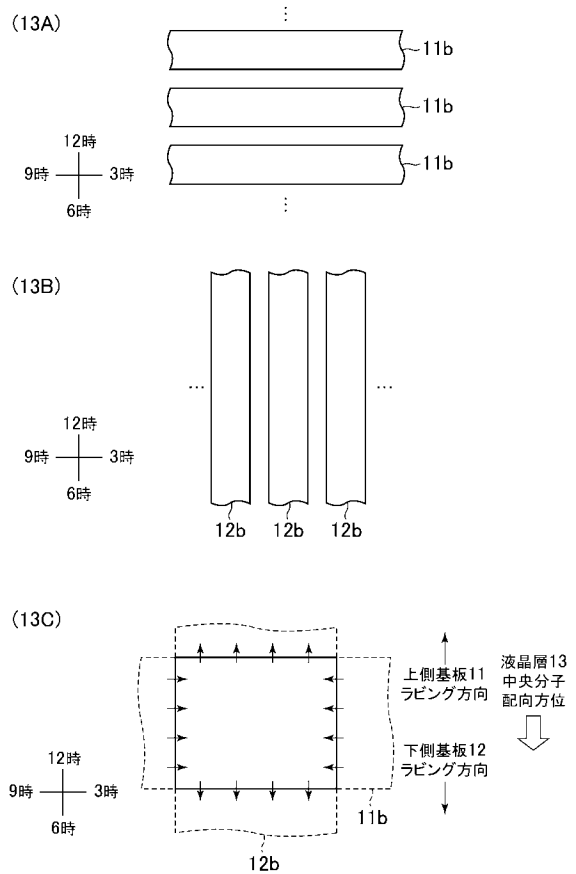
(11B)



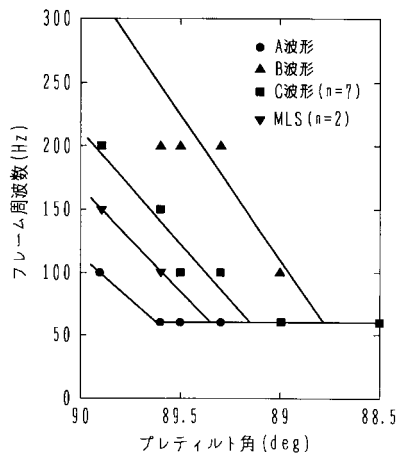
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



【手続補正書】

【提出日】平成28年4月27日(2016.4.27)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

図14は、特許文献1の図5と同一図であり、各駆動波形（A波形 = ライン反転駆動波形、B波形 = フレーム反転駆動波形、C波形 = Nライン反転駆動波形（ $N = 7$ ）、及び、MLS波形（ $N = 2$ ））で安定表示を行うことができる条件をまとめたグラフを示す。たとえば液晶表示素子のプレティルト角設定に対し、 $1/16$ duty、 $1/5$ bias 駆動時に、A波形、B波形、及び、C波形で、表示均一性が実現される最小フレーム周波数がプロットされている。各駆動波形について示されたグラフ（境界線）上、及び、その上側が、暗領域の発生を抑制して良好な表示を行うことができる領域である。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0097

【補正方法】変更

【補正の内容】

【0097】

垂直配向液晶層13は、誘電率異方性が負、たとえば $\epsilon = -5.1$ の液晶材料を含んで構成され、厚さは、一例として $4\ \mu\text{m}$ である。また、液晶材料の屈折率異方性（複屈折率） n は、たとえば 0.0914 である。垂直配向液晶層13内にはスペーサ13sが分散配置されている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0136

【補正方法】変更

【補正の内容】

【0136】

一方の基板11、12の配向膜11d、12d形成面に、少なくとも有効表示部より大きな領域を囲むように、棒状にシール材14を印刷する。シール材14には、径 $4\ \mu\text{m}$ の日本電気硝子株式会社製ガラスファイバースペーサ、及び、両基板11、12間の導通を確保する、積水化学工業株式会社製の金コーティングされたプラスチックボールが、それぞれ $1.0\ \text{wt}\%$ 添加されている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0137

【補正方法】変更

【補正の内容】

【0137】

他方の基板11、12の配向膜11d、12d形成面には、径 $4\ \mu\text{m}$ の積水化学工業株式会社製プラスチックボールスペーサ13sを、乾式散布法で 200 個/ mm^2 に散布する。

专利名称(译)	液晶显示元件		
公开(公告)号	JP2017191222A	公开(公告)日	2017-10-19
申请号	JP2016080754	申请日	2016-04-14
[标]申请(专利权)人(译)	斯坦雷电气株式会社		
申请(专利权)人(译)	斯坦雷电气有限公司		
[标]发明人	岩本宜久		
发明人	岩本 宜久		
IPC分类号	G02F1/1337		
FI分类号	G02F1/1337.505		
F-TERM分类号	2H290/AA34 2H290/BA24 2H290/BA26 2H290/BA62 2H290/BF13 2H290/BF28 2H290/BF38 2H290/BF42		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够提供良好显示质量的液晶显示元件。解决方案：液晶显示装置包括具有电极的第一基板，设置有电极并且布置成面对第一基板的第二基板，以及设置在第一基板和第二基板之间的垂直取向的液晶层在平面图中第一基板的电极与第二基板的电极重叠的区域中限定像素，并且第一基板和第二基板中的至少一个在垂直取向的液晶层侧具有取向膜，在该膜中，具有相对高的预倾角的区域布置在像素的中心部分中，并且具有相对低的预倾角的区域布置在像素的周边部分中，使得垂直对准型液晶显示元件。 [选择图]图7-2

