(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2014-153449
(P2014-153449A)
(43)公開日　平成26年8月25日(2014.8.25)

(51)Int.Cl.			F I			テーマコード（参考）
G09G	3/36	(2006.01)	G09G	3/36		2H193
G09G	3/20	(2006.01)	G09G	3/20	641E	5C006
G02F	1/133	(2006.01)	G09G	3/20	612U	5C080
			G09G	3/20	631D	
			G09G	3/20	631C	

審査請求 未請求　請求項の数 5　ＯＬ　（全 22 頁）　最終頁に続く

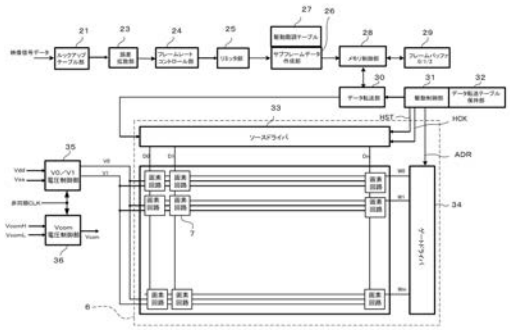
(21)出願番号　特願2013-21155(P2013-21155)
(22)出願日　平成25年2月6日(2013.2.6)

(71)出願人　308036402
株式会社ＪＶＣケンウッド
神奈川県横浜市神奈川区守屋町３丁目１２番地
(72)発明者　佐藤　昭浩
神奈川県横浜市神奈川区守屋町３丁目１２番地

Ｆターム(参考)　2H193 ZA03 ZB07 ZC01 ZD25 ZE08 ZF12 ZF13 ZF16 ZF17 ZP16 ZR03
5C006 AA13 AA14 AA17 AC26 AF44 AF45 AF46 AF51 AF52 BB15 BB28 BF02 BF06 BF11 BF24 EC11 FA34 FA41
5C080 AA10 BB05 DD01 DD22 DD29 EE29 FF10 JJ02 JJ05 KK34

(54)【発明の名称】液晶表示素子の駆動装置及び駆動方法

(57)【要約】
【課題】高輝度で小型化を図ることができる液晶表示素子の駆動装置及び駆動方法を提供する。
【解決手段】サブフレームデータ作成部はサブフレームデータを作成する。アドレス指定型ドライバはデータ転送テーブルに基づきサブフレームデータを転送する。データ転送テーブルは、１フレーム期間を液晶表示部の画素の行数分で分割した期間を１ステップ期間とし、１フレーム期間のサブフレーム数をＡ（Ａ＞Ｂ）としたとき、任意の行においてＢ番目のサブフレームデータ転送からＢ番目のサブフレーム期間に相当する時間経過後にＢ＋１番目のサブフレームデータを転送し、Ａ番目のサブフレームデータ転送からＡ番目のサブフレーム期間に相当する時間経過後に１番目のサブフレームデータを転送し、Ｂ番目またはＡ番目のサブフレームデータ転送タイミングは液晶表示素子の上の行から下の行に向け１ステップずつ後になる。
【選択図】図５



【特許請求の範囲】
【請求項１】
入力画像信号の１フレーム期間を複数のサブフレームに分割し、前記入力画像信号の階調に応じて、前記複数のサブフレームの中から所定のサブフレームを選択して多階調表示を行う液晶表示素子の駆動装置であって、
入力画像信号に基づいて、サブフレームデータを作成するサブフレームデータ作成部と、
前記サブフレームデータ作成部で作成されたサブフレームデータを格納し、少なくとも、前フレーム期間に格納されたサブフレームデータと前々フレーム期間に格納されたサブフレームデータとを保持するフレームバッファ部と、
前記フレームバッファ部が保持している前記サブフレームデータの転送先画素情報であるデータ転送テーブルを保持するデータ転送テーブル保持部と、
前記データ転送テーブルに基づき、複数の画素が複数の行および複数の列に配列されている液晶表示部に対し、前記液晶表示部の前記複数の画素の内、所定の画素に前記フレームバッファ部が保持している所定のサブフレームデータを転送するアドレス指定型ドライバと、
入力された０または１の前記サブフレームデータを保持するサンプルホールド部と、
前記サンプルホールド部に保持された０または１の前記サブフレームデータにより、ブランキング電圧または駆動電圧のうちから一方を選択して前記液晶表示素子の画素電極に供給する電圧選択部とを有する画素回路部と、
前記液晶表示素子の画素の極性反転を繰り返す電圧制御部と
を備え、
前記データ転送テーブルは、
１フレーム期間を前記液晶表示部の画素の行数分で分割した期間を１ステップ期間とし、ＡとＢを自然数とし、１フレーム期間のサブフレーム数をＡ（Ａ＞Ｂ）としたとき、任意の行において、
Ｂ番目のサブフレームデータ転送から、前記Ｂ番目のサブフレーム期間に相当する時間経過後にＢ＋１番目のサブフレームデータを転送し、
Ａ番目のサブフレームデータ転送から、前記Ａ番目のサブフレーム期間に相当する時間経過後に１番目のサブフレームデータを転送し、
前記Ｂ番目またはＡ番目のサブフレームデータ転送タイミングは前記液晶表示素子の上の行から下の行に向け、１ステップずつ後になるテーブルである
ことを特徴とする液晶表示素子の駆動装置。
【請求項２】
前記複数のサブフレームの期間はお互いに等しいことを特徴とする
請求項１記載の液晶表示素子の駆動装置。
【請求項３】
前記複数のサブフレームの期間は、低階調に相当するサブフレーム期間に対し高階調に相当するサブフレーム期間が長いことを特徴とする
請求項１記載の液晶表示素子の駆動装置。
【請求項４】
Ｎ、Ｍ、Ｆ、Ｄを整数としたときに、ビット数Ｎの入力映像信号データを逆ガンマ補正および直線補間を行ってＮより大きい（Ｍ＋Ｆ＋Ｄ）ビットのデータに変換するルックアップテーブル部と、
前記ルックアップテーブル部で処理された（Ｍ＋Ｆ＋Ｄ）ビットのデータを誤差拡散処理により（Ｍ＋Ｆ）ビットのデータに変換する誤差拡散部と、
前記誤差拡散部で処理された（Ｍ＋Ｆ）ビットのデータをフレームレートコントロールによりＭビットのデータに変換するフレームレートコントロール部と
を更に備え、
前記サブフレームデータ作成部は、

前記フレームレートコントロール部で処理されたＭビットのデータを用いるとともに、ステップビットパルスにより全サブフレームを構成し、駆動階調が１のとき任意の１個のサブフレームが駆動状態となり、駆動階調が１増加する毎に駆動状態となるサブフレームが１個ずつ増加していく駆動階調テーブルによりサブフレームデータを作成する
ことを特徴とする請求項１記載の液晶表示素子の駆動装置。
【請求項５】
入力画像信号の１フレーム期間を複数のサブフレームに分割し、前記入力画像信号の階調に応じて、前記複数のサブフレームの中から所定のサブフレームを選択して多階調表示を行う液晶表示素子の駆動方法であって、
入力画像信号に基づいて、サブフレームデータを作成するサブフレームデータ作成ステップと、
前記サブフレームデータ作成ステップで作成されたサブフレームデータを格納し、少なくとも、前フレーム期間に格納されたサブフレームデータと前々フレーム期間に格納されたサブフレームデータとを保持するフレームバッファステップと、
複数の画素が複数の行および複数の列に配列されている液晶表示部に対し、前記液晶表示部の前記複数の画素の内、所定の画素に前記フレームバッファステップで保持した所定のサブフレームデータを転送するアドレス指定型ドライブステップと、
前記フレームバッファステップで保持した前記サブフレームデータをデータ転送テーブルに基づいて転送するデータ転送ステップと、
入力された０または１の前記サブフレームデータを保持するサンプルホールドステップと、0
前記サンプルホールドステップで保持された０または１の前記サブフレームデータにより、ブランキング電圧または駆動電圧のうちから一方を選択して前記液晶表示素子の画素電極に供給する電圧選択ステップと、
前記液晶表示素子の画素の極性反転を繰り返す電圧制御ステップと
を有し、
前記データ転送テーブルは、
１フレーム期間を前記液晶表示部の画素の行数分で分割した期間を１ステップ期間とし、ＡとＢを自然数とし、１フレーム期間のサブフレーム数をＡ（Ａ＞Ｂ）としたとき、任意の行において、
Ｂ番目のサブフレームデータ転送から、前記Ｂ番目のサブフレーム期間に相当する時間経過後にＢ＋１番目のサブフレームデータを転送し、
Ａ番目のサブフレームデータ転送から、前記Ａ番目のサブフレーム期間に相当する時間経過後に１番目のサブフレームデータを転送し、
前記Ｂ番目またはＡ番目のサブフレームデータ転送タイミングは前記液晶表示素子の上の行から下の行に向け、１ステップずつ後になるテーブルである
ことを特徴とする液晶表示素子の駆動方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、液晶表示素子の駆動装置及び駆動方法に係り、特に、デジタル化した映像信号を入力信号として、１フレームを複数のサブフレームに分割して画像表示する液晶表示素子の駆動装置及び駆動方法に関する。
【背景技術】
【０００２】
液晶表示装置に用いられる液晶表示素子の駆動装置には、液晶の画素に印加する電圧値が連続的なアナログ値であるアナログ方式と、液晶の画素に印加する電圧の大きさを２値とし、画像の輝度レベル（階調）に対応して、印加電圧の時間幅を変えることにより、実効電圧値を制御するデジタル方式がある。デジタル方式の場合、画素に印加するのは０か１の情報のみであるため、ノイズ等の外部要因により影響を受け難いという特徴がある。

【０００３】
デジタル方式においては、中間階調を得るために、サブフレーム法を用いるのが一般的である。サブフレーム法は、映像信号の１フィールド期間に駆動（発光）期間の相対比を異ならせた所定数のサブフレームを用意し、表示する映像信号の階調に対応してサブフレームを適宜選択して表示し、視聴者の視覚積分効果を利用して中間階調の表示を行うものである。
【０００４】
サブフレーム法では、データ転送期間（ＷＣ期間）に全ての画素についての０または１のデータがサンプルホールド部へ転送され、液晶の画素は、その後の駆動期間（ＤＣ期間）の間転送されたデータに応じて駆動される。データ転送期間は全てのサブフレームにおいて一定である。駆動期間は、サブフレーム毎に異なる。例えば、サブフレーム（ＳＦ）１からＳＦ１２の１２個のサブフレームにより１フレームが構成される場合においては、各サブフレームの駆動期間の比がＳＦ１＝１、ＳＦ２＝２、ＳＦ３＝４、ＳＦ４＝８、ＳＦ５＝１６と設定され、ＳＦ６からＳＦ１２まではすべて駆動期間の比が３２と設定される。これらのサブフレームの中で、ＳＦ１からＳＦ５まではバイナリパルス、ＳＦ６からＳＦ１２まではステップパルスと呼ばれる。
【０００５】
したがって、全てのサブフレームに所定期間のデータ転送期間が必要であり、その間、画素はブランキング状態となって映像表示に寄与しないため、表示輝度が下がるという不具合があった。
特許文献１には、１つの画素内にサンプルホールド部を２個設けて、データ転送期間の間、ブランキング状態とする必要がない液晶表示素子が提案されている。
【先行技術文献】
【特許文献】
【０００６】
【特許文献１】特表２００１－５２３８４７号公報
【発明の概要】
【発明が解決しようとする課題】
【０００７】
画素内のサンプルホールド部を２個用意する方法では、高輝度を実現することが可能であるが、画素が大きくなってしまう。そのため、液晶表示素子の高輝度化、小型化のために更なる改善が要望されていた。本発明は、高輝度で小型化を図ることができる液晶表示素子の駆動装置及び駆動方法を提供することを目的とする。
【課題を解決するための手段】
【０００８】
本発明は、上述した従来の技術の課題を解決するため、入力画像信号の１フレーム期間を複数のサブフレームに分割し、前記入力画像信号の階調に応じて、前記複数のサブフレームの中から所定のサブフレームを選択して多階調表示を行う液晶表示素子の駆動装置であって、入力画像信号に基づいて、サブフレームデータを作成するサブフレームデータ作成部（２６）と、前記サブフレームデータ作成部で作成されたサブフレームデータを格納し、少なくとも、前フレーム期間に格納されたサブフレームデータと前々フレーム期間に格納されたサブフレームデータとを保持するフレームバッファ部（２９）と、前記フレームバッファ部が保持している前記サブフレームデータの転送先画素情報であるデータ転送テーブルを保持するデータ転送テーブル保持部（３２）と、前記データ転送テーブルに基づき、複数の画素が複数の行および複数の列に配列されている液晶表示部（６）に対し、前記液晶表示部の前記複数の画素の内、所定の画素に前記フレームバッファ部が保持している所定のサブフレームデータを転送するアドレス指定型ドライバ（３０，３１，３３，３４）と、入力された０または１の前記サブフレームデータを保持するサンプルホールド部（１６）と、前記サンプルホールド部に保持された０または１の前記サブフレームデータにより、ブランキング電圧または駆動電圧のうちから一方を選択して前記液晶表示素子

の画素電極（８）に供給する電圧選択部（１７）とを有する画素回路部（７）と、前記アドレス指定型ドライバのデータ転送期間の開始時刻とは非同期で前記液晶表示素子の画素の極性反転を繰り返す電圧制御部（３５、３６）とを備え、前記データ転送テーブルは、１フレーム期間を前記液晶表示部の画素の行数分で分割した期間を１ステップ期間とし、ＡとＢを自然数とし、１フレーム期間のサブフレーム数をＡ（Ａ＞Ｂ）としたとき、任意の行において、Ｂ番目のサブフレームデータ転送から、前記Ｂ番目のサブフレーム期間に相当する時間経過後にＢ＋１番目のサブフレームデータを転送し、Ａ番目のサブフレームデータ転送から、前記Ａ番目のサブフレーム期間に相当する時間経過後に１番目のサブフレームデータを転送し、前記Ｂ番目またはＡ番目のサブフレームデータ転送タイミングは前記液晶表示素子の上の行から下の行に向け、１ステップずつ後になるテーブルであることを特徴とする液晶表示素子の駆動装置を提供する。

【０００９】

また、本発明は上述した従来技術の課題を系決するため、入力画像信号の１フレーム期間を複数のサブフレームに分割し、前記入力画像信号の階調に応じて、前記複数のサブフレームの中から所定のサブフレームを選択して多階調表示を行う液晶表示素子の駆動方法であって、入力画像信号に基づいて、サブフレームデータを作成するサブフレームデータ作成ステップと、前記サブフレームデータ作成ステップで作成されたサブフレームデータを格納し、少なくとも、前フレーム期間に格納されたサブフレームデータと前々フレーム期間に格納されたサブフレームデータとを保持するフレームバッファステップと、複数の画素が複数の行および複数の列に配列されている液晶表示部に対し、前記液晶表示部の前記複数の画素の内、所定の画素に前記フレームバッファステップで保持した所定のサブフレームデータを転送するアドレス指定型ドライブステップと、前記フレームバッファステップで保持した前記サブフレームデータをデータ転送テーブルに基づいて転送するデータ転送ステップと、入力された０または１の前記サブフレームデータを保持するサンプルホールドステップと、前記サンプルホールドステップで保持された０または１の前記サブフレームデータにより、ブランキング電圧または駆動電圧のうちから一方を選択して前記液晶表示素子の画素電極に供給する電圧選択ステップと、前記データ転送ステップの前記データ転送期間の開始時刻とは非同期で前記液晶表示素子の画素の極性反転を繰り返す電圧制御ステップと

を有し、前記データ転送テーブルは、１フレーム期間を前記液晶表示部の画素の行数分で分割した期間を１ステップ期間とし、ＡとＢを自然数とし、１フレーム期間のサブフレーム数をＡ（Ａ＞Ｂ）としたとき、任意の行において、Ｂ番目のサブフレームデータ転送から、前記Ｂ番目のサブフレーム期間に相当する時間経過後にＢ＋１番目のサブフレームデータを転送し、Ａ番目のサブフレームデータ転送から、前記Ａ番目のサブフレーム期間に相当する時間経過後に１番目のサブフレームデータを転送し、前記Ｂ番目またはＡ番目のサブフレームデータ転送タイミングは前記液晶表示素子の上の行から下の行に向け、１ステップずつ後になるテーブルであることを特徴とする液晶表示素子の駆動方法を提供する。

【発明の効果】

【００１０】

本発明によれば、高輝度で小型化を図ることができる液晶表示装置、液晶表示素子の駆動装置及び駆動方法を提供することができる。

【図面の簡単な説明】

【００１１】

【図１】第１及び第２の実施形態に係る液晶表示装置を示す概略構成図である。

【図２】第１及び第２の実施形態におけるデジタル駆動の反射型液晶表示素子における各画素の駆動回路構成を示す図である。

【図３】第１及び第２の実施形態における反射型液晶表示素子の入力電圧と出力光の強度との関係を示す図である。

【図４】第１及び第２の実施形態における反射型液晶表示素子６の極性反転駆動を示す図

である。
【図５】第１及び第２の実施形態に係る駆動回路（駆動装置）を示すブロック図である。
【図６】第１及び第２の実施形態における階調表現を説明するための図である。
【図７】第１及び第２の実施形態における誤差拡散図を示す図である。
【図８】第１及び第２の実施形態における誤差拡散フローを示す図である。
【図９】第１及び第２の実施形態におけるフレームレートコントロールフローを示す図である。
【図１０】第１及び第２の実施形態におけるフレームレートコントロールテーブルを示す図である。
【図１１】第１及び第２の実施形態における駆動階調テーブルを示す図である。
【図１２】第１の実施形態におけるデータ転送テーブルを示す図である。
【図１３】第１の実施形態におけるデータ転送テーブルを抜粋した図である。
【図１４】第１の実施形態におけるデータ転送テーブルによる転送方法を説明するための図である。
【図１５】第２の実施形態におけるデータ転送テーブルを示す図である。
【図１６】第２の実施形態におけるデータ転送テーブルを抜粋した図である。
【図１７】第２の実施形態におけるデータ転送テーブルによる転送方法を説明するための図である。
【発明を実施するための形態】
【００１２】
以下、本発明に係る液晶表示素子の駆動装置及び駆動方法の一実施形態について、添付図面を参照して説明する。以下では表示パネルとしてアクティブマトリクス型の反射型液晶表示素子を備えた投射型表示装置を例にして説明する。
【００１３】
＜第１の実施形態＞
図１は本実施形態に係る液晶表示装置を示す概略構成図である。液晶表示装置は、概略、反射型液晶表示素子６、偏光ビームスプリッタ５（以下、ＰＢＳという）、投射レンズ１３を含んで構成される。反射型液晶表示素子６は、対向電極（透明電極ともいう）１０と、画素電極８との間に液晶９が封止された構造を有する。
【００１４】
照明光学系１から射出したＳ偏光３とＰ偏光４を含む光２はＰＢＳ５に入射し、ＰＢＳ５にて偏光分離される。Ｓ偏光３はＰＢＳ５の偏光分離面で反射され、反射型液晶表示素子６側に進行する。Ｐ偏光４はＰＢＳの偏光分離面を透過する。反射型液晶表示素子６の液晶９は、画素回路７によって画素電極８と対向電極１０の間に印加される電圧に応じて入射したＳ偏光を変調する。対向電極１０に入射したＳ偏光は、画素電極８で反射して対向電極１０から射出するまでの過程で変調を受け、Ｐ偏光とＳ偏光からなる光として対向電極１０から射出される。対向電極１０から射出された光は変調された光であるＰ偏光成分のみがＰＢＳ５を通過し、Ｓ偏光成分はＰＢＳ５で反射される。ＰＢＳ５を通過したＰ偏光は投射レンズ１１によって射出され、射出光１２はスクリーン１３上に投射されて画像が表示される。なお、後述する出力光の強度とは、スクリーン１３上で測定した出力光の照度をいう。
【００１５】
図２は本実施形態におけるデジタル駆動の反射型液晶表示素子６における各画素の駆動回路構成を示す図である。反射型液晶表示素子６の個々の画素は画素電極８と対向電極１０の間に液晶９がはさまれた構造になっている。破線で示した画素回路７は、サンプルホールド部１６と電圧選択部である電圧選択回路１７からなる。サンプルホールド部１６はＳＲＡＭ構造のフリップフロップよりなる。サンプルホールド部１６は列データ線Ｄと行選択線Ｗとに接続されている。サンプルホールド部１６の出力は電圧選択回路１７へと接続されている。電圧選択回路１７はブランキング電圧線Ｖ０、駆動電圧線Ｖ１に接続されている。電圧選択回路１７は画素電極８へと接続され、画素電極８にブランキング電圧ま

たは駆動電圧を与える。対向電極１０の電圧の値は共通電圧Ｖｃｏｍと呼ばれている。

【００１６】

図３は本実施形態における反射型液晶表示素子６の入力電圧と出力光の強度との関係を示す図である。図３において、横軸は入力電圧であり、画素電極８と対向電極１０との間の電位差、すなわち液晶９の駆動電圧を示す。縦軸は、液晶９から射出される出力光の強度を示す。液晶９から射出される出力光の強度が大きくなり始める電圧がブランキング電圧Ｖｂ（黒レベル）であり、出力光が飽和し始める電圧が飽和電圧Ｖｗ（白レベル）である。

【００１７】

図４は本実施形態における反射型液晶表示素子６の極性反転駆動を示す図である。液晶表示装置では、液晶の焼き付き防止のため極性反転駆動（ＤＣバランス駆動）を行う必要がある。図４に示すように、画素電極電圧から共通電圧を差し引いた液晶印加電圧の極性が（ＤＣバランス＋）の場合、共通電圧Ｖcom にはローレベルＶcom Ｌである（－Ｖｂ）を印加する。この時、黒表示を行う場合には画素電極にＶｓｓ（ＧＮＤ）を印加することで液晶層１３にはＶｂ（＝(ＧＮＤ)－（－Ｖｂ））が印加され、黒表示となる。白表示を行う場合には画素電極にＶｄｄ（Ｖｗ－Ｖｂ）を印加することで液晶層１３にはＶｗ（＝（Ｖｗ－Ｖｂ）－（－Ｖｂ））が印加され、白表示となる。また、液晶印加電圧の極性が（ＤＣバランス－）の場合、共通電圧Ｖcom にはハイレベルＶcom Ｈである（Ｖｗ）を印加する。この時、黒表示を行う場合には画素電極にＶｄｄ（Ｖｗ－Ｖｂ）を印加することで液晶層１３には－Ｖｂ（＝（Ｖｗ－Ｖｂ）－（Ｖｗ））が印加され、黒表示となる。白表示を行う場合には画素電極にＶｓｓ（ＧＮＤ）を印加することで液晶層１３には－Ｖｗ（＝（ＧＮＤ）－（Ｖｗ））が印加され、白表示となる。ＶｓｓはＭＯＳトランジスタの接地電圧であり、ＶｄｄはＭＯＳトランジスタの電源電圧である。

【００１８】

図５は本実施形態に係る駆動回路（駆動装置）を示すブロック図である。図６は本実施形態における階調表現を説明するための図であり、入力された映像信号データのビット数を８ビットとした場合における各プロセス部における階調表現の例を示している。図７は本実施形態における誤差拡散図を示す図である。図８は本実施形態における誤差拡散フローを示す図である。図９は本実施形態におけるフレームレートコントロールフローを示す図である。図１０は本実施形態におけるフレームレートコントロールテーブルを示す図である。図１１は本実施形態における駆動階調テーブルを示す図である。

【００１９】

図５において、入力されたＮビットの映像信号データは、ルックアップテーブル部２１にて、Ｎより大きい（Ｍ＋Ｆ＋Ｄ）ビットのデータに変換される。ここで、Ｍはサブフレーム数を２進数で表したときのビット数、Ｄは誤差拡散処理部２３により補間されるビット数、Ｆはフレームレートコントロール部２４により補間されるビット数を表している。なおＮ、Ｍ、Ｆ、Ｄは整数である。

【００２０】

図６の例では、入力された映像信号データのビット数は８ビット（Ｎ＝８）、誤差拡散処理部２３にて補間されるビット数は４ビット（Ｄ＝４）、フレームレートコントロール部２４にて補間されるビット数は２ビット（Ｆ＝２）としている。サブフレーム数を２進数で表した場合のビット数は４ビット（Ｍ＝４）、駆動階調は１５個（黒を含まない）としている。

【００２１】

ここでルックアップテーブル部２１の動作を説明する。一般的に映像信号はガンマ補正がかけられている。画像表示装置側ではガンマ補正がかけられた映像信号に対し逆ガンマ補正処理を施してリニアな階調に戻すことが必要である。逆ガンマ補正とは入力Ｘに対して出力がＸの２．２乗となるような補正である。この場合、出力特性は「ガンマ２．２」であると以下表現する。ルックアップテーブル部２１は反射型液晶表示素子６の入出力特性を変換してガンマ２．２の出力特性を有する液晶表示装置を実現する機能を担っている

。

【００２２】

ルックアップテーブルは、１０ビットの出力が、任意の出力特性（例えばガンマ２．２）となるようにあらかじめ調整されている。例えば、本実施形態では図１１に示す１５個の駆動階調（黒を含まない）のそれぞれの駆動による画像を図１に示す液晶表示装置で投影し、スクリーン１３上の照度を照度計等でそれぞれ測定しておく。それぞれの駆動階調間の照度を６ビット（Ｍ＋Ｄ＝６）（６４階調）で直線補間することによって、０～９６０の階調毎の照度データが予測される。それらの照度データから任意の出力特性（例えばガンマ２．２）となるような２５６個のデータを選び、あらかじめルックアップテーブルとして保持されているものとする。

【００２３】

ルックアップテーブル部２１は、２５６ｘ１０ビット（すなわち、「２の８乗」階調ｘ（４＋２＋４）ビット）のルックアップテーブルを有している。ここで、「２の８乗」階調ｘ（４＋２＋４）ビットとは、「２のＮ乗」階調ｘ（Ｍ＋Ｆ＋Ｄ）ビットに対してＮ＝８、Ｍ＝４、Ｆ＝２、Ｄ＝４の値を代入したものに相当する。ルックアップテーブル部２１は、入力された８ビットの画像データを、１０ビットのデータに変換して出力する。

【００２４】

図５に戻り、ルックアップテーブル部２１にて（Ｍ＋Ｆ＋Ｄ）ビットに変換された映像信号データは、誤差拡散部２３により下位Ｄビットの情報を周辺画素に拡散することによって、（Ｍ＋Ｆ）ビットのデータに変換される。図６の例では、変換された１０ビットのデータは、誤差拡散部２３にて、下位４ビットの情報を周辺画素に拡散し上位６ビットのデータに量子化して出力される。

【００２５】

誤差拡散法とは、表示すべき映像信号と実表示値との誤差（表示誤差）を周辺の画素に拡散することで階調不足を補う方法である。本実施形態においては、表示すべき映像信号の下位４ビットを表示誤差とし、図７のように右隣の画素に表示誤差の７／１６を、左下の画素に表示誤差の３／１６を、直下の画素に表示誤差の５／１６を、右下の画素に表示誤差の１／１６を加える。

【００２６】

誤差拡散部２３の動作を図８でより詳しく説明する。ある座標の映像信号は上述のように誤差を拡散するとともに、以前の映像が拡散した誤差が加算される。入力された１０ビットのデータは、まず、以前の映像が拡散した誤差が誤差バッファにより加算される。入力映像信号データは誤差バッファの値が加算された後、上位の６ビットと下位の４ビットに分割される。

【００２７】

分割された下位の４ビットの値を以下に示す。右側の値は表示誤差である。

下位４ビット	表示誤差
００００	０
０００１	＋１
００１０	＋２
００１１	＋３
０１００	＋４
０１０１	＋５
０１１０	＋６
０１１１	＋７
１０００	－７
１００１	－６
１０１０	－５
１０１１	－４
１１００	－３

１１０１　　－２
１１１０　　－１
１１１１　　０

【００２８】
分割された下位の４ビットの値に対応する表示誤差は、図８のように誤差バッファへと加算され保持される。また、分割された下位の４ビットの値に対してスレッショルド比較を行ない、値が１０００より大きい場合（上記の左部の値が１０００である行以降の行の場合）、上位６ビットの値に１が加算される。そして、上位の６ビットのデータが誤差拡散部から出力される。

【００２９】
図５に戻り、誤差拡散部２３にて（Ｍ＋Ｆ）ビットに変換された映像信号データは、フレームレートコントロール部２４に入力される。フレームレートコントロール部２４はフレームレートコントロールテーブルを備えている。フレームレートコントロール部２４では、下位Ｆビットの値と、画素の位置情報及びフレームのカウント情報から、フレームレートコントロールテーブル内の位置を特定し、その値（１または０の値、以下０／１と記載する。）が上位Ｍビットに加えられ、Ｍビットのデータに変換される。ここで、フレームレートコントロール方式とは、表示素子の１画素の表示に対してｍ（ｍ：ｍ≧２、自然数）フレームを１周期として、その周期のｎ（ｎ：ｎ＞０、ｍ＞ｎ、自然数）フレームではオン表示を行ない、残りの（ｍ－ｎ）フレームではオフ表示を行うことにより疑似的に階調を表示させる方式である。

【００３０】
図６の例では、誤差拡散部２３により出力された６ビットのデータは、フレームレートコントロール部２４に入力される。フレームレートコントロール部２４は、下位２ビットの情報と、表示エリアでの位置情報およびフレームカウンタ情報より、フレームレートコントロールテーブルから０／１の値を導き、入力された６ビットから分離された上位４ビットの値に加算する。

【００３１】
フレームレートコントロール部２４の動作を図９で具体的に説明する。入力された６ビットのデータは、上位４ビットと下位２ビットに分割される。入力された６ビットデータの下位２ビットと、画素の表示エリアでの位置情報（すなわち、座標データであるＸ座標の下位ビットおよびＹ座標の下位２ビット）と、フレームカウンタの下位２ビットとの合計８ビットの値を用いて、図１０のフレームレートコントロールテーブルで示される“０”か“１”の値を特定する。特定された“０”か“１”の値は上位４ビットのデータに加算して、４ビットデータとして出力される。

【００３２】
図６に戻り、フレームレートコントロール部２４から出力された４ビットデータは図５で示されているリミッタ部２５にて駆動階調の最大値である１５に制限される。その後、サブフレームデータ作成部２６にて、反射型液晶表示素子６へ転送されるべき１５ビットのデータに変換される。１５ビットのデータへの変換は駆動階調テーブル２７を使用する。

【００３３】
次に、図１１に示す本実施形態における駆動階調テーブルについて説明する。図１１の縦の欄の階調とは、フレームレートコントロール部２４で得た４ビットのデータであってリミッタ部２５にて駆動階調の最大値である１５で制限されたものである。ＳＦ１－ＳＦ１５は１フレーム内のサブフレームの順番を表している。テーブル内の値が１の場合は駆動状態であることを示す。０の場合はブランク状態であることを示す。図１１の縦の欄に示す階調が１の場合、第１のサブフレームであるＳＦ１のみが駆動状態となる。階調が２の場合、ＳＦ１とＳＦ２だけが駆動状態となる。以下、階調の数が増える高くなる毎に駆動状態となるサブフレームが増えていき、最も高い階調である１５の場合、全てのサブフレームが駆動状態となる。言い換えると、階調の数が増えるにしたがい、駆動状態となる

サブフレームが時間的に後方に増えていく。

【００３４】

図５に戻り、サブフレームデータ作成部２６から出力された１５ビットのデータは、メモリ制御部２８にて、サブフレーム毎に分割されたフレームバッファ２９に格納される。フレームバッファ２９はトリプルバッファの構造になっており、フレームバッファ０にデータを格納中は、前フレーム期間に格納されたフレームバッファ１と前々フレーム期間に格納されたフレームバッファ２のデータがデータ転送部３０を経由して反射型液晶表示素子６に転送される。次のフレームでは、前フレーム期間中に格納されたフレームバッファ０のデータと前々フレーム期間中に格納されたフレームバッファ１のデータがデータ転送部３０を経由して液晶表示素子６に転送され、フレームバッファ２には入力された映像信号データのサブフレームデータ作成部２６からの出力データが格納される。

【００３５】

駆動制御部３１は、サブフレームデータの転送処理のタイミング等を制御しており、データ転送テーブル保持部３２が保持するデータ転送テーブルに従い、データ転送部３０への転送指示およびソースドライバ３３およびゲートドライバ３４の制御を行う。データ転送部３０は、駆動制御部３１からの指示に従い、メモリ制御部２８に指示を行ない、指定したサブフレームの１ライン分のデータをメモリ制御部２８から受け取りソースドライバ３３へと転送する。データ転送部３０は１水平期間ごとに、１５ライン分のデータを一定間隔で転送する。

【００３６】

ソースドライバ３３は、１ライン分のサブフレームデータをデータ転送部３０より受け取る毎に、反射型液晶表示素子６の対応する画素回路７へ列データ線Ｄ０－Ｄｎを用いて同時に転送する。この時、ゲートドライバ３４では、駆動制御部３１からのアドレス信号（ＡＤＲ）により指定された行の行選択線Ｗｙをアクティブにし、指定された行ｙの全ての列の画素へとデータが転送される。

データ転送部３０、駆動制御部３１、ソースドライバ３３、ゲートドライバ３４は、本発明のアドレス指定型ドライバを構成する。

【００３７】

Ｖ０／Ｖ１電圧制御部３５およびＶｃｏｍ電圧制御部３６は液晶に加える電圧であるＶ０／Ｖ１／Ｖｃｏｍの極性反転処理を行う電圧制御部を構成する。Ｖ０はブランキング電圧、Ｖ１は駆動電圧、Ｖｃｏｍ（共通電圧）は液晶の対向電極１０の電圧である。極性反転処理とは、Ｖ０／Ｖ１／Ｖｃｏｍの電圧値を等間隔で交互に反転処理を行うことをいう。Ｖ０／Ｖ１電圧制御部３５では、入力されるＣＬＫのＯＮ／ＯＦＦに従い、入力ＣＬＫがＯＮの時はＤＣバランス＋駆動となり、Ｖ０にはＶｓｓが、Ｖ１にはＶｄｄが選択され印加される。入力ＣＬＫがＯＦＦの時はＤＣバランス－駆動となり、Ｖ０にはＶｄｄが、Ｖ１にはＶｓｓが選択され印加される。

【００３８】

また、Ｖｃｏｍ電圧制御部３６では、入力ＣＬＫがＯＮの時はＤＣバランス＋駆動となり、ＶｃｏｍにはＶｃｏｍＬが選択され印加される。入力ＣＬＫがＯＦＦの時はＤＣバランス－駆動となり、ＶｃｏｍにはＶｃｏｍＨが選択され印加される。Ｖ０／Ｖ１電圧制御部３５およびＶｃｏｍ電圧制御部３６に入力されるＣＬＫ信号は同じもので、双方は同期して電圧制御する。また、このＣＬＫ信号は、サブフレームデータ処理と同期する必要はなく、サブフレームデータ処理とは非同期で行われる。しかしながら、ＣＬＫ信号の周波数として、サブフレーム数ｘリフレッシュ周波数である１５ｘ６０＝９００Ｈｚ以上が好ましく、もちろんサブフレーム処理と同期しても構わない。

【００３９】

図１２は本実施形態におけるデータ転送テーブルを示す図である。１フレーム期間を表示部画素領域のライン数分で分割した期間、即ち１水平期間を１ステップ期間とする。図１２の縦の欄のＳｔｅｐとは、フレーム期間の先頭から何ステップ後の処理であるかを表す。例えば、Ｓｔｅｐが１０の場合、フレーム期間の先頭から１０水平期間後の処理を表

している。図１２の横の欄は転送するサブフレーム番号を、テーブル内の数字は転送するサブフレーム内の指定するライン番号を表す。

【００４０】

テーブル内で背景が白色の欄は前フレーム期間に格納されたサブフレームデータの何ライン目のデータを転送するかを表し、背景が灰色の欄は前々フレーム期間に格納されたサブフレームデータの何ライン目のデータを転送するかを表している。また各サブフレーム番号の上の数字は各サブフレーム期間が何ステップに相当するかを表わしている。この例では、サブフレーム数を１５（ＳＦ１からＳＦ１５）、すべてのサブフレームの期間を３２ステップとし、表示画素領域のライン数として４８０ラインの場合のサブフレームデータ転送テーブルを表している。

【００４１】

図１３は図１２のデータ転送テーブルから一部のラインにおけるテーブルを抜粋したものである。図１４は図１２のデータ転送テーブルによるデータ転送方法を説明するための図であり、縦方向はライン番号を表し、横方向は時間方向を表している。ライン番号９６に注目すると、図１３において、ＳＦ１３のＳｔｅｐ０で背景が灰色の欄に９６が表示されている。これは、Ｓｔｅｐ０、つまりフレームの先頭において、前々フレームのＳＦ１３のライン９６のデータを転送し、表示画素エリアのライン９６に表示することを表している。

【００４２】

同様に、Ｓｔｅｐ３２で前々フレームのＳＦ１４のライン９６のデータを転送、Ｓｔｅｐ６４で前々フレームのＳＦ１５のライン９６のデータを転送、Ｓｔｅｐ９６で前フレームのＳＦ１のライン９６のデータを転送、Ｓｔｅｐ１２８で前フレームのＳＦ２のライン９６のデータを転送、・・Ｓｔｅｐ４４８で前フレームのＳＦ１３のライン９６のデータを転送し、表示することを表わしている。

このように、任意の行において、所定のサブフレームデータを転送すると、転送したサブフレーム期間に相当する時間経過後に次のサブフレームデータを転送することを繰り返す。最後のサブフレーム転送の次には最初のサブフレームに戻って転送を行う。

【００４３】

０から４７９ラインのすべてのサブフレームのデータを、図１２のデータ転送テーブルに従って転送し表示することにより、結果としてＳＦ１からＳＦ１５までのサブフレームデータを、ライン番号０から順に１水辺期間ずつ遅れて表示することとなる。この構成により、データ転送期間に画素をブランキング状態とする必要がなくなり、ブランキング期間を設けることによる表示輝度低下を防ぐ効果がある。また、全サブフレームを同じ期間のステップビットパルスとすることで動画擬似輪郭が目立たない（発生しない）という効果がある。

【００４４】

＜第２の実施形態＞

第２の実施形態では第１の実施形態に対しデータ転送テーブルのみが異なる。図１５は本実施形態におけるデータ転送テーブルを示す図である。図１２と同様に、１フレーム期間を表示部画素領域のライン数分で分割した期間、即ち１水平期間を１ステップ期間とする。図１５の縦の欄が示すＳｔｅｐとは、フレーム期間の先頭から何ステップ後の処理であるかを表す。例えば、図１５の縦の欄のＳｔｅｐが１０の場合、フレーム期間の先頭から１０水平期間後の処理を表している。図１５の横の欄は転送するサブフレーム番号を、テーブル内の数字は転送するサブフレーム内の指定するライン番号を表す。

【００４５】

テーブル内で背景が白色の欄は前フレーム期間に格納されたサブフレームデータの何ライン目のデータを転送するかを表し、背景が灰色の欄は前々フレーム期間に格納されたサブフレームデータの何ライン目のデータを転送するかを表している。また各サブフレーム番号の上の数字は各サブフレーム期間が何ステップに相当するかを表わしている。この例では、サブフレーム数は１５（ＳＦ１からＳＦ１５）とし、サブフレームの期間長として

ＳＦ１から順に、１６，１６，２４，２４，３２，３２，３２，３２，３２，３２，３２，４０，４０，４８，４８ステップとし、表示画素領域のライン数として４８０ラインの場合のサブフレームデータ転送テーブルを表している。

【００４６】

図１６は図１５のデータ転送テーブルから一部のラインにおけるテーブルを抜粋したものである。図１７は図１５でのデータ転送テーブルによるデータ転送方法を説明するための図であり、縦方向はライン番号を表し、横方向は時間方向を表している。ライン番号９６に注目すると、図１６において、ＳＦ１２のＳｔｅｐ１６で背景が灰色の欄に９６が表示されている。これは、Ｓｔｅｐ１６、つまりフレームの先頭から１６ステップ分遅れて、前々フレームのＳＦ１２のライン９６のデータを転送し、表示画素エリアのライン９６に表示することを表している。

【００４７】

同様に、Ｓｔｅｐ４０で前々フレームのＳＦ１３のライン９６のデータを転送、Ｓｔｅｐ６４で前々フレームのＳＦ１４のライン９６のデータを転送、Ｓｔｅｐ８０で前々フレームのＳＦ１５のライン９６のデータを転送、Ｓｔｅｐ９６で前フレームのＳＦ１のライン９６のデータを転送、・・・、Ｓｔｅｐ４３２で前フレームのＳＦ１０のライン９６のデータを転送し、表示することを表わしている。

このように、任意の行において、所定のサブフレームデータを転送すると、転送したサブフレーム期間に相当する時間経過後に次のサブフレームデータを転送することを繰り返す。最後のサブフレーム転送の次には最初のサブフレームに戻って転送を行う。

【００４８】

０から４７９ラインのすべてのサブフレームのデータを図１５のデータ転送テーブルに従って転送し表示することにより結果としてＳＦ１からＳＦ１５までの異なるサブフレーム期間長のサブフレームデータをライン番号０から順に１水平期間ずつ遅れて表示することとなる。

【００４９】

このように、各サブフレーム期間を任意に設定した構成でも第１の実施形態と同様に、データ転送期間に画素をブランキング状態とする必要がなくなり、ブランキング期間を設けることによる表示輝度低下を防ぐ効果がある。また各サブフレーム期間を任意に設定することができるため、設計の自由度が広がるという効果がある。例えば横方向電界の影響等により階調差が目立ちやすい低階調部に相当するサブフレーム期間を短くすることにより階調差を目立ちにくくすることができる。また、第１の実施形態の場合、すべてのサブフレーム期間を３２ステップとすることができた。しかし、例えば、ライン数が７２０でサブフレーム数が２２の場合、７２０を２２で割り切ることができないため、ＳＦ１のステップ数を２７、ＳＦ２からＳＦ２２までのサブフレーム期間を３３ステップとする必要がある。

【００５０】

第１、第２の実施形態において、入力された映像信号データのビット数をＮ、表示素子の駆動可能な階調数を２進数で表したときのビット数をＭ、誤差拡散処理により誤差として拡散されるビット数をＤ、フレームレートコントロールにより擬似的な階調として表現されるビット数をＦとしたとき、Ｎ＝８、Ｍ＝４、Ｄ＝４、Ｆ＝２である場合について説明した。しかし、Ｎ、Ｍ、Ｄ、Ｆの値は上記の値に限定されず、種々の値を用いて実施することができる。そのなかでも、Ｎ＝８～１２、Ｍ＝４～６、Ｄ＝４～８、Ｆ＝２～３であることがより好ましい。

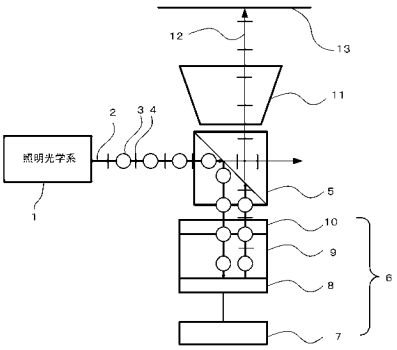
【符号の説明】

【００５１】

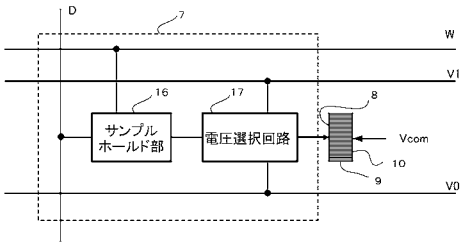
１　照明光学系、５　偏光ビームスプリッタ（ＰＢＳ）、
６　反射型液晶表示素子、７　画素回路、８　画素電極、
９　液晶、１０　対向電極（透明電極）、１１　投射レンズ、
１２　射出光、１３　スクリーン、１６　サンプルホールド部、

１７　電圧選択回路（電圧選択部）、２１　ルックアップテーブル部、
２３　誤差拡散部、２４　フレームレートコントロール部、２５　リミッタ部、
２６　サブフレームデータ作成部、２７　駆動階調テーブル、
２８　メモリ制御部、２９　フレームバッファ、３０　データ転送部、
３１　駆動制御部、３２　データ転送テーブル保持部、
３３　ソースドライバ、３４　ゲートドライバ、
３５　Ｖ０／Ｖ１電圧制御部、３６　Ｖｃｏｍ電圧制御部、

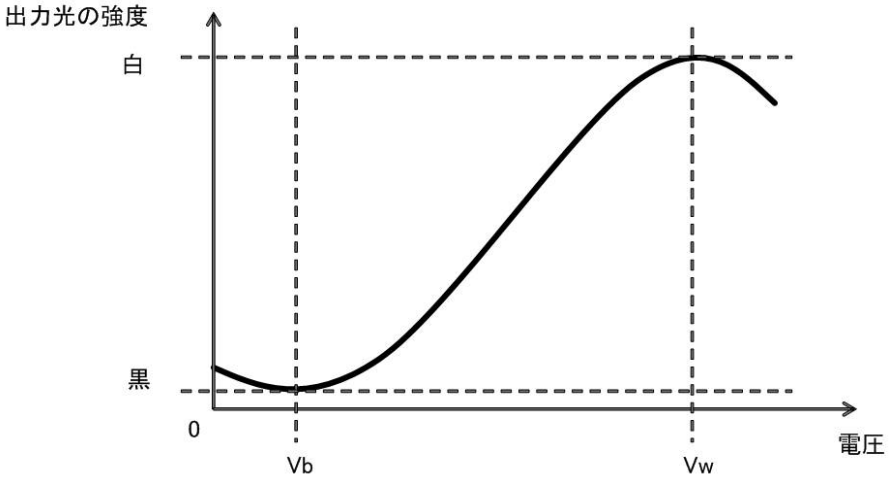
【図１】



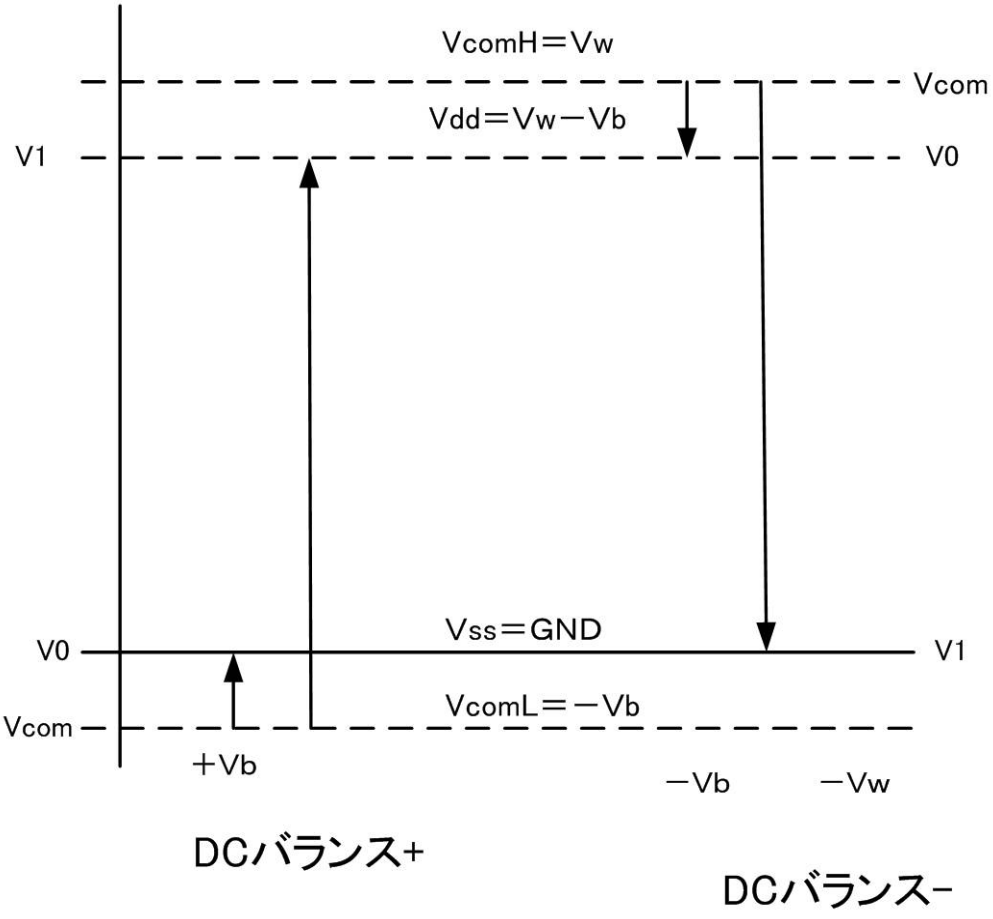
【図２】



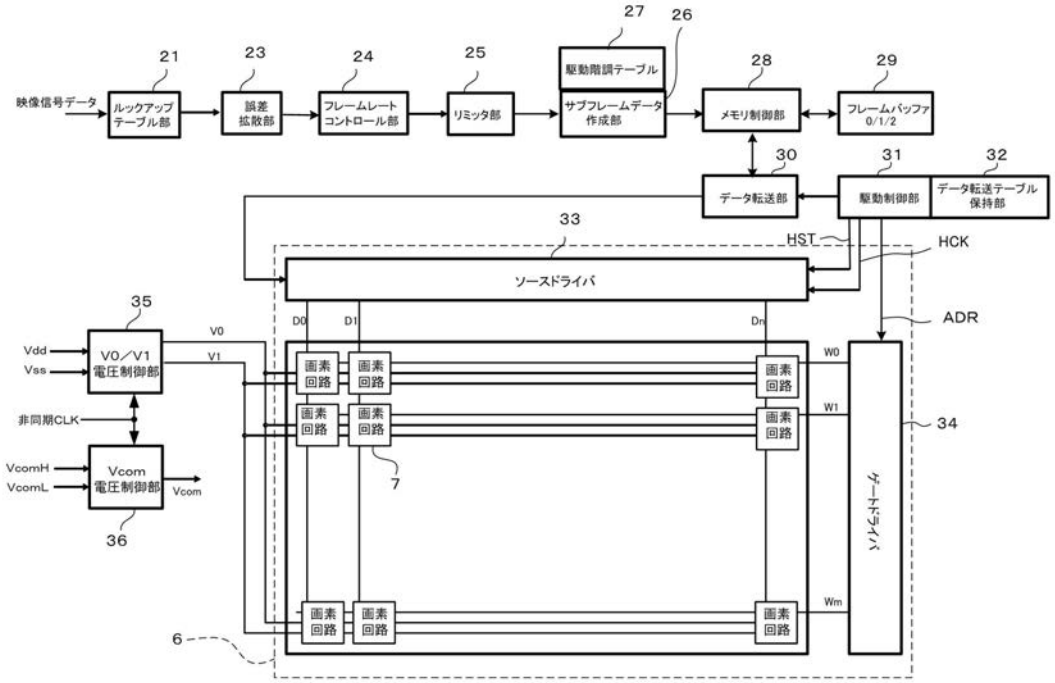
【図３】


出力光の強度
白
黒
0
Vb
Vw
電圧

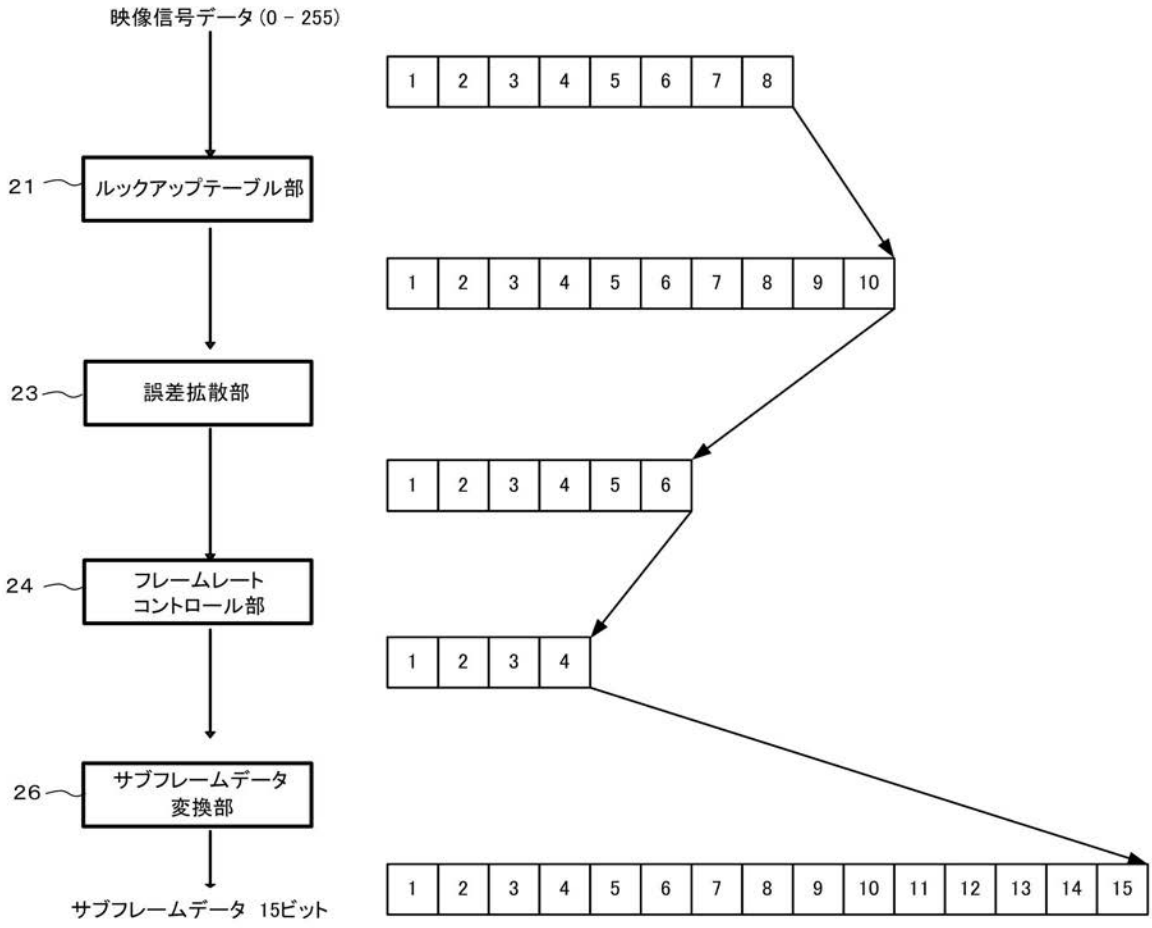
【図４】


VcomH＝Vw
Vcom
Vdd＝Vw－Vb
V1
V0
Vss＝GND
V0
V1
Vcom
VcomL＝－Vb
＋Vb
－Vb
－Vw
DCバランス+
DCバランス-

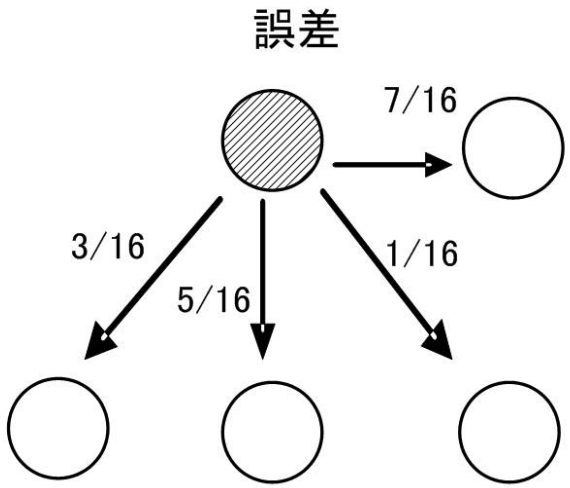
【図５】


映像信号データ
21
ルックアップテーブル部
23
誤差拡散部
24
フレームレートコントロール部
25
リミッタ部
27
駆動階調テーブル
26
サブフレームデータ作成部
28
メモリ制御部
29
フレームバッファ 0/1/2
30
データ転送部
31
駆動制御部
32
データ転送テーブル保持部
33
ソースドライバ
HST
HCK
ADR
35
V0/V1 電圧制御部
Vdd
Vss
V0
V1
非同期CLK
VcomH
VcomL
Vcom
Vcom 電圧制御部
36
D0
D1
Dn
画素回路
W0
W1
Wm
ゲートドライバ
34
7
6

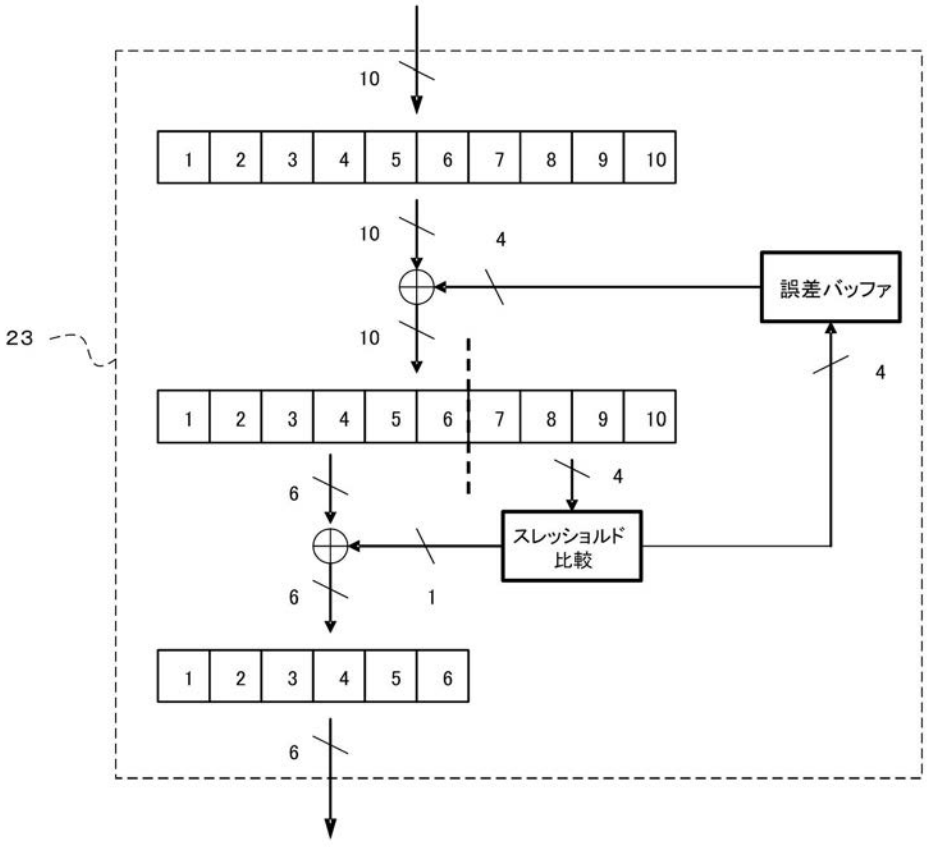
【図６】


映像信号データ (0 - 255)
21
ルックアップテーブル部
23
誤差拡散部
24
フレームレート コントロール部
26
サブフレームデータ 変換部
サブフレームデータ 15ビット
1 2 3 4 5 6 7 8
1 2 3 4 5 6 7 8 9 10
1 2 3 4 5 6
1 2 3 4
1 2 3 4 5 6 7 8 9 10 11 12 13 14 15

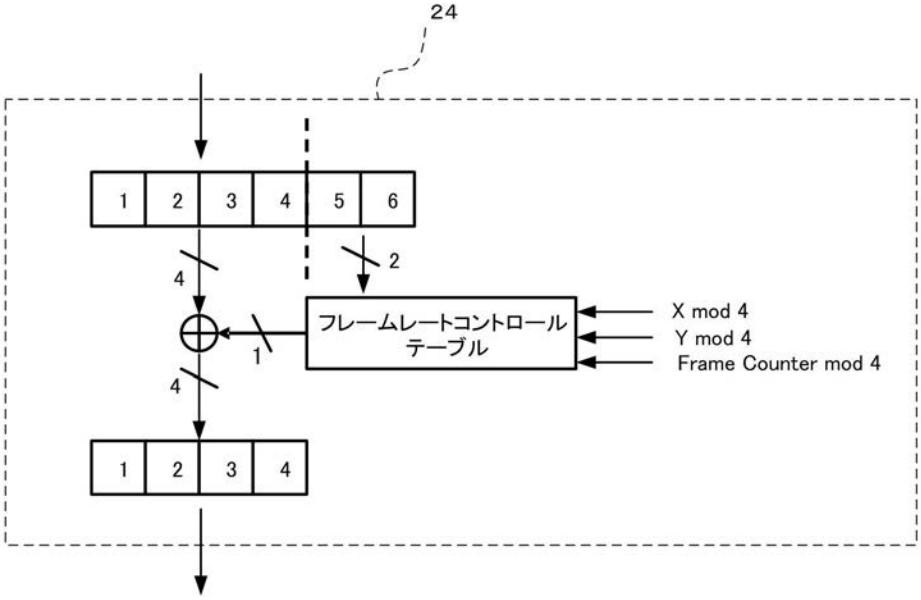
【図７】


誤差
7/16
3/16
5/16
1/16

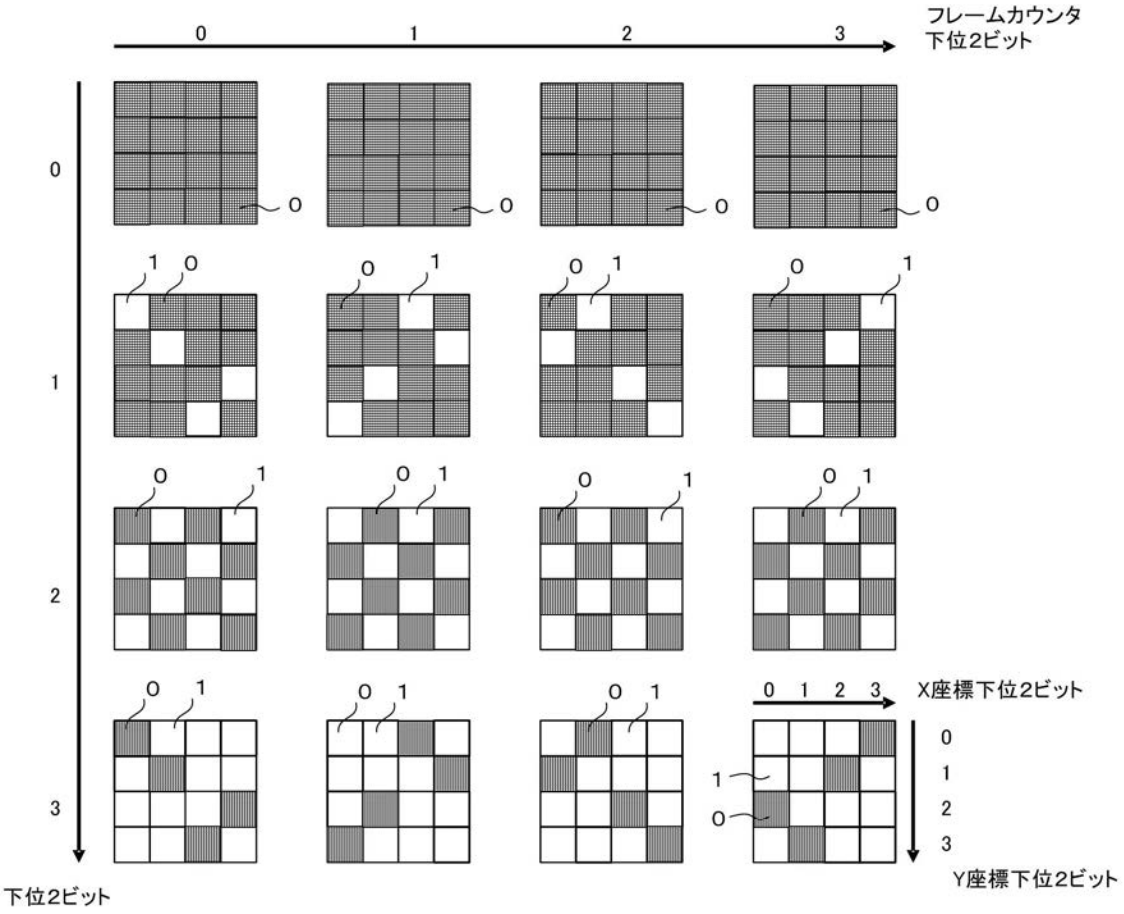
【図８】


10
1
2
3
4
5
6
7
8
9
10
10
4
誤差バッファ
23
10
4
1
2
3
4
5
6
7
8
9
10
6
4
スレッショルド
比較
6
1
1
2
3
4
5
6
6

【図９】


24
1
2
3
4
5
6
4
2
フレームレートコントロール
テーブル
1
X mod 4
Y mod 4
Frame Counter mod 4
4
1
2
3
4

【図１０】


フレームカウンタ
下位2ビット
0
1
2
3
X座標下位2ビット
Y座標下位2ビット
下位2ビット

【図１１】

階調	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0
3	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0
4	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0
5	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0
6	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0
7	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
8	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0
9	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0
10	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0
11	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0
12	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0
13	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0
14	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0
15	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

1フレーム

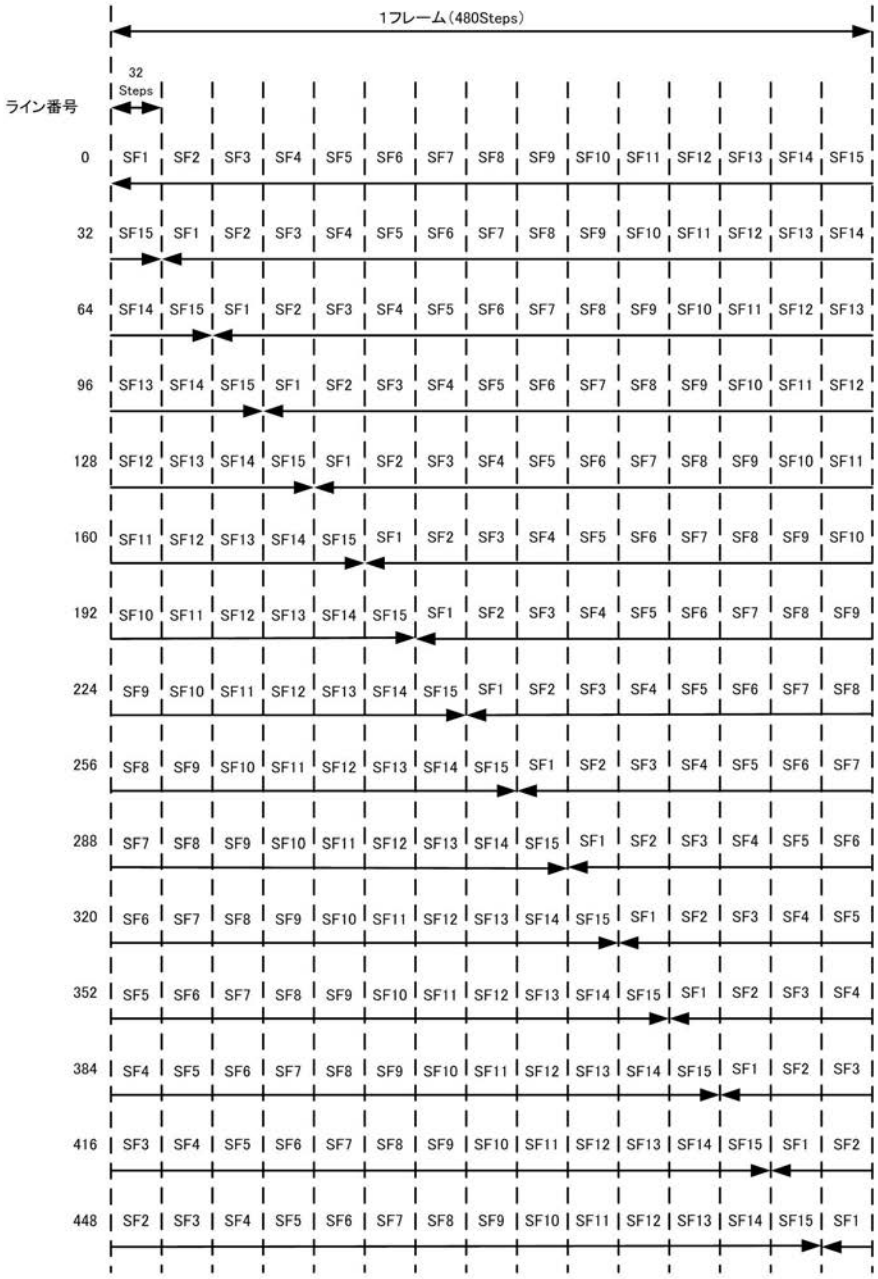
【図１２】

	32	32	32	32	32	32	32	32	32	32	32	32	32	32	32	合計 480
Step	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15	
0	0	448	416	384	352	320	288	256	224	192	160	128	96	64	32	
1	1	449	417	385	353	321	289	257	225	193	161	129	97	65	33	
2	2	450	418	386	354	322	290	258	226	194	162	130	98	66	34	
3	3	451	419	387	355	323	291	259	227	195	163	131	99	67	35	
4	4	452	420	388	356	324	292	260	228	196	164	132	100	68	36	
5	5	453	421	389	357	325	293	261	229	197	165	133	101	69	37	
6	6	454	422	390	358	326	294	262	230	198	166	134	102	70	38	
7	7	455	423	391	359	327	295	263	231	199	167	135	103	71	39	
8	8	456	424	392	360	328	296	264	232	200	168	136	104	72	40	
9	9	457	425	393	361	329	297	265	233	201	169	137	105	73	41	
10	10	458	426	394	362	330	298	266	234	202	170	138	106	74	42	
11	11	459	427	395	363	331	299	267	235	203	171	139	107	75	43	
12	12	460	428	396	364	332	300	268	236	204	172	140	108	76	44	
13	13	461	429	397	365	333	301	269	237	205	173	141	109	77	45	
14	14	462	430	398	366	334	302	270	238	206	174	142	110	78	46	
15	15	463	431	399	367	335	303	271	239	207	175	143	111	79	47	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
30	30	478	446	414	382	350	318	286	254	222	190	158	126	94	62	
31	31	479	447	415	383	351	319	287	255	223	191	159	127	95	63	
32	32	0	448	416	384	352	320	288	256	224	192	160	128	96	64	
33	33	1	449	417	385	353	321	289	257	225	193	161	129	97	65	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
476	476	444	412	380	348	316	284	252	220	188	156	124	92	60	28	
477	477	445	413	381	349	317	285	253	221	189	157	125	93	61	29	
478	478	446	414	382	350	318	286	254	222	190	158	126	94	62	30	
479	479	447	415	383	351	319	287	255	223	191	159	127	95	63	31	

【図１３】

Step	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15
0	0	448	416	384	352	320	288	256	224	192	160	128	96	64	32
32	32	0	448	416	384	352	320	288	256	224	192	160	128	96	64
64	64	32	0	448	416	384	352	320	288	256	224	192	160	128	96
96	96	64	32	0	448	416	384	352	320	288	256	224	192	160	128
128	128	96	64	32	0	448	416	384	352	320	288	256	224	192	160
160	160	128	96	64	32	0	448	416	384	352	320	288	256	224	192
192	192	160	128	96	64	32	0	448	416	384	352	320	288	256	224
224	224	192	160	128	96	64	32	0	448	416	384	352	320	288	256
256	256	224	192	160	128	96	64	32	0	448	416	384	352	320	288
288	288	256	224	192	160	128	96	64	32	0	448	416	384	352	320
320	320	288	256	224	192	160	128	96	64	32	0	448	416	384	352
352	352	320	288	256	224	192	160	128	96	64	32	0	448	416	384
384	384	352	320	288	256	224	192	160	128	96	64	32	0	448	416
416	416	384	352	320	288	256	224	192	160	128	96	64	32	0	448
448	448	416	384	352	320	288	256	224	192	160	128	96	64	32	0

【図１４】



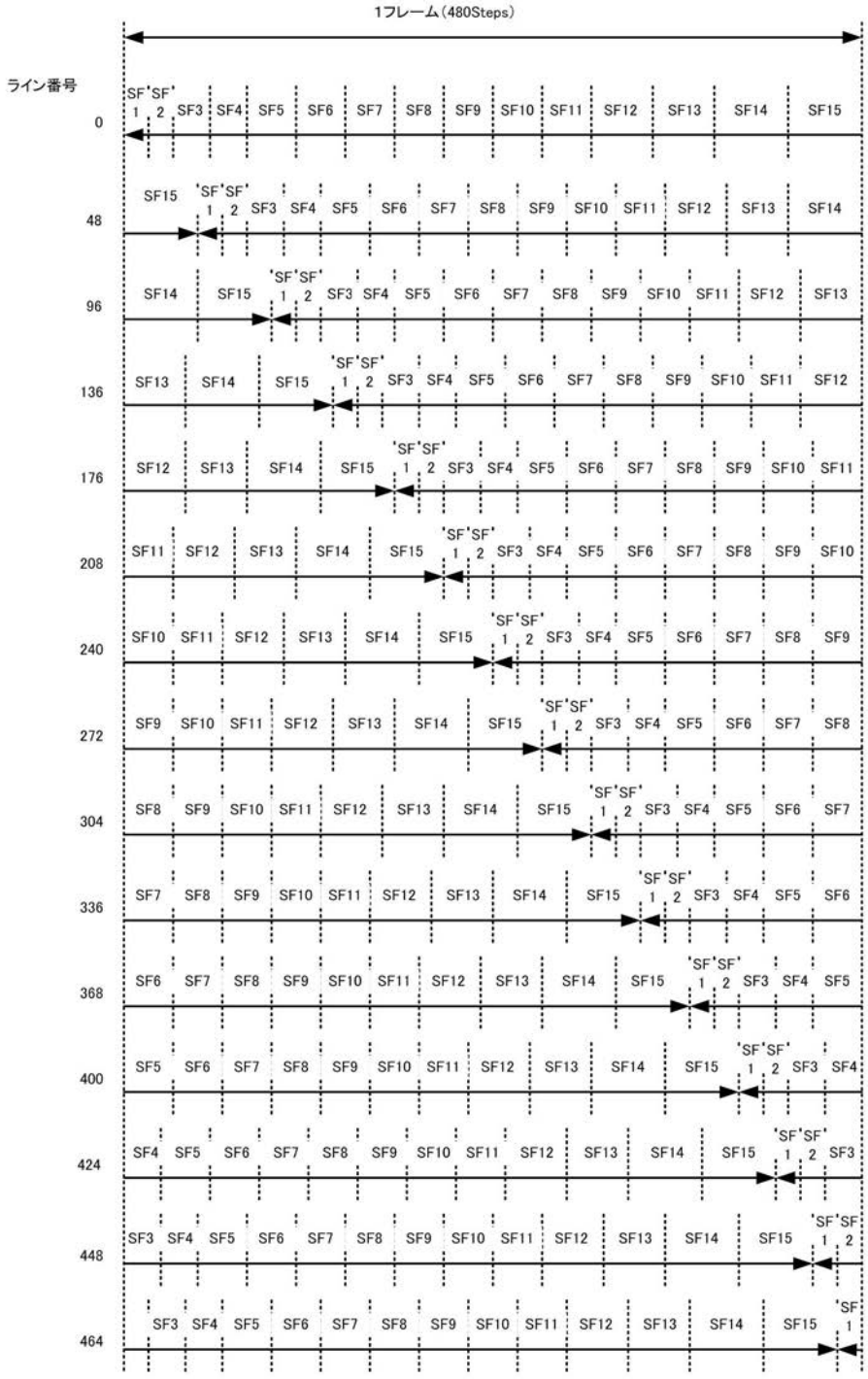
【図１５】

																合計
	16	16	24	24	32	32	32	32	32	32	32	40	40	48	48	480
Step	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15	
0	0	432	384	344	304	272	240	208	176	144	112	80	56	32	16	
1	1	433	385	345	305	273	241	209	177	145	113	81	57	33	17	
2	2	434	386	346	306	274	242	210	178	144	114	82	58	34	18	
3	3	435	387	347	307	275	243	211	179	145	115	83	59	35	19	
4	4	436	388	348	308	276	244	212	180	144	116	84	60	36	20	
5	5	437	389	349	309	277	245	213	181	145	117	85	61	37	21	
6	6	438	390	350	310	278	246	214	182	144	118	86	62	38	22	
7	7	439	391	351	311	279	247	215	183	145	119	87	63	39	23	
8	8	440	392	352	312	280	248	216	184	144	120	88	64	40	24	
9	9	441	393	353	313	281	249	217	185	145	121	89	65	41	25	
10	10	442	394	354	314	282	250	218	186	144	122	90	66	42	26	
11	11	443	395	355	315	283	251	219	187	145	123	91	67	43	27	
12	12	444	396	356	316	284	252	220	188	145	124	92	68	44	28	
13	13	445	397	357	317	285	253	221	189	144	125	93	69	45	29	
14	14	446	398	358	318	286	254	222	190	145	126	94	70	46	30	
15	15	447	399	359	319	287	255	223	191	159	127	95	71	47	31	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
46	46	478	430	390	350	318	286	254	222	190	158	126	102	78	62	
47	47	479	431	391	351	319	287	255	223	191	159	127	103	79	63	
48	48	0	432	392	352	320	288	256	224	192	160	128	104	80	64	
49	49	1	433	393	353	321	289	257	225	193	161	129	105	81	65	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	・	
476	476	428	380	340	300	268	236	204	172	140	108	76	52	28	12	
477	477	429	381	341	301	269	237	205	173	141	109	77	53	29	13	
478	478	430	382	342	302	270	238	206	174	142	110	78	54	30	14	
479	479	431	383	343	303	271	239	207	175	143	111	79	55	31	15	

【図１６】

Step	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15
0	0	432	384	344	304	272	240	208	176	144	112	80	56	32	16
16	16	448	400	360	320	288	256	224	192	160	128	96	72	48	32
40	40	472	424	384	344	312	280	248	216	184	152	120	96	72	56
64	64	16	448	408	368	336	304	272	240	208	176	144	120	96	80
80	80	32	464	424	384	352	320	288	256	224	192	160	136	112	96
96	96	48	0	440	400	368	336	304	272	240	208	176	152	128	112
144	144	96	48	8	448	416	384	352	320	288	256	224	200	176	160
192	192	144	96	56	16	464	432	400	368	336	304	272	248	224	208
232	232	184	136	96	56	24	472	440	408	376	344	312	288	264	248
272	272	224	176	136	96	64	32	0	448	416	384	352	328	304	288
304	304	256	208	168	128	96	64	32	0	448	416	384	360	336	320
336	336	288	240	200	160	128	96	64	32	0	448	416	392	368	352
368	368	320	272	232	192	160	128	96	64	32	0	448	424	400	384
400	400	352	304	264	224	192	160	128	96	64	32	0	456	432	416
432	432	384	336	296	256	224	192	160	128	96	64	32	8	464	448

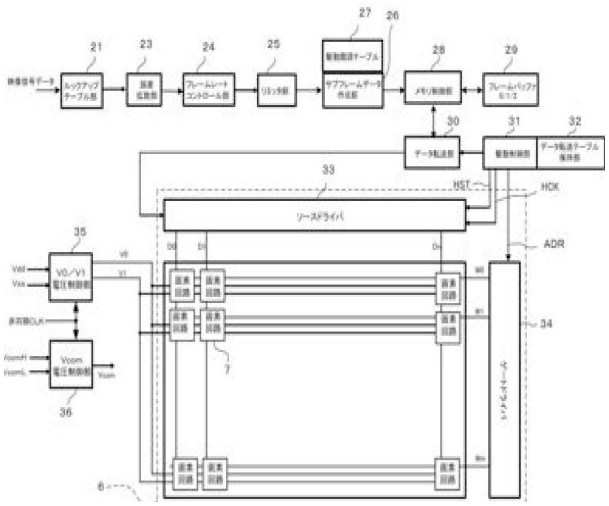
【図１７】


1フレーム(480Steps)
ライン番号
0
48
96
136
176
208
240
272
304
336
368
400
424
448
464
SF'SF'
1 2
SF3
SF4
SF5
SF6
SF7
SF8
SF9
SF10
SF11
SF12
SF13
SF14
SF15
SF'
1

フロントページの続き

(51)Int.Cl.	FI			テーマコード（参考）
	Ｇ０９Ｇ	3/20	６２１Ｂ	
	Ｇ０９Ｇ	3/20	６２１Ａ	
	Ｇ０９Ｇ	3/20	６４１Ｑ	
	Ｇ０９Ｇ	3/20	６４１Ｈ	
	Ｇ０９Ｇ	3/20	６８０Ｃ	
	Ｇ０９Ｇ	3/20	６４１Ｋ	
	Ｇ０９Ｇ	3/20	６７０Ｋ	
	Ｇ０２Ｆ	1/133	５５０	
	Ｇ０２Ｆ	1/133	５７５	

专利名称(译)	液晶显示元件的驱动装置和驱动方法		
公开(公告)号	JP2014153449A	公开(公告)日	2014-08-25
申请号	JP2013021155	申请日	2013-02-06
[标]申请(专利权)人(译)	JVC 建伍株式会社		
申请(专利权)人(译)	JVC建伍公司		
[标]发明人	佐藤昭浩		
发明人	佐藤 昭浩		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.641.E G09G3/20.612.U G09G3/20.631.D G09G3/20.631.C G09G3/20.621.B G09G3/20.621.A G09G3/20.641.Q G09G3/20.641.H G09G3/20.680.C G09G3/20.641.K G09G3/20.670.K G02F1/133.550 G02F1/133.575		
F-TERM分类号	2H193/ZA03 2H193/ZB07 2H193/ZC01 2H193/ZD25 2H193/ZE08 2H193/ZF12 2H193/ZF13 2H193/ZF16 2H193/ZF17 2H193/ZP16 2H193/ZR03 5C006/AA13 5C006/AA14 5C006/AA17 5C006/AC26 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF52 5C006/BB15 5C006/BB28 5C006/BF02 5C006/BF06 5C006/BF11 5C006/BF24 5C006/EC11 5C006/FA34 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD22 5C080/DD29 5C080/EE29 5C080/FF10 5C080/JJ02 5C080/JJ05 5C080/KK34		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种用于驱动能够实现高亮度的小型化的液晶显示元件的装置和方法。解决方案：子帧数据创建部分创建子帧数据。 指定地址的驱动器根据数据传输表传输子帧数据。 将一帧周期除以液晶显示部分的像素的行数的周期定义为一个步长周期，并将一帧周期的子帧数设置为A（A> B），数据传送表在任意行中从第B个子帧传送起经过了与第B个子帧周期相对应的时间之后传送第（B + 1）个子帧数据，并传送第一个子帧 从第A个子帧传送开始，在与第A个子帧周期相对应的时间之后的第1帧数据。 第B或第A子帧数据传输定时从上一行向下一行逐步移动。