

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-87888

(P2018-87888A)

(43) 公開日 平成30年6月7日(2018.6.7)

(51) Int.Cl.		F I				テーマコード (参考)
GO2F	1/133	(2006.01)	GO2F	1/133	580	2F056
GO1K	1/14	(2006.01)	GO1K	1/14	L	2H193
GO1K	7/34	(2006.01)	GO1K	7/34		

審査請求 未請求 請求項の数 8 O L (全 19 頁)

(21) 出願番号	特願2016-230764 (P2016-230764)	(71) 出願人	000103747
(22) 出願日	平成28年11月29日 (2016.11.29)		京セラディスプレイ株式会社
			滋賀県野洲市市三宅641-1
		(72) 発明者	鈴木 隆信
			滋賀県野洲市市三宅641-1 京セラデ
			ィスプレイ株式会社内
		Fターム(参考)	2F056 CL07
			2H193 ZA04 ZH18 ZH35 ZH62 ZH65

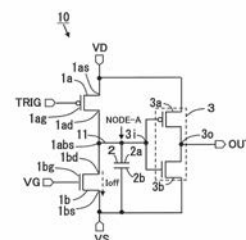
(54) 【発明の名称】 温度検出回路および液晶表示パネル

(57) 【要約】

【課題】 温度検出の感度が高い温度検出回路とすること、また高感度の温度検出回路を備えた液晶表示パネルを提供すること。

【解決手段】 温度検出回路は、第1ソース電極1asが正電位の第1電源端子VDに接続され、第1ゲート電極1agが第1ゲート制御端子TRIGに接続されているpチャネルTFT1aと、第2ソース電極1bsが第2電源端子VSに接続され、第2ゲート電極1bgが第2ゲート制御端子VGに接続されているnチャネルTFT1bと、入力部3iが第1ドレイン電極1adと第2ドレイン電極1bdとの接続部1absに接続され、出力部3oが接続部1absの電位の反転信号を出力するインバータ3と、接続部1absとインバータ3とを接続する第1接続線11に一方の容量電極2aが接続され、第2電源端子VSに他方の容量電極2bが接続されている容量素子2と、を有している。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 ソース電極が正電位の第 1 電源端子に接続されるとともに、第 1 ゲート電極が温度検出の開始を制御する第 1 ゲート制御端子に接続されており、第 1 ドレイン電極を有する p チャンネル薄膜トランジスタと、

第 2 ソース電極が前記第 1 電源端子よりも電位が低い第 2 電源端子に接続され、第 2 ゲート電極がそれをオフ状態に保持する第 2 ゲート制御端子に接続されるとともに、第 2 ドレイン電極が前記第 1 ドレイン電極に接続されている n チャンネル薄膜トランジスタと、

入力部が前記第 1 ドレイン電極と前記第 2 ドレイン電極との接続部に接続されるとともに、出力部が温度検出の停止を制御するための前記接続部の電位の反転信号を出力するインバータと、

前記接続部と前記インバータとを接続する接続線に一方の容量電極が接続されるとともに、前記第 2 電源端子に他方の容量電極が接続されている容量素子と、を有している温度検出回路。

【請求項 2】

前記インバータの前記出力部にシュミットトリガ回路が接続されている請求項 1 に記載の温度検出回路。

【請求項 3】

前記容量素子の放電時間の長さを温度に変換する変換回路を有しており、

前記変換回路は、前記第 1 ゲート制御端子にオフ信号が入力されて前記 p チャンネル薄膜トランジスタがオフ状態となる温度検出開始タイミングと、前記 p チャンネル薄膜トランジスタのオフ状態において、前記 n チャンネル薄膜トランジスタに流れるオフ電流によって前記容量素子に放電が生じて前記容量素子の電圧が低下し、前記電圧が前記インバータの論理閾値電圧以下になったときに前記出力部から前記反転信号が出力される温度検出停止タイミングと、を捉えて、前記温度検出開始タイミングと前記温度検出停止タイミングとの間の時間間隔を温度に変換する請求項 1 または請求項 2 に記載の温度検出回路。

【請求項 4】

第 1 ソース電極が正電位の第 1 電源端子に接続されるとともに、第 1 ゲート電極がそれをオフ状態に保持する第 1 ゲート制御端子に接続されており、第 1 ドレイン電極を有する p チャンネル薄膜トランジスタと、

第 2 ソース電極が前記第 1 電源端子よりも電位が低い第 2 電源端子に接続され、第 2 ゲート電極が温度検出の開始を制御する第 2 ゲート制御端子に接続されるとともに、第 2 ドレイン電極が前記第 1 ドレイン電極に接続されている n チャンネル薄膜トランジスタと、

入力部が前記第 1 ドレイン電極と前記第 2 ドレイン電極との接続部に接続されるとともに、出力部が温度検出の停止を制御するための前記接続部の電位の反転信号を出力するインバータと、

前記接続部と前記インバータとを接続する接続線に一方の容量電極が接続されるとともに、前記第 2 電源端子に他方の容量電極が接続されている容量素子と、を有している温度検出回路。

【請求項 5】

前記インバータの前記出力部にシュミットトリガ回路が接続されている請求項 4 に記載の温度検出回路。

【請求項 6】

前記容量素子の充電時間の長さを温度に変換する変換回路を有しており、

前記変換回路は、前記第 2 ゲート制御端子にオフ信号が入力されて前記 n チャンネル薄膜トランジスタがオフ状態となる温度検出開始タイミングと、前記 n チャンネル薄膜トランジスタのオフ状態において、前記 p チャンネル薄膜トランジスタに流れるオフ電流によって前記容量素子に充電が生じて前記容量素子の電圧が上昇し、前記電圧が前記インバータの論理閾値電圧以上になったときに前記出力部から前記反転信号が出力される温度検出停止タイミングと、を捉えて、前記温度検出開始タイミングと前記温度検出停止タイミングとの

10

20

30

40

50

間の時間間隔を温度に変換する請求項 4 または請求項 5 に記載の温度検出回路。

【請求項 7】

一対の基板と、

前記一対の基板間に挟持される液晶と、を備えている液晶表示パネルであって、
前記基板は、請求項 1 に記載の温度検出回路を有している液晶表示パネル。

【請求項 8】

一対の基板と、

前記一対の基板間に挟持される液晶と、を備えている液晶表示パネルであって、
前記基板は、請求項 4 に記載の温度検出回路を有している液晶表示パネル。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、温度検出回路およびそれを有する液晶表示パネルに関するものである。

【背景技術】

【0002】

従来、液晶表示装置 (Liquid Crystal Display: LCD) は、薄膜トランジスタ (Thin Film Transistor: TFT) を含む画素部が多数形成されたガラス基板等から成るアレイ側基板と、カラーフィルタ及びブラックマトリクスが形成されたガラス基板等から成るカラーフィルタ側基板とを互いに対向させて、それらの基板を所定の間隔でもって貼り合わせ、それらの基板間に液晶を充填、封入させることによって作製される。また、一般的に、カラーフィルタ側基板は、TFT 及び画素電極に対向する側の面 (液晶側の面) の全面に、画素電極との間で液晶に印加する垂直電界を形成するための共通電極が形成されている。この共通電極は、IPS (In-Plane Switching) 方式の LCD の場合、アレイ側基板の画素部に画素電極と同じ面内に形成されることによって横電界を生じさせるものとなる。また共通電極は、FFS (Fringe Field Switching) 方式の LCD の場合、アレイ側基板の画素部に画素電極の上方または下方に絶縁層を挟んで形成されることによって端部電界 (Fringe Field) を生じさせるものとなる。また、カラーフィルタ側基板の液晶側の面には、それぞれの画素部に対応する赤 (R)、緑 (G)、青 (B) のカラーフィルタが形成されており、それぞれの画素部を通過する光が相互に干渉することを防ぐブラックマトリクスがカラーフィルタの外周を囲むように形成されている。

20

30

【0003】

また、図 11 は、アクティブマトリクス型であって IPS 型の LCD に用いられる液晶表示パネル 30 の基本構成を示すブロック回路図である。例えば、LCD のアレイ側基板 30b は、その上の第 1 の方向 (例えば、行方向) に形成された複数本のゲート信号線 31 (GL1, GL2, GL3...GLm) と、第 1 の方向と交差する第 2 の方向 (例えば、列方向) にゲート信号線 31 と交差させて形成された複数本の画像信号線 (ソース信号線) 32 (SL1, SL2, SL3...SLn) と、ゲート信号線 31 と画像信号線 32 の交差部に対応して配置された、TFT 33、画素電極 PE11, PE12, PE13...PEmn 及びその画素電極 PE11, PE12, PE13...PEmn との間で液晶に印加する横電界等の電界を形成するための共通電極を含む画素部 P11, P12, P13...Pmn と、共通電極に共通電圧 (Vcom) を供給する共通電圧線 34 と、を有する構成である。アレイ側基板 30b の液晶 38 側の面におけるゲート信号線 31 の入力端側にゲート信号線駆動回路 35 が配置されており、画像信号線 32 の入力端側に画像信号線駆動回路 36 が配置されている。液晶 38 が枠状のシール部材 20 の内側に配置されている液晶配置部 39 があり、液晶配置部 39 の内部に画素部 P11, P12, P13...Pmn を有する表示部 37d があり、液晶配置部 39 における表示部 37d とシール部材 20 の間に非表示部 37n がある。アレイ側基板 30b の液晶 38 側の面における液晶配置部 39 の外側に、温度センサ 40 が配置されている。なお、符号 30a はカラーフィルタ側基板を示す。

40

【0004】

温度センサ 40 は、例えば、LCD を 0 以下等の低温環境下で使用すると液晶表示パ

50

ネル 30 の応答速度が遅くなる、動画解像度が低くなる等の問題点を解消するヒータを起動し制御する目的のために設けられる。また温度センサ 40 は、温度によって LCD の駆動電圧、駆動周波数を制御する目的で設けられる場合もある。

【0005】

また、他の従来例として、TFT 基板上に、n チャンネル型 TFT と p チャンネル型 TFT の両方から成るインバータの奇数個を配列したインバータ列を有するリングオシレータを具備し、そのリングオシレータを温度センサとして用いた LCD が提案されている（例えば、特許文献 1，2 参照）。

【0006】

図 12 (a) は、温度センサとしてのリングオシレータのブロック回路図、(b) はリングオシレータを構成するインバータの回路図である。リングオシレータ 40 r は、奇数個のインバータ 41 を直列的に接続して構成されており、最終段のインバータ 41 の出力を 1 段目のインバータ 41 に帰還入力することによって特定の周波数で自励発振する。リングオシレータ 40 r の周波数は、リングオシレータ 40 r を構成する TFT の閾値電圧、電荷の移動度の温度特性に起因して、温度特性を有する。すなわち、温度によってリングオシレータ 40 r の周波数は変動する。例えば、温度が上昇すると TFT の閾値電圧が低下することにより TFT のオン電流が増加するため、リングオシレータ 40 r の周波数が高くなり、温度が下降すると TFT の閾値電圧が上昇することにより TFT のオン電流が減少するため、リングオシレータ 40 r の周波数が低くなる。リングオシレータ 40 r の周波数の温度特性を利用することによって、液晶表示パネル 30 の温度を検出することができる。

10

20

【0007】

図 12 (b) は、p チャンネル型 TFT 41 c a と n チャンネル型 TFT 41 c b とを組み合わせ構成される CMOS (Complementary Metal Oxide Semiconductor) インバータ 41 c を示す。CMOS インバータ 41 c は、例えば低温ポリシリコン (Low-temperature Poly Silicon: LTPS) から成る半導体層を用いて形成された TFT から構成される。

【先行技術文献】

【特許文献】

【0008】

30

【特許文献 1】特開 2000 - 9547 号公報

【特許文献 2】特開平 2 - 147828 号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

上記従来のリングオシレータ 40 r を用いた温度センサにおいては、以下の問題点があった。すなわち、リングオシレータ 40 r は、それを構成する TFT のオン電流の温度特性を利用している。オン電流は、TFT のゲートをオン状態としたとき、すなわちソース電極とドレイン電極との間を導通状態としたときに、ソース電極とドレイン電極との間を流れる電流である。一方、オフリーク電流は、TFT のゲートをオフ状態としたとき、すなわちソース電極とドレイン電極との間を非導通状態としたときに、ソース電極とドレイン電極との間を流れる微小な電流（漏れ電流）である。オン電流は温度に対して線形的に変化するが、オフリーク電流は温度に対して指数関数的に変化する。したがって、オン電流の温度変化による変化の度合い、すなわちオン電流の温度変化に対する感度は、オフリーク電流の温度変化に対する感度に比べて、きわめて低い（鈍い）という問題点があった。

40

【0010】

本発明は、上記の問題点に鑑みて完成されたものであり、その目的は、温度変化に対する感度が高い温度検出回路とすることである。また、そのような良好な特性を有する温度検出回路を備えた液晶表示パネルを提供することである。

50

【課題を解決するための手段】

【0011】

本発明の温度検出回路は、第1ソース電極が正電位の第1電源端子に接続されるとともに、第1ゲート電極が温度検出の開始を制御する第1ゲート制御端子に接続されており、第1ドレイン電極を有するpチャネル薄膜トランジスタと、第2ソース電極が前記第1電源端子よりも電位が低い第2電源端子に接続され、第2ゲート電極がそれをオフ状態に保持する第2ゲート制御端子に接続されるとともに、第2ドレイン電極が前記第1ドレイン電極に接続されているnチャネル薄膜トランジスタと、入力部が前記第1ドレイン電極と前記第2ドレイン電極との接続部に接続されるとともに、出力部が温度検出の停止を制御するための前記接続部の電位の反転信号を出力するインバータと、前記接続部と前記インバータとを接続する接続線に一方の容量電極が接続されるとともに、前記第2電源端子に他方の容量電極が接続されている容量素子と、を有している構成である。

10

【0012】

本発明の温度検出回路は、好ましくは、前記インバータの前記出力部にシュミットトリガ回路が接続されている。

【0013】

また本発明の温度検出回路は、好ましくは、前記容量素子の放電時間の長さを温度に変換する変換回路を有しており、前記変換回路は、前記第1ゲート制御端子にオフ信号が入力されて前記pチャネル薄膜トランジスタがオフ状態となる温度検出開始タイミングと、前記pチャネル薄膜トランジスタのオフ状態において、前記nチャネル薄膜トランジスタに流れるオフ電流によって前記容量素子に放電が生じて前記容量素子の電圧が低下し、前記電圧が前記インバータの論理閾値電圧以下になったときに前記出力部から前記反転信号が出力される温度検出停止タイミングと、を捉えて、前記温度検出開始タイミングと前記温度検出停止タイミングとの間の時間間隔を温度に変換する。

20

【0014】

他の発明の温度検出回路は、第1ソース電極が正電位の第1電源端子に接続されるとともに、第1ゲート電極がそれをオフ状態に保持する第1ゲート制御端子に接続されており、第1ドレイン電極を有するpチャネル薄膜トランジスタと、第2ソース電極が前記第1電源端子よりも電位が低い第2電源端子に接続され、第2ゲート電極が温度検出の開始を制御する第2ゲート制御端子に接続されるとともに、第2ドレイン電極が前記第1ドレイン電極に接続されているnチャネル薄膜トランジスタと、入力部が前記第1ドレイン電極と前記第2ドレイン電極との接続部に接続されるとともに、出力部が温度検出の停止を制御するための前記接続部の電位の反転信号を出力するインバータと、前記接続部と前記インバータとを接続する接続線に一方の容量電極が接続されるとともに、前記第2電源端子に他方の容量電極が接続されている容量素子と、を有している構成である。

30

【0015】

他の発明の温度検出回路は、好ましくは、前記インバータの前記出力部にシュミットトリガ回路が接続されている。

【0016】

また他の発明の温度検出回路は、好ましくは、前記容量素子の充電時間の長さを温度に変換する変換回路を有しており、前記変換回路は、前記第2ゲート制御端子にオフ信号が入力されて前記nチャネル薄膜トランジスタがオフ状態となる温度検出開始タイミングと、前記nチャネル薄膜トランジスタのオフ状態において、前記pチャネル薄膜トランジスタに流れるオフ電流によって前記容量素子に充電が生じて前記容量素子の電圧が上昇し、前記電圧が前記インバータの論理閾値電圧以上になったときに前記出力部から前記反転信号が出力される温度検出停止タイミングと、を捉えて、前記温度検出開始タイミングと前記温度検出停止タイミングとの間の時間間隔を温度に変換する。

40

【0017】

本発明の液晶表示パネルは、一对の基板と、前記一对の基板間に挟持される液晶と、を備えている液晶表示パネルであって、前記基板は、上記本発明の温度検出回路を有してい

50

る構成である。

【0018】

他の発明の液晶表示パネルは、一对の基板と、前記一对の基板間に挟持される液晶と、を備えている液晶表示パネルであって、前記基板は、上記他の発明の温度検出回路を有している構成である。

【発明の効果】

【0019】

本発明の温度検出回路は、第1ソース電極が正電位の第1電源端子に接続されるとともに、第1ゲート電極が温度検出の開始を制御する第1ゲート制御端子に接続されており、第1ドレイン電極を有するpチャネル薄膜トランジスタと、第2ソース電極が前記第1電源端子よりも電位が低い第2電源端子に接続され、第2ゲート電極がそれをオフ状態に保持する第2ゲート制御端子に接続されるとともに、第2ドレイン電極が前記第1ドレイン電極に接続されているnチャネル薄膜トランジスタと、入力部が前記第1ドレイン電極と前記第2ドレイン電極との接続部に接続されるとともに、出力部が温度検出の停止を制御するための前記接続部の電位の反転信号を出力するインバータと、前記接続部と前記インバータとを接続する接続線に一方の容量電極が接続されるとともに、前記第2電源端子に他方の容量電極が接続されている容量素子と、を有している構成であることから、以下の効果を奏する。

【0020】

nチャネル薄膜トランジスタのオフリーク電流は、温度が高くなると大きくなり、温度が低くなると小さくなる。また、nチャネル薄膜トランジスタに対して並列的に接続された容量素子の放電時間は、nチャネル薄膜トランジスタのオフリーク電流の大きさに反比例的に依存する。温度が高くなると、オフリーク電流が大きくなるので、容量素子の電荷が消失するに至る時間が短くなり、容量素子の放電時間は短くなる。温度が低くなると、オフリーク電流が小さくなるので、容量素子の電荷が消失するに至る時間が長くなり、容量素子の放電時間は長くなる。従って、温度変化に依存する容量素子の放電時間の長さを特定することによって、温度を検出することができる。これにより、オン電流よりも温度変化に対する変化の度合いがきわめて大きい、すなわち温度変化に対する感度がきわめて高い、温度に対して指数関数的に変化するオフリーク電流に基づいて、高感度の温度検出が可能となる。

【0021】

本発明の温度検出回路は、インバータの出力部にシュミットトリガ回路が接続されている場合、インバータの反転信号の揺らぎが抑えられるので、より正確な温度検出ができる。すなわち、容量素子の一方の容量電極と接続線との接続点（ノードAとする）の電位が、放電開始に伴って低下していき、インバータの論理閾値電圧（反転閾値電圧）よりも低い低電圧側の閾値電圧に到達したときに、インバータの出力は反転する。この反転タイミングを温度検出停止のタイミングとすることによって、インバータの反転信号の揺らぎによる反転タイミングの不安定性を解消することができる。

【0022】

また本発明の温度検出回路は、前記容量素子の放電時間の長さを温度に変換する変換回路を有しており、前記変換回路は、前記第1ゲート制御端子にオフ信号が入力されて前記pチャネル薄膜トランジスタがオフ状態となる温度検出開始タイミングと、前記pチャネル薄膜トランジスタのオフ状態において、前記nチャネル薄膜トランジスタに流れるオフ電流によって前記容量素子に放電が生じて前記容量素子の電圧が降下し、前記電圧が前記インバータの論理閾値電圧以下になったときに前記出力部から前記反転信号が出力される温度検出停止タイミングと、を捉えて、前記温度検出開始タイミングと前記温度検出停止タイミングとの間の時間間隔を温度に変換する場合、温度に依存する上記オフ電流の大きさおよび容量素子の放電時間の長さを利用した、高感度の温度検出回路となる。

【0023】

他の発明の温度検出回路は、第1ソース電極が正電位の第1電源端子に接続されるとと

もに、第 1 ゲート電極がそれをオフ状態に保持する第 1 ゲート制御端子に接続されており、第 1 ドレイン電極を有する p チャンネル薄膜トランジスタと、第 2 ソース電極が前記第 1 電源端子よりも電位が低い第 2 電源端子に接続され、第 2 ゲート電極が温度検出の開始を制御する第 2 ゲート制御端子に接続されるとともに、第 2 ドレイン電極が前記第 1 ドレイン電極に接続されている n チャンネル薄膜トランジスタと、入力部が前記第 1 ドレイン電極と前記第 2 ドレイン電極との接続部に接続されるとともに、出力部が温度検出の停止を制御するための前記接続部の電位の反転信号を出力するインバータと、前記接続部と前記インバータとを接続する接続線に一方の容量電極が接続されるとともに、前記第 2 電源端子に他方の容量電極が接続されている容量素子と、を有している構成であることから、以下の効果を奏する。

10

【0024】

p チャンネル T F T のオフリーク電流は、温度が高くなると大きくなり、温度が低くなると小さくなる。また、n チャンネル T F T に対して並列的に接続された容量素子の充電時間は、p チャンネル T F T のオフリーク電流の大きさに反比例的に依存する。温度が高くなると、オフリーク電流が大きくなるので、容量素子の電荷が上限まで蓄積されるに至る時間が短くなり、容量素子の充電時間は短くなる。温度が低くなると、オフリーク電流が小さくなるので、容量素子の電荷が上限まで蓄積されるに至る時間が長くなり、容量素子の充電時間は長くなる。従って、温度変化に依存する容量素子の充電時間の長さを特定することによって、温度を検出することができる。これにより、オン電流よりも温度変化に対する変化の度合いがきわめて大きい、すなわち温度変化に対する感度がきわめて高い、温度に対して指数関数的に変化するオフリーク電流に基づいて、高感度の温度検出が可能となる。

20

【0025】

他の発明の温度検出回路は、インバータの出力部にシュミットトリガ回路が接続されている場合、インバータの反転信号の揺らぎが抑えられるので、より正確な温度検出ができる。すなわち、容量素子の一方の容量電極と接続線との接続点（ノード A とする）の電位が、充電開始に伴って上昇していき、インバータの論理閾値電圧よりも高い高電圧側の閾値電圧に到達したときに、インバータの出力は反転する。この反転タイミングを温度検出停止のタイミングとすることによって、インバータの反転信号の揺らぎによる反転タイミングの不安定性を解消することができる。

30

【0026】

また他の発明の温度検出回路は、前記容量素子の充電時間の長さを温度に変換する変換回路を有しており、前記変換回路は、前記第 2 ゲート制御端子にオフ信号が入力されて前記 n チャンネル薄膜トランジスタがオフ状態となる温度検出開始タイミングと、前記 n チャンネル薄膜トランジスタのオフ状態において、前記 p チャンネル薄膜トランジスタに流れるオフ電流によって前記容量素子に充電が生じて前記容量素子の電圧が上昇し、前記電圧が前記インバータの論理閾値電圧以上になったときに前記出力部から前記反転信号が出力される温度検出停止タイミングと、を捉えて、前記温度検出開始タイミングと前記温度検出停止タイミングとの間の時間間隔を温度に変換する場合、温度に依存する上記オフ電流の大きさおよび容量素子の充電時間の長さを利用した、高感度の温度検出回路となる。

40

【0027】

本発明の液晶表示パネルは、一对の基板と、前記一对の基板間に挟持される液晶と、を備えている液晶表示パネルであって、前記基板は、上記本発明の温度検出回路を有している構成であることから、高感度の温度検出が可能な温度検出回路を有する液晶表示パネルとなる。

【0028】

他の発明の液晶表示パネルは、一对の基板と、前記一对の基板間に挟持される液晶と、を備えている液晶表示パネルであって、前記基板は、上記他の発明の温度検出回路を有している構成であることから、高感度の温度検出が可能な温度検出回路を有する液晶表示パネルとなる。

50

【図面の簡単な説明】

【0029】

【図1】図1は、本発明の温度検出回路について実施の形態の1例を示す図であり、温度検出回路の回路図である。

【図2】図2(a), (b)は、本発明の温度検出回路の動作を説明する図であり、(a)は温度検出動作を説明するためのタイミングチャート、(b)はnチャネル薄膜トランジスタのオフリーク電流と容量素子の放電時間のそれぞれの温度依存性を説明するためのグラフである。

【図3】図3は、本発明の温度検出回路を用いた温度モニター回路の基本構成を示す図であり、温度モニター回路の1例のブロック回路図である。

【図4】図4は、本発明の温度検出回路について実施の形態の他例を示す図であり、温度検出回路の回路図である。

【図5】図5は、本発明の温度検出回路について実施の形態の他例を示す図であり、温度検出回路の回路図である。

【図6】図6(a), (b)は、他の発明の温度検出回路について実施の形態の一例を示す図であり、(a)は温度検出回路の回路図、(b)は温度検出動作を説明するためのタイミングチャートである。

【図7】図7は、本発明の液晶表示パネルについて実施の形態の一例を示す図であり、本発明の温度検出回路が基板のシール部材の外側に配置されている液晶表示パネルの平面図である。

【図8】図8は、本発明の液晶表示パネルについて実施の形態の他例を示す図であり、本発明の温度検出回路の複数が、基板のシール部材の外側に配置されている液晶表示パネルの平面図である。

【図9】図9は、本発明の液晶表示パネルについて実施の形態の他例を示す図であり、温度検出回路におけるnチャネル薄膜トランジスタが、シール部材の内側の基板の部位に液晶に接して配置されており、nチャネル薄膜トランジスタ以外の部位が、シール部材の外側の基板の部位に配置されている構成である液晶表示パネルの平面図である。

【図10】図10は、本発明の液晶表示パネルについて実施の形態の他例を示す図であり、図9の構成を有する本発明の温度検出回路の複数が、基板に配置されている液晶表示パネルの平面図である。

【図11】図11は、従来の液晶表示パネルの平面図である。

【図12】図12(a), (b)は、従来の温度センサの図であり、(a)は温度センサとしてのリングオシレータのブロック回路図、(b)はリングオシレータを構成するインバータの回路図である。

【発明を実施するための形態】

【0030】

以下、本発明の温度検出回路および液晶表示パネルの実施の形態について、図面を参照しながら説明する。但し、以下で参照する各図は、本発明の温度検出回路および液晶表示パネルの実施の形態における構成部材のうち、本発明の温度検出回路および液晶表示パネルを説明するための主要部を示している。従って、本発明に係る温度検出回路および液晶表示パネルは、図に示されていない回路基板、配線導体、制御IC、LSI等の周知の構成部材を備えていてもよい。

【0031】

図1は、本発明の温度検出回路について実施の形態の1例を示す図であり、温度検出回路の回路図である。本発明の温度検出回路10は、図1に示すように、第1ソース電極1asが正電位の第1電源端子(VDで示す。例えば、3V~5Vの電位である。)に接続されるとともに、第1ゲート電極1agが温度検出の開始を制御する第1ゲート制御端子(TRIGで示す。例えば、0Vで第1ゲート電極1agをオン状態とし、3V~5Vで第1ゲート電極1agをオフ状態とする。)に接続されており、第1ドレイン電極1adを有するpチャネルTFT1aと、第2ソース電極1bsが第1電源端子VDよりも電位

10

20

30

40

50

が低い第2電源端子(VSで示す。例えば、0Vの電位である。)に接続され、第2ゲート電極1bgがそれをオフ状態に保持する第2ゲート制御端子(VGで示す。VSより低い電位である場合に第2ゲート電極1bgをオフ状態とする。)に接続されるとともに、第2ドレイン電極1bdが第1ドレイン電極1adに接続されているnチャネルTFT1bと、入力部3iが第1ドレイン電極1adと第2ドレイン電極1bdとの接続部1absに接続されるとともに、出力部3oが温度検出の停止を制御するための接続部1absの電位の反転信号を出力するインバータ3と、接続部1absとインバータ3とを接続する第1接続線11に一方の容量電極2aが接続されるとともに、第2電源端子VSに他方の容量電極2bが接続されている容量素子2と、を有している構成である。なお、インバータ3の出力部3oは出力端子(OUTで示す。)に接続されている。上記の構成により、以下の効果を奏する。

【0032】

図2(b)のグラフに示すように、nチャネルTFT1bのオフリーク電流(Ioff)は、温度が高くなると大きくなり、温度が低くなると小さくなる。また、nチャネルTFT1bに対して並列的に接続された容量素子2の放電時間は、nチャネルTFT1bのオフリーク電流(Ioff)の大きさに反比例的に依存する。温度が高くなると、オフリーク電流(Ioff)が大きくなるので、容量素子2の電荷が消失するに至る時間が短くなり、容量素子2の放電時間は短くなる。温度が低くなると、オフリーク電流(Ioff)が小さくなるので、容量素子2の電荷が消失するに至る時間が長くなり、容量素子2の放電時間は長くなる。従って、温度変化に依存する容量素子2の放電時間の長さを特定することによって、温度を検出することができる。これにより、オン電流よりも温度変化に対する変化の度合いがきわめて大きい、すなわち温度変化に対する感度がきわめて高い、温度に対して指数関数的に変化するオフリーク電流に基づいて、高感度の温度検出が可能となる。なお、容量素子2の容量は、例えば0.1pF(ピコファラッド)程度である。

【0033】

図2(a)は温度検出動作を説明するためのタイミングチャートである。第1ゲート制御端子(TRIG)は、まず例えば0Vが入力されており、ロー(L)状態である。このとき、第1ゲート電極1agはオン状態とされており、接続部1absの電位(ノードA(NODE-A)の電位と同じ電位である)は第1電源端子(VD)の電位である3V~5Vとなっている。この状態は、温度検出が停止されている状態である。

【0034】

次に、第1ゲート制御端子(TRIG)に、ハイ(H)の信号である3V~5Vの電位の信号(オフ信号であり、温度検出開始信号である)を入力すると、第1ゲート電極1agはオフ状態となる。このとき、ノードAの電位は、nチャネルTFT1bのオフリーク電流によって低下し始める。このタイミングが、温度検出開始タイミングt1となる。

【0035】

次に、ノードAの電位がインバータ3の論理閾値電圧(Vth)であるH/2(1.5V~2.5V)に達すると、インバータ3の出力信号の電位がロー(L:0V)からハイ(H:3V~5V)に反転する。インバータ3の反転信号(温度検出停止信号である)が出力されるタイミングが、温度検出停止タイミングt2となる。t1に対するt2の時間の遅れ(delay time)、すなわちt1とt2との間の時間間隔を、温度検出のための容量素子2の放電時間とする。この放電時間の長さを検出温度として特定する。放電時間の長さは、例えば単位時間当たりのパルスカウント数が一定とされたパルスカウンタによって計数する手段等によって、特定することができる。例えば、パルスカウンタにタイミングt1の信号が入力されたらパルスカウントを開始し、パルスカウンタにタイミングt2の信号が入力されたらパルスカウントを停止する。そして、計数されたパルスカウント数によって温度を特定する。

【0036】

なお、インバータ3は、pチャネルTFT3aとnチャネルTFT3bとから構成されており、pチャネルTFT3aのゲート電極とnチャネルTFT3bのゲート電極が共通

10

20

30

40

50

接続され、pチャネルTFT3aのドレイン電極とnチャネルTFT3bのドレイン電極が共通接続されている。ゲート電極の共通接続部に第1接続線11が接続され、ドレイン電極の共通接続部が出力端子OUTに接続されている。

【0037】

本発明の温度検出回路10は、図3に示すように、容量素子2の放電時間の長さを温度に変換するための、パルスカウンタ53と温度データ出力回路54と温度データテーブル55を備えた変換回路57を有していることが好ましい。この変換回路57は、第1ゲート制御端子TRIGにオフ信号が入力されてpチャネルTFT1aがオフ状態となる温度検出開始タイミングt1と、pチャネルTFT1aのオフ状態において、nチャネルTFT1bのチャンネル部に流れるオフ電流によって容量素子2に放電が生じて容量素子2の容量電極間の電圧が低下し、その電圧がインバータ3の論理閾値電圧H/2以下になったときに出力部3oから反転信号が出力される温度検出停止タイミングt2と、を捉えて、温度検出開始タイミングt1と温度検出停止タイミングt2との間の時間間隔を温度に変換する。これにより、温度に依存するオフ電流の大きさおよび容量素子2の放電時間の長さを利用した、高感度の温度検出回路10となる。変換回路57は、温度検出開始タイミングt1を規定する上記オフ信号（温度検出開始信号）と、温度検出停止タイミングt2を規定する上記反転信号（温度検出停止信号）とが、入力される。

【0038】

図3は、本発明の変換回路57を有する温度検出回路10を含む温度モニター回路の1例のブロック回路図である。温度モニター回路60は、温度センサとしての温度検出回路10に電源電圧VD、VSを供給する電源回路51と、温度検出回路10の温度検出の開始を制御する動作制御回路52と、温度検出回路10から出力された放電時間に相当するパルス数を計数するパルスカウンタ53と、パルスカウント数に対応する温度データを格納した温度データテーブル55の温度データと実際のパルスカウント数とを対比して温度を確定し出力する温度データ出力回路54と、を有する。そして、温度データ出力回路54から出力された温度データは、ヒータの電源をオン、オフしたり電源電圧を制御するヒータ電源制御回路56に出力される。なお動作制御回路52は、一連の温度検出の動作が終了して温度検出動作を行わない期間となったときには、温度検出回路10を温度検出停止状態にする。すなわち、第1ゲート制御端子TRIGにロー（L）の信号である0Vの電位の信号（オン信号）を入力した状態とする。

【0039】

パルスカウンタ53は、動作制御回路52から入力された温度検出開始タイミングt1と、温度検出回路10の出力端子OUTから入力された温度検出停止タイミングt2との間の時間間隔を、パルスカウントし、そのパルスカウント数を温度データ出力回路54に出力する。

【0040】

図1に示す本発明の温度検出回路において、nチャネルTFT1bのサイズがpチャネルTFT1aのサイズよりも大きいことが良い。換言すると、nチャネルTFT1bのチャンネル部のオフ抵抗がpチャネルTFT1aのチャンネル部のオフ抵抗よりも小さいことが良い。この場合、温度検出時にnチャネルTFT1bのオフリーク電流にpチャネルTFT1bのオフリーク電流が加わって、接続部1abおよびノードAの電位が低下しにくくなることを抑えることができる。すなわち、温度検出時に接続部1abおよびノードAの電位が低下しやすくなり、温度検出が容易になる。

【0041】

図4は、本発明の温度検出回路について実施の形態の他例を示す図であり、公知のシュミットトリガ回路を有する温度検出回路の回路図である。図4に示すように、インバータ3の出力部3oにシュミットトリガ回路9が接続されていること、すなわちインバータ3の出力部3oと出力端子OUTとを接続する第2接続線12上にシュミットトリガ回路9が配置されていることが好ましい。この場合、出力端子OUTから出力されるインバータ3の反転信号の揺らぎが抑えられるので、より正確な温度検出ができる。すなわち、容量

素子 2 の一方の容量電極 2 a と第 1 接続線 1 1 との接続点であるノード A の電位が、放電開始に伴って低下していき、インバータ 3 の論理閾値電圧 V_{th} よりも低い低電圧側の閾値電圧 ($V_{th} - v$) (v は、 $0.2V \sim 0.3V$ 程度である) に到達したときに、インバータ 3 の出力は反転する。これにより、インバータ 3 の出力の反転が再反転すること、すなわち反転信号が揺らぐこと、を確実に防ぐことができる。この反転タイミングを温度検出停止タイミングとすることによって、反転信号の揺らぎによる反転タイミングの不安定性を解消することができる。なお、ここに示したシュミットトリガ回路 9 は一例を示しているに過ぎず、他のシュミットトリガ回路の適用も可能である。

【0042】

図 4 のシュミットトリガ回路 9 は、p チャネル T F T 4 a、n チャネル T F T 4 d、p チャネル T F T 4 b、n チャネル T F T 4 c、p チャネル T F T 5 a、n チャネル T F T 5 b を有して構成されている。これらのうち、p チャネル T F T 4 b と n チャネル T F T 4 c は、逆方向に接続されたインバータ 4 を構成しており、p チャネル T F T 5 a と n チャネル T F T 5 b は、順方向に接続されたインバータ 5 を構成している。

【0043】

図 5 は、本発明の温度検出回路について実施の形態の他例を示す図であり、はシュミットトリガ回路および他のインバータを有する温度検出回路の回路図である。図 5 に示すように、シュミットトリガ回路 9 と出力端子 O U T との間の第 2 接続線 1 2 上の部位 1 2 b に、他のインバータ 6、7、8 が配置されており、他のインバータ 6、7、8 は、それぞれのサイズがインバータ 3 のサイズよりも大きいことが好ましい。この場合、出力端子 O U T に接続された外部の信号ケーブル等の負荷容量の影響を抑えて、外部の信号ケーブル等に出力されたインバータ 3 の反転信号が負荷容量によって鈍るのを抑えることができる。なお、インバータのサイズは、そのインバータの負荷容量の大きさに比例するものであり、インバータのサイズを大きくすることによって、インバータの負荷容量と外部の信号ケーブル等の負荷容量との整合を行うことができる。図 5 において、符号 1 2 a は、インバータ 3 とシュミットトリガ回路 9 との間の第 2 接続線 1 2 上の部位である。

【0044】

また、他のインバータ 6、7、8 は、それらのサイズが出力端子 O U T の側にあるものほど順次より大きくなっていることが好ましい。他のインバータ 6、7、8 のそれぞれのサイズが同程度である場合、インバータ 3 のサイズと他のインバータ 6、7、8 のそれぞれのサイズとの差が大きくなるために、シュミットトリガ回路 9 から出力されたインバータ 3 の反転信号が、出力端子 O U T に到達する前に、鈍りやすくなる傾向がある。他のインバータ 6、7、8 は、それらのサイズが出力端子 O U T の側にあるものほど順次より大きくなっている場合、上記の事象が発生することを抑えることができる。例えば、インバータ 6 のサイズがインバータ 3 のサイズの 3 倍乃至 6 倍程度であり、インバータ 7 のサイズがインバータ 6 のサイズの 3 倍乃至 6 倍程度であり、インバータ 8 のサイズがインバータ 7 のサイズの 3 倍乃至 6 倍程度であるように構成する。すなわち、他のインバータ 6、7、8 のそれぞれのサイズを、直前のインバータのサイズの 3 倍乃至 6 倍程度の倍率で順次増加させる構成を繰り返す。インバータのサイズの倍率は、より好ましくは、4 倍程度が良い。

【0045】

図 5 の温度検出回路 1 0 0 において、インバータ 3 と同様に、インバータ 6 は p チャネル T F T 6 a および n チャネル T F T 6 b から構成され、インバータ 7 は p チャネル T F T 7 a および n チャネル T F T 7 b から構成され、インバータ 8 は p チャネル T F T 8 a および n チャネル T F T 8 b から構成されている。

【0046】

図 6 (a)、(b) は、他の発明の温度検出回路について実施の形態の他例を示す図であり、(a) は温度検出回路の回路図、(b) は温度検出動作を説明するためのタイミングチャートである。他の発明の温度検出回路 1 0 b は、図 6 (a) に示すように、第 1 ソース電極 1 a s が正電位の第 1 電源端子 (V D で示す。例えば、 $3V \sim 5V$ の電位である

。) に接続されるとともに、第 1 ゲート電極 1 a g がそれをオフ状態に保持する第 1 ゲート制御端子 (V G で示す。例えば、3 V ~ 5 V で第 1 ゲート電極 1 a g をオフ状態とする。) に接続されており、第 1 ドレイン電極 1 a d を有する p チャネル T F T 1 a と、第 2 ソース電極 1 b s が第 1 電源端子 V D よりも電位が低い第 2 電源端子 (V S で示す。例えば、0 V の電位である。) に接続され、第 2 ゲート電極 1 b g が温度検出の開始を制御する第 2 ゲート制御端子 (V G で示す。3 V ~ 5 V で第 2 ゲート電極 1 b g をオン状態とし、V S より低い電位である場合に第 2 ゲート電極 1 b g をオフ状態とする。) に接続されるとともに、第 2 ドレイン電極 1 b d が第 1 ドレイン電極 1 a d に接続されている n チャネル T F T 1 b と、入力部 3 i が第 1 ドレイン電極 1 a d と第 2 ドレイン電極 1 b d との接続部 1 a b s に接続されるとともに、出力部 3 o が温度検出の停止を制御するための接続部 1 a b s の電位の反転信号を出力するインバータ 3 と、接続部 1 a b s とインバータ 3 とを接続する第 1 接続線 1 1 に一方の容量電極 2 a が接続されるとともに、第 2 電源端子 V S に他方の容量電極 2 b が接続されている容量素子 2 と、を有している構成である。この構成により、以下の効果を奏する。

10

20

30

40

50

【 0 0 4 7 】

p チャネル T F T 1 a のオフリーク電流 (I o f f) は、温度が高くなると大きくなり、温度が低くなると小さくなる。また、n チャネル T F T 1 b に対して並列的に接続された容量素子 2 の充電時間は、p チャネル T F T 1 a のオフリーク電流 (I o f f) の大きさに反比例的に依存する。温度が高くなると、オフリーク電流 (I o f f) が大きくなるので、容量素子 2 の電荷が上限まで蓄積されるに至る時間が短くなり、容量素子 2 の充電時間は短くなる。温度が低くなると、オフリーク電流 (I o f f) が小さくなるので、容量素子 2 の電荷が上限まで蓄積されるに至る時間が長くなり、容量素子 2 の充電時間は長くなる。従って、温度変化に依存する容量素子 2 の充電時間の長さを特定することによって、温度を検出することができる。これにより、オン電流よりも温度変化に対する変化の度合いがきわめて大きい、すなわち温度変化に対する感度がきわめて高い、温度に対して指数関数的に変化するオフリーク電流に基づいて、高感度の温度検出が可能となる。

【 0 0 4 8 】

図 6 (b) は温度検出動作を説明するためのタイミングチャートである。第 2 ゲート制御端子 (T R I G) は、まず例えば 3 V ~ 5 V が入力されており、ハイ (H) 状態である。このとき、第 2 ゲート電極 1 b g はオン状態とされており、ノード A (N O D E - A) の電位は第 2 電源端子 (V S) の電位である 0 V となっている。この状態は、温度検出が停止されている状態である。

【 0 0 4 9 】

次に、第 2 ゲート制御端子 (T R I G) に、ロー (L) の信号である 0 V の電位の信号 (オフ信号であり、温度検出開始信号である) を入力すると、第 2 ゲート電極 1 b g はオフ状態となる。このとき、ノード A の電位は、p チャネル T F T 1 a のオフリーク電流によって上昇し始める。このタイミングが、温度検出開始タイミング t 1 となる。

【 0 0 5 0 】

次に、ノード A の電位がインバータ 3 の論理閾値電圧 (V t h) である $H / 2$ (1 . 5 V ~ 2 . 5 V) に達すると、インバータ 3 の出力信号の電位がハイ (H : 3 V ~ 5 V) からロー (L : 0 V) に反転する。インバータ 3 の反転信号 (温度検出停止信号である) が出力されるタイミングが、温度検出停止タイミング t 2 となる。t 1 に対する t 2 の時間の遅れ (delay time)、すなわち t 1 と t 2 との間の時間間隔を、温度検出のための容量素子 2 の充電時間とする。この充電時間の長さを検出温度として特定する。充電時間の長さは、例えば単位時間当たりのパルスカウント数が一定とされたパルスカウンタによって計数する手段等によって、特定することができる。

【 0 0 5 1 】

なお、図 6 (a) の構成の温度検出回路 1 0 b についても図 4、図 5 の構成を採用することができる。例えば、図 4 の構成を採用した場合、容量素子 2 の一方の容量電極 2 a と第 1 接続線 1 1 との接続点であるノード A の電位が、充電開始に伴って上昇していき、イ

ンバータ 3 の論理閾値電圧 V_{th} よりも高い高電圧側の閾値電圧 ($V_{th} + v$) (v は、 $0.2V \sim 0.3V$ 程度である) に到達したときに、インバータ 3 の出力は反転する。これにより、インバータ 3 の出力の反転が再反転すること、すなわちインバータ 3 の反転信号が揺らぐこと、を確実に防ぐことができる。

【0052】

また図 6 (a) の構成の温度検出回路 10b は、図 3 に示す変換回路 57 を有していてもよい。この場合、変換回路 57 は、第 2 ゲート制御端子 $TRIG$ にオフ信号が入力されて n チャネル $TFT1b$ がオフ状態となる温度検出開始タイミング t_1 と、 n チャネル $TFT1b$ のオフ状態において、 p チャネル $TFT1a$ のチャンネル部に流れるオフ電流によって容量素子 2 に充電が生じて容量素子 2 の容量電極間の電圧が上昇し、その電圧がインバータ 3 の論理閾値電圧 $H/2$ 以上になったときに出力部 3o から反転信号が出力される温度検出停止タイミング t_2 と、を捉えて、温度検出開始タイミング t_1 と温度検出停止タイミング t_2 との間の時間間隔を温度に変換する。これにより、温度に依存するオフ電流の大きさおよび容量素子 2 の放電時間の長さを利用した、高感度の温度検出回路 10 となる。

10

【0053】

図 7 ~ 図 10 は、本発明の液晶表示パネルについて実施の形態の各種例を示す図であり、本発明の温度検出回路を有する液晶表示パネルの平面図である。これらの図において、従来の液晶表示パネルを示す図 11 と同じ部位には同じ符号を付しており、それらの詳細な説明は省略する。本発明および他の発明の液晶表示パネルは、それを構成する基板に温度検出回路が配置されている構成である。図 7 の液晶表示パネルは、温度検出回路が基板のシール部材の外側に配置されている好適な構成である。

20

【0054】

図 7 に示すように、本発明の液晶表示パネル 301 は、一对の基板 30a, 30b と、一对の基板 30a, 30b 間に挟持される液晶 38 と、一对の基板 30a, 30b 間において液晶 38 を取り囲むシール部材 20 と、を有している液晶表示パネル 301 である。基板 30a はカラーフィルタ側基板であり、基板 30b はアレイ側基板である。そして、アレイ側基板 30b は、シール部材 20 よりも平面視で外側に温度検出回路 100 が配置されており、温度検出回路 100 は、第 1 ソース電極 1as が正電位の第 1 電源端子 VD に接続されるとともに、第 1 ゲート電極 1ag が温度検出の開始を制御する第 1 ゲート制御端子 $TRIG$ に接続されており、第 1 ドレイン電極 1ad を有する p チャネル $TFT1a$ と、第 2 ソース電極 1bs が第 1 電源端子 VD よりも電位が低い第 2 電源端子 VS に接続され、第 2 ゲート電極 1bg がそれをオフ状態に保持する第 2 ゲート制御端子 VG に接続されるとともに、第 2 ドレイン電極 1bd が第 1 ドレイン電極 1ad に接続されている n チャネル $TFT1b$ と、入力部 3i が第 1 ドレイン電極 1ad と第 2 ドレイン電極 1bd との接続部 1abs に接続されるとともに、出力部 3o が温度検出の停止を制御するための接続部 1abs の電位の反転信号を出力するインバータ 3 と、接続部 1abs とインバータ 3 とを接続する第 1 接続線 11 に一方の容量電極 2a が接続されるとともに、第 2 電源端子 VS に他方の容量電極 2b が接続されている容量素子 2 と、を有している構成である。この構成により、高感度の温度検出が可能な温度検出回路 100 を有する液晶表示パネル 301 となる。

30

40

【0055】

温度検出回路 100 は、例えばアレイ側基板 30b の液晶 38 側の面に配置されるが、アレイ側基板 30b の液晶 38 側の面と反対側の面に配置されていてもよい。また温度検出回路 100 は、例えばカラーフィルタ側基板 30a の液晶 38 側の面に配置されていてもよく、あるいはカラーフィルタ側基板 30a の液晶 38 側の面と反対側の面に配置されていてもよい。なお、図 7 の温度検出回路 100 は、シュミットトリガ回路 9 を有する好適な構成であり、また図 3 に示す変換回路 57 を有する構成であってもよい。

【0056】

図 7 の構成において、温度検出回路 100 は、図 6 (a) に示した以下の構成であって

50

もよい。すなわち温度検出回路 100 は、第 1 ソース電極 1 a s が正電位の第 1 電源端子 V D に接続されるとともに、第 1 ゲート電極 1 a g がそれをオフ状態に保持する第 1 ゲート制御端子 V G に接続されており、第 1 ドレイン電極 1 a d を有する p チャンネル T F T 1 a と、第 2 ソース電極 1 b s が第 1 電源端子 V D よりも電位が低い第 2 電源端子 V S に接続され、第 2 ゲート電極 1 b g が温度検出の開始を制御する第 2 ゲート制御端子 V G に接続されるとともに、第 2 ドレイン電極 1 b d が第 1 ドレイン電極 1 a d に接続されている n チャンネル T F T 1 b と、を有する構成である。

【0057】

図 8 は、本発明の液晶表示パネルについて実施の形態の他例を示す図であり、本発明の温度検出回路の複数が、基板のシール部材の外側に配置されている液晶表示パネルの平面図である。すなわち、4 つの温度検出回路 100 a , 100 b , 100 c , 100 d が、矩形状のアレイ側基板 30 b の液晶 38 側の面における 4 隅部にそれぞれ 1 つずつ配置されている構成である。この場合、液晶表示パネル 302 における温度の偏りを検出することができ、液晶表示パネル 302 の温度の偏りを解消するように温度制御することが可能となる。なお、図 8 の温度検出回路 100 a ~ 100 d はそれぞれ、シュミットトリガ回路 9 を有する好適な構成であり、また図 3 に示す変換回路 57 を有する構成であってもよい。

10

【0058】

図 9 は、本発明の液晶表示パネルについて実施の形態の他例を示す図であり、温度検出回路 100 における n チャンネル T F T 1 b が、シール部材 20 の内側の基板 30 b の部位に液晶 38 に接して配置されており、n チャンネル T F T 1 b 以外の部位が、シール部材 20 の外側の基板 30 b の部位に配置されている構成である液晶表示パネル 303 の平面図である。なお、図 9 の温度検出回路 100 は、シュミットトリガ回路 9 を有する好適な構成であり、また図 3 に示す変換回路 57 を有する構成であってもよい。

20

【0059】

図 9 に示すように、本発明の液晶表示パネル 303 は、一对の基板 30 a , 30 b と、一对の基板 30 a , 30 b 間に挟持される液晶 38 と、一对の基板 30 a , 30 b 間において液晶 38 を取り囲むシール部材 2 と、を有している液晶表示パネル 303 であって、基板 30 b は、温度検出回路 100 が配置されており、温度検出回路 100 は、第 1 ソース電極 1 a s が正電位の第 1 電源端子 V D に接続されるとともに、第 1 ゲート電極 1 a g が温度検出の開始を制御する第 1 ゲート制御端子 T R I G に接続されており、第 1 ドレイン電極 1 a d を有する p チャンネル T F T 1 a と、第 2 ソース電極 1 b s が第 1 電源端子 V D よりも電位が低い第 2 電源端子 V S に接続され、第 2 ゲート電極 1 b g がそれをオフ状態に保持する第 2 ゲート制御端子 V G に接続されるとともに、第 2 ドレイン電極 1 b d が第 1 ドレイン電極 1 a d に接続されている n チャンネル T F T 1 b と、入力部 3 i が第 1 ドレイン電極 1 a d と第 2 ドレイン電極 1 b d との接続部 1 a b s に接続されるとともに、出力部 3 o が温度検出の停止を制御するための接続部 1 a b s の電位の反転信号を出力するインバータ 3 と、接続部 1 a b s とインバータ 3 とを接続する第 1 接続線 11 に一方の容量電極 2 a が接続されるとともに、第 2 電源端子 V S に他方の容量電極 2 b が接続されている容量素子 2 と、を有している構成であり、n チャンネル T F T 1 b は、シール部材 20 の内側のアレイ側基板 30 b の部位に液晶 38 に接して配置されており、n チャンネル T F T 1 b 以外の部位は、シール部材 2 の外側のアレイ側基板 30 b の部位に配置されている構成である。この構成により、微小なオフリーク電流が流れる n チャンネル T F T 1 b が液晶 38 に接して配置されることとなる。その結果、液晶 38 の温度をより高感度に検出できる温度検出回路 100 を有する液晶表示パネル 303 となる。

30

40

【0060】

図 10 は、本発明の液晶表示パネルについて実施の形態の他例を示す図であり、図 9 の構成を有する本発明の温度検出回路の複数が、基板に配置されている液晶表示パネルの平面図である。すなわち、4 つの温度検出回路 100 a , 100 b , 100 c , 100 d が、矩形状のアレイ側基板 30 b の液晶 38 側の面における 4 隅部にそれぞれ 1 つずつ配置

50

されている構成である。この場合、液晶表示パネル 304 における温度の偏りを検出することができ、液晶表示パネル 304 の温度の偏りを解消するように温度制御することが可能となる。なお、図 10 の温度検出回路 100a ~ 100d のそれぞれは、シュミットトリガ回路 9 を有する好適な構成であり、また図 3 に示す変換回路 57 を有する構成であってもよい。

【0061】

本発明の温度検出回路は、図 9、図 10 に示すように、その少なくとも一部が液晶表示パネルのシール部材 20 に平面視で重なった状態で配置されていてもよい。温度検出回路は、低温ポリシリコン (Low-temperature Poly Silicon : LTPS) から成る半導体層を有する TFT を備えた構成とすれば、CVD 法等の薄膜形成法によってきわめて薄いものとして形成できる。その場合、温度検出回路がシール部材 20 に重なっていたとしても、そのシール性を損なうことはない。

10

【0062】

また図 7 ~ 図 10 に示す温度検出回路 100, 100a ~ 100d は、図 6 (a) に示す構成のものであってもよい。

【0063】

なお、本発明の液晶表示パネルは、上記実施の形態に限定されるものではなく、適宜の設計的な変更、改良が施されていてもよい。

【産業上の利用可能性】

【0064】

20

本発明のアクティブマトリクス型の液晶表示パネルを有する LCD は各種の電子機器に適用できる。その電子機器としては、自動車経路誘導システム (カーナビゲーションシステム)、船舶経路誘導システム、航空機経路誘導システム、スマートフォン端末、携帯電話、タブレット端末、パーソナルデジタルアシスタント (PDA)、ビデオカメラ、デジタルスチルカメラ、電子手帳、電子書籍、電子辞書、パーソナルコンピュータ、複写機、ゲーム機器の端末装置、テレビジョン、商品表示タグ、価格表示タグ、産業用のプログラマブル表示装置、カーオーディオ、デジタルオーディオプレイヤー、ファクシミリ、プリンター、現金自動預け入れ払い機 (ATM)、自動販売機、ヘッドアップディスプレイ装置、プロジェクタ装置、デジタル表示式腕時計、スマートウォッチなどがある。

30

【符号の説明】

【0065】

- 1a pチャネル TFT
- 1abs 接続部
- 1ad 第1ドレイン電極
- 1ag 第1ゲート電極
- 1as 第1ソース電極
- 1b nチャネル TFT
- 1bd 第2ドレイン電極
- 1bg 第2ゲート電極
- 1bs 第2ソース電極
- 2 容量素子
- 2a 一方の容量電極
- 2b 他方の容量電極
- 3 インバータ
- 3i 入力部
- 3o 出力部
- 6, 7, 8 他のインバータ
- 9 シュミットトリガ回路
- 10, 10a, 10b 温度検出回路
- 11 第1接続線

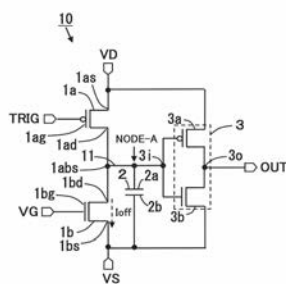
40

50

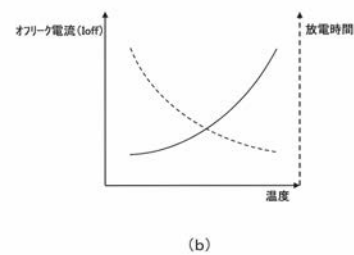
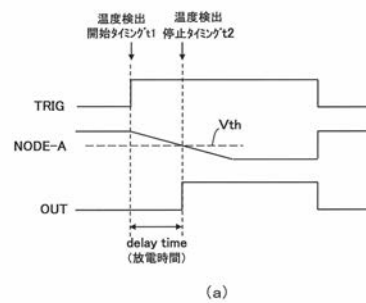
- 1 2 第 2 接続線
- 2 0 シール部材
- 3 1 ゲート信号線
- 3 2 画像信号線
- 3 3 T F T
- 3 4 共通電極線
- 3 5 ゲート信号線駆動回路
- 3 6 画像信号線駆動回路
- 3 7 d 表示部
- 3 7 n 非表示部
- 3 8 液晶
- 3 9 液晶配置部
- 5 7 変換回路
- 1 0 0 , 1 0 0 a , 1 0 0 b , 1 0 0 c , 1 0 0 d 温度検出回路
- 3 0 1 , 3 0 2 , 3 0 3 , 3 0 4 液晶表示パネル

10

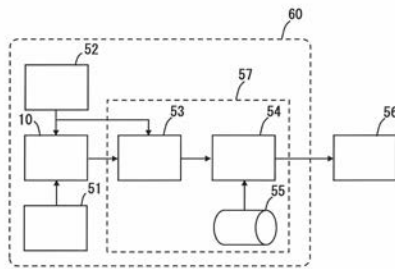
【 図 1 】



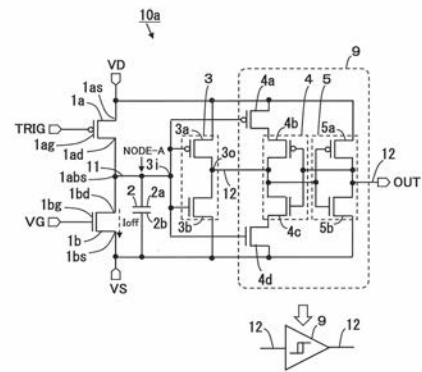
【 図 2 】



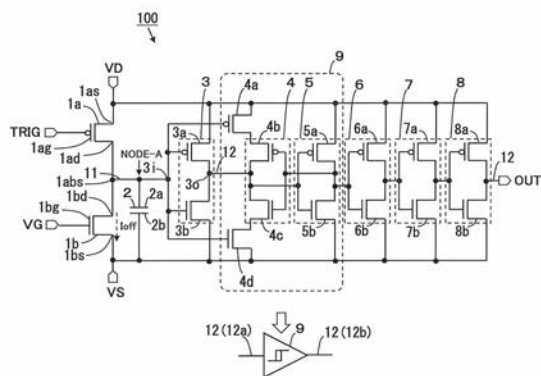
【図 3】



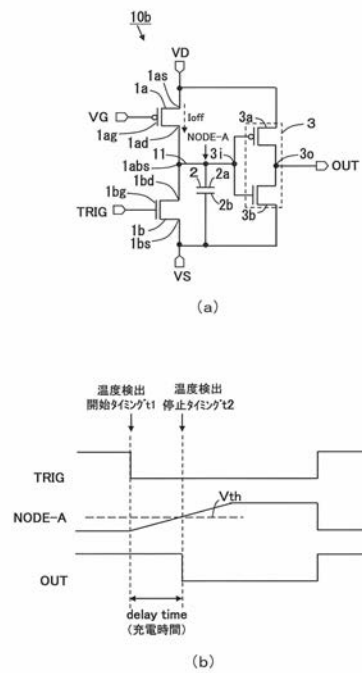
【図 4】



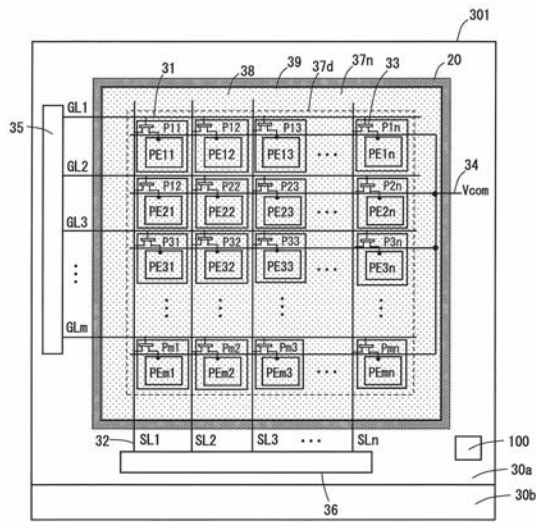
【図 5】



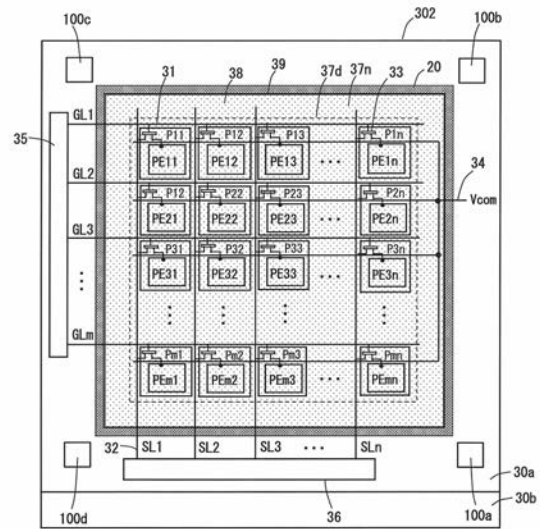
【図 6】



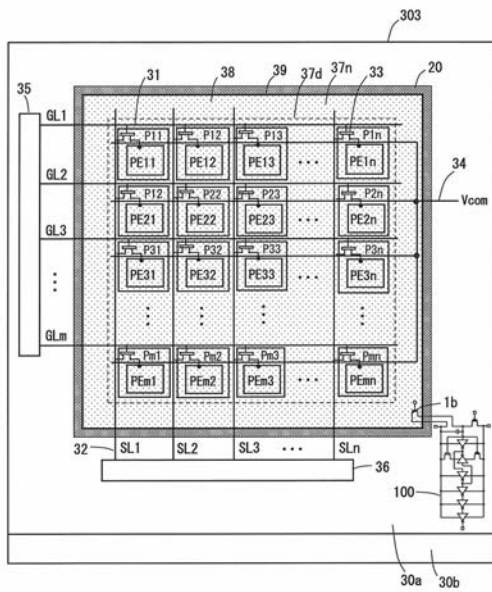
【図 7】



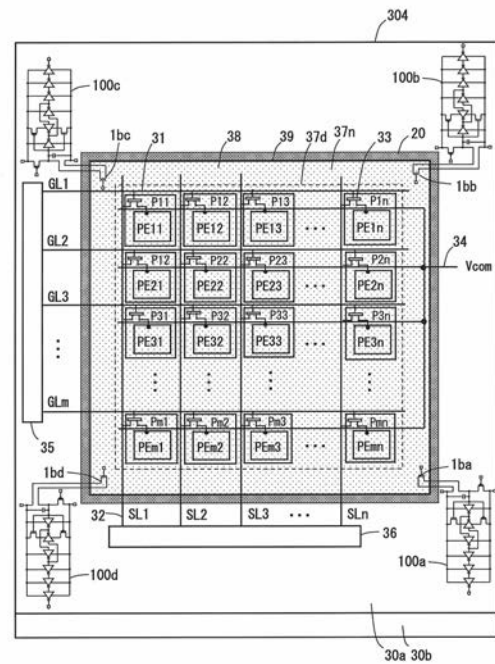
【図 8】



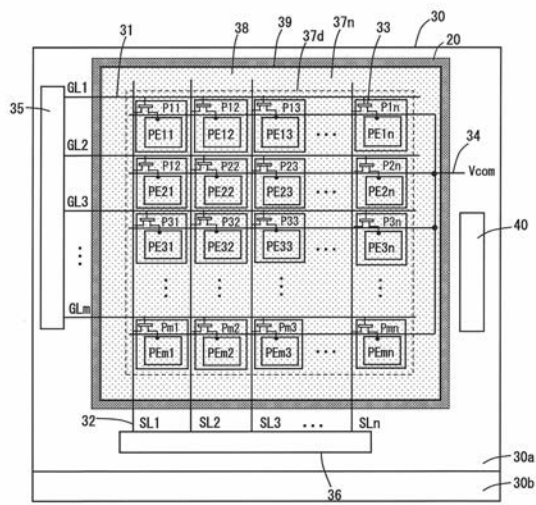
【図 9】



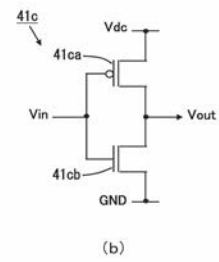
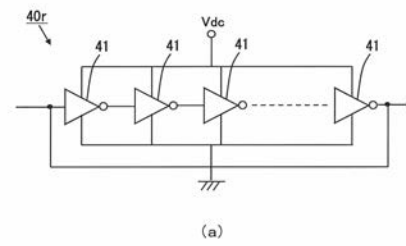
【図 10】



【図 1 1】



【図 1 2】



专利名称(译)	温度检测电路和液晶显示板		
公开(公告)号	JP2018087888A	公开(公告)日	2018-06-07
申请号	JP2016230764	申请日	2016-11-29
[标]申请(专利权)人(译)	京瓷显示器株式会社		
申请(专利权)人(译)	京瓷显示器有限公司		
[标]发明人	鈴木隆信		
发明人	鈴木 隆信		
IPC分类号	G02F1/133 G01K1/14 G01K7/34		
FI分类号	G02F1/133.580 G01K1/14.L G01K7/34		
F-TERM分类号	2F056/CL07 2H193/ZA04 2H193/ZH18 2H193/ZH35 2H193/ZH62 2H193/ZH65		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供具有高温检测灵敏度的温度检测电路和具有高灵敏度温度检测电路的液晶显示面板。一温度检测电路包括p沟道TFT 1a，其具有连接到正电位的第一电源端VD和连接到第一栅控制端TRIG的第一栅电极1ag的第一源电极1，第二源电极1bs连接到第二电源端子VS并且第二栅极电极1bg连接到第二栅极控制端子VG，并且输入部分3i连接到第一漏极电极1ad和第二漏极电极1bd连接到第1部分，输出部3o输出连接部1 abs的电位的反转信号的逆变器3，一个电容器电极2a与连接连接部1a abs和逆变器3的第一连接线11以及第二电源端子VS并且连接有另一个电容电极2b的电容元件2。发明背景

