

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-97208

(P2017-97208A)

(43) 公開日 平成29年6月1日(2017.6.1)

(51) Int.Cl.	F 1	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H192
<b>G02F 1/133 (2006.01)</b>	G02F 1/133	2H193
<b>G02F 1/1368 (2006.01)</b>	G02F 1/1368	5C006
<b>G09G 3/20 (2006.01)</b>	G09G 3/20	5C080
<b>G09F 9/30 (2006.01)</b>	G09G 3/20	5C094

審査請求 未請求 請求項の数 7 O L (全 16 頁) 最終頁に続く

(21) 出願番号	特願2015-230347 (P2015-230347)	(71) 出願人	502356528 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号
(22) 出願日	平成27年11月26日 (2015.11.26)	(74) 代理人	110001737 特許業務法人スズエ国際特許事務所
		(72) 発明者	田中 幸生 東京都港区西新橋三丁目7番1号 株式会 社ジャパンディスプレイ内
			F ターム (参考) 2H192 AA24 BB13 DA12 DA62 EA43 FA44 GD61 JA02 JA32 2H193 ZA04 ZA07 ZB02 ZB03 ZB16 ZC07 ZD21 ZE03 ZF24 ZP02 ZQ16

最終頁に続く

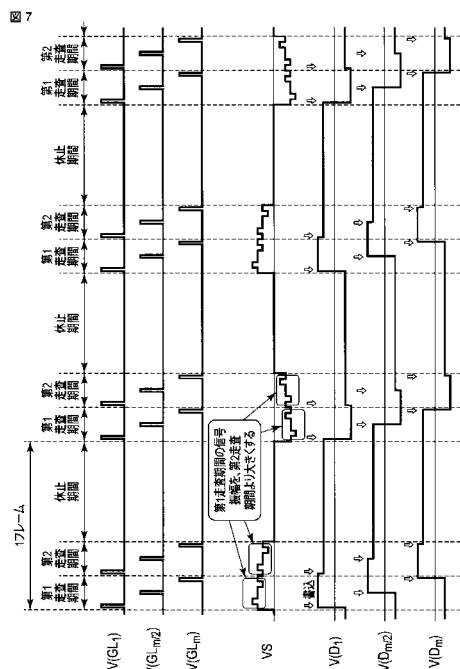
(54) 【発明の名称】 液晶表示装置

## (57) 【要約】

【課題】低周波駆動、間欠駆動を適用したときに発生するフリッカを抑制し、表示品位を良好とする液晶表示装置を提供することを目的とする。

【解決手段】液晶を含む液晶層と、液晶を駆動する電界を発生させる画素電極と、画素電極に映像信号を供給する映像信号線と、画素電極の液晶層と対向する面の裏面側に設けられた容量絶縁膜とを備え、1フレーム期間は、画素電極に映像信号を供給する駆動期間と、映像信号を供給しない休止期間とを有し、フレーム周波数は、50 Hz以下であり、容量絶縁膜は、ジルコニウム、マグネシウム、ストロンチウム、チタン、アルミニウム、イットリウム及びハフニウムからなる群から選択される元素を含む酸化物又は窒化物、であり、駆動期間において画素電極には映像信号が複数回供給される液晶表示装置である。

【選択図】図 7



## 【特許請求の範囲】

## 【請求項 1】

液晶表示装置であって、  
液晶を含む液晶層と、  
前記液晶を駆動する電界を発生させる画素電極と、  
前記画素電極に映像信号を供給する映像信号線と、  
前記画素電極の前記液晶層と対向する面の裏面側に設けられた容量絶縁膜と、を備え、  
1フレーム期間は、前記画素電極に前記映像信号を供給する駆動期間と、前記映像信号を供給しない休止期間とを有し、  
フレーム周波数は、50Hz以下であり、

10

前記容量絶縁膜は、ジルコニウム、マグネシウム、ストロンチウム、チタン、アルミニウム、イットリウム及びハフニウムからなる群から選択される元素を含む酸化物又は窒化物、であり、

前記駆動期間において、前記画素電極には前記映像信号が複数回供給される、液晶表示装置。

## 【請求項 2】

前記駆動期間において、前記画素電極には前記映像信号が2回供給され、  
第1回目に前記画素電極に供給される前記映像信号によって前記液晶層に印加される電位差V1は、第2回目に前記画素電極に供給される前記映像信号によって前記液晶層に印加される電位差V2よりも大きい、請求項1に記載の液晶表示装置。

20

## 【請求項 3】

前記駆動期間において、前記画素電極に第1回目の前記映像信号と第2回目の前記映像信号とが供給される時間間隔は、10 msec以上で50 msec以下である、請求項2に記載の液晶表示装置。

## 【請求項 4】

前記時間間隔は、13 msec以上で30 msec以下である、請求項3に記載の液晶表示装置。

## 【請求項 5】

前記映像信号が中間階調である場合の前記電位差V1/前記電位差V2の値は、前記映像信号が黒階調又は白階調である場合の前記電位差V1/前記電位差V2の値よりも小さい、請求項2に記載の液晶表示装置。

30

## 【請求項 6】

前記映像信号線は、カラム反転方式によって駆動される、請求項1乃至5のうちのいずれか1項に記載の液晶表示装置。

## 【請求項 7】

前記映像信号線と前記画素電極とを電気的に断続する画素スイッチを備え、  
前記画素スイッチは、ポリシリコン薄膜トランジスタで構成される、請求項1乃至6のうちのいずれか1項に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

40

## 【0001】

本発明は、液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置は、テレビ受像機、カーナビゲーション装置等の車載用ディスプレイ、ノートパソコン、タブレット型PC、携帯電話、スマートフォンなどモバイル用端末等、様々な機器に搭載されている。この液晶表示装置には、用途に応じて種々のモードの液晶が採用されている。

## 【0003】

例えばTN(Twisted Nematic)モード、OCB(Optically

50

Compensated Bend) モードなどの縦電界方式の液晶表示装置では、上側基板に備えられた対向電極と、下側基板に設けられた画素電極との間に発生する電界により、両基板間に挟持された液晶層に含まれる液晶分子の配向方向を制御する。

【0004】

また、IPS (In-Plane Switching) モード、FFS (Fringing Field Switching) モードなどの横電界方式の液晶表示装置においては、対向電極（この場合はCOM電極と呼ばれる）、画素電極とともに一方の基板に備えられ、両電極間に発生する電界（フリンジ電界）により、液晶層に含まれる液晶分子の配向方向を制御する。FFSモードの液晶表示装置は、大きな開口率を確保できるので輝度が高く、かつ視野角特性に優れている。

10

【0005】

ところでスマートフォンなどのモバイル用端末用途の液晶表示装置においては回路消費電力の低減が必須である。その消費電力低減手段の一つとして、低周波駆動や間欠駆動などが提案されている。低周波駆動とは液晶表示装置の駆動周波数を標準条件に対して例えば2/3、1/2、1/4などに低減して回路電力を低減する方式である。また、間欠駆動とは液晶表示装置に対して1表示期間の書き込みを行った後に数表示期間の回路停止期間を設けることで回路電力を低減する方式である。いずれの場合も液晶表示部の映像信号を書き換える周期が長くなるため動画表示時にぼけが発生する等の副作用が発生じるが、動画視認性が重要視されない静止画表示等の場合においては、有効な回路電力低減策となる。

20

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2002-278523号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、液晶表示装置において低周波駆動、間欠駆動を実施する場合には、フリッカを低減することが必要である。

例えば、フレーム周波数が通常の液晶表示装置で採用されている60Hzの場合には特にフリッカは視認されなかつたが、フレーム周波数を2/3の40Hzにした場合にはフリッカが視認された。そして、フレーム周波数をさらに下げた場合にはフリッカはより顕著に視認された。

30

【0008】

本発明においては、低周波駆動、間欠駆動を適用したときに発生するフリッカを抑制し、表示品位を良好とする液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

一実施形態に係る液晶表示装置は、液晶表示装置であって、液晶を含む液晶層と、前記液晶を駆動する電界を発生させる画素電極と、前記画素電極に映像信号を供給する映像信号線と、前記画素電極の前記液晶層と対向する面の裏面側に設けられた容量絶縁膜と、を備え、1フレーム期間は、前記画素電極に前記映像信号を供給する駆動期間と、前記映像信号を供給しない休止期間とを有し、フレーム周波数は、50Hz以下であり、前記容量絶縁膜は、ジルコニアム、マグネシウム、ストロンチウム、チタン、アルミニウム、イットリウム及びハフニウムからなる群から選択される元素を含む酸化物又は窒化物、であり、前記駆動期間において、前記画素電極には前記映像信号が複数回供給される、液晶表示装置である。

40

【図面の簡単な説明】

【0010】

【図1】実施の形態に係る表示装置の構成を示す概略の平面図。

50

【図2】実施の形態に係る液晶表示装置の液晶表示パネルの表示部の断面を示す図。

【図3】実施の形態の液晶表示装置の検討に先立って検討した液晶表示装置の間欠駆動における駆動方法を説明するための図。

【図4】実施の形態の液晶表示装置の検討に先立って検討した間欠駆動を行った場合の輝度応答波形を示す図。

【図5】実施の形態に係る液晶表示装置の検討に先立って検討した液晶表示装置のHig h - k材料を用いた容量絶縁膜、配向膜及び液晶層の等価回路モデルを示す図。

【図6】実施の形態に係る液晶表示装置の検討に先立って検討した液晶表示装置のピーク的な輝度変動の原因を説明するための図。

【図7】実施の形態の液晶表示装置の間欠駆動における駆動方法を説明するための図。

【図8】実施の形態の液晶表示装置の第1走査期間と第2走査期間とにおける階調レベルの関係を示す図。

【図9】液晶表示装置の駆動時における画素電極の電位の応答と、これに対する輝度応答を示す図。

【図10】実施の形態の液晶表示装置の2回書き込みにおけるフリッカ改善を調査した結果を示す図。

【図11】実施の形態の液晶表示装置の2回書き込みにおけるフリッカ改善を調査した結果を示す他の図。

【図12】実施の形態の液晶表示装置の駆動方法が適用される縦電界型の液晶表示装置の構造の例を示す図。

【発明を実施するための形態】

【0011】

以下に説明する、本発明の各実施の形態についての開示はあくまで一例にすぎず、当業者において、発明の主旨を保っての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

【0012】

本発明の各実施の形態の液晶表示装置の検討に先立ち、フリッカを低減する方法について検討した内容について説明する。なお以下において、低周波駆動や間欠駆動について、画素の映像信号書き換えを行う時間間隔を「フレーム周期」あるいは「1フレーム」と呼び、その逆数を「フレーム周波数」と呼ぶ。

【0013】

液晶材料は長時間DC電圧を印加しておくとチャージアップにより表示特性に経時変化が生じるため、1フレーム毎に正負極性を反転させてDC平均がほぼ0になるようにして駆動するのが一般的である。しかし、正負での応答特性（輝度 - 電圧特性）にずれがあると正負フレームでの輝度が異なり、1フレーム毎に明暗の差が生じてフリッカ（ちらつき）が発生する。信号の正負平均（DC平均値）に微小なオフセット電圧を加えたり、対向電極電位を調整したりすることでフリッカを極小化することは可能であるが、経時的な輝度 - 電圧特性のシフトや階調間の最適条件のずれなども完全に吸収してフリッカを皆無にすることは困難である。

【0014】

このようなフリッカを低減するための手段として、例えばライン反転、カラム反転、ドット反転などの反転方式が知られている。例えばライン反転では、時間的な正負極性反転の位相を1行毎に逆にして分布させることにより、正負での輝度応答の差を巨視的に相殺して、フリッカが視認されないようにすることができる。カラム反転やドット反転も同様であり、前者は1列毎に、後者はチェックカーパターン状に正負極性反転の位相を逆にすることでフリッカが視認されないようにすることができる。

10

20

30

40

50

## 【0015】

このうちライン反転とドット反転は画面走査時に1ライン毎に極性反転しながら画素への書き込みを行うため、1H期間（1水平周期）毎にパネル内の信号線の充放電を行う必要があり、回路消費電力が大きくなる。一方、カラム反転は行方向の極性反転が無いため回路消費電力低減という観点では有利である。モバイル用液晶表示装置においては製品仕様に応じて各種反転方式が採用されるが、電力低減という観点ではカラム反転方式が最も望ましい。

## 【0016】

ところが、このようなカラム反転のような方式を採用しても、フレーム周波数が低減してTFT書き込み後の保持期間が長くなると、TFTのリーク電流により画素電極PEの電位Vpixが変動し、フリッカが発生するという課題が生じる。この原因によるフリッカは、特にLTFS（低温ポリシリコン）の場合に顕著である。そこでこの対策を種々検討した結果、FFS構造の場合では画素ITOと対向電極COM間の絶縁膜に相当する、保持容量絶縁膜（以下、容量絶縁膜という。）に後述する比誘電率の大きい材料を用いて保持容量を大きくすることがTFTのリーク電流の低減に有効であることがわかった。

10

## 【0017】

比誘電率の大きい材料としては、ジルコニウム、マグネシウム、ストロンチウム、チタン、アルミニウム、イットリウム及びハフニウムからなる群から選択される元素を含む酸化物又は窒化物である（以下、High-k材料とする）。従来、容量絶縁膜として最も一般に用いられている材料は窒化シリコン（SiN）であり、その比誘電率は5～7程度である。容量絶縁膜に、例えば比誘電率が8程度のHigh-k材料を用いれば、同じ膜厚でより大きい保持容量を確保することができるため、フリッカ抑制に有効であると考えられる。

20

## 【0018】

そこでFFSモードの液晶表示装置において、比誘電率が8程度のHigh-k材料を用いてフレーム周波数が1Hz～50Hzの低周波駆動、間欠駆動を実施した。その結果、TFTリークに起因する画素電極PEの電位Vpix変動は抑制された。しかし別の課題として、輝度応答波形にて信号書き込み（極性反転）直後にピーク的な輝度変動が観測され、想定通りのフリッカ抑制ができなかった。

30

## 【0019】

以下の各実施の形態では、High-k材料を用いた液晶表示装置を1Hz～50Hzで低周波駆動、間欠駆動する際ににおいて、フリッカを低減する方法を説明する。

図1は、実施の形態に係る表示装置の構成を示す概略の平面図である。本実施形態に係る液晶表示装置は、液晶表示パネルPNLとバックライトBLTとを備えている。液晶表示パネルPNLは、m行×n列（m、nは正の整数とする）のマトリクス状に配置された表示画素PXを含む表示部を含む。バックライトBLTは、液晶表示パネルPNLを背面側から照明する照明手段である。

30

## 【0020】

図2は、実施の形態に係る液晶表示装置の液晶表示パネルPNLの表示部の断面を示す図である。液晶表示パネルPNLは、アレイ基板100、対向基板200と、この一対の基板100、200間に挟持された液晶層LQとを備えている。

40

## 【0021】

対向基板200には、透明絶縁性基板SB2、カラーフィルタ層CF、オーバコート層L2、及び配向膜AL2が設けられている。カラーフィルタ層CFは、透明絶縁性基板SB2上に配置された赤（R）、緑（G）、青（B）各色の着色層を含んでいる。オーバコート層L2は、カラーフィルタ層CFを覆って設けられ、カラーフィルタ層CFに含まれる物質が液晶層LQへ流出することを防止する。配向膜AL2は、液晶層LQに接して設けられ、液晶分子の配向を制御する。

## 【0022】

アレイ基板100は、透明絶縁性基板SB1、対向電極（第1電極）COM、複数の画

50

素電極（第2電極）P E 及び配向膜A L 1を備えている。画素電極P Eは、窒化シリコン（S i N）等の容量絶縁膜L 1を介して対向電極C O Mの上方に配置されている。画素電極P Eは表示画素P X毎に配置され、スリット状の開口部S L Tが形成されている。対向電極C O Mと画素電極P Eとは、例えばI T O（I ndium T in Oxide）によって形成された透明電極である。配向膜A L 1は、液晶層L Qに接して設けられ、液晶分子の配向を制御する。

#### 【0023】

容量絶縁膜L 1は、従来一般的に使われていた窒化ケイ素や酸化ケイ素よりも、比誘電率の大きい材料で形成する。誘電率が大きい材料としては、ジルコニウム、マグネシウム、ストロンチウム、チタン、アルミニウム、イットリウム、ハフニウムからなる群から選択される元素を含む酸化物又は窒化物である。より好ましくは、これらの元素を含む酸化物と窒化物を共に含む。これらの元素を含む酸化物は、例えば、Z r S i O<sub>4</sub>、T i O<sub>2</sub>、S r T i O<sub>3</sub>、M g O、Z r O<sub>2</sub>、A l<sub>2</sub>O<sub>3</sub>、Y<sub>2</sub>O<sub>3</sub>、H f O<sub>2</sub>からなる群から選択されるものが挙げられる。これらの元素を含む窒化物は、例えば、Z r N、T i N、S r<sub>3</sub>N<sub>2</sub>、M g<sub>3</sub>N<sub>2</sub>、A l N、Y N、H f Nからなる群から選択されるものが挙げられる。

10

#### 【0024】

これらの材料で形成された容量絶縁膜L 1の比誘電率は、8より大きく65よりも小さいことが好ましい。より好ましくは15以上40以下であり、さらに好ましくは15以上30以下である。なお、比誘電率の測定は、H E W L E T T P A C K A R D社製の測定装置（製品名：4284A P R E C I S I O N L C R M E T E R）を用いて、測定周波数1M H zで測定する。測定環境は25、50%R Hとする。

20

#### 【0025】

図1に示すように、アレイ基板100は、表示部において、走査線G L（G L 1、G L 2、...、G L m）、信号線S L（S L 1、S L 2、...、S L n）及び画素スイッチS Wを備えている。走査線G Lは、複数の表示画素P Xが配列する行に沿って延びる。信号線S Lは、複数の表示画素P Xが配列する列に沿って延びる。画素スイッチS Wは、走査線G Lと信号線S Lとが交差する位置近傍に配置されている。

#### 【0026】

画素スイッチS Wは薄膜トランジスタ（T F T：T hin F ilm T ransistor）を備えている。画素スイッチS Wのゲート電極は対応する走査線G Lと電気的に接続されている。画素スイッチS Wのソース電極は対応する信号線S Lと電気的に接続されている。画素スイッチS Wのドレイン電極は対応する画素電極P Eと電気的に接続されている。画素電極P Eは容量絶縁膜L 1を介して対向電極C O Mと対向し、対向電極C O Mとの間に保持容量C sを形成している。

30

#### 【0027】

アレイ基板100は、複数の表示画素P Xを駆動する駆動手段として、ゲートドライバG D（左側G D - Lおよび右側G D - R）とソースドライバS Dとを備えている。複数の走査線G LはゲートドライバG Dの出力端子と電気的に接続されている。複数の信号線S LはソースドライバS Dの出力端子と電気的に接続されている。

40

#### 【0028】

ゲートドライバG DとソースドライバS Dとは、表示部の周囲の領域に配置されている。ゲートドライバG Dは複数の走査線G Lにオン電圧を順次印加して、選択された走査線G Lに電気的に接続された画素スイッチS Wのゲート電極にオン電圧を供給する。ゲート電極にオン電圧が供給された画素スイッチS Wの、ソース電極 - ドレイン電極間が導通する。ソースドライバS Dは、複数の信号線S Lのそれぞれに対応する映像信号V sを供給する。信号線S Lに供給された映像信号V sは、ソース電極 - ドレイン電極間が導通した画素スイッチS Wを介して対応する画素電極P Eに印加される。

#### 【0029】

ゲートドライバG DとソースドライバS Dとは、液晶表示パネルP N Lの外部に配置さ

50

れた制御回路CTRにより動作を制御される。また制御回路CTRは、対向電極COMに対向電圧Vcomを供給している。さらに制御回路CTRは、バックライトBLTの動作を制御する。

#### 【0030】

制御回路CTRは、駆動電力低減のために間欠駆動の機能を持っている。いま、一例として液晶表示装置の標準のフレーム周波数が60Hz(すなわち(1/60)secごとに画素への映像信号Vsの書き換えが行われる)であるとする。動画表示の場合には標準の60Hzでの動作とするが、動画視認性がそれほど重視されない静止画像などを表示する場合には、制御回路CTRは、間欠駆動を実行する。

#### 【0031】

制御回路CTRは、(1/60)secをかけて書き込み(画面の上から下までの走査)を行った後に、例えば(1/60)sec、(3/60)sec、(7/60)sec、あるいは(59/60)secの休止期間を設ける。休止期間制御に回路CTRの動作を停止すればその間の回路消費電力は実質0になり、書き込み時も含めた時間平均としての回路消費電力はそれぞれ、1/2、1/4、1/8、あるいは1/60に低減される。

#### 【0032】

上述のような駆動では各画素への書き込み後に長時間の保持を行う必要があることから、TFTとしてオフリーケ電流の小さいものを用いることが望ましい。例えばIGZO(In(インジウム)、Ga(ガリウム)、Zn(亜鉛)から構成される酸化物)を用いたTFTは一般にオフリーケ電流が小さく、上述の低周波駆動、間欠駆動に適したTFTであるといわれている。

#### 【0033】

一方、ポリシリコンTFTはIGZOほど低リーケではなく、一般的には間欠駆動には適さないと言われている。しかしながら、ポリシリコンTFTは高移動度という特長を有するため比較的小さなTFTサイズで大きな充電能力を得ることができ、画素の開口率を大きくできる(すなわちバックライト光利用効率を高くできる)というメリットがあり、ポリシリコンTFTで間欠駆動を実施したいという要望は強い。そこで、容量絶縁膜L1の厚みを薄くしたり誘電率を大きくしたりすることで容量Csを増大させ、TFTリーケが発生しても画素電極PEの電位Vpixが変動しにくい(すなわち保持能力が高くフリッカが発生しにくい)構造にすることで、ポリシリコンで間欠駆動を実現する。なお本願では、容量絶縁膜L1として比誘電率が8程度のHigh-k材料を採用している。

#### 【0034】

本実施形態に係る液晶表示装置は、対向電極COMと画素電極PEとに印加される電圧の電位差により、液晶層LQに電界を生じさせ、液晶層に含まれる液晶分子の配向方向を制御するFFS(Fringe-Field Switching)モードの液晶表示装置である。液晶分子の配向方向により、バックライトBLTから出射される光の透過光量が制御される。

#### 【0035】

ここで、「電位」は位置エネルギーの大小を表し、「電圧」は2点の電位の差(電位差)を表す用語であると定義されている。液晶層LQに印加される電圧は、画素電極PEと対向電極COMとの間の電位差に相当する。そして、反転駆動においては、液晶層LQに印加される電位差(電圧)の極性が反転する。以下の記載においては、簡便のため、例えば、液晶層LQに作用する画素電極PEと対向電極COMとの電位差(Vpix)を画素電極PEの電位(Vpix)と表現する。

#### 【0036】

図3は、実施の形態の液晶表示装置の検討に先立って検討した液晶表示装置の間欠駆動における駆動方法を説明するための図である。なお、図3は簡略図であり、誘電応答遅延起因の画素電極PEの電位Vpix変動は描かれていない。

#### 【0037】

先に説明した通り、間欠駆動においては、1フレーム期間は走査期間とそれに引き続く

休止期間によって構成される。走査期間においては、走査線 G L 1、G L 2、……、G L m が順次選択され、対応する行の画素スイッチ S W が順次導通状態となる。なお、m は液晶表示装置のライン数である。そして、各行の画素スイッチ S W が導通状態になるタイミングに合わせてソースドライバから信号線 S L に出力される映像信号 V s が各行の画素電極 P E に書き込まれて保持される。なお、信号線 S L は表示領域内に n 本あるが、簡単のため 1 本の信号線のみに注目し、これに対応した映像信号を V S として説明する。

#### 【0038】

休止期間においてはどの走査線 G L も選択されず、各画素電極 P E に保持された映像信号 V s はそのまま保持が継続される。次のフレーム期間においても同様の動作が行われるが、映像信号 V s の極性は 1 フレーム毎に反転するため、画素電極 P E に保持される映像信号 V s も 1 フレーム毎に反転したものとなる。その結果、画素電極 P E の電位は V ( D 1 )、V ( D 2 )、……、V ( D m ) として示すようなフレーム毎に反転する矩形波状となる。

#### 【0039】

そこで、図 2 に示す構造の液晶表示パネル P N L において、容量絶縁膜 L 1 に比誘電率が 8 程度の H i g h - k 材料を用いてフレーム周波数が 1 H z ~ 5 0 H z の間欠駆動を実施した。その結果、T F T リークに起因する画素電極 P E の電位 V p i x 变動は抑制された。しかし別の課題として、輝度応答波形にて信号書き込み（極性反転）直後にピーク的な輝度変動が観測され、想定通りのフリッカ抑制ができなかった。

#### 【0040】

図 4 は、実施の形態の液晶表示装置の検討に先立って検討した間欠駆動を行った場合の輝度応答波形を示す図である。これは特定の 1 画素に注目したときの出力輝度応答波形である。

#### 【0041】

図 4 に示すように、容量絶縁膜 L 1 として比誘電率の大きい材料（H i g h - k 材料）を用いた場合であっても、輝度応答測定において信号書き込み（極性反転）直後にピーク的な輝度変動が観測された。この輝度変動は、従来の容量絶縁膜 L 1 を用いた場合と比較してピーク値が低減しているもののフリッカの原因となり得るものであり、想定通りのフリッカ抑制を図ることができなかった。この輝度変動の原因是、H i g h - k 材料の誘電応答遅延に起因していると考えられる。以下、誘電応答遅延の内容について説明する。

#### 【0042】

図 5 は、実施の形態に係る液晶表示装置の検討に先立って検討した液晶表示装置の H i g h - k 材料を用いた容量絶縁膜、配向膜及び液晶層の等価回路モデルを示す図である。

#### 【0043】

図 5 に示す液晶表示パネル P N L の等価回路のモデルでは、画素電極 P E と対向電極 C O M とに挟持される容量絶縁膜 L 1 には容量成分 C 0、C 1 と抵抗因子 R 1 とが存在する。また、液晶層 L Q 内に回り込む電界の経路に沿って、配向膜 A L 1 の容量、液晶層 L Q の容量及び配向膜 A L 1 の容量が存在する。上述のピーク的な輝度変動は、容量絶縁膜 L 1 に存在する容量成分 C 0、C 1 と抵抗因子 R 1 によって生じる。

#### 【0044】

誘電体材料は一般に、電圧印加に対して瞬時に誘電応答する成分（電子分極、イオン分極など）と、電圧印加に対して遅延して誘電応答する成分（空間電荷分極など）を有する。電圧印加に対して瞬時に誘電応答する成分は単に容量成分 C 0 で表すことができるが、電圧印加に対して遅延して誘電応答する成分は単に容量で表すことができず、等価回路的に容量成分 C 1 と抵抗因子 R 1 の直列接続として表される。

#### 【0045】

図 6 は、実施の形態に係る液晶表示装置の検討に先立って検討した液晶表示装置のピーク的な輝度変動の原因を説明するための図である。

#### 【0046】

図 6 ( a ) は、画素電極 P E の電位 ( V p i x ) の推移を示している。容量成分 C 0 は

10

20

30

40

50

、画素スイッチSWのTFTがオンとなる書込み期間（ $10\text{ }\mu\text{sec}$ ）において誘電応答し、瞬時に充電が完了する。これに対して、容量成分C1は、書込み期間では応答せず、画素スイッチSWのTFTがオフとなる保持期間が開始されてから誘電応答する。画素スイッチSWのTFTがオフであるため、容量成分C0の電荷が容量成分C1の充電に充当される。その結果、画素電極PEの電位（ $V_{pix}$ ）が時間経過とともに低下する。

【0047】

図6（b）は、輝度の推移を示している。輝度は、画素電極PEの電位の絶対値 $|V_{pix}|$ に対応するため、図6（b）は、図6（a）を元にして描いている。このように、フレームの先頭にピーク状の輝度変動が生じている。High-k材料は、一般にSiNなどに比べて特にC1/C0比が大きいため、上述のピーク状の輝度変動が顕著となる。

10

【0048】

図7は、実施の形態の液晶表示装置の間欠駆動における駆動方法を説明するための図である。なお、図7は簡略図であり、誘電応答遅延起因の画素電極PEの電位 $V_{pix}$ 変動は描かれていない。

【0049】

図3に示す駆動方法と異なり、1フレーム期間は第1走査期間、第2走査期間、およびそれに引き続く休止期間によって構成されている。第1走査期間においては、走査線GL1、GL2、…、GLmが順次選択され、対応する行の画素スイッチSWが順次導通状態となる。そして、各行の画素スイッチSWが導通状態になるタイミングに合わせてソースドライバSDから信号線SLに出力される映像信号Vsが各行の画素電極PEに書き込まれて保持される。第2走査期間においても同様であり、各行に対応した映像信号Vsが各行の画素電極PEに書き込まれて保持される。ここで、第1走査期間と第2走査期間で各画素に書き込まれる映像信号Vsの極性は同一であるが、それぞれの階調レベルは所定の関係となるように設定する。

20

【0050】

図8は、実施の形態の液晶表示装置の第1走査期間と第2走査期間とにおける階調レベルの関係を示す図である。

【0051】

図8に示す座標の縦軸は第1走査期間に書き込む映像信号Vsの階調レベルを表し、横軸は第2走査期間に書き込む映像信号Vsの階調レベルを表している。直線Aは基準線を表している。直線Aは横軸に対して45度の傾きをもつ直線である。従って、直線A上の点Gに対応する縦軸、及び横軸上の階調レベルは同一の階調レベル $g_0$ である。これは、第1走査期間に書き込む階調レベルと第2走査期間に書き込む階調レベルとが同じであることを表している。

30

【0052】

曲線Bは、実施の形態における、書き込まれるそれぞれの階調レベルの関係を規定している。直線A上の点Gに対応する横軸上の階調レベルはレベル $g_0$ である。これに対して、点Gに対応する曲線B上の点G'に対応する縦軸上の階調レベルはレベル $g_1$ である。従って、第1走査期間に書き込む階調レベル $g_1$ は、第2走査期間に書き込む本来表示すべき階調レベル $g_0$ よりも大きい階調レベルとなる。

40

【0053】

なお、階調レベル $g_0$ と階調レベル $g_1$ との差が中間階調では大きく、低階調レベル（黒レベル）、高階調レベル（白レベル）に近づくにつれて差が小さくなるように曲線Bを設定している。即ち、中間調領域の階調を表示する場合に、第1走査期間で書き込まれる階調は第2走査期間で書き込まれる階調よりも、より大きく設定される。この理由は、フリッカの視認性が高い中間階調レベルにおいてピーク状の輝度変動をより強く抑制するためである。

【0054】

図7において、休止期間における動作は、図3における動作と同様であり、どの走査線GLも選択されず、各画素電極PEに保持された映像信号Vsをそのまま保持する状態が

50

継続する。次のフレーム期間においても同様の動作が行われるが、映像信号  $V_s$  の極性は 1 フレーム毎に反転するため、画素電極  $P_E$  に保持される映像信号  $V_s$  も 1 フレーム毎に反転したものとなる。その結果、画素電極  $P_E$  の電位は  $V(D1)$ 、 $V(D2)$ 、 $\dots$ 、 $V(Dm)$  に示すように、極性反転直後の振幅が大きくなる電圧波形となる。

【0055】

図 9 は、液晶表示装置の駆動時における画素電極  $P_E$  の電位  $V_{pix}$  の応答と、これに対する輝度応答を示す図である。

【0056】

図 9 (1) の上段には、実施の形態の液晶表示装置の駆動時における画素電極  $P_E$  の電位  $V_{pix}$  の応答を示している。本発明の駆動を行った場合、まず正極性の第 1 走査期間に対応する書き込み（映像信号電位は  $+V_{s1}$  とする）を行った後の保持期間では、上述のメカニズムにより画素電極  $P_E$  の電位  $V_{pix}$  が低下する。その後第 2 走査期間に対応する書き込み（映像信号電位は  $+V_{s2}$  とする）を行うと、その瞬間に一旦画素電極  $P_E$  の電位  $V_{pix}$  が増加し、その後同じメカニズムにより画素電極  $P_E$  の電位  $V_{pix}$  は緩やかに減少する。負極性側の挙動も電位の極性が反転する以外は同様の動作である。

10

【0057】

図 9 (1) の下段には、以上の動作に対応する輝度の推移を示している。輝度は、画素電極  $P_E$  の電位  $V_{pix}$  の絶対値である  $|V_{pix}|$  として表される。この輝度の推移を示す例では、1 フレーム期間中の輝度の振幅の最大値は A である。

20

【0058】

図 9 (2) の上段には、従来の液晶表示装置の駆動時における画素電極  $P_E$  の電位  $V_{pix}$  の応答を示している。従来の方式で液晶表示装置の駆動を行った場合、まず正極性の第 1 走査期間に対応する書き込み（映像信号電位は  $+V_{s1}$  とする）を行った後の保持期間では、上述のメカニズムにより画素電極  $P_E$  の電位  $V_{pix}$  が低下する。この低下状態は、次の負極性の第 1 走査期間に対応する書き込み（映像信号電位は  $-V_{s1}$  とする）が行われるまで継続される。

30

【0059】

図 9 (2) の下段には、以上の動作に対応する輝度の推移を示している。輝度は、画素電極  $P_E$  の電位  $V_{pix}$  の絶対値である  $|V_{pix}|$  として表される。この輝度の推移を示す例では、1 フレーム期間中の輝度の振幅の最大値は B である。

30

【0060】

図 9 に示す例では、第 2 走査期間の後の、単位保持期間における画素電極  $P_E$  の電位  $V_{pix}$  の低下度合いは、第 1 走査期間の後の、単位保持期間における画素電極  $P_E$  の電位  $V_{pix}$  の低下度合いよりも小さくなっている。これによって、輝度の振幅の最大値 A < 輝度の振幅の最大値 B の関係が成立している。従って、本発明の駆動方法を実行した場合、従来の駆動方法を実行した場合に比較してフリッカが低減できることがわかる。

40

【0061】

ところで、本発明の駆動方法を実行した場合の輝度の振幅の最大値 A は、第 1 走査期間の書き込みが行われてから第 2 走査期間の書き込みが行われるまでの時間間隔（T とする）、および第 1 期間に書き込まれる映像信号振幅の第 2 期間のそれに対する比（ $V_{s1} / V_{s2}$  とする）によって変化する値である。即ち、上記時間間隔 T と比  $V_{s1} / V_{s2}$  をパラメータとしてフリッカを低減することのできる範囲が存在する。

【0062】

図 10 は、実施の形態の液晶表示装置の 2 回書き込みにおけるフリッカ改善を調査した結果を示す図である。図 10 には、第 1 走査期間の書き込みが行われてから第 2 走査期間の書き込みが行われるまでの時間間隔（T とする）、および第 1 期間に書き込まれる映像信号振幅の第 2 期間のそれに対する比（ $V_{s1} / V_{s2}$  とする）を変化させたときのフリッカレベルをシミュレートした結果を示している。

【0063】

図 10 の座標の横軸は比（ $V_{s1} / V_{s2}$ ）を表し、縦軸は従来の駆動方法（映像信号

50

振幅は  $V_s 1$  とする)について測定したフリッカの比率を表している。すなわち、本グラフの縦軸の値が 1 より小さい場合に、従来例に比べてフリッカが低減していることを意味する。なお、フリッカレベルは J E I T A 規格の測定法に基づいて評価した。J E I T A のフリッカ測定法については、例えば以下を参照することができる。( [http://www.jeita.or.jp/japanese/standard/book/ED-2714\\_B/#page=29](http://www.jeita.or.jp/japanese/standard/book/ED-2714_B/#page=29) )

#### 【0064】

第1回目の書き込みと第2回目の書き込みとの時間間隔  $T$  は、11、16、21、26、31 msec の 5 水準を選択した。なお、フレーム周波数は 5 Hz である。図 10 に示される曲線にはフリッカ比率が 1 以下となる領域が存在する。この曲線の特性は、時間間隔 31 msec の曲線(黒三角マークを結んだ曲線)を例にすると、次のように説明することができる。

10

#### 【0065】

横軸の第1期間電圧比が 1.0 よりも小さい場合、即ち、第1回目の電圧が第2回目の電圧よりも低い場合、第2回目の高い電圧の影響によって1フレーム期間中の輝度の振幅の最大値は高くなり、フリッカレベルは高くなる。横軸の第1期間電圧比が 1.0 よりも大きい場合、即ち、第1回目の電圧が第2回目の電圧よりも高い場合、図 9 で説明したように1フレーム期間中の輝度の振幅の最大値は低くなり、フリッカレベルは低減する。しかし、横軸の第1期間電圧比がさらに所定の値よりも大きくなつた場合、第1回目の電圧がさらに高くなつた影響によって、1フレーム期間中の輝度の振幅の最大値は高くなり、フリッカレベルは高くなる。

20

#### 【0066】

この結果によると、図 10 に示す条件の下では、概ね  $T = 10 \sim 30 \text{ msec}$ 、 $V_s 1 / V_s 2 = 1.000 \sim 1.015$  の場合に、フリッカ改善効果が高くなることがわかる。

#### 【0067】

図 11 は、実施の形態の液晶表示装置の2回書き込みにおけるフリッカ改善を調査した結果を示す他の図である。図 11 では、第1回目の書き込みと第2回目の書き込みとの時間間隔  $T$  は、図 10 と同様の 11、16、21、26、31 msec の 5 水準を選択した。なお、フレーム周波数は 10 Hz である。

30

#### 【0068】

図 11 においても、図 10 と同様に下に凸の曲線が得られた。図 11 に示す条件の下では、フリッカ改善効果が高いケースは、概ね  $T = 10 \sim 20 \text{ ms}$  では、 $V_s 1 / V_s 2 = 1.000 \sim 1.015$  であり、概ね  $T = 20 \sim 30 \text{ ms}$  では、 $V_s 1 / V_s 2 = 1.007 \sim 1.015$  であった。

40

#### 【0069】

以上述べたことから、フレーム周波数によって、高いフリッカ改善効果を与える時間間隔 ( $T$ )、および比 ( $V_s 1 / V_s 2$ ) は異なるが、1フレーム期間に2回の書き込みを行うことによってフリッカ改善を図ることが可能であることがわかる。即ち、通常のフレーム周波数 60 Hz よりも低い周波数である、1 Hz 以上 50 Hz 以下のフレーム周波数において、間欠駆動を行つた場合であつても、本実施の形態の駆動方法を適用することでフリッカを改善することが可能である。なお、フレーム周波数は、5 Hz 以上 40 Hz 以下が好ましい。また、1フレーム中に2回の映像信号を書き込む時間間隔は、10 msec 以上で 50 msec 以下であればフリッカを改善することが可能である。なお、時間間隔は、13 msec 以上で 30 msec 以下が好ましい。

#### 【0070】

なお、上述の駆動方法では2回の書き込みを行つてフリッカの改善を図つたが、本願発明は2回の書き込みに限定されず、2回以上の複数回の書き込みを行うことで、1フレーム期間中の輝度の振幅の最大値を低くすることが可能であることが理解できる。

50

#### 【0071】

なお、本実施の形態の液晶表示装置の駆動方法（図3）は、図2に示すIPS（In-Plane Switching）モード、FFS（Fringe-Field Switching）モードなどの横電界型の液晶表示装置だけでなく、TN（Twisted Nematic）モード、OCB（Optically Compensated Bend）モード等の縦電界型のセル構造を有する液晶表示装置に対しても適用可能である。

#### 【0072】

図12は、実施の形態の液晶表示装置の駆動方法が適用される縦電界型の液晶表示装置の構造の例を示す図である。図12に示す構造は、画素電極PEがスリットの無い構造であること、そして液晶層LQを挟んで対向側に対向電極CEがある点で図2と異なっている。

10

#### 【0073】

図2に示す構造では画素電極PEとCOM電極の間に印加される電圧が液晶を変調すると同時に、容量絶縁膜L1を介してこれらの電極間で形成される容量Csが保持容量として機能していた。これに対し図12に示す構造では、画素電極PEと対向電極CEの間に印加される電圧が液晶を変調し、画素電極PEとCOM電極の間に形成される容量（Cs）は専ら保持容量として機能する。なお図12に示す構造においても、容量絶縁膜L1として比誘電率が8程度のHigh-k材料を採用している。図12に示す液晶表示装置においても、実施の形態の液晶表示装置と同様の駆動方法を適用することでフリッカを抑制することが可能である。

20

#### 【0074】

本発明の実施の形態として上述した表示装置を基にして、当業者が適宜設計変更して実施し得る全ての表示装置も、本発明の要旨を包含する限り、本発明の範囲に属する。

#### 【0075】

本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。例えば、上述の各実施形態に対して、当業者が適宜、構成要素の追加、削除もしくは設計変更を行ったもの、又は、工程の追加、省略若しくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

30

#### 【0076】

また、本実施形態において述べた様によりもたらされる他の作用効果について本明細書記載から明らかなもの、又は当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

#### 【0077】

上記実施形態に開示されている複数の構成要素の適宜な組み合せにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合せてもよい。

#### 【符号の説明】

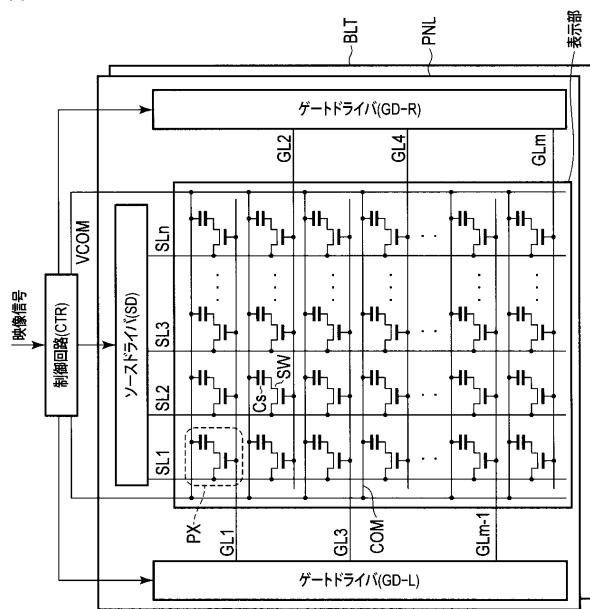
#### 【0078】

COM…対向電極、PNL…液晶表示パネル、BLT…バックライト、PX…表示画素、LQ…液晶層、PE…画素電極、L1…容量絶縁膜、SLT…開口部、…比誘電率、GL…走査線、SL…信号線、SW…画素スイッチ、GD…ゲートドライバ、SD…ソースドライバ、CTR…制御回路、LTP…低温ポリシリコン、Cs…容量、R1…抵抗因子、C0…容量成分、C1…容量成分、g0、g1…階調レベル、T…時間間隔、100…アレイ基板、200…対向基板。

40

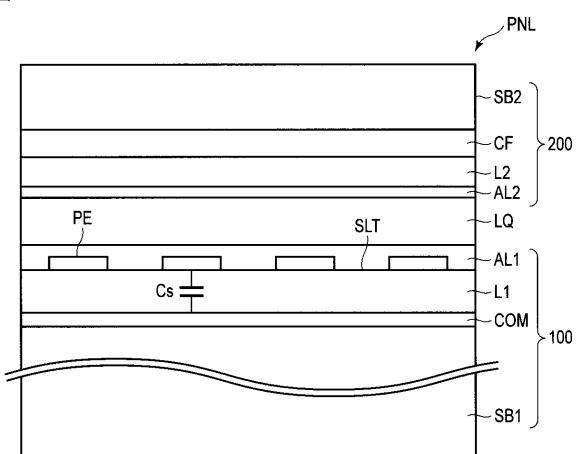
【図1】

図1



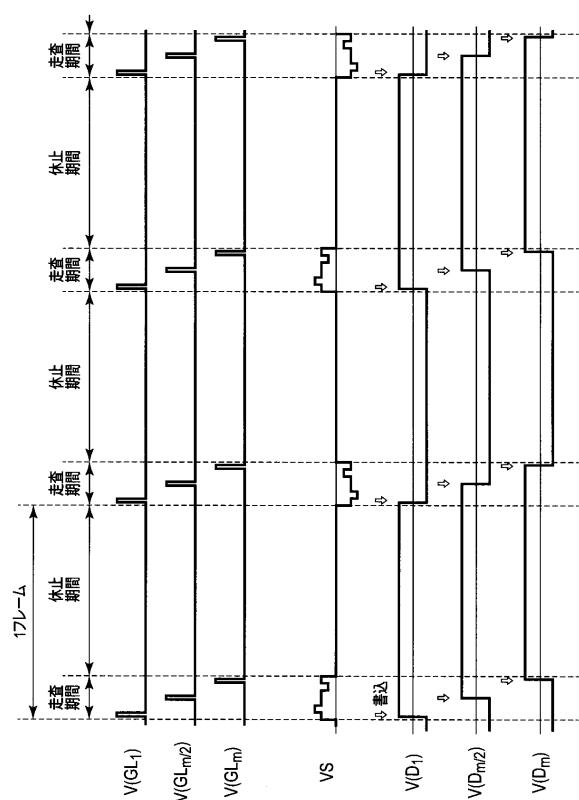
【図2】

図2



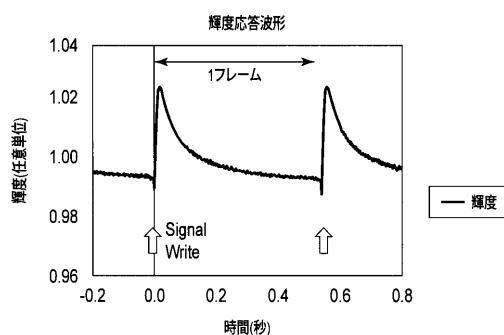
【図3】

図3



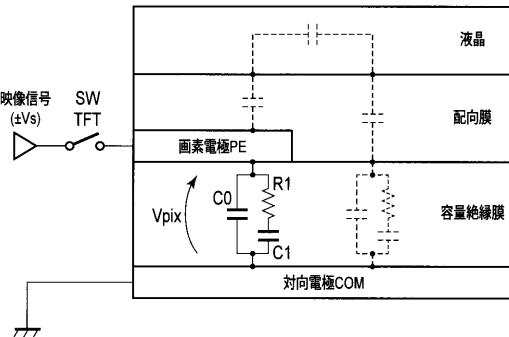
【図4】

図4



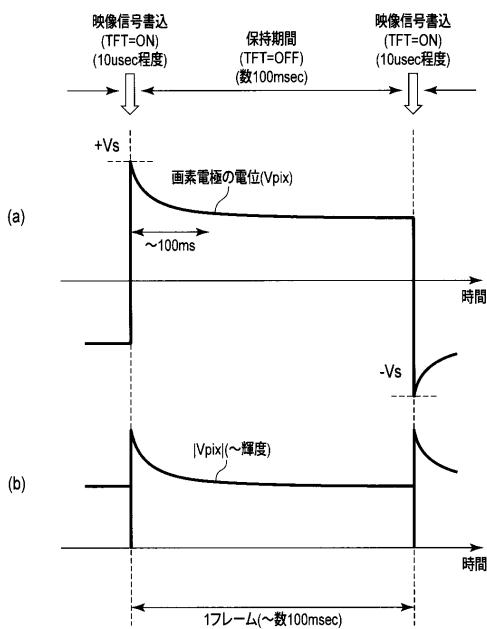
【図5】

図5



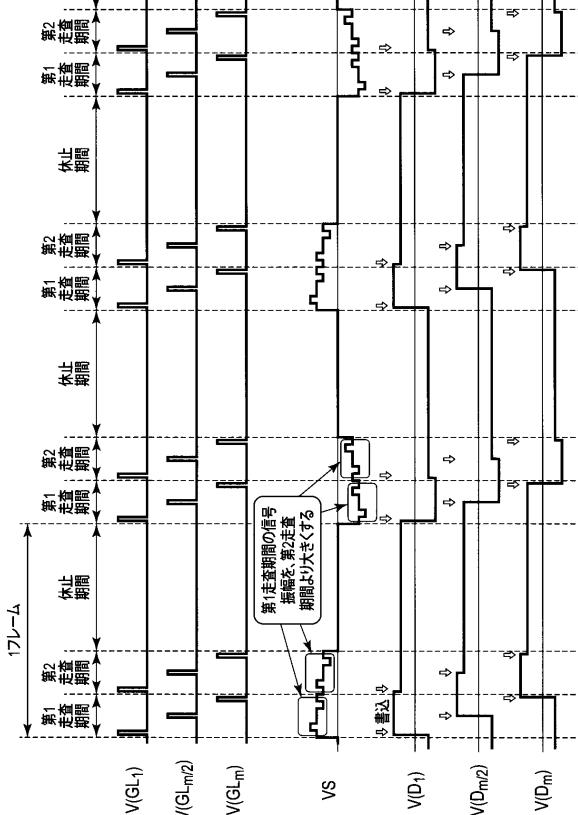
【 図 6 】

四 6



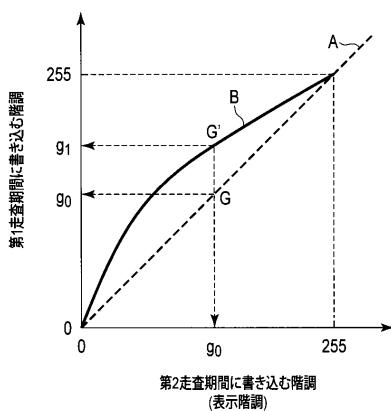
【 図 7 】

图 7



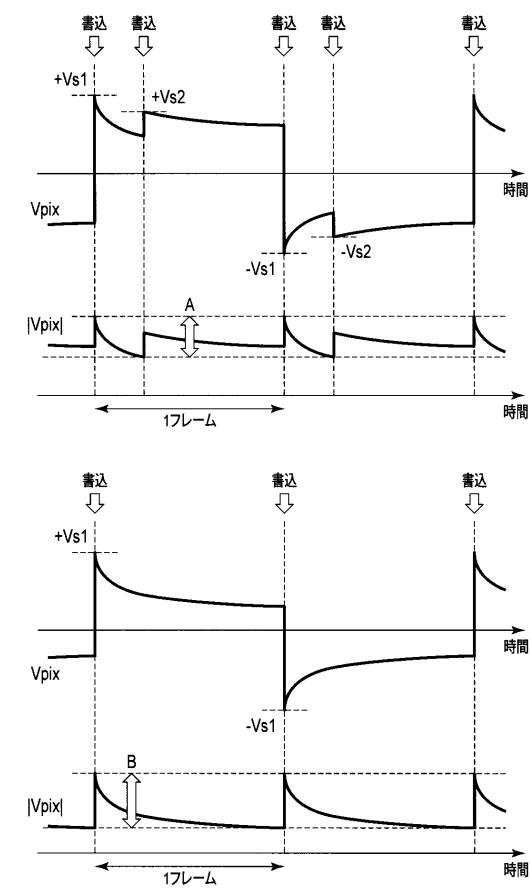
【 図 8 】

图 8



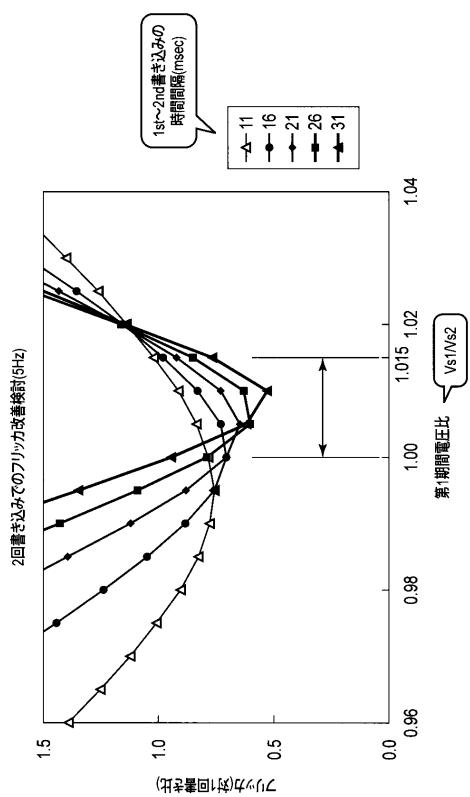
【 図 9 】

图 9



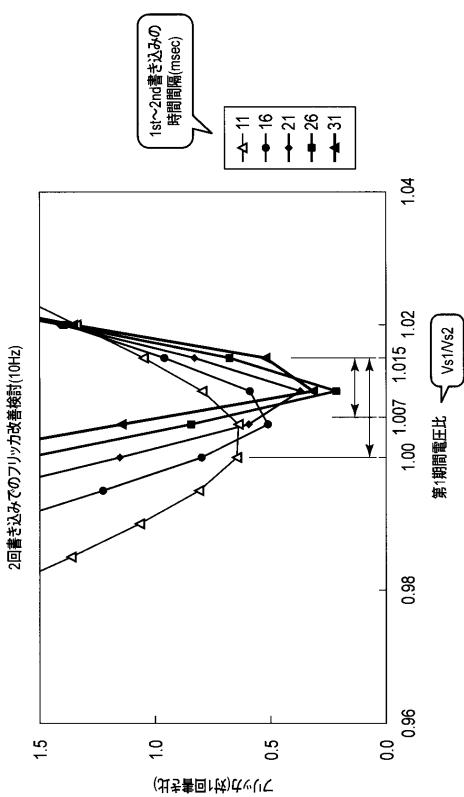
【図 10】

図 10



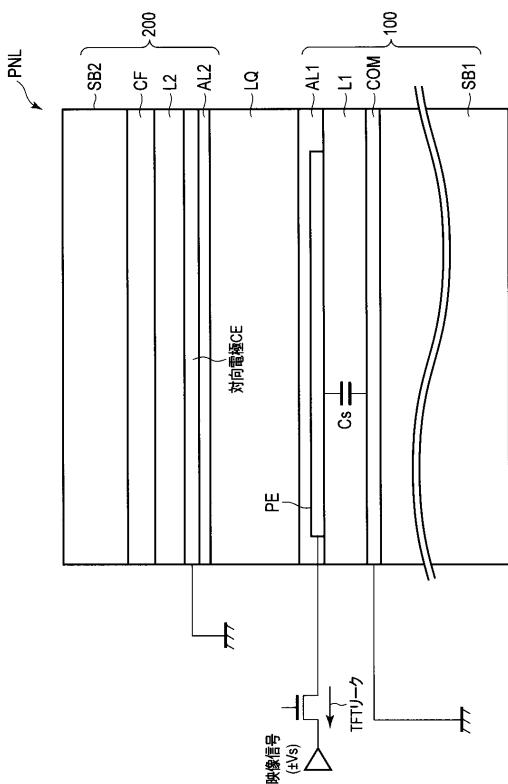
【図 11】

図 11



【図 12】

図 12



## フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 2 3 C
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 1 1 B
G 0 9 F	9/30	3 3 8

F ターム(参考) 5C006 AA02 AC24 AC25 AC26 AC27 AC28 AF44 AF45 AF51 AF52  
BB16 BC03 BC11 EC09 FA23 FA36 FA48 GA01 GA04  
5C080 AA10 BB05 DD26 EE19 FF12 JJ02 JJ04 JJ05 JJ06 KK07  
KK20 KK43  
5C094 AA02 BA03 BA43 DA13 FB02 FB14 FB15 JA20

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2017097208A</a>	公开(公告)日	2017-06-01
申请号	JP2015230347	申请日	2015-11-26
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	田中幸生		
发明人	田中幸生		
IPC分类号	G09G3/36 G02F1/133 G02F1/1368 G09G3/20 G09F9/30		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1368 G09G3/20.611.A G09G3/20.611.G G09G3/20.611.E G09G3/20.622.D G09G3/20.621.A G09G3/20.623.C G09G3/20.623.D G09G3/20.621.B G09G3/20.612.U G09G3/20.611.B G09F9/30.338		
F-TERM分类号	2H192/AA24 2H192/BB13 2H192/DA12 2H192/DA62 2H192/EA43 2H192/FA44 2H192/GD61 2H192/JA02 2H192/JA32 2H193/ZA04 2H193/ZA07 2H193/ZB02 2H193/ZB03 2H193/ZB16 2H193/ZC07 2H193/ZD21 2H193/ZE03 2H193/ZF24 2H193/ZP02 2H193/ZQ16 5C006/AA02 5C006/AC24 5C006/AC25 5C006/AC26 5C006/AC27 5C006/AC28 5C006/AF44 5C006/AF45 5C006/AF51 5C006/AF52 5C006/BB16 5C006/BC03 5C006/BC11 5C006/EC09 5C006/FA23 5C006/FA36 5C006/FA48 5C006/GA01 5C006/GA04 5C080/AA10 5C080/BB05 5C080/DD26 5C080/EE19 5C080/FF12 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK07 5C080/KK20 5C080/KK43 5C094/AA02 5C094/BA03 5C094/BA43 5C094/DA13 5C094/FB02 5C094/FB14 5C094/FB15 5C094/JA20		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

甲抑制闪烁，当低频驱动器，应用间歇驱动，并且根据良好的显示质量提供了液晶显示装置中发生。包括液晶，用于产生电场以驱动液晶，用于将视频信号供给到像素电极与视频信号线的像素电极，设置在所述液晶层的背面侧和表面面对所述像素电极的液晶层帧周期等于或小于50Hz并且是电容绝缘膜含有镁，锶，钛，铝，从由钇和铪组成的组中选择的元素的液晶，锆氧化物或氮化物被中，视频信号在驱动期间供给多次向像素电极它是一种显示设备。点域7

