

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-45318

(P2016-45318A)

(43) 公開日 平成28年4月4日(2016.4.4)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H193
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 622C	5C006
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 624C	5C080
	G09G 3/20 621B	
	G09G 3/20 691D	

審査請求 未請求 請求項の数 20 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願2014-168631 (P2014-168631)  
 (22) 出願日 平成26年8月21日 (2014.8.21)

(71) 出願人 502356528  
 株式会社ジャパンディスプレイ  
 東京都港区西新橋三丁目7番1号  
 (74) 代理人 110000350  
 ポレール特許業務法人  
 (72) 発明者 鈴木 大一  
 東京都港区西新橋三丁目7番1号 株式会  
 社ジャパンディスプレイ内  
 (72) 発明者 田中 幸生  
 東京都港区西新橋三丁目7番1号 株式会  
 社ジャパンディスプレイ内  
 Fターム(参考) 2H193 ZA04 ZA07 ZB07 ZC07 ZC16  
 ZE10 ZF24 ZF43 ZF44 ZH40  
 ZH49 ZH53 ZJ02 ZQ16

最終頁に続く

(54) 【発明の名称】 表示装置

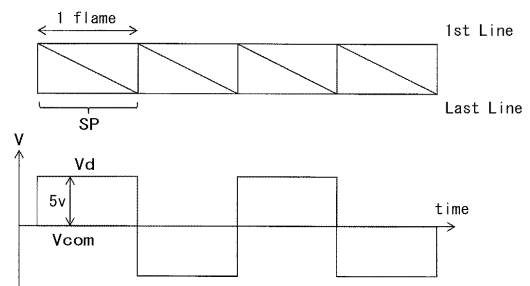
(57) 【要約】

【課題】 ノーマリブラックの表示装置において、高温（例えば70℃）通電後の室温表示において線状の黒いムラが（黒ムラ）発生する。

【解決手段】 表示装置は、画素電極と共通電極と液晶層とを備える。前記表示装置は、1画面を走査する走査期間と、前記走査期間と次の走査期間との間に保持期間とを有する。前記保持期間の直前の走査期間中の前記共通電極に印加される第1の電位は前記保持期間中の前記共通電極に印加される第2の電位と異なるようにされる。

【選択図】 図4

図4



## 【特許請求の範囲】

## 【請求項 1】

表示装置は、  
画素電極と、  
共通電極と、  
液晶層と、

を備え、

前記表示装置は、1画面を走査する走査期間と、前記走査期間と次の走査期間との間に保持期間と、を有し、

前記保持期間の直前の走査期間中の前記共通電極に印加される第1の電位は前記保持期間中の前記共通電極に印加される第2の電位と異なるようにされる。

10

## 【請求項 2】

請求項1の表示装置において、

前記第2の電位と前記第1の電位との差を5Vから15Vとするようにされる。

## 【請求項 3】

請求項1の表示装置において、

前記第1の電位と前記第2の電位との差を、通電総時間の増加に伴い、増大するようにされる。

## 【請求項 4】

請求項3の表示装置において、

前記通電総時間は面内平均輝度と温度と時間の積で決まるようにされる。

20

## 【請求項 5】

請求項1の表示装置において、

前記第2の電位と前記第1の電位の差の極性をnフレーム毎に反するようになされる。

## 【請求項 6】

請求項5の表示装置において、

前記第2の電位の極性を2フレーム毎に反転するようになされる。

## 【請求項 7】

請求項1の表示装置において、

前記保持期間は前記走査期間と略同じ長さである。

30

## 【請求項 8】

請求項1の表示装置において、

前記液晶はネガ型である。

## 【請求項 9】

請求項1の表示装置は、FFSモードである。

## 【請求項 10】

表示装置は、

画素電極と、  
複数の対向電極と、  
液晶層と、

40

を備え、

前記表示装置は、1画面を走査する走査期間と、タッチパネルのセンシング期間と、を有し、

前記対向電極はタッチパネルの走査電極と兼用し、

前記走査期間中の前記共通電極に印加される第1の電位は前記タッチパネルのセンシング期間のうち走査に寄与しない期間中の前記対向電極に印加される第2の電位と異なるようにされる。

## 【請求項 11】

請求項10の表示装置において、

前記第1の電位と前記第2の電位との差を、前記複数の対向電極のうち画面周辺部にお

50

いて大きくするようにされる。

【請求項 1 2】

請求項 1 0 の表示装置において、  
前記第 2 の電位と前記第 1 の電位との差を 5 V から 1 5 V とするようにされる。

【請求項 1 3】

請求項 1 0 の表示装置において、  
前記第 1 の電位と前記第 2 の電位との差を、通電総時間の増加に伴い、増大するようにされる。

【請求項 1 4】

請求項 1 3 の表示装置において、  
前記通電総時間は面内平均輝度と温度と時間の積で決まるようにされる。

10

【請求項 1 5】

請求項 1 0 の表示装置において、  
前記第 2 の電位と前記第 1 の電位の差の極性を n フレーム毎に反するようにされる。

【請求項 1 6】

請求項 1 5 の表示装置において、  
前記第 2 の電位の極性を 2 フレーム毎に反転するようにされる。

【請求項 1 7】

請求項 1 0 の表示装置において、  
前記液晶はネガ型である。

20

【請求項 1 8】

請求項 1 0 の表示装置は、F F S モードである。

【請求項 1 9】

表示装置は、  
画素電極と共通電極とを有するアレイ基板と、  
対向基板と、  
前記アレイ基板と前記対向基板との間に配置される液晶層と、  
制御回路と、

を備え、

前記制御回路は、1 画面を走査する走査期間に前記共通電極に印加する第 1 の電位と、  
前記走査期間と次の走査期間との間に保持期間に前記共通電極に印加する第 2 の電位と、  
を異なるようにされる。

30

【請求項 2 0】

請求項 1 9 の表示装置において、  
前記第 2 の電位と前記第 1 の電位の差の極性を 2 フレーム毎に反転するようにされる。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本開示は表示装置に関し、ノーマリブラックのネガ型液晶表示装置に適用可能である。

【背景技術】

40

【0 0 0 2】

特開 2 0 0 2 - 1 9 6 3 5 5 号公報には、以下のことが開示されている。

液晶表示装置では、シール材、封止材、配向膜、カラーフィルタ要素、スペーサ等が有機材料によって形成されており、これらからイオン性不純物が液晶中に溶出し、また液晶自体にもイオン性不純物が混入していることがある。液晶中にイオン性不純物が溶出したり混入したりすると、イオン性不純物が集中した部分で電圧保持率が低下して表示ムラやコントラストの低下が発生し、また電気二重層が形成されて表示パターンの焼き付きや残像或いは電極の腐食を引き起こす原因となり、表示品質や信頼性が低下するという問題があった。2 枚の基板のうち一方の基板の他方の基板との対向面のシール材の内側において画素領域外にイオン性不純物吸着電極を設けているので、液晶中に溶出したり混入したり

50

しているイオン性不純物がイオン性不純物吸着電極に吸着されて固定され、これによりイオン性不純物に起因する表示ムラ、コントラスト低下、焼き付き、電極の腐食等を防止することができる。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2002-196355号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

10

本願発明者らの検討によって、ノーマリブラックの表示装置において、高温通電後の室温表示において線状の黒いムラが（黒ムラ）発生することが判明した。

その他の課題と新規な特徴は、本開示の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0005】

本開示のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、表示装置は、画素電極と共通電極と液晶層とを備える。前記表示装置は、1画面を走査する走査期間と、前記走査期間と次の走査期間との間に保持期間と、を有する。前記保持期間の直前の走査期間中の前記共通電極に印加される第1の電位は前記保持期間中の前記コモン電極に印加される第2の電位と異なるようにされる。

20

【図面の簡単な説明】

【0006】

【図1】表示装置の課題を説明するための図である。

【図2】表示装置の課題を説明するための図である。

【図3】画素の等価回路を示す図である。

【図4】比較例に係る表示装置の駆動方法を説明するための図である。

【図5】実施の形態に係る表示装置の駆動方法を説明するための図である。

【図6】実施例に係る表示装置の構成を示す図である。

【図7】実施例に係る表示装置のタイミングチャートである。

30

【図8】実施例に係る制御回路の構成を示す図である。

【発明を実施するための形態】

【0007】

以下に、実施の形態、比較例および実施例について、図面を参照しつつ説明する。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

40

【0008】

まず、本開示の課題について図1および図2を用いて説明する。

図1および図2は表示装置の課題を説明するための図である。図1および図2の左側は平面図で、右側は断面図である。

表示装置100Aは、アレイ基板10と対向基板20がシール材30を介して貼り合わされ、シール材30の内側におけるアレイ基板10と対向基板20との間に液晶40が封入されたものからなっている。この場合、アレイ基板10の下辺部10aは対向基板20から突出されている。下辺部10aにはソースドライバSDが搭載されている。アレイ基板10は画素電極および共通電極（対向電極）等を備える。表示装置100Aはノーマリブラックのネガ型液晶表示装置であり、FFS（Fringe Field Switching）モードで駆動

50

される。

図 1 に示すように、表示装置 100A において、画面周辺領域 PA が黒表示で中央領域 CA が白表示状態で高温（例えば 70℃）通電する。その後、室温で画面全体を中間色表示すると、図 2 に示すように、線状の黒いムラ（黒ムラ）A が発生する。これはイオン性不純物の濃縮による液晶 40 にかかる電圧降下に起因したムラと推定される。

#### 【0009】

本願発明者らの検討では、1 フレーム内の液晶にかかる電圧を変化させることで、液晶フローを発生させ、帯電粒子が移動することが分かった。すなわち、液晶中のイオン性不純物を液晶フローにより拡散させることが可能である。

したがって、高温通電で発生し易い黒ムラ発生を以下の手段により抑制する。

液晶フローを意図的に発生させてイオン性不純物が濃縮しないよう拡散させる。

具体的に液晶フローを発生させる手段としては、以下の駆動方法（拡散駆動）を行う。

(1) 1 フレーム内に保持期間（非走査期間）を設け、書込み期間（走査期間）と保持期間の切替え時に共通電極の電位（コモン電位）を変化させて液晶フローを発生させる。

(2) 信号線が極性反転するフレーム間の保持期間同士のコモン電位を同じ極性にするこ  
とで、フレーム間の画素電極の電位（画素電位）とコモン電位の差を異なるようにし、液晶  
フローを発生させる。

変調率が高いが信頼性に懸念のあるネガ型液晶を用いた表示装置（例えば FFS モード）  
において発生する高温通電黒ムラの解決に有効である。ネガ型液晶を用いた表示装置に  
限定されるものではなく、ポジ型液晶を用いた表示装置にも適用可能である。また、FF  
S モードに限定されるものではなく、IPS（In-Plane Switching）モード等の横電界型  
および TN（Twisted Nematic）モード、VA（Vertical Alignment）モードあるいは M  
VA（Multi-domain Vertical Alignment）モードで駆動するいわゆる縦電界型の表示装  
置にも適用可能である。

#### 【0010】

次に、実施の形態に係る表示装置の駆動方法を図 3 から図 5 を用いて説明する。

図 3 は画素の等価回路を示す図である。図 4 は比較例に係る表示装置の駆動方法を説明  
するための図である。図 5 は実施の形態に係る表示装置の駆動方法を説明するための図で  
ある。比較例に係る表示装置および実施の形態の表示装置の構造は表示装置 100A と基  
本的に同じである。

図 3 に示すように、画素 PX は走査線 G と信号線 S とが交差する位置近傍に配置された  
画素スイッチ SW を備えている。画素スイッチ SW は TFT（Thin Film Transistor）で  
構成されている。画素スイッチ SW のゲート電極は走査線 G と電氣的に接続されている。  
画素スイッチ SW のソース電極は信号線 S と電氣的に接続されている。画素スイッチ SW  
のドレイン電極は画素電極 PE と電氣的に接続されている。画素電極 PE と共通電極（対  
向電極）COM とで容量 Cs を形成している。画素 PX に書き込まれた直後の画素電極 P  
E の電位（画素電位（Vd））は信号線 S の電位（信号電位（Vs））と略同じである（  
Vd = Vs）。

図 4 の上側に示すように、比較例に係る表示装置の 1 フレーム（1 frame）はほ  
とんどが書込み期間（SP）からなる。図 4 の下側に示すように、共通電極 COM の電位  
（コモン電位（Vcom））は 1 フレーム中一定であり、画素電位（Vd）とコモン電位  
（Vcom）との差は、例えば白表示では 5V で一定である。すなわち、液晶に印加され  
る電圧は、5V で一定である。画素電位（Vd）の極性は 1 フレーム毎に反転する。比較  
例に係る表示装置では、図 1 および図 2 で説明した課題が発生する。

#### 【0011】

図 5 の上側に示すように、実施の形態に係る表示装置の 1 フレームは書込み期間（SP）  
と保持期間（HP）からなる。図 5 の下側に示すように、書込み期間（SP）は比較例  
と同様にコモン電位（Vcom）は一定であり、画素電位（Vd）とコモン電位（Vco  
m）との差は、例えば白表示では 5V で一定である。一方、保持期間（HP）のコモン電  
位（Vcom）を書込み期間（SP）のコモン電位（Vcom）と異なるようにする。例

10

20

30

40

50

例えば、共通電極COMに供給する電位(VCOM)の変動幅を-10Vにすると、コモン電位(Vcom)は-0.1V(供給電位の1/10)変動する。その結果、画素電位(Vd)とコモン電位(Vcom)との差は、例えば白表示では5.1Vまたは4.9Vになる。また、共通電極COMに供給する電位(VCOM)の変動幅を+10Vにすると、コモン電位(Vcom)は+0.1V(供給電位の1/10)変動する。その結果、画素電位(Vd)とコモン電位(Vcom)との差は、例えば白表示では4.9Vまたは5.1Vになる。書込み期間(SP)と保持期間(HP)の切替え時にコモン電位(Vcom)を0.1V変化させて液晶フローを発生させる。

VCOMを変動させる電位幅は10Vに限定させるものではなく、VCOMを変動させる電位幅は5~15V程度(Vcomの変動幅は0.5~1.5V)が好ましい。変動電位幅が大きいほど、液晶フローが大きくなり、液晶中のイオン性不純物が移動しやすくなる。したがって、高温通電で発生し易い黒ムラ発生を低減することができる。

黒ムラは通電総時間が長く、より高温環境で表示としては白表示時間が長いほど発生リスクが高まるため、表示装置の通電総時間(面内平均輝度\*温度\*時間)の増加に伴い、コモン電位の変化量を増大するようにしてもよい。

液晶にかかる電圧がDC的にならないようコモン電位の極性をnフレーム毎に反転させることが好ましい。図5ではn=2であるが、n=1もでもよい。

書込み期間(SP)および保持期間(HP)については特に制約はない。例えば、実施の形態の1フレームは比較例の1フレームと同じ期間にしてもよい。また、実施の形態の書込み期間(SP)と比較例の書込み期間(SP)とを同じ長さにしてもよい。保持期間(HP)を書込み期間(SP)とほぼ同じ長さにしてもよいし、保持期間(HP)を書込み期間(SP)よりも長くしてもよい。

インセル型タッチパネルでは、共通電極をタッチパネルの走査電極と兼用しているため、タッチパネルのセンシング期間のうち走査に寄与しない期間にコモン電位を変動するようにしてもよい。また、画面周辺部で黒ムラが発生し易いが、インセル型タッチパネルでは、共通電極が分割されているので、画面周辺部の共通電極には変動幅の大きい電位を与えるようにしてもよい。

#### 【実施例】

#### 【0012】

実施の形態に係る表示装置の実施例について図6から図8を用いて説明する。

図6は実施例に係る表示装置の構成を示す図である。図7は実施例に係る表示装置のタイミングチャートである。図8は実施例に係る制御回路のブロック図である。

実施例に係る表示装置100は、制御回路CTRと、表示パネルPNLと、表示パネルPNLを背面側から照明する照明手段としてのバックライトBLTと、を備えている。図1と同様に、表示パネルPNLはアレイ基板と対向基板と液晶層を備える。表示パネルPNLはマトリクス状に配置された表示画素PXを含む表示部AAを有する。

表示パネルPNL(アレイ基板)は、表示部AAにおいて、複数の表示画素PXが配列する行に沿って伸びる走査線G(G1、G2、G3、...、Gm)と、複数の表示画素PXが配列する列に沿って伸びる信号線S(S1、S2...、Sn-1、Sn)と、走査線Gと信号線Sが交差する位置近傍に配置された画素スイッチSWとを備えている。

画素スイッチSWはTFTで構成されている。画素スイッチSWのゲート電極は対応する走査線Gと電氣的に接続されている。画素スイッチSWのソース電極は対応する信号線Sと電氣的に接続されている。画素スイッチSWのドレイン電極は対応する画素電極PEと電氣的に接続されている。画素電極PEと共通電極(対向電極)COMとで容量を形成している。本実施例に係る表示装置は、コモン電位(Vcom)と画素電位(Vd)との差により、液晶層に電界を生じさせ、液晶層に含まれる液晶分子の配向方向を制御するFFSモードの液晶表示装置である。液晶分子の配向方向により、バックライトBLTから出射される光の透過光量が制御される。

表示パネルPNLは、複数の表示画素PXを駆動する駆動手段として、表示部AAの左側に配置されるゲートドライバGD\_1および右側に配置されるゲートドライバGD\_2

10

20

30

40

50

とソースドライバSDとを備えている。複数の走査線GはゲートドライバGD\_\_1、GD\_\_2の出力端子と電氣的に接続されている。ソースドライバSDは半導体集積回路で構成されて、アレイ基板10にCOG実装されている。ゲートドライバGD\_\_1、GD\_\_2はアレイ基板にTFTで形成されている。なお、ゲートドライバGD\_\_1、GD\_\_2はソースドライバSDと同様に半導体集積回路で構成しアレイ基板にCOG実装するようにしてもよい。

複数の信号線SはソースドライバSDの出力端子と電氣的に接続されている。

ゲートドライバGD\_\_1、GD\_\_2とソースドライバSDとは、表示部AAの周囲の領域に配置されている。ゲートドライバGD\_\_1、GD\_\_2は複数の走査線Gにオン電圧を順次印加して、選択された走査線Gに電氣的に接続された画素スイッチSWのゲート電極にオン電圧を供給する。ゲート電極にオン電圧が供給された画素スイッチSWの、ソース電極 - ドレイン電極間が導通する。ソースドライバSDは、複数の信号線Sのそれぞれに対応する出力信号を供給する。信号線Sに供給された信号は、ソース電極 - ドレイン電極間が導通した画素スイッチSWを介して対応する画素電極PEに印加される。

ゲートドライバGD\_\_1、GD\_\_2とソースドライバSDとは、表示パネルPNLの外部に配置された制御回路CTRにより動作を制御される。制御回路CTRは対向電圧(VCOM)、ゲートHigh電位(VGH)、ゲートLow電位(VGL)、およびクロック信号(CLK)、スタート信号(STV)を生成する。

ゲートドライバGD\_\_1、GD\_\_2は、各行毎にシフトレジスタSRと、バッファBFを有している。シフトレジスタSRはクロック信号(CLK)に対応して行選択の情報(High/Lowの二値論理)であるスタート信号(STV)を1行ずつ転送していく機能を有している。バッファBFは、シフトレジスタSRの選択/非選択の状態出力をレベル増幅するものであり、シフトレジスタSRが選択状態のときには走査線GをゲートHigh電位(VGH)に接続し、非選択状態のときには走査線GをゲートLow電位(VGL)に接続する。これにより、書込み期間(SP)においては、選択状態の行の走査線GにはVGH電位が給電され、非選択状態の行の走査線GにはVGL電位が給電されることとなる。

なお、本実施例の表示装置ではカラム反転駆動を想定している。すなわち、信号線をS1、S3、S5、・・・(第一グループと呼ぶことにするとS2、S4、S6、・・・(第二グループと呼ぶことにする)の2グループに分けて、それぞれ逆極性で駆動する方式である。すなわち、図7に示すように、第一グループと第二グループとの極性は逆であり、1フレーム毎に極性が反転している。コモン電位(Vcom)の極性は2フレーム毎に反転している。なお、保持期間(HP)は書込み期間(SP)より長い期間である場合について示している。

#### 【0013】

制御回路CTRは、書込み期間(SP)の後に保持期間(HP)を設ける機能を持っている。いま、一例として表示装置100の標準のフレーム周波数が60Hz(すなわち(1/60)secごとに画素への映像信号の書き換えが行われる)であるとする。約(1/60)secをかけて書き込み(画面の上から下までの走査)を行った後に、例えば(1/60)sec、(3/60)sec、(7/60)sec、あるいは(59/60)secの保持期間(HP)を設ける。また、制御回路CTRは、書込み期間(SP)から保持期間(HP)に切り替わるとき、および保持期間(HP)から書込み期間(SP)に切り替わるときに、VCOMを変動させる機能をもっている。なお、保持期間(HP)に制御回路CTRの動作を停止すればその間の回路消費電力は実質0になり、書き込み時も含めた時間平均としての回路消費電力はそれぞれ、1/2、1/4、1/8、あるいは1/60に低減することができる。

図8に示すように、制御回路CTRは、大きく分けて表示映像のタイミングを制御する映像処理回路24A、ドライバIC(ゲートドライバGD\_\_1、GD\_\_2およびソースドライバSD)の制御信号を生成するタイミング生成回路24B、電圧生成回路24Eおよび動作設定レジスタ24Cからなる。

10

20

30

40

50

映像処理回路24Aは、図示していないホスト回路から送られる映像データのフォーマット（データの並びで、RGBまたはBGR等）を整える入力段映像処理回路（Rx）241、ドライバICインターフェースの映像フォーマット（例えばmini-LVDS）に変換処理する出力段映像処理回路（Tx）244で構成される。

タイミング生成回路24Bは、DE信号から水平同期信号（HSYNC）、垂直同期信号（VSYNC）に類似した内部基準信号（SYNC）を生成する基準信号生成回路245、SYNCを基にドットクロック（DCLK）毎でカウント・アップする水平カウンタおよび水平同期周期でカウント・アップする垂直カウンタ（水平・垂直カウンタ246）、水平・垂直カウンタ246の値から、ゲートドライバGD\_1、GD\_2およびソースドライバSDの各制御信号のパルス幅や周期をデコードするパルス生成回路247からなる。

電圧生成回路24Eは、パルス生成回路247からの書込み期間（SP）と保持期間（HP）を切替えるタイミング信号を受けて、図5に示すようにコモン電位（VCOM）を切替える。

タイミング生成回路24Bでのパルス生成（デコード値）や映像処理回路24Aの動作設定、電圧生成回路24Eの電圧設定、保持期間（HP）の設定、コモン電位（VCOM）の極性の反転周期、コモン電位（VCOM）の電位等は、動作設定レジスタ24Cにあらかじめプリセットした値を参照し動作を決定する。動作設定レジスタ24Cのレジスタ値は、例えば不揮発性メモリ（EEPROM等）に書き込まれたデータを電源起動時にレジスタに読み込み、制御回路CTR内の各回路に値をセットする。

#### 【符号の説明】

#### 【0014】

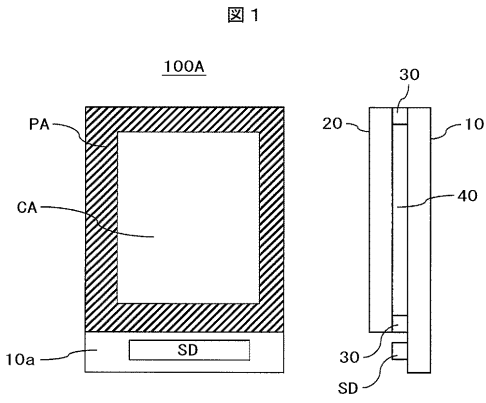
- 10・・・アレイ基板
- 20・・・対向基板
- 30・・・シール材
- 40・・・液晶
- 100、100A・・・表示装置
- BLT・・・バックライト
- COM・・・対向電極
- Cs・・・画素容量
- CTR・・・制御回路
- GD、GD\_1、GD\_2・・・ゲートドライバ
- G、G1、G2、G3、Gm-1、Gm・・・走査線
- PLN・・・表示パネル
- PX・・・表示画素
- SD・・・ソースドライバ
- S、S1、S2、Sn-1、Sn・・・信号線
- SW・・・画素スイッチ

10

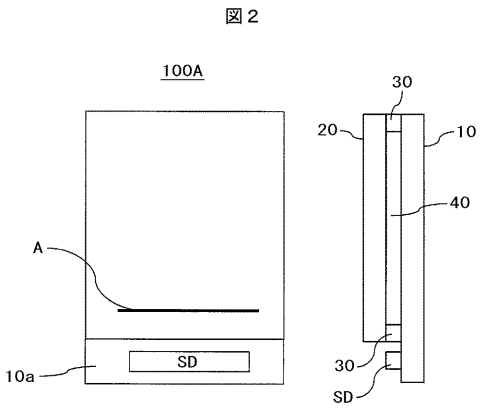
20

30

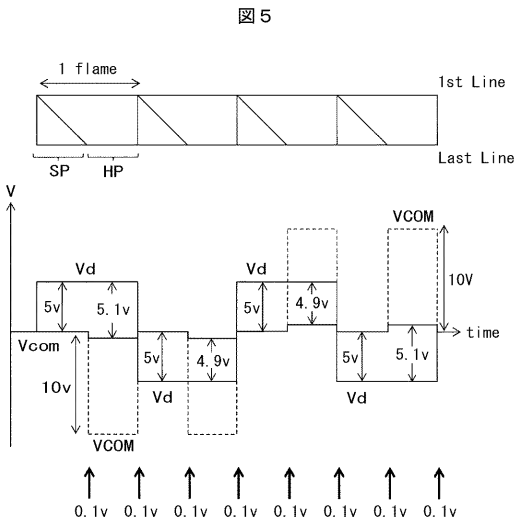
【 図 1 】



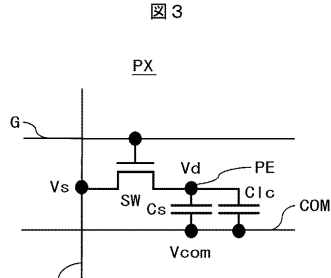
【 図 2 】



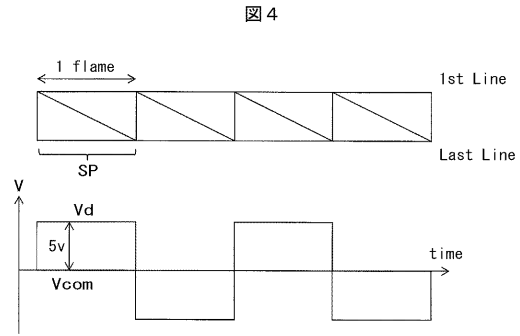
【 図 5 】



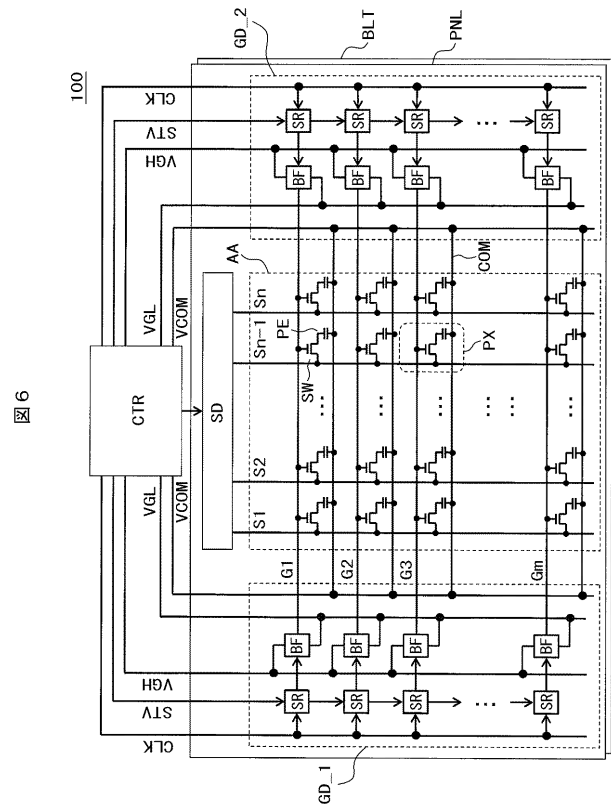
【 図 3 】



【 図 4 】

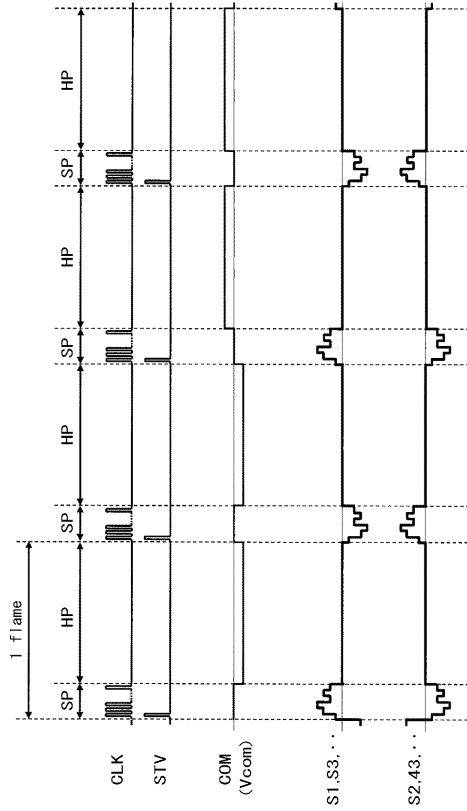


【 図 6 】



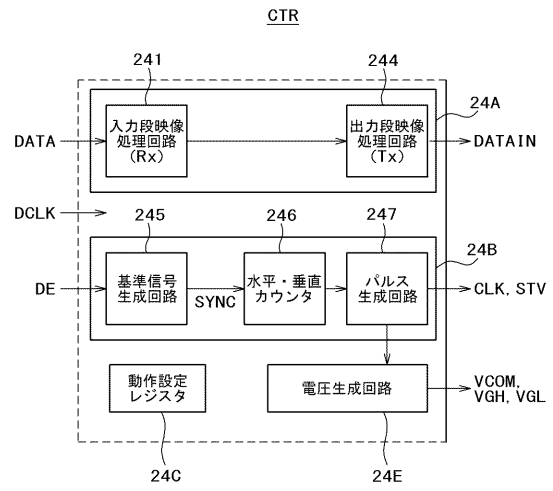
【 図 7 】

図 7



【 図 8 】

図 8



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 2 F 1/133 5 0 5

Fターム(参考) 5C006 AA22 AC24 AC25 AC26 AC27 AC28 AF68 BB16 BC03 BC06  
BC11 BF08 EA01 EC05 FA22 FA47  
5C080 AA10 BB05 CC03 DD05 DD26 FF11 JJ02 JJ03 JJ04 JJ06

专利名称(译)	表示装置		
公开(公告)号	<a href="#">JP2016045318A</a>	公开(公告)日	2016-04-04
申请号	JP2014168631	申请日	2014-08-21
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	鈴木大一 田中幸生		
发明人	鈴木 大一 田中 幸生		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.622.C G09G3/20.624.C G09G3/20.621.B G09G3/20.691.D G02F1/133.505		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB07 2H193/ZC07 2H193/ZC16 2H193/ZE10 2H193/ZF24 2H193/ZF43 2H193/ZF44 2H193/ZH40 2H193/ZH49 2H193/ZH53 2H193/ZJ02 2H193/ZQ16 5C006/AA22 5C006/AC24 5C006/AC25 5C006/AC26 5C006/AC27 5C006/AC28 5C006/AF68 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC11 5C006/BF08 5C006/EA01 5C006/EC05 5C006/FA22 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

种类代码：A1在通常的黑色显示装置中，在高温（例如70°C）通电后的室温显示中会发生线状的黑色不均（黑色不均）。显示装置包括像素电极，公共电极和液晶层。显示装置具有用于扫描一个屏幕的扫描周期以及在扫描周期和下一扫描周期之间的保持周期。将紧接在保持时段之前的扫描时段期间施加上公共电极的第一电位设置为与在保持时段期间施加上公共电极的第二电位不同。[选择图]图4

(21) 出願番号	特願2014-168631 (P2014-168631)	(71) 出願人	502356528 株式会社ジャパンディスプレイ 東京都港区西新橋三丁目7番1号
(22) 出願日	平成26年8月21日 (2014. 8. 21)	(74) 代理人	110000350 ポレール特許業務法人
		(72) 発明者	鈴木 大一 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内
		(72) 発明者	田中 幸生 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内
		Fターム(参考)	2H193 ZA04 ZA07 ZB07 ZC07 ZC16 ZE10 ZF24 ZF43 ZF44 ZH40 ZH49 ZH53 ZJ02 ZQ16
			最終頁に続く