

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-197829

(P2010-197829A)

(43) 公開日 平成22年9月9日(2010.9.9)

(51) Int.Cl.

G02F 1/133 (2006.01)

F 1

G02F 1/133 550

テーマコード (参考)

2H093

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号 特願2009-44073 (P2009-44073)
 (22) 出願日 平成21年2月26日 (2009.2.26)

(71) 出願人 302020207
 東芝モバイルディスプレイ株式会社
 埼玉県深谷市幡羅町一丁目9番地2
 (72) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

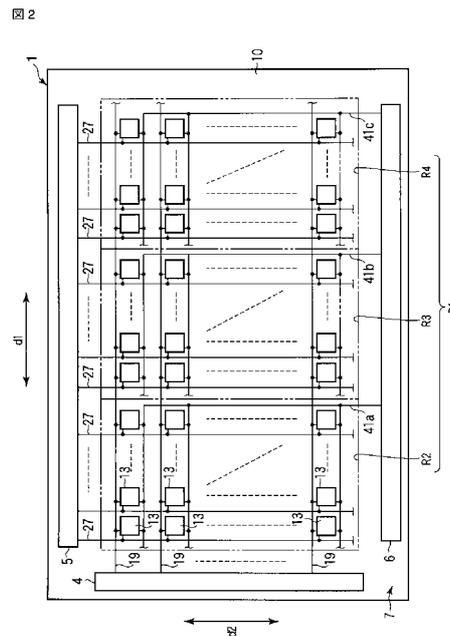
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 表示品位に優れた液晶表示装置を提供する。

【解決手段】 液晶表示装置は、複数の信号線 27 と、複数の走査線 19 と、複数の画素 13 と、を有したアレイ基板 1 と、分断された複数の分割部 41 a、41 b、41 c で構成された対向電極を有した対向基板と、液晶層と、制御部 7 と、を備えている。制御部 7 は、1 水平走査期間毎に極性を反転させた駆動信号を互いに時間差をつけて複数の分割部 41 a、41 b、41 c に与えるものである。

【選択図】 図 2



【特許請求の範囲】

【請求項 1】

複数の信号線と、複数の走査線と、前記複数の信号線及び複数の走査線が交差した表示領域内に設けられた複数の画素と、を有したアレイ基板と、

分断された複数の分割部で構成された対向電極を有し、前記アレイ基板に隙間を置いて対向配置された対向基板と、

前記アレイ基板及び対向基板間に挟持された液晶層と、

1 水平走査期間毎に極性を反転させた駆動信号を互いに時間差をつけて前記複数の分割部に与える制御部と、を備えている液晶表示装置。

【請求項 2】

前記制御部は、1 水平走査期間毎につける前記時間差の総和を $1 \mu s$ 以内に制御する請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示装置に関する。

【背景技術】

【0002】

近年、表示装置として、軽量、小型および高精細な液晶表示装置が開発されている。一般に、液晶表示装置は、アレイ基板と、このアレイ基板に所定の隙間を置いて対向配置された対向基板と、これら両基板間に挟持された液晶層とを有している（例えば、特許文献 1 参照）。アレイ基板は、ガラス基板と、ガラス基板上に形成されたスイッチング素子と、ガラス基板及びスイッチング素子上に形成された絶縁膜と、絶縁膜上に形成され、この絶縁膜に形成されたコンタクトホールを介してスイッチング素子に電気的に接続された画素電極とを有している。対向基板は、対向電極を有している。

【0003】

2 枚の基板間には、基板間の隙間を一定に保持するため、粒径の均一なプラスチックビーズが散在されている。また、カラー表示する場合、アレイ基板および対向基板の一方の基板には、赤色（R）、緑色（G）、青色（B）からなる着色層を有したカラーフィルタが配置されている。

【0004】

上記のように構成された液晶表示装置において、液晶を劣化させないために、交流化駆動する必要がある。その方法の 1 つとして、1 水平走査期間毎に対向電極の極性を反転する方法がある。これにより、液晶に印加する電圧を交流化して、画像を表示することができる。

【特許文献 1】特開平 5 - 107555 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、上記対向電極は大きな負荷である。このため、対向電極を反転駆動させるときのラッシュ電流により、電界が発生してしまう。すると、その電界により、大きな EMI (electromagnetic interference) ノイズが発生してしまう。EMI ノイズは、上記反転駆動に悪影響を及ぼすものである。このため、EMI ノイズを低減させる技術が望まれている。

この発明は以上の点に鑑みなされたもので、その目的は、表示品位に優れた液晶表示装置を提供することにある。

【課題を解決するための手段】

【0006】

上記課題を解決するため、本発明の態様に係る液晶表示装置は、

複数の信号線と、複数の走査線と、前記複数の信号線及び複数の走査線が交差した表示

10

20

30

40

50

領域内に設けられた複数の画素と、を有したアレイ基板と、

分断された複数の分割部で構成された対向電極を有し、前記アレイ基板に隙間を置いて対向配置された対向基板と、

前記アレイ基板及び対向基板間に挟持された液晶層と、

1 水平走査期間毎に極性を反転させた駆動信号を互いに時間差をつけて前記複数の分割部に与える制御部と、を備えている。

【発明の効果】

【0007】

この発明によれば、表示品位に優れた液晶表示装置を提供することができる。

【発明を実施するための最良の形態】

【0008】

以下、図面を参照しながらこの発明の実施の形態に係る液晶表示装置について詳細に説明する。

図1乃至図6に示すように、液晶表示装置は、アレイ基板1と、このアレイ基板1に対向配置された対向基板2と、これら両基板間に挟持された液晶層3とを備えている。液晶表示装置は、アレイ基板1及び対向基板2が重なった表示領域R1を有している。アレイ基板1は、表示領域R1にマトリクス状に配置された複数の画素13を有している。なお、画素13については後述する。

【0009】

液晶表示装置は、制御部7を備えている。制御部7は、走査線駆動回路4、信号線駆動回路5及び対向電極駆動回路6を含んでいる。表示領域R1の外側において、ガラス基板10上には、走査線駆動回路4、信号線駆動回路5及び対向電極駆動回路6が形成されている。走査線駆動回路4は、表示領域R1の外側に延出した複数の走査線19と接続されている。信号線駆動回路5は、表示領域R1の外側に延出した複数の信号線27と接続されている。対向電極駆動回路6は、表示領域R1の外側に設けられた電極及び配線を介して対向基板2の対向電極41と接続されている。

【0010】

アレイ基板1は、透明な絶縁基板として、例えばガラス基板10を備えている。ガラス基板10上にはアンダーコーティング層12が成膜されている。

【0011】

表示領域R1において、ガラス基板10上には、第1方向d1に沿って延出した複数の走査線19及び第1方向に直交した第2方向d2に沿って延出した複数の信号線27が配置されている。隣合う2本の信号線27及び隣合う2本の走査線19で囲まれた各領域には画素13が形成されている。

【0012】

次に、画素13を1つ取り出して説明する。

図2乃至図5に示すように、画素13は、画素電極34及び画素電極に接続されたスイッチング素子としてのTFT（薄膜トランジスタ）14を有している。

【0013】

詳述すると、アンダーコーティング層12上に、チャンネル層15が形成されている。チャンネル層15は、アンダーコーティング層12上に形成された半導体膜をパターニングすることにより形成されている。この実施の形態において、チャンネル層15は、ポリシリコンで形成されている。

【0014】

アンダーコーティング層12及びチャンネル層15上に、ゲート絶縁膜18が成膜されている。ゲート絶縁膜18上に、複数の走査線19と、これら走査線の一部を延出した複数のゲート電極20とが形成されている。

【0015】

走査線19及びゲート電極20は、アルミニウムやモリブデン・タンゲステン等の遮光性を有する低抵抗材料により同時に形成されている。この実施の形態において、走査線1

10

20

30

40

50

9及びゲート電極20は、モリブデン・タングステンで形成されている。各ゲート電極20は、各チャンネル層15に重なって形成されている。

【0016】

ゲート絶縁膜18、走査線19及びゲート電極20上に、層間絶縁膜22が形成されている。層間絶縁膜22上には、複数のソース電極26、複数の信号線27及び複数のドレイン電極28が形成されている。

【0017】

ソース電極26及び信号線27は、一体に形成され、互いに電氣的に接続されている。ソース電極26は、ゲート絶縁膜18及び層間絶縁膜22の一部を貫通したコンタクトホール23を介してチャンネル層15のソース領域RSに電氣的に接続されている。ドレイン電極28は、ゲート絶縁膜18及び層間絶縁膜22の一部を貫通したコンタクトホール24を介してチャンネル層15のドレイン領域RDに電氣的に接続されている。

【0018】

ソース電極26、信号線27及びドレイン電極28は、アルミニウムやモリブデン・タングステン等の低抵抗材料により同時に形成されている。この実施の形態において、ソース電極26、信号線27及びドレイン電極28は、アルミニウムで形成されている。層間絶縁膜22、ソース電極26、信号線27及びドレイン電極28上に、絶縁膜として、透明な樹脂により平坦化膜31が成膜されている。

【0019】

平坦化膜31上には、ITO（インジウム・ティン・オキサイド）等の透明な導電材料により複数の画素電極34が形成されている。画素電極34は、マトリクス状に配置されている。画素電極34は、平坦化膜31に形成されたコンタクトホール（図示せず）を介してドレイン電極28に電氣的に接続されている。画素電極34は、隣合う2本の信号線27及び隣合う2本の走査線19に周縁を重ねて形成されている。画素電極34の上には配向膜37が形成されている。

【0020】

上記のように、TFT14及び画素電極34等が形成されたガラス基板10上に、図示しないが複数の柱状スペーサが形成されている。柱状スペーサが形成されたガラス基板10上に、配向膜37が形成されている。

各画素13は、TFT14及び画素電極34を1つずつ有している。

【0021】

次に、対向基板2について説明する。

図1、図2、図5及び図6に示すように、対向基板2は、透明な絶縁基板として、例えばガラス基板40を備えている。ガラス基板40上には、カラーフィルタ50が形成されている。

【0022】

カラーフィルタ50は、複数の赤色の着色層50R、複数の緑色の着色層50G及び複数の青色の着色層50Bを有している。各着色層は、ストライプ状に形成され、信号線27の延出した方向に平行である。各着色層の周縁は、信号線27に重なっている。カラーフィルタ50上には、ITO等の透明な導電材料により対向電極41が形成されている。

【0023】

対向電極41は、分断された複数の分割部で構成されている。この実施の形態において、対向電極41は、第1方向d1に並んだ3つの分割部41a、41b、41cで構成されている。分割部41aは、第1表示領域R2に形成され、複数の画素13に重ねられている。分割部41bは、第2表示領域R3に形成され、複数の画素13に重ねられている。分割部41cは、第3表示領域R4に形成され、複数の画素13に重ねられている。カラーフィルタ50及び対向電極41上に、配向膜43が形成されている。

【0024】

アレイ基板1及び対向基板2は、複数の柱状スペーサにより、所定の隙間を保持して対向配置されている。アレイ基板1及び対向基板2は、表示領域R1外周の両基板間に配置

10

20

30

40

50

されたシール材 60 により接合されている。液晶層 3 は、アレイ基板 1、対向基板 2 及びシール材 60 で囲まれた領域に形成されている。シール材 60 の一部には液晶注入口 61 が形成され、この液晶注入口 61 は封止材 62 で封止されている。

【0025】

次に、上述した対向電極駆動回路 6 について説明する。

図 6 乃至図 8 に示すように、対向電極駆動回路 6 は、遅延回路 71b、71c、レベル変換回路 72a、72b、72c、増幅回路 73a、73b、73c を有している。遅延回路 71b、71c は、抵抗及びコンデンサで形成され、入力された信号を遅延させて出力させるものである。ここでは、遅延回路 71c は、遅延回路 71b より長く遅延させるものである。

10

【0026】

即ち、順次走査される走査線駆動回路 4 に近接する第 1 表示領域 R2 に対向する分割部 41a に対しては、入力された対向電極駆動信号を遅延させることなく直接的に、また、第 1 表示領域 R2 に順次隣接配置される第 2 表示領域 R3 及び第 3 表示領域 R4 に夫々対向する分割部 41b、41c に対しては、後述するように遅延回路 71b、71c で順次遅延された対向電極駆動信号が供給される。

【0027】

レベル変換回路 72a、72b、72c は、直接入力される、もしくは遅延回路 71b、71c を介して入力される信号の直流レベルを夫々の分割部 41a、41b、41c に応じてレベル変換させるものである。増幅回路 73a、73b、73c は、入力される信号を増幅させるものである。

20

【0028】

レベル変換回路 72a 及び増幅回路 73a は、分割部 41a に供給される 1 水平走査期間毎に極性を反転された入力信号の直流レベル及び振幅を調整された駆動信号 V_{com1} を分割部 41a に与えるものである。遅延回路 71b、レベル変換回路 72b 及び増幅回路 73b は、分割部 41b に供給される 1 水平走査期間毎に極性を反転された入力信号の直流レベル及び振幅を分割部 41b に対応して調整され所定の遅延時間をもたせた駆動信号 V_{com2} を分割部 41b に与えるものである。駆動信号 V_{com2} は、分割部 41a に与えられる駆動信号 V_{com1} に時間 t_1 だけ遅れて分割部 41b に与えられる。遅延回路 71c、レベル変換回路 72c 及び増幅回路 73c は、分割部 41c に供給される 1 水平走査期間毎に極性を反転された入力信号の直流レベル及び振幅を分割部 41c に対応して調整され所定の遅延時間をもたせた駆動信号 V_{com3} を分割部 41c に与えるものである。駆動信号 V_{com3} は、分割部 41b に与えられる駆動信号 V_{com2} に時間 t_2 だけ遅れて分割部 41c に与えられる。

30

【0029】

上記のことから、対向電極駆動回路 6 は、1 水平走査期間毎に極性を反転させた駆動信号 V_{com1} 、 V_{com2} 、 V_{com3} を互いに時間差をつけて分割部 41a、41b、41c に与えるものである。また、対向電極駆動回路 6 は、1 水平走査期間毎につける上記時間差の総和 ($t_1 + t_2$) を $1\mu s$ 以内に制御するものである。

なお、信号線駆動回路 5 は、1 水平走査期間毎に、駆動信号 V_{com1} 、 V_{com2} 、 V_{com3} とは逆の極性の映像信号 V_{sig} を信号線 27 に与えるものである。

40

【0030】

以上のように構成された液晶表示装置によれば、対向電極 41 は、分断された複数の分割部 41a、41b、41c で構成されている。対向電極駆動回路 6 (制御部 7) は、1 水平走査期間毎に極性を反転させた駆動信号 V_{com1} 、 V_{com2} 、 V_{com3} を互いに時間差をつけて複数の分割部 41a、41b、41c に与えるものである。

【0031】

この時間差をつけて分割部 41a、41b、41c を駆動することによって、対向電極 41 の電位を反転させるときのラッシュ電流を低減させることができ、ラッシュ電流によって発生する電界を低減させることができる。このため、大きな EMI ノイズを低減させ

50

ることができる。より詳しくは、10MHz以下のEMIノイズを低減させることができる。これにより、対向電極41の反転駆動に及ぼす影響を抑制することができ、良好な反転駆動を実現することができる。

【0032】

上記したことから、表示品位に優れた液晶表示装置を得ることができる。

【0033】

なお、この発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化可能である。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。

10

【0034】

例えば、図9に示すように対向電極駆動回路6が構成されていても良い。対向電極駆動回路6は、遅延回路71b、71c、増幅回路としてのバッファ76a、76b、76c及びレベル変換回路72a、72b、72cを有している。対向電極駆動回路6には、1水平走査期間毎に極性が反転した信号が入力される。遅延回路71b、71cは、抵抗74b、74c及びコンデンサ75b、75cで形成されている。この各遅延回路71b、71cを構成している抵抗74b、74c及びコンデンサ75b、75cの各時定数を調整することにより、遅延回路71bの出力には、入力信号に対して、換言すれば駆動信号Vcom1に対して時間 τ_1 だけ遅延された遅延信号が得られる。同様に、遅延回路71cの出力には、遅延回路71bの出力よりも更に時間 τ_2 だけ遅延された、換言すれば駆動信号Vcom1に対して時間 $\tau_1 + \tau_2$ だけ遅延された遅延信号が得られる。

20

【0035】

この遅延された各遅延信号及び入力信号は、夫々バッファ76a、76b、76cで増幅された後に、各レベル変換回路72a、72b、72cにてレベル調整される。各レベル変換回路72a、72b、72cは、例えば両端に所定のバイアスが印加された分圧抵抗81a、81b、81cの中間点に接続されることによりレベル変換される。このレベル変換回路72a、72b、72cは、各分圧抵抗81a、81b、81cの抵抗値を夫々調整することにより、各分割部41a、41b、41cに応じた電圧レベルに調整される。従って、レベル変換回路72a、72b、72cの各出力には、1水平走査期間毎に極性を反転させた駆動信号Vcom1、Vcom2、Vcom3を互いに時間差をつけて分割部41a、41b、41cに与えることができる。

30

【0036】

この対向電極駆動回路6の構成では、バッファ76a、76b、76cを前段に、レベル変換回路72a、72b、72cを後段に配置しているが、この配置順序は上述の実施の形態の説明のように入れ換えて配置しても何等差し支えない。

【0037】

対向電極駆動回路6は、遅延回路71b、71c無しに構成されていても良い。この場合、対向電極駆動回路6から分割部41a、41b、41cまでの配線抵抗を互いに異ならせれば良い。この配線抵抗を異ならせるための手段としては、配線パターンの幅や長さを相違させることにより達成できる。これにより、入力された信号を遅延させても良い。

40

【0038】

分割部41a、41b、41cに駆動信号を与える順番は制限されるものではなく、分割部41a、41b、41cには、互いに時間差をつけて駆動信号が与えられるのであれば良い。

【0039】

対向電極41を分断する際、分断する方向等は制限されるものではなく、任意に分断可能である。また、分断された複数の分割部で構成されていれば良い。この実施の形態において、対向電極41は、2つの分割部で構成されても、4つ以上の分割部で構成されていても良い。

【図面の簡単な説明】

50

【 0 0 4 0 】

- 【 図 1 】 本発明の実施の形態に係る液晶表示装置の斜視図。
- 【 図 2 】 図 1 に示したアレイ基板の平面図であり、分割部の接続関係も併せて示した図。
- 【 図 3 】 図 1 及び図 2 に示したアレイ基板の一部を示す拡大平面図
- 【 図 4 】 図 3 に示したアレイ基板の等価回路図。
- 【 図 5 】 上記液晶表示装置の一部を示す拡大断面図。
- 【 図 6 】 上記液晶表示装置の対向基板を示す平面図。
- 【 図 7 】 上記液晶表示装置の対向電極駆動回路を示す概略図。
- 【 図 8 】 映像信号及び駆動信号を示すタイミングチャート。
- 【 図 9 】 上記対向電極駆動回路の変形例を示す概略図。

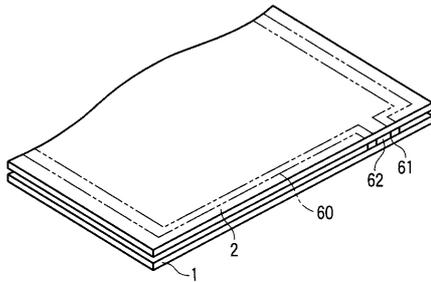
【 符号の説明 】

【 0 0 4 1 】

1 ... アレイ基板、 2 ... 対向基板、 3 ... 液晶層、 6 ... 対向電極駆動回路、 7 ... 制御部、 10 ... ガラス基板、 13 ... 画素、 14 ... TFT、 19 ... 走査線、 27 ... 信号線、 34 ... 画素電極、 40 ... ガラス基板、 41 ... 対向電極、 41a, 41b, 41c ... 分割部、 50 ... カラーフィルタ、 71b, 71c ... 遅延回路、 72a, 72b, 72c ... レベル変換回路、 73a, 73b, 73c ... 増幅回路、 74b, 74c ... 抵抗、 75b, 75c ... コンデンサ、 R1 ... 表示領域、 R2 ... 第1表示領域、 R3 ... 第2表示領域、 R4 ... 第3表示領域。

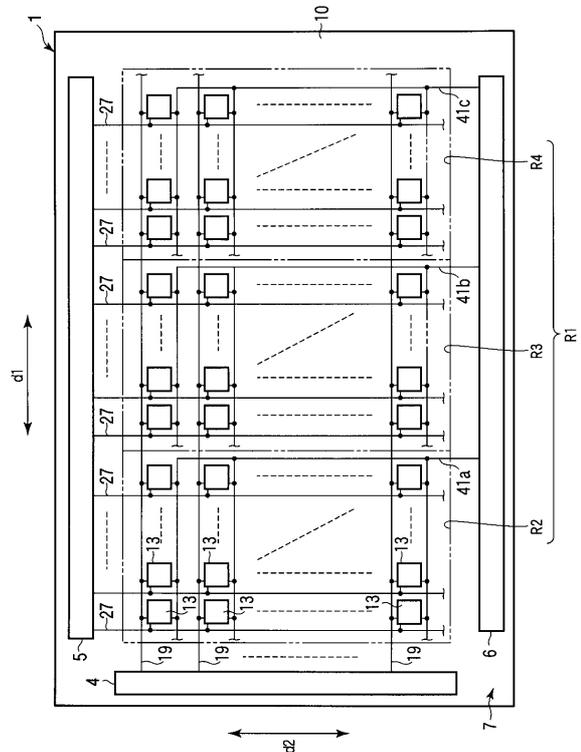
【 図 1 】

図 1

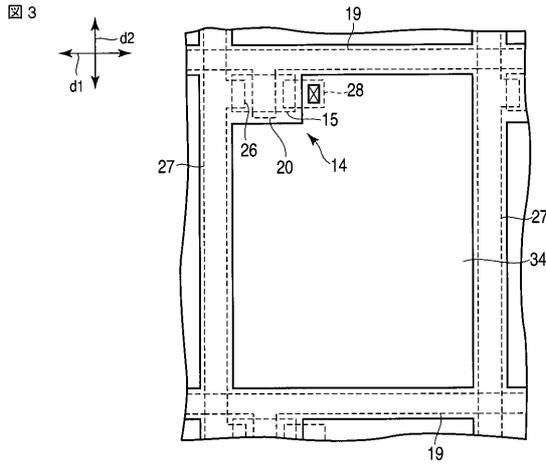


【 図 2 】

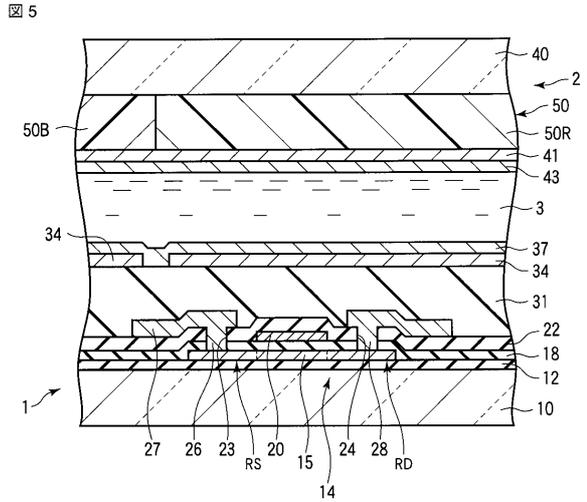
図 2



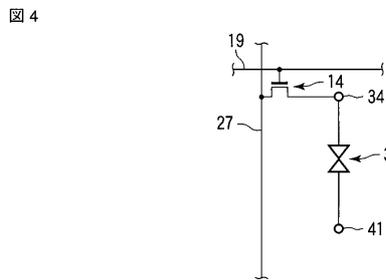
【 図 3 】



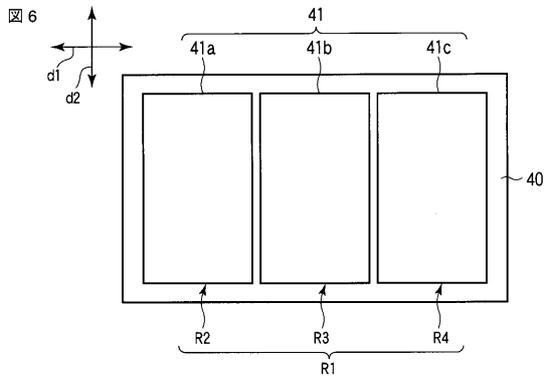
【 図 5 】



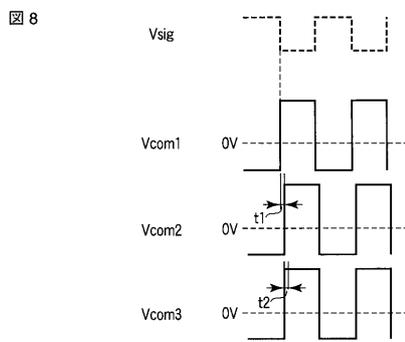
【 図 4 】



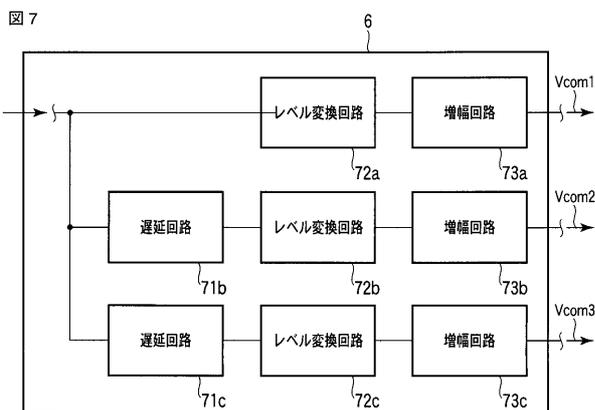
【 図 6 】



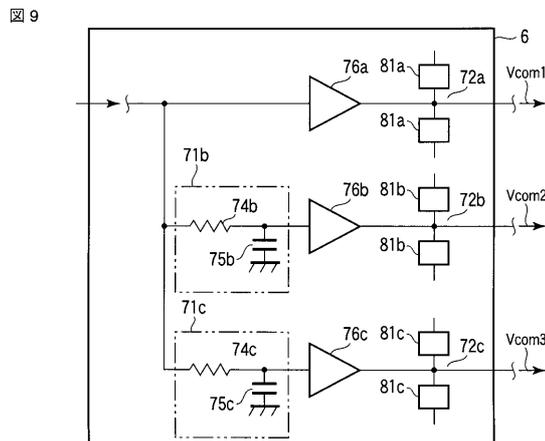
【 図 8 】



【 図 7 】



【 図 9 】



フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100100952
弁理士 風間 鉄也
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 鶴田 正之

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H093 NA16 NA31 NC09 NC10 NC11 NC12 NC34 ND01

专利名称(译)	液晶表示装置		
公开(公告)号	JP2010197829A	公开(公告)日	2010-09-09
申请号	JP2009044073	申请日	2009-02-26
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	鶴田正之		
发明人	鶴田 正之		
IPC分类号	G02F1/133		
FI分类号	G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NC09 2H093/NC10 2H093/NC11 2H093/NC12 2H093/NC34 2H093/ND01 2H193/ZA04 2H193/ZA32 2H193/ZB08 2H193/ZC04 2H193/ZD13 2H193/ZF21 2H193/ZF31 2H193/ZF43 2H193/ZF59 2H193/ZP03		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
外部链接	Espacenet		

摘要(译)

解决的问题：提供显示品质优异的液晶显示装置。液晶显示装置包括具有多个信号线27，多个扫描线19和多个像素13的阵列基板1以及多个分割部41a，41b，41c。它设置有具有构造的对电极的对基板，液晶层和控制单元7。控制单元7将驱动信号的极性在每个水平扫描周期被反转，该驱动信号在多个划分单元41a，41b，41c之间具有时间差。[选择图]图2

