

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-230710

(P2010-230710A)

(43) 公開日 平成22年10月14日(2010.10.14)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/133 (2006.01)	GO2F 1/133 575	2H090
GO2F 1/1343 (2006.01)	GO2F 1/133 550	2H092
GO2F 1/1337 (2006.01)	GO2F 1/1343	2H093
GO2F 1/1335 (2006.01)	GO2F 1/1337	2H191
GO9G 3/36 (2006.01)	GO2F 1/1335	5C006
審査請求 未請求 請求項の数 6 O L (全 17 頁) 最終頁に続く		

(21) 出願番号 特願2009-75055 (P2009-75055)
 (22) 出願日 平成21年3月25日 (2009. 3. 25)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100092152
 弁理士 服部 毅巖
 (72) 発明者 清水 公司
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 (72) 発明者 森田 聡
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 Fターム(参考) 2H090 KA05 KA07 LA01 LA04 MA02
 MA07 MB01

最終頁に続く

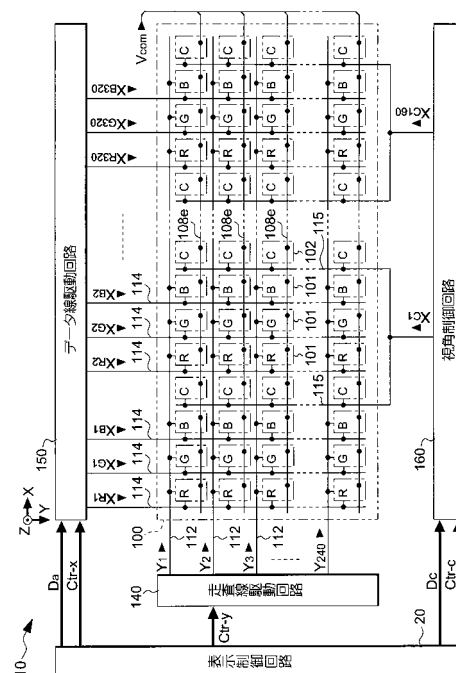
(54) 【発明の名称】 液晶表示装置および電子機器

(57) 【要約】

【課題】視角制御画素102に対して十分な書き込みを確保する。

【解決手段】サブ表示画素101は、走査線112とデータ線114との交差に対応して設けられたサブ表示画素101は、TFTと液晶容量とを備える。視角制御画素102は、サブ表示画素101に対応して設けられ、一端が視角制御線115に接続され、他端が共通線108eに接続された液晶容量を備える。視角制御線115は、例えば2列毎にまとめられて共通接続されている。視角制御回路160は、2列毎にまとめられた視角制御線毎に、視角制御に応じた電圧の視角制御信号をそれぞれ独立に供給する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

複数の走査線と複数のデータ線との交差に対応してそれぞれ設けられ、各々は、
前記走査線が選択されたときに前記データ線に接続される表示画素電極とコモン電極と
における電圧によって前記液晶層が駆動される表示画素と、
前記表示画素に対応して設けられ、各々は、
視角制御線に接続された視角制御画素電極とコモン電極との電圧によって液晶層が駆動
され、視角度に対する透過率または反射率の特性が前記表示画素とは異なる視角制御画素
と、

2 以上の視角制御線毎に、視角制御に応じた電圧の視角制御信号をそれぞれ独立に供給
する視角制御回路と、
を具備することを特徴とする液晶表示装置。 10

【請求項 2】

複数の前記走査線を、フレームにわたって所定の順番で選択する走査線駆動回路と、
前記データ信号を、選択された走査線に対応する表示画素の階調成分に応じた電圧とし
て前記データ線に供給するデータ線駆動回路と、
を備え、
前記視角制御回路は、前記視角制御信号の電圧を、前記フレームとは異なる期間で切り
替える

ことを特徴とする請求項 1 に記載の液晶表示装置。 20

【請求項 3】

前記視角制御回路は、
複数の視角制御信号の位相を互いにシフトさせて供給する
ことを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記視角制御回路は、2 以上の視角制御線毎に、視角制御のオンまたはオフに応じた電
圧の視角制御信号を供給する
ことを特徴とする請求項 2 または 3 に記載の液晶表示装置。

【請求項 5】

前記視角制御線は、前記データ線と交差しないように設けられている
ことを特徴とする請求項 2 または 3 に記載の液晶表示装置。 30

【請求項 6】

請求項 1 乃至 5 のいずれかに記載の液晶表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、視角制御機能を備える液晶表示装置に関する。

【背景技術】**【0002】**

携帯電話機や PDA (personal digital assistants) などの電子機器の表示部には、 40
小型、薄型、低消費電力などの利点を有する液晶表示装置が広く用いられている。この種
の電子機器に適用される液晶表示装置では、通常では広い視角が求められる一方で、他人
に覗かれたくないなどの理由により一時的に狭い視角が求められる場合もある。そこで、
表示画素に加え、視角制御画素を設けるとともに、該視角制御画素をオフ状態またはオン
状態のいずれかに制御することによって、視角が広い状態と狭い状態とで切り替え可能と
する視角制御機能を有する液晶表示装置が提案されている（特許文献 1 参照）。

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】 特開 2008 - 191645 号公報（図 2）

【発明の概要】**【発明が解決しようとする課題】****【0004】**

しかしながら、表示部のサイズが大きくなったり、解像度が高くなったりしたときに、視角制御画素や配線などの負荷が重くなり、視角制御画素に対する書き込み能力の低下が懸念された。

本発明は、このような事情に鑑みてなされたもので、その目的の1つは、視角制御画素に対する書き込み能力の低下を防止する技術を提供することにある。

【課題を解決するための手段】**【0005】**

上記目的を達成するために本発明に係る液晶表示装置は、複数の走査線と複数のデータ線との交差に対応してそれぞれ設けられ、各々は、前記走査線が選択されたときに前記データ線に接続される表示画素電極とコモン電極とにおける電圧によって前記液晶層が駆動される表示画素と、前記表示画素に対応して設けられ、各々は、視角制御線に接続された視角制御画素電極とコモン電極との電圧によって液晶層が駆動され、視角度に対する透過率または反射率の特性が前記表示画素とは異なる視角制御画素と、2以上の視角制御線毎に、視角制御に応じた電圧の視角制御信号をそれぞれ独立に供給する視角制御回路と、を具備することを特徴とする。本発明によれば、視角制御に応じた電圧の視角制御信号を、2以上の視角制御線に対し独立に供給するので、書き込み時における負荷が軽くなり、十分な書き込み能力を確保することが可能となる。

【0006】

本発明において、複数の前記走査線を、フレームにわたって所定の順番で選択する走査線駆動回路と、前記データ信号を、選択された走査線に対応する表示画素の階調成分に応じた電圧として前記データ線に供給するデータ線駆動回路と、を備え、前記視角制御回路は、前記視角制御信号の電圧を、前記フレームとは異なる期間で切り替える構成としても良い。この構成によれば、フリッカーを目立たなくすることが可能となる。

前記視角制御回路は、複数の視角制御信号の位相を互いにシフトさせて供給しても良い。すべて同位相同波形で供給する場合と比較して、発生するノイズ等を抑えることが可能となる。

前記視角制御回路は、2以上の視角制御線毎に、視角制御のオンまたはオフに応じた電圧の視角制御信号を供給しても良い。これにより、特定の領域だけを視角制御することが可能となる。

また、本発明において、前記視角制御線は、前記データ線と交差しないように設けられた構成も好ましい。この構成によれば、データ線に、視角制御線の電圧変化に伴うノイズが混入するのを抑えることが可能となる。

なお、本発明は、液晶表示装置のほか、該液晶表示装置を有する電子機器としても概念することが可能である。

【図面の簡単な説明】**【0007】**

【図1】実施形態に係る液晶表示装置の構成を示すブロック図である。

【図2】同液晶表示装置における表示パネル等の構成を示す斜視図である。

【図3】同液晶表示装置の表示画素および視角制御画素の等価回路を示す図である。

【図4】同液晶表示装置の表示画素および視角制御画素の構成を示す平面図である。

【図5】同液晶表示装置の視角特性等を示す図である。

【図6】同液晶表示装置における視角制御回路を簡易的に示す図である。

【図7】同表示パネル等の構成を示す平面図である。

【図8】同液晶表示装置の動作を示す図である。

【図9】同液晶表示装置の視角制御の一例を示す図である。

【図10】応用・変形例(その1)に係る液晶表示装置の動作を示す図である。

【図11】応用・変形例(その2)に係る液晶表示装置の構成を示す図である。

10

20

30

40

50

【図 1 2】応用・変形例（その 3）に係る液晶表示装置の要部構成を示す図である。

【図 1 3】応用・変形例（その 4）に係る液晶表示装置の要部構成を示す図である。

【図 1 4】実施形態に係る液晶表示装置を適用した携帯電話を示す図である。

【発明を実施するための形態】

【0008】

以下、図面を参照して本発明の実施形態について説明する。図 1 は、実施形態に係る液晶表示装置の構成を示すブロック図である。

この図に示されるように、液晶表示装置 10 は、表示パネル 100 の周辺に、表示制御回路 20、走査線駆動回路 140、データ線駆動回路 150 および視角制御回路 160 が配置した構成となっている。

10

【0009】

このうち、表示パネル 100 は、図 2 に示されるように、素子基板 100a と対向基板 100b とを一定の間隙を保って貼り合わせられた構成となっている。なお、素子基板 100a と対向基板 100b との間隙には液晶層が封入されるが、図 2 では省略されている。

表示パネル 100 の背面側には、LED 52 を有するバックライト 50 が設けられ、観察側に向けて白色光を照射する。また、素子基板 100a の背面側には偏光板 40a が、対向基板 100b の観察側には偏光板 40b が、それぞれ設けられている。

【0010】

表示パネル 100 には、図 1 に示されるように、240 行の走査線 112 が横（X）方向に沿って設けられる一方、960（＝320×3）列のデータ線 114 が縦（Y）方向に沿って、かつ、各走査線 112 と互いに電氣的に絶縁を保つように設けられている。さらに、240 行の走査線 112 と 960 列のデータ線 114 との各交差に対応して、それぞれサブ表示画素 101 が設けられる。

20

ここで、X 方向にわたって互いに隣接する 3 つのサブ表示画素 101 は、それぞれ R（赤）、G（緑）、B（青）に対応したものであり、これらの R・G・B の 3 つのサブ表示画素 101 の加法混色によって、カラー表示の単位となる画素が構成される。このため、本実施形態では、縦 240 画素×横 320 画素でカラー画像を表示することになる。

なお、本実施形態のようにカラー表示する場合、表示単位となる 1 画素は、複数の異なる色のサブ表示画素 101 から構成される。この構成では、サブ表示画素の各々がそれぞれ表示画素に相当することになる。一方、後述するように単色表示する構成では、表示画素は、表示単位となる 1 画素に一致することになる。

30

【0011】

本実施形態では、R・G・B のサブ表示画素 101 の 3 個に対応して、すなわち表示単位となる 1 画素に対応して、1 個の C の視角制御画素 102 が B のサブ表示画素 101 の右側に隣接して設けられている。これに伴い、視角制御線 115 が、3 列のデータ線 114 に対し 1 列の割合で、B のサブ表示画素 101 の列の右側において Y 方向に沿って設けられている。このため、本実施形態では、視角制御線 115 の列数が「320」となっている。

【0012】

40

すべてのデータ線 114 の一端は、図 1 において上側に引き出されて、データ線駆動回路 150 にそれぞれ接続される。

これに対し、すべての視角制御線 115 の一端は、データ線駆動回路 150 とは反対側である下側に引き出されるとともに、互いに 2 列ずつまとめられて共通化されて視角制御回路 160 にそれぞれ接続されている。このため、視角制御線 115 と視角制御回路 160 との接続点数は、視角制御線 115 の列数「320」に対し半分の「160」となっている。なお、データ線駆動回路 150 および視角制御回路 160 の機能については、表示制御回路 20 や走査線駆動回路 140 とともに後述する。

【0013】

図 3 は、サブ表示画素 101 および視角制御画素 102 の等価回路を示す図であり、任

50

意の 2 行において隣接する 2 画素分の構成を示している。

この図に示されるように、R・G・Bのサブ表示画素 101 は、電気的には互いに同一の等価回路で示され、それぞれ n チャネル型の薄膜トランジスタ (thin film transistor : 以下単に「TFT」と略称する) 116 と液晶容量 120 とを有する構成となっている。

これに対し、C の視角制御画素 102 は、TFT 116 を有さず、液晶容量 130 のみを有する構成となっている。

【0014】

本実施形態において表示パネル 100 は、素子基板 100 a と対向基板 100 b との間に液晶層 105 を封入した構成であって、液晶層にかかる電界方向を基板面方向とした FFS (fringe field switching) モードとしたものである。後述するようにサブ表示画素 101 および視角制御画素 102 の各々では、それぞれコモン電極 108 の表面に、絶縁層等を介して画素電極が形成された構造となっている。このため、画素電極とコモン電極 108 との間では、絶縁層等によって一種の容量成分が生じる。この容量成分が液晶容量であり、この液晶容量の保持電圧で生じた電界に応じて、液晶分子の配向方向が変化する構成となっている。

ただし、サブ表示画素 101 と視角制御画素 102 とでは、画素電極の形状が異なっているため、液晶層 105 に働く電界の方向も異なっている。両者を区別するために、サブ表示画素 101 および視角制御画素 102 における液晶容量 (画素電極) の符号をそれぞれ異ならせている。

【0015】

詳細には、サブ表示画素 101 にあっては、TFT 116 のゲート電極が走査線 112 に接続される一方、そのソース電極がデータ線 114 に接続され、そのドレイン電極が画素電極 (表示画素電極) 118 に接続されている。液晶容量 120 の一端である画素電極 118 は、TFT 116 のドレイン電極に接続される一方、液晶容量 120 の他端であるコモン電極 108 は、共通線 108 e に共通接続されている。

視角制御画素 102 にあっては、液晶容量 130 の一端である画素電極 (視角制御画素電極) 119 が視角制御線 115 に接続される一方、液晶容量 130 の他端であるコモン電極 108 が共通線 108 e に共通接続されている。

共通線 108 e は、図示省略した給電回路によって一定の電圧 V_{com} に保たれている。

【0016】

図 4 は、素子基板 100 a において R・G・B のサブ表示画素 101 および視角制御画素 102 に相当する領域の構成を示す平面図である。

本実施形態において、TFT 116 はアモルファスシリコン型であって、そのゲート電極が半導体層よりも下側 (紙面奥側) に位置するボトムゲート型とした構成である。

図において、第 1 電極層となるゲート配線のパターニングによって、走査線 112 および共通線 108 e が形成され、さらに、第 2 導電層となる ITO (indium tin oxide) 層のパターニングにより、矩形形状のコモン電極 108 が共通線 108 e と重なるように形成されている。この重なりにより、コモン電極 108 は、共通線 108 e と電氣的に接続されることになる。

【0017】

次に、ゲート絶縁膜 (図示省略) が形成され、さらに TFT 116 の半導体層 30 が島状に形成されている。第 3 導電層となる金属層のパターニングにより、TFT 116 のソース電極を兼ねるデータ線 114、分岐配線 115 b を伴う視角制御線 115、および、ドレイン電極 32 が形成されている。

続いて層間絶縁膜 (図示省略) が形成された後、サブ表示画素 101 にあっては、該層間絶縁膜を貫通してドレイン電極 32 に達するコンタクトホール 34 が設けられる一方、視角制御画素 102 にあっては、該層間絶縁膜を貫通して分岐配線 115 b に達するコンタクトホール 35 が設けられる。

そして、第 4 導電層となる ITO 層のパターニングにより、櫛歯状の画素電極 118 が

10

20

30

40

50

平面的に見てドレイン電極 32 と重なるように形成される一方、はしご状の画素電極 119 が、平面的に見て分岐配線 115b と重なるように形成される。これにより、画素電極 118 は、コンタクトホール 34 を介してドレイン電極 32 に接続され、画素電極 119 は、コンタクトホール 35 を介して視角制御線 115 (分岐配線 115b) に接続されることになる。

この後、ポリイミド等からなる配向膜が画素の配列領域にわたって形成されるとともに、Y 方向に平行であって逆平行 (アンチパラレル) 方向のラビング処理が施される。ここで、素子基板 100a において背面側に設けられる偏光板 40a は、その透過軸がラビング方向と直交する方向に設定される。

【0018】

対向基板 100b については特に図示しないが、コモン電極 108 と対向する領域において開口部を有する遮光層が設けられるとともに、サブ表示画素 101 にあっては、開口部においてそれぞれ RGB のいずれかに対応するカラーフィルタが設けられる。これに対し、視角制御画素 102 にあっては、該開口部においてカラーフィルタが設けられず、素通しの状態となっている。

なお、対向基板 100b において液晶層 105 に接する面には、素子基板 100a と同様な配向膜が形成されて、素子基板 100a と同方向にラビング処理される。また、対向基板 100b の観察側に設けられる偏光板 40b は、その透過軸が、ラビング方向と同方向に設定される。

【0019】

バックライト 50 から表示パネル 100 に背面側から照射される光は、偏光板 40a によって直線偏光に変換されて、サブ表示画素 101 および視角制御画素 102 のそれぞれに入射する。

サブ表示画素 101 において、コモン電極 108 と画素電極 118 との間 (すなわち液晶容量 120) がオフ電圧である場合、液晶分子がラビング方向に応じた方向に沿って配向するので、液晶層 105 に入射した直線偏光は、その入射時の直線偏光状態を保って液晶層 105 から出射する。ただし、この直線偏光方向は、偏光板 40b の吸収軸にほぼ一致しているので、該偏光板 40b によって遮断される。

したがって、サブ表示画素 101 では、オフ電圧の印加状態にあっては、視角度の大小にかかわらず、暗状態となる。

【0020】

ここで、視角度については、図 2 に示されるように、透過率の測定対象となる着目画素 p から観察側に向かう基板法線方向の方位を 0 度とし、着目画素 p を通過して、かつ、Y 方向に平行な軸 q を中心にして回転させたときの角度 θ で規定している。

【0021】

サブ表示画素 101 において、コモン電極 108 と画素電極 118 との間がオン電圧である場合、液晶分子は、画素電極 118 におけるスリットとほぼ直交する方向に配向する。このため、液晶層 105 に入射した直線偏光は、該液晶層 105 によって位相差が与えられるために、入射時の偏光方向と直交する方向に変換されて、該液晶層 105 から出射する。変換された偏光方向は、偏光板 40b の透過軸とほぼ一致するので、偏光板 40b を透過する。

したがって、サブ表示画素 101 では、オン電圧の印加状態にあっては、表示光として視認される明状態となる。このとき、サブ表示画素 101 の視角特性では、図 5 (a) において実線で示されるように視角度 θ がゼロにおいて透過率が最大となり、視角度 θ が大きくなるにつれて、徐々に透過率が低下する。

なお、図 5 (a) においては、透過率の最大値を 100% とし、最小値を 0% として正規化している、

【0022】

一方、視角制御画素 102 において、コモン電極 108 と画素電極 119 との間 (すなわち液晶容量 130) がオフ電圧である場合、サブ表示画素 101 と同様な理由から、視

10

20

30

40

50

角度 θ の大小にかかわらず、暗状態となる。

したがって、視角制御画素102にオフ電圧を印加して、サブ表示画素101をRGBの成分に応じた透過率に制御すると、サブ表示画素101の透過光に基づく画像を、視角度 θ の広い範囲で視認させることが可能となる(広視角モード)。

これをコントラスト比でみると、図5(b)において実線で示されるように、視角度 θ が-80度から+80度の広い範囲で20以上となるので、この範囲であれば、どの方向からみても画像が見易い。

【0023】

これに対し、視角制御画素102において、コモン電極108と画素電極119との間
がオン電圧である場合、液晶分子は、基板方向とほぼ垂直方向に配向する。この配向状態
では、液晶層105における位相差変化がないので、視角制御画素102の視角特性では
、図5(a)において破線で示されるように、視角度 θ がゼロにおいては暗状態となる。
ただし、透過率は、視角度 θ がゼロから ± 50 度程度なるまでの範囲では、視角度 θ が大
きくなるにつれて、液晶層105による位相差変化に応じて増加し、視角度 θ が ± 50 度
程度でピークを迎え、以降視角度 θ が大きくなるにつれて、液晶層105による位相差変
化に応じて減少する。

このため、視角制御画素102にオン電圧を印加すると、該視角制御画素102は、正
面から見ると暗状態の黒表示であるが、横側に傾けた方向から見ると、増加した透過率の
分だけ明るく見える。

したがって、視角制御画素102にオン電圧を印加して、サブ表示画素101をRGB
成分に応じた透過率に制御した場合、サブ表示画素101の透過光に基づく画像を、正面
からは、視認させることはできる。しかしながら、横側に傾けた方向からでは、サブ表示
画素101の透過率が、それほど変化しないのに対し、視角制御画素102の透過率が増
加するために、コントラスト比が低下する。このため、視角制御画素102にオン電圧を
印加すれば、サブ表示画素101の透過光に基づく画像を、正面以外では、視認し難くす
ることが可能となる(狭視角モード)。

これをコントラスト比でみると、図5(b)において破線で示されるように、視角
度 θ が-50度以下の範囲および+50度の以上の範囲で、2以下となるので、これらの
範囲では画像が非常に見え難くなる。

【0024】

説明を図1に戻すと、表示制御回路20は、各種の制御信号を生成して、各部を制御す
るものである。詳細には、表示制御回路20は、制御信号Ctr-yによって走査線駆動回路
140を制御するとともに、制御信号Ctr-xによってデータ線駆動回路150を制御し、
さらに制御信号Ctr-cによって視角制御回路160を制御する。

【0025】

走査線駆動回路140は、制御信号Ctr-yにしたがって1~240行目の走査線112
に、それぞれ走査信号を供給するものである。

詳細には、走査線駆動回路140は、図8に示されるように、フレームにわたって走査
線112を1、2、3、...、240行目という順番で選択するとともに、選択した走査線
への走査信号を選択電圧 V_{GH} に相当するHレベルとし、それ以外の走査線への走査信号
を非選択電圧 V_{GL} に相当するLレベルとする。

なお、便宜的に1、2、3、...、240行目の走査線112に供給される走査信号を、
それぞれY1、Y2、Y3、...、Y240と表記している。

また、フレームとは、表示パネル100を駆動することによって、画像の1コマ分を表
示させるのに要する期間をいい、本実施形態では、表示パネル100の垂直走査周波数を
60Hzとし、その逆数である16.7ミリ秒としている。

【0026】

データ線駆動回路150は、走査線駆動回路140によって選択される走査線に位置す
るサブ表示画素101に対し、RGBのいずれかに応じた階調成分に応じた電圧のデータ
信号を、データ線114を介して供給するものである。

10

20

30

40

50

詳細には、データ線駆動回路 150 は、サブ表示画素 101 のマトリクス配列に対応した記憶領域（図示省略）を有し、各記憶領域は、それぞれサブ表示画素 101 の RGB のいずれかの階調成分を指定する表示データ Da を記憶する。ここで、データ線駆動回路 150 は、選択走査線に位置するサブ表示画素 101 の表示データ Da を記憶領域から 1 行分読み出すとともに、表示データ Da で指定された階調成分に応じた電圧のデータ信号に変換し、データ線 114 に供給する。この供給動作を、データ線駆動回路 150 は、選択走査線に位置する 960 列分のそれぞれについて並列的に実行する。

ここで、左から数えて j 番目の画素（表示単位）に対応する R・G・B のデータ信号を、それぞれ X_{Rj}、X_{Gj}、X_{Bj} と表記している。j は、本実施形態では 1 から 320 までの整数である。

また、表示すべき画像に変更が生じると、表示制御回路 20 は、変更後の表示データ Da を供給するとともに、データ線駆動回路 150 における記憶領域の内容を書き換える構成となっている。

【0027】

視角制御回路 160 は、160 個の出力端子から、それぞれ視角制御信号を出力するものである。詳細には、視角制御回路 160 は、図 6 に示されるように、各出力端子 Out への最終段がそれぞれアンプ 162 となっており、このアンプ 162 および出力端子 Out を介して、それぞれ視角制御信号を出力する構成となっている。

上述したように、本実施形態では、視角制御回路 160 における 1 個の出力端子が 2 列の視角制御線 115 に共通接続されているので、アンプ 162 の 1 個当たりの負荷は、視角制御画素 102 の 2 列分に相当している。

なお、左から数えて 1・2、3・4、5・6、...、319・320 列目の視角制御線 115 に供給される視角制御信号を、それぞれ X_{c1}、X_{c2}、X_{c3}、...、X_{c160} と表記している。

【0028】

表示パネル 100 における TFT 116 をアモルファスシリコン型としたとき、走査線駆動回路 140 や、データ線駆動回路 150、視角制御回路 160 については、表示パネル 100 に対して、それぞれ個別の、または、これらの機能を適宜組み合わせた半導体（ベアチップ）が、COG（chip on glass）技術を用いて実装される。

また、走査線駆動回路 140 やデータ線駆動回路 150 については、それぞれ 1 チップではなく、図 7 に示されるように 2 個に分割されて、あるいは、それぞれ 3 個以上に分割されて、COF（chip on film）技術などによって表示パネル 100 に実装されても良い。なお、図 7 において、表示制御回路 20 は、二点鎖線で示される領域側に設けられる。また、視角制御回路 160 についても、2 個以上に分割しても良い。

さらに、TFT 116 については他の構造、例えばゲート電極の配置でいえばトップゲート型としても良いし、プロセスでいえばポリシリコン型としても良い。TFT 116 をポリシリコン型とするのであれば、走査線駆動回路 140 や、データ線駆動回路 150、視角制御回路 160 の構成素子を、素子基板にあって画素のマトリクス配列の周辺領域に造り込んでも良い。

【0029】

次に、液晶表示装置 10 における電圧の書き込み動作について図 8 を参照して説明する。本実施形態では、液晶容量 120、130 を交流駆動する際に、書き込む電圧の極性をフレームにわたって同一とするとともに、次のフレームにおいて反転させる面反転方式とする。このため、表示制御回路 20 は、あるフレーム（図 8 において「n フレーム」と表記している）において正極性を指定し、次の（n + 1）フレームの期間において負極性を指定して、以下同様にフレーム毎に極性を反転させる。

なお、極性とは、液晶容量 120（130）に電圧を保持させる際に、画素電極 118（119）をコモン電極 108 よりも高位側とする場合を正極性とし、低位側とする場合を負極性とする。

また、電圧については、液晶容量 120（130）に印加される電圧を除き、図示省略

10

20

30

40

50

した接地電位を電圧ゼロの基準とする。液晶容量 120 (130) に印加される電圧は、コモン電極 108 と画素電極 118 (119) との電位差であり、他の電圧と区別する必要があるからである。

【0030】

走査信号 Y1 ~ Y240 は、上述したように各フレームにわたって、この順番で選択電圧 V_{GH} に相当する H レベルとなる。このため、n フレームにおいては、まず走査信号 Y1 だけが H レベルとなる。

走査信号 Y1 が H レベルとなる期間において、データ線駆動回路 150 は、1 行目におけるサブ表示画素 101 の表示データ Da を読み出すとともに、当該表示データ Da で指定された電圧だけ、電圧 V_{com} を基準に高位側とした電圧のデータ信号に変換し、それぞれデータ線 114 に供給する。

10

これにより例えば、左から数えて j 番目の画素に対応する R のデータ信号 X_{Rj} は、1 行 j 列の画素のうち、表示データ Da で指定された R の階調成分に応じた分 (図 8 において ↑ で示される電圧) だけ電圧 V_{com} よりも高位側とした電圧となる。

【0031】

走査信号 Y1 が H レベルであると、1 行目に位置する TFT 116 がオン状態 (導通状態) となる。このため、1 行目における画素電極 118 には、データ線 114 に供給されたデータ信号がオン状態の TFT 116 を介して印加されるので、1 行目のサブ表示画素 101 における液晶容量 120 には、それぞれ階調に応じた正極性の電圧が書き込まれる。

20

なお、走査信号 Y1 が L レベルに切り替わると、1 行目に位置する TFT 116 がオフ状態 (非導通状態) となるが、液晶容量 120 に書き込まれた電圧は、その容量成分によって保持される。

【0032】

次に、走査信号 Y2 だけが H レベルとなる。走査信号 Y2 が H レベルとなる期間において、データ線駆動回路 150 は、2 行目のサブ表示画素 101 の各々に対応する表示データ Da で指定された電圧だけ、電圧 V_{com} を基準に高位側とした電圧のデータ信号に変換し、それぞれデータ線 114 に供給する。

これにより、2 行目のサブ表示画素 101 における液晶容量 120 には、それぞれ階調成分に応じた正極性の電圧が書き込まれることになる。

30

【0033】

n フレームにおいては、サブ表示画素 101 にあっては以下同様な動作が、3、4、5、...、240 行目の順に実行される。これにより、すべてのサブ表示画素 101 における液晶容量 120 には、それぞれ階調成分に応じた正極性の電圧が書き込まれる。

次の (n + 1) フレームにおいて、サブ表示画素 101 にあっては書き込み極性が反転して負極性となる以外、n フレームと同様な動作が実行される。なお、負極性となった場合、データ信号 X_{Rj} は、R の表示データ Da で指定された階調成分に応じた分 (図 8 において ↓ で示される電圧) だけ電圧 V_{com} よりも低位側とした電圧となる。

【0034】

一方、視角制御画素 102 に対する電圧の書き込みは、次のように実行される。詳細には、視角制御回路 160 は、視角制御のオンが指定されている場合、図 8 に示されるように、視角制御信号 $X_{c1} \sim X_{c160}$ の電圧を、11.1 ミリ秒毎に $V_{on}(+)$ 、 $V_{on}(-)$ で交互に切り替える。すなわち、視角制御画素 102 に対する電圧の書き込みは、1.5 倍の速度で実行される。

40

これにより、すべての視角制御画素 102 における液晶容量 130 には、視角制御信号 $X_{c1} \sim X_{c160}$ が電圧 $V_{on}(+)$ である場合には正極性のオン電圧が、視角制御信号 $X_{c1} \sim X_{c160}$ が電圧 $V_{on}(-)$ である場合には負極性のオン電圧が、それぞれ印加されることになる。

【0035】

なお、上述したように液晶分子は、サブ表示画素 101 にあっては、基板面に沿った平行方向で回転するのに対し、視角制御画素 102 では、基板面に対して平行方向から垂直

50

方向に回転するので、より高いエネルギーが要求される。このため、視角制御画素 102 の駆動電圧は、サブ表示画素 101 の駆動電圧よりも高くなる傾向にある。

したがって、視角制御信号における正極性の電圧 $V_{on}(+)$ は、データ信号において白色を指定する正極性の電圧よりも高く、視角制御信号における負極性の電圧 $V_{on}(-)$ は、データ信号において白色を指定する負極性の電圧よりも低く設定する必要がある。

仮に、視角制御画素 102 をサブ表示画素 101 と同様に T F T によってスイッチングする構成にすると、選択電圧 V_{GH} を $V_{on}(+)$ よりも高く、非選択電圧 V_{GL} を $V_{on}(-)$ よりも低く設定する必要があるので、走査線駆動回路 140 の構成素子に高い電圧耐性が要求される。

これに対し、本実施形態では、視角制御画素 102 を、T F T を介することなく、視角制御線 115 とコモン電極 108 とにより駆動するので、図 8 に示されるように、選択電圧 V_{GH} を $V_{on}(+)$ よりも低く、非選択電圧 V_{GL} を $V_{on}(-)$ よりも高く設定することができる。

これにより、本実施形態では、走査線駆動回路 140 の構成素子に高い電圧耐性が要求されることはない。

【0036】

図 8 には、データ信号 X_{Rj} 、視角制御のオンにおける視角制御信号 $X_{c1} \sim X_{c160}$ のほか、1 行 j 列の画素のうち、R の画素電極 118 の電圧 $R(1, j)$ 、および、任意の画素電極 119 の電圧 C_{pix} の波形が示されている。

このうち、電圧 $R(1, j)$ は、走査信号 $Y1$ が H レベルとなったときに、データ信号 X_{Rj} の電圧となり、以後、走査信号 $Y1$ が L レベルとなっても保持される。液晶容量 120 の他端は、電圧 V_{com} のコモン電極 108 であるので、1 行 j 列の画素のうち、R の液晶容量 120 に書き込まれて保持される電圧は、電圧 $R(1, j)$ においてハッチングで示されたものとなる。

視角制御画素 102 の液晶容量 130 は、一端が視角制御線 115 に接続された画素電極 119 であり、他端がコモン電極 108 であるので、液晶容量 130 には、電圧 C_{pix} の波形においてハッチングで示された電圧が印加されることになる。

【0037】

なお、視角制御回路 160 は、視角制御のオフが指定されている場合、特に図示しないが、視角制御信号 $X_{c1} \sim X_{c160}$ をコモン電極 108 に等しい電圧 V_{com} とさせる。これにより、すべての液晶容量 130 には、オフ電圧としてのゼロ電圧がそれぞれ印加されることになる。

また、図 8 において、走査信号 $Y1 \sim Y240$ の電圧を示す縦スケールに対し、データ信号 X_{Rj} 、視角制御信号 $X_{c1} \sim X_{c160}$ 等の電圧を示す縦スケールを、便宜的に拡大している。

【0038】

本実施形態に係る液晶表示装置 10 によれば、視角制御画素 102 に対し、視角制御のオンオフに応じた電圧の視角制御信号を、2 列分毎に供給するので、書き込み時における負荷が軽くなって、液晶容量 130 に対して十分な書き込みが可能となる。

【0039】

また、サブ表示画素 101 に対する電圧の書き込みに対し、視角制御画素 102 に対する電圧の書き込みは、1.5 倍の速度で実行されるので、フリッカーの低減も期待できる。

この点について詳述すると、フリッカーは、液晶容量を交流駆動する際に、正極性電圧を書き込んだときの実効値と負極性電圧を書き込んだときの実効値とが何らかの理由により異なって、透過率に差が生じることにより発生する。サブ表示画素 101 (液晶容量 120) に対する電圧の印加と視角制御画素 102 (液晶容量 130) に対する電圧の印加とが同じ速度の関係または通倍の関係にあると、透過率の変化方向がサブ表示画素 101 と視角制御画素 102 とで長時間にわたって一致してしまう場合がある。この場合、例えばサブ表示画素の透過率が小さくなる(暗くなる)と、正面から若干傾けた角度から見たときにおける視角制御画素の透過率も小さくなるので、フリッカーは、視角制御をオフす

10

20

30

40

50

る場合と比較して結果的に増長される。

これに対し、本実施形態では、視角制御画素 102 に対して、サブ表示画素 101 と比較して、正極性電圧と負極性電圧との切り替え周期を 2/3、すなわち、サブ表示画素 101 の 1.5 倍の速度で電圧を書き込む構成としているので、サブ表示画素 101 と視角制御画素 102 とで透過率の変化方向が長時間にわたって一致することがない。詳細にはいえば、1.5 倍の速度は、フリッカーが増長されやすい 1 倍の速度と、同様にフリッカーが増長されやすい 2 倍の速度とからいずれも同じ分だけ離れている。このため、本実施形態では、フリッカーの低減も期待できるのである。

なお、視角制御画素 102 に対して、サブ表示画素 101 の 2.5 倍、3.5 倍、4.5 倍などの速度で電圧を書き込む構成においても、同様な理由からフリッカーの増長を抑えることは可能である。ただし、駆動周波数が高くなることによって消費電力が大きくなる、という点について留意する必要がある。また、視角制御画素 102 に対して、サブ表示画素 101 の 2/3 倍の速度で電圧を書き込む構成では、低周波数化に伴って視角制御画素 102 自体の極性差に起因するフリッカーが、正面から若干傾けた角度からみたときに視認されやすくなる。

【0040】

本実施形態では、視角制御信号 Xc1 ~ Xc160 をすべて同じ波形として、視角制御のオンオフをすべての視角制御画素 102 にわたって共通に指定したが、視角制御信号 Xc1 ~ Xc160 の一部をオン波形、他をオフ波形としても良い。

このように視角制御信号の一部をオン波形とすると、例えば、図 9 に示されるように、表示パネル 100 の表示領域のうち、ある特定の列領域に限って視角制御をオンにして狭視角モードとして、斜め方向から見難くさせる一方、他の列領域については視角制御をオフにして、広視角モードとすることが可能である。

また、視角制御線 115 を 2 列ずつではなく、3 以上の列数ずつでまとめて視角制御回路 160 に接続した構成しても良い。なお、視角制御線 115 をまとめる列数を多くすると、視角制御回路 160 の出力数を削減することができるので、視角制御回路 160 の構成簡略化や低コスト化を図ることが可能となるほか、視角制御線 115 と視角制御回路 160 との接続点数も減少するので、接続ピッチを緩和することも可能となる。

【0041】

< 応用・変形例 >

本発明は、上述した実施形態に限られず、次のように様々な応用・変形が可能である。

【0042】

< その 1 >

視角制御信号 Xc1 ~ Xc160 をすべて同位相（同波形）とするのではなく、図 10 に示されるように、位相を順番にシフトしても良い。

視角制御信号 Xc1 ~ Xc160 をすべて同位相にすると、すべての視角制御画素 102 が同時に駆動されるために、突入電流が流れて、大きなノイズが時間的に一点に集中して発生する可能性がある。これに対して、視角制御信号 Xc1 ~ Xc160 の位相を順次シフトさせると、小さいノイズが時間的に分散して発生するので、ノイズに起因する表示品位の低下を抑えることが可能となる。

【0043】

< その 2 >

また、実施形態において、視角制御回路 160 は、画素のマトリクス配列を挟んで、データ線駆動回路 150 とは反対の辺側に実装したが、この理由は、視角制御線 115 とデータ線 114 とを交差させないためである。換言すれば、データ線 114 と視角制御線 115 とを絶縁層を介して交差させてしまうと、視角制御線 115 で電圧が切り替わりに伴うノイズが、その交差部分で生じる容量成分を介してデータ線 114 に重畳されるので、表示画素に書き込まれる電圧に影響を与え、表示品位を低下させてしまう。この表示品位を避けるために、実施形態にあつては、視角制御線 115 とデータ線 114 とを交差させなかったのである。

10

20

30

40

50

したがって、視角制御線 115 とデータ線 114 とを交差させない限りにおいては、例えば図 11 に示されるように視角制御線 115 を屈曲させることにより、視角制御回路 160 を、画素のマトリクス配列を挟んで、走査線駆動回路 140 とは反対の辺に実装しても良い。また、視角制御線 115 を図 10 とは反対方向に屈曲させることにより、視角制御回路 160 を、走査線駆動回路 140 と同じ辺側に実装しても良い。

【0044】

<その3>

R・G・Bのサブ表示画素 101 に対する C の視角制御画素 102 の配列は、図 1 に限られず、例えば図 12 に示されるように、サブ表示画素 101 の各々に対し、それぞれ隣接するように視角制御画素 102 を設けても良い。

10

【0045】

<その4>

また、サブ表示画素 101 については、R・G・Bの3つに限られず、例えばGを、YG（黄緑）およびEG（エメラルドグリーン）に分けて、これらの4色のサブ表示画素でカラー表示の単位となる画素を構成して、広色帯化を図った構成としても良い。このような構成において、R・YG・EG・Bのサブ表示画素 101 の4個に対して1個の割合で視角制御画素 102 を設けても良いし、図 13 に示されるように、サブ表示画素 101 の4個に対して2個の割合で視角制御画素 102 を設けても良い。

さらに、カラーではなく単色表示とする構成でも良い。単色表示とする構成では、1個の表示画素が表示単位となる1画素になるとともに、視角制御画素 102 が設けられる。また、1画素を構成する表示画素は、例えばカラーフィルターを除去した（または、カラーフィルターを該色とした）サブ表示画素 101 の1個と同等な構成となる。

20

【0046】

<その5>

上述した説明では、書込極性の基準をコモン電極 108 に印加される電圧 V_{com} とした。これは、TFT 116 が理想的なスイッチとして機能する場合であり、実際には、ゲート・ドレイン間の寄生容量に起因して、オンからオフに状態変化するときドレイン電極（画素電極 118）の電位が低下するプッシュダウン（突き抜け、フィールドスルーなどとも呼ばれる）が発生する。

このプッシュダウンのため、電圧 V_{com} を書込極性の基準として交流駆動すると、負極性書込による液晶容量 120 の電圧実効値が、正極性書込による実効値よりも若干大きくなってしまふ（TFT 116 が n チャネルの場合）。

30

そこで、書込極性の基準電圧とコモン電極 108 の電圧 V_{com} とを別々とするとともに、書込極性の基準電圧を、プッシュダウンの影響が相殺されるように、電圧 V_{com} よりも高位側に設定しても良い。

一方、TFT によってスイッチングされない液晶容量 130 では、プッシュダウンの影響を原理的に受けない。ただし、様々な理由によって、電圧 V_{com} に対して電圧 $V_{on}(+)$ 、 $V_{on}(-)$ を非対称とすべき場合があるので、電圧 $V_{on}(+)$ 、 $V_{on}(-)$ については、それぞれ個別に調整可能な構成が望ましい。

40

【0047】

また、視角制御オフに対応する視角制御信号については、コモン電極 108 と同一の電圧 V_{com} に限られず、液晶容量 130 の印加電圧をしきい値電圧以下とする電圧であれば良い。このため、特に図示しないが、正極性であれば、電圧 V_{com} （または極性の基準電圧）よりわずかに高めの電圧 $V_{off}(+)$ とすれば良いし、負極性であれば、電圧 V_{com} （基準電圧）よりわずかに低めの電圧 $V_{off}(-)$ とすれば良い。

【0048】

<その他>

また、サブ表示画素 101 および視角制御画素 102 については、透過型に限られず、反射型としても良い。

反射型とする場合には、コモン電極 108 として、反射性の導電層をパターンニングした

50

ものを用いて良いし、別途の反射性金属層を設けても良い。さらに、透過型および反射型の両者を組み合わせた、いわゆる半透過半反射型としても良い。

また、フレームにおける書き込み極性については、面反転方式に限られず、行（ライン）反転方式や、列反転方式、画素反転方式など種々のものが適用可能である。

【 0 0 4 9 】

< 電子機器 >

次に、上述した実施形態等に係る液晶表示装置 1 0 を有する電子機器について説明する。図 1 4 は、実施形態や応用・変形例に係る液晶表示装置 1 0 を用いた携帯電話 1 2 0 0 の構成を示す図である。

この図に示されるように、携帯電話 1 2 0 0 は、複数の操作ボタン 1 2 0 2 や方向キー 1 2 0 4 のほか、受話口 1 2 0 6、送話口 1 2 0 8 とともに、上述した液晶表示装置を備えるものである。なお、液晶表示装置のうち、表示パネル 1 0 0 のみ外観として表れ、他については、携帯電話 1 2 0 0 の筐体内となる。

なお、実施形態等に係る液晶表示装置 1 0 は、図 1 4 に示した携帯電話以外の電子機器にも適用可能である。このような電子機器としては、例えばデジタルスチルカメラや、ノートパソコン、液晶テレビ、ビューファインダー型（またはモニタ直視型）のビデオレコーダー、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、タッチパネルを備えた機器等などの表示部を有するものが挙げられる。

【 符号の説明 】

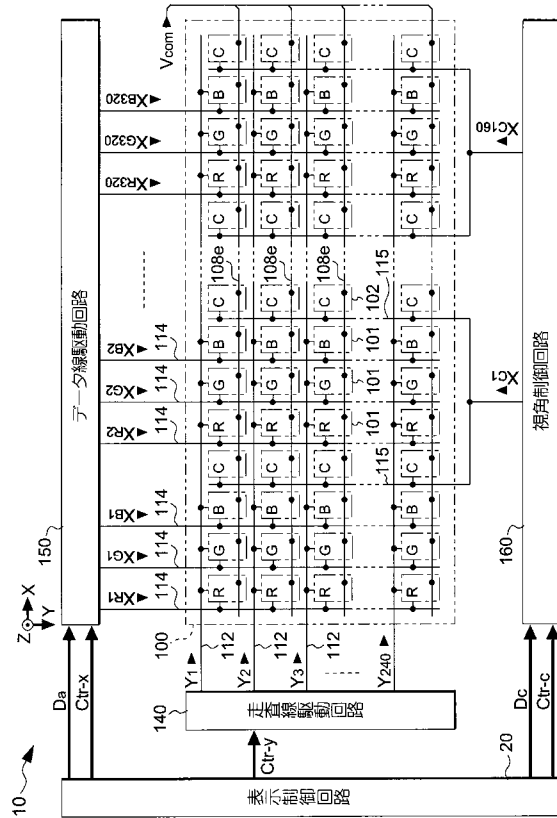
【 0 0 5 0 】

1 0 ... 液晶表示装置、1 0 0 ... 表示パネル、1 0 1 ... サブ表示画素、1 0 2 ... 視角制御画素、1 0 5 ... 液晶層、1 0 8 ... コモン電極、1 1 2 ... 走査線、1 1 4 ... データ線、1 1 5 ... 視角制御線、1 1 6 ... TFT、1 1 8、1 1 9 ... 画素電極、1 2 0、1 3 0 ... 液晶容量、1 4 0 ... 走査線駆動回路、1 5 0 ... データ線駆動回路、1 6 0 ... 視角制御回路、1 2 0 0 ... 携帯電話

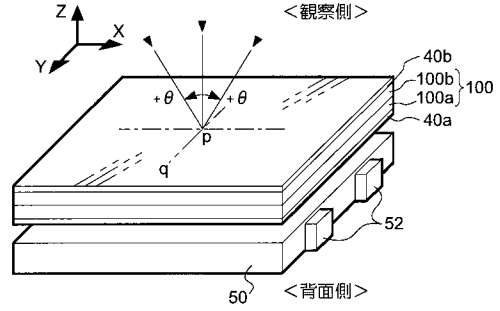
10

20

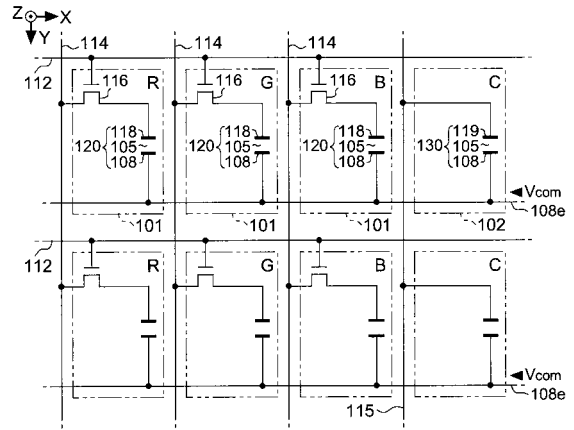
【図 1】



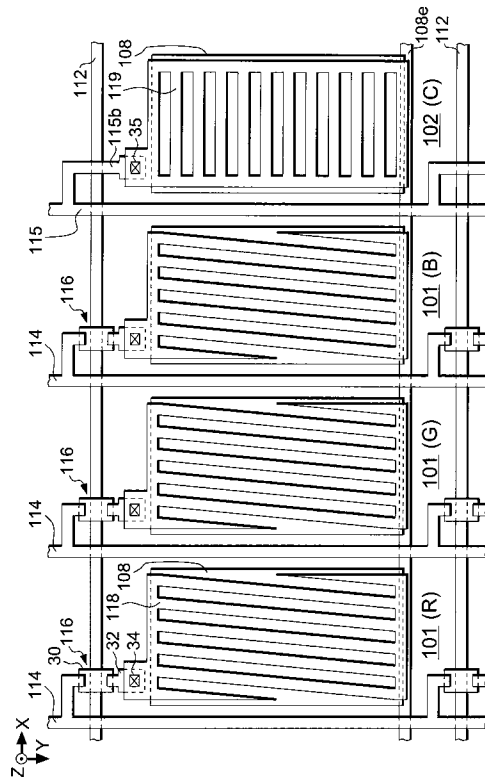
【図 2】



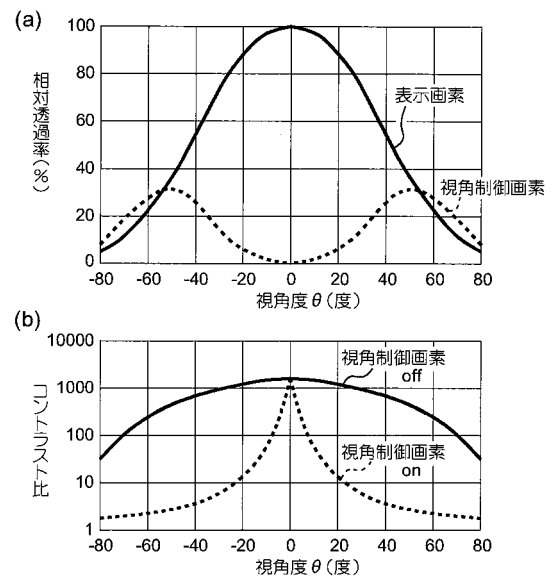
【図 3】



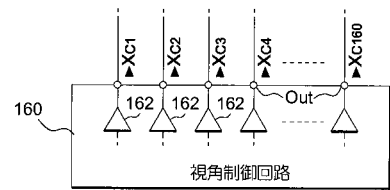
【図 4】



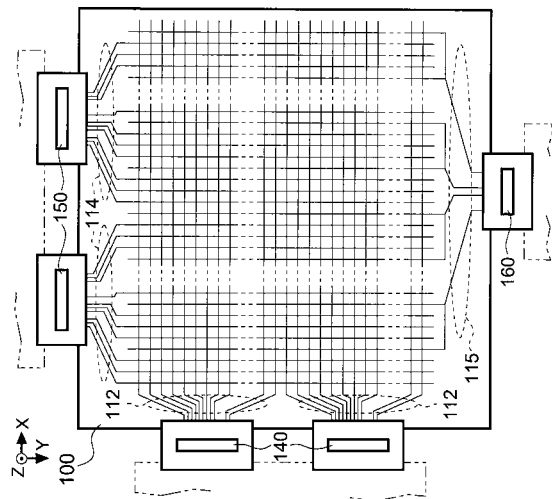
【図 5】



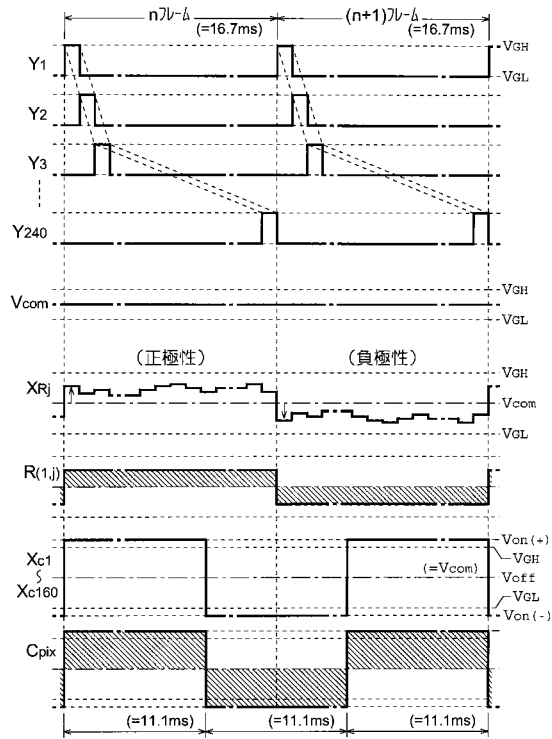
【 図 6 】



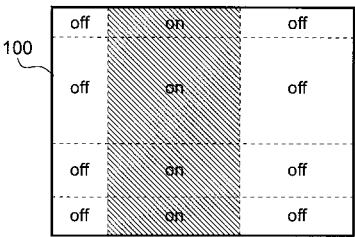
【 図 7 】



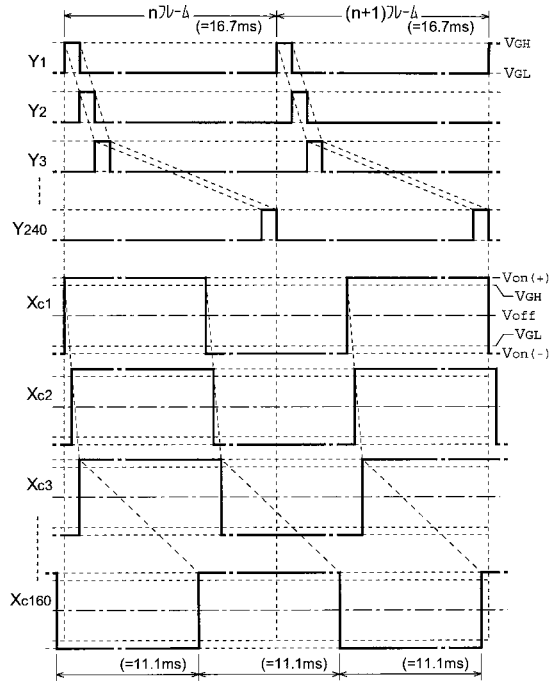
【 図 8 】



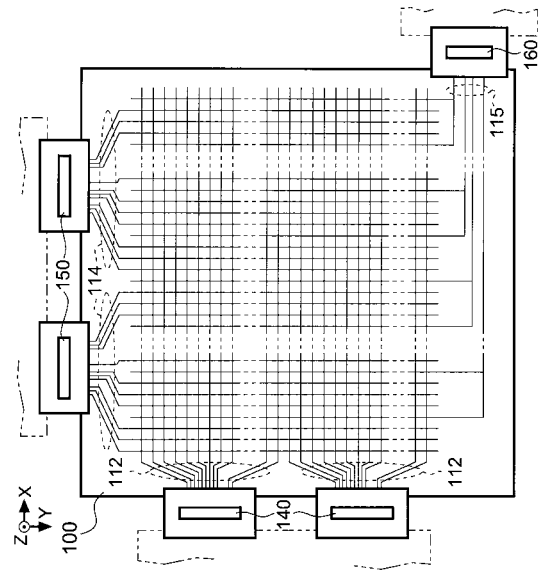
【 図 9 】



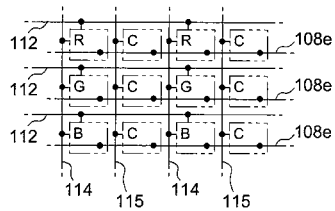
【図 10】



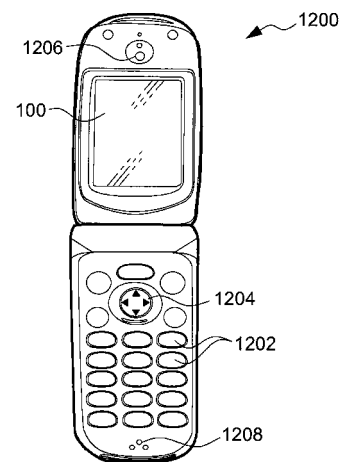
【図 11】



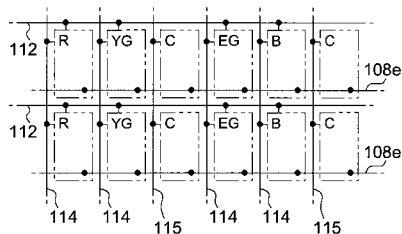
【図 12】



【図 14】



【図 13】



 フロントページの続き

(51)Int.Cl.		F I		テーマコード (参考)
G 0 9 G	3/20			5 C 0 8 0
	(2006.01)	G 0 9 G	3/36	
		G 0 9 G	3/20	6 6 0 R
		G 0 9 G	3/20	6 8 0 H

F ターム(参考) 2H092 GA14 GA21 JA24 JB04 JB05 JB32 NA01 PA06 QA07 QA09
 RA10
 2H093 NA16 NA42 NC12 NC48 NC59 NC90 ND03 ND13 ND31 NE03
 NF05 NF09 NG20 NH15
 2H191 FA09Y FA96Y FB14 FC10 FD04 GA04 GA17 GA19 HA15 LA40
 MA20 NA73 NA77
 5C006 AA22 AC09 BB16 FA23 FA55
 5C080 AA10 BB05 CC03 DD06 DD21 FF11 FF12 JJ02 JJ04 JJ05
 JJ06 KK02 KK23 KK43

专利名称(译)	液晶显示装置和电子设备		
公开(公告)号	JP2010230710A	公开(公告)日	2010-10-14
申请号	JP2009075055	申请日	2009-03-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	清水 森田 聡		
发明人	清水 公司 森田 聡		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1337 G02F1/1335 G09G3/36 G09G3/20		
FI分类号	G02F1/133.575 G02F1/133.550 G02F1/1343 G02F1/1337 G02F1/1335 G09G3/36 G09G3/20.660.R G09G3/20.680.H		
F-TERM分类号	2H090/KA05 2H090/KA07 2H090/LA01 2H090/LA04 2H090/MA02 2H090/MA07 2H090/MB01 2H092/GA14 2H092/GA21 2H092/JA24 2H092/JB04 2H092/JB05 2H092/JB32 2H092/NA01 2H092/PA06 2H092/QA07 2H092/QA09 2H092/RA10 2H093/NA16 2H093/NA42 2H093/NC12 2H093/NC48 2H093/NC59 2H093/NC90 2H093/ND03 2H093/ND13 2H093/ND31 2H093/NE03 2H093/NF05 2H093/NF09 2H093/NG20 2H093/NH15 2H191/FA09Y 2H191/FA96Y 2H191/FB14 2H191/FC10 2H191/FD04 2H191/GA04 2H191/GA17 2H191/GA19 2H191/HA15 2H191/LA40 2H191/MA20 2H191/NA73 2H191/NA77 5C006/AA22 5C006/AC09 5C006/BB16 5C006/FA23 5C006/FA55 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD21 5C080/FF11 5C080/FF12 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK23 5C080/KK43 2H193/ZA04 2H193/ZB03 2H193/ZB06 2H193/ZB51 2H193/ZC16 2H193/ZC25 2H193/ZD13 2H193/ZD16 2H193/ZD23 2H193/ZD39 2H193/ZF35 2H193/ZF36 2H193/ZF37 2H193/ZF43 2H193/ZF52 2H193/ZG04 2H193/ZG14 2H193/ZQ16 2H193/ZR07 2H290/AA72 2H290/BF13 2H290/CA42 2H290/CA46 2H290/CA51 2H291/FA09Y 2H291/FA96Y 2H291/FB14 2H291/FC10 2H291/FD04 2H291/GA04 2H291/GA17 2H291/GA19 2H291/HA15 2H291/LA40 2H291/MA20 2H291/NA73 2H291/NA77		
外部链接	Espacenet		

摘要(译)

要解决的问题写入视角控制像素102。在子显示像素101中，对应于扫描线112和数据线114的交叉点设置的子显示像素101包括TFT和液晶电容。视角控制像素102对应于子显示像素101设置，并且具有液晶电容，其一端连接到视角控制线115，另一端连接到公共线108e。视角控制线115例如聚集成两排并共同连接。视角控制电路160针对每两列分组的每个视角控制线独立地提供对应于视角控制的电压的视角控制信号。点域

1

