

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-3479

(P2013-3479A)

(43) 公開日 平成25年1月7日(2013.1.7)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H193
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 612K	5C006
<b>G09G 3/34 (2006.01)</b>	G09G 3/20 622D	5C080
<b>G02F 1/133 (2006.01)</b>	G09G 3/34 J	
	G09G 3/20 624D	

審査請求 未請求 請求項の数 6 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2011-136906 (P2011-136906)  
 (22) 出願日 平成23年6月21日 (2011.6.21)

(71) 出願人 000005821  
 パナソニック株式会社  
 大阪府門真市大字門真1006番地  
 (74) 代理人 100109667  
 弁理士 内藤 浩樹  
 (74) 代理人 100109151  
 弁理士 永野 大介  
 (74) 代理人 100120156  
 弁理士 藤井 兼太郎  
 (72) 発明者 土屋 賢史  
 大阪府門真市大字門真1006番地 パナ  
 ソニック株式会社内

最終頁に続く

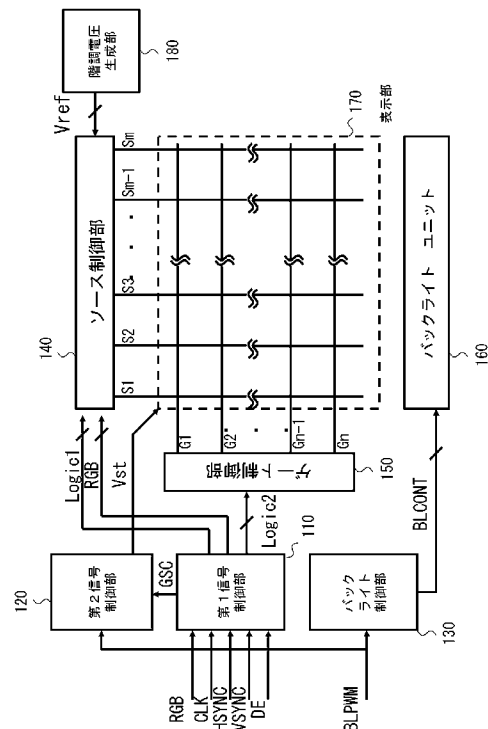
(54) 【発明の名称】 液晶表示装置およびその駆動方法

(57) 【要約】

【課題】 ラジオ帯域へ干渉することなく、低コストで、バックライトの調光周波数の干渉による画面ビートノイズを防止する液晶表示装置およびその駆動方法を提供する。

【解決手段】 TFTにより各画素が駆動されることで映像を表示する液晶表示部170と、バックライト調光信号に基づいて液晶表示部170に光を供給するバックライトユニット160と、各画素のTFTのゲート電圧を供給するゲート制御部150と、ゲート制御部150の出力周期を制御するゲートクロック信号を生成する第1信号制御部110と、バックライト調光信号とゲートクロック信号とに基づいて液晶表示部170の各画素の画素電極の電圧を補正する制御信号を供給する第2信号制御部120とを備える。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

TFTにより各画素が駆動されることで映像を表示する液晶表示部と、バックライト調光信号に基づいて前記液晶表示部に光を供給するバックライトユニットと、前記各画素のTFTのゲート電圧を供給するゲート制御部と、前記ゲート制御部の出力周期を制御するゲートクロック信号を生成する第1信号制御部と、前記バックライト調光信号と前記ゲートクロック信号とに基づいて前記液晶表示部の各画素の画素電極の電圧を補正する制御信号を供給する第2信号制御部とを備えることを特徴とする液晶表示装置。

**【請求項 2】**

前記第2信号制御部は、バックライト調光信号とゲートクロック信号に基づいて駆動信号を生成する駆動信号生成部と、前記駆動信号の電圧レベルを調整する電圧レベル調整部と、前記レベル調整された駆動信号を電流増幅した前記制御信号を生成する電流増幅部を備えることを特徴とする請求項1に記載の液晶表示装置。

10

**【請求項 3】**

前記駆動信号生成部は前記バックライト調光信号がオンの期間中にゲートクロック信号と同位相かつ同周波数の駆動信号を出力することを特徴とする請求項2に記載の液晶表示装置。

**【請求項 4】**

前記電圧レベル調整部は外部から電圧レベルを調整できることを特徴とする請求項2または3に記載の液晶表示装置。

20

**【請求項 5】**

TFTにより各画素を駆動することで映像を表示する液晶表示装置の駆動方法であって、前記液晶表示装置の液晶表示部に供給される光を調光するためのバックライト調光信号と、前記各画素のTFTにゲート電圧を供給するゲート制御部の出力周期を制御するゲートクロック信号とに基づいて、前記各画素の画素電極の電圧を補正する制御信号を生成して供給することを特徴とする液晶表示装置の駆動方法。

**【請求項 6】**

前記制御信号の電圧レベルを外部から調整することを特徴とする請求項5記載の液晶表示装置の駆動方法。

**【発明の詳細な説明】**

30

**【技術分野】****【0001】**

本発明は、液晶表示モジュール等の液晶表示装置およびその駆動方法に関し、特に高輝度のバックライトを用いた際の干渉ノイズを低減できる液晶表示装置およびその駆動方法に関するものである。

**【背景技術】****【0002】**

液晶ディスプレイにおいてバックライトの輝度を調光する場合に、バックライトドライバーの調光周波数(PWMパルスの周波数)と液晶ディスプレイに入力されている駆動信号のフレーム周波数との干渉による画面ビートノイズが発生することがある。画面ビートノイズとは、画面全体に波状や横線状の縞模様が入るノイズを指す。

40

**【0003】**

近年、液晶ディスプレイ付きの車載機器が増えてきており、その多くがNTSC方式、PAL方式などの複数方式の入力に対応している。各方式では液晶ディスプレイの駆動信号の周波数が異なるため、ある方式での駆動信号の周波数とインバータの調光周波数とが干渉して、画面にビートが発生するという問題がある。

**【0004】**

この画面ビートノイズの原因はいくつか存在するが、その中の1つとしてTFT(Thin Film Transistor)の光特性があげられる。TFTとは液晶ディスプレイの各画素に配置されたスイッチング(駆動)素子のことであるが、一般的にこれに

50

用いられる a - S i ( A m o r p h o u s S i l i c o n ) は、光に反応する性質を持つ。a - S i T F T は、光が照射されると導体性質を帯び、光が照射されないと不導体性質を帯びる。この性質のため、a - S i T F T へ光が照射されると画素内の寄生容量が増加し、輝度変化がおきる。バックライトの ON / OFF により一画面内で輝度が変化すると画面ビートノイズが現れる。

【 0 0 0 5 】

バックライトユニットの光が一定に照射される場合には液晶パネル全面に光が行き渡るため、一画面内での輝度変化はなく画面ビートノイズの問題はない。しかし、輝度を調整するために、バックライトを周期的にオン/オフする PWM ( P u l s e - W i d t h M o d u l a t i o n ) 方式でバックライトの輝度を調節する場合、前述の問題が発生する。

10

【 0 0 0 6 】

駆動信号のフレーム周波数と PWM 調光周波数が同期していなければフレーム毎に規則的な帯の移動が観測され、画面上を流れる画面ビートとなり、逆に駆動信号のフレーム周波数と PWM 調光周波数が逡倍関係にあり同期している場合は画面内の固定位置に現れる画面ビートとなる。

【 0 0 0 7 】

この T F T の光特性起因の画面ビートノイズに関しては T F T 製造過程での対策方法もあるが、製造工程数が増えてしまい生産能力低下・コストアップにつながってしまう。そこで液晶ディスプレイ駆動回路にて対策が様々検討されている。

20

【 0 0 0 8 】

欧州向けの液晶テレビ等においては画面ビートノイズの発生を抑えるために、入力駆動信号のフレーム周波数に応じて、バックライトドライバの調光周波数をもっとも画面ビートノイズが現れにくい、最適な調光周波数になるように切り替える対策を行っている。画面ビートノイズを抑えるためにバックライトドライバの調光周波数を制御する技術が開示されている文献として、例えば特許文献 1 および 2 が挙げられる。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 特開 2 0 1 0 - 1 5 2 3 3 7 号 公 報

30

【 特許文献 2 】 特開 2 0 0 7 - 1 7 1 6 0 9 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

しかしながら、従来の調光周波数可変対策や調光周波数を映像同期信号に同期させる方法においては、高調波成分がラジオ等の周波数帯へ妨害ノイズとして発生してしまう問題があり、特に車載機器のようにラジオ機能を持つ機器においては問題となる。

【 0 0 1 1 】

本発明は、従来の問題を解決するためになされたもので、T F T の製造方法変更といった液晶ディスプレイのコストアップを避け、ラジオ等の他の周波数帯へ影響のない周波数を維持しつつ画面ビートノイズを防止することのできる液晶表示装置およびその駆動方法を提供することを目的とする。

40

【 課題を解決するための手段 】

【 0 0 1 2 】

上記目的を達成するために本発明の第一の局面は液晶表示装置に向けられている。本発明の液晶表示装置は、T F T により各画素が駆動されることで映像を表示する液晶表示部と、バックライト調光信号に基づいて液晶表示部に光を供給するバックライトユニットと、各画素の T F T のゲート電圧を供給するゲート制御部と、ゲート制御部の出力周期を制御するゲートクロック信号を生成する第 1 信号制御部と、バックライト調光信号とゲートクロック信号とに基づいて液晶表示部の各画素の画素電極の電圧を補正する制御信号を供

50

給する第 2 信号制御部とを備えている。

【 0 0 1 3 】

また、第 2 信号制御部は、バックライト調光信号とゲートクロック信号に基づいて駆動信号を生成する駆動信号生成部と、駆動信号の電圧レベルを調整する電圧レベル調整部と、レベル調整された駆動信号を電流増幅した前記制御信号を生成する電流増幅部を備える。

【 0 0 1 4 】

また、駆動信号生成部はバックライト調光信号がオンの期間中にゲートクロック信号と同位相かつ同周波数の駆動信号を出力する。

【 0 0 1 5 】

ここで、電圧レベル調整部は外部から電圧レベルを調整できるように構成されている。

【 0 0 1 6 】

また、本発明の第二の局面は、TFTにより各画素を駆動することで映像を表示する液晶表示装置の駆動方法に向けられている。本発明の液晶表示装置の駆動方法は、液晶表示装置の液晶表示部に供給される光を調光するためのバックライト調光信号と、各画素のTFTにゲート電圧を供給するゲート制御部の出力周期を制御するゲートクロック信号とに基づいて、各画素の画素電極の電圧を補正する制御信号を生成して供給する。

【 0 0 1 7 】

ここで、制御信号の電圧レベルは外部から調整する。

【発明の効果】

【 0 0 1 8 】

本発明の液晶表示装置およびその駆動方法によれば、バックライトのON/OFFによる一画面内での輝度差分をなくすことで、ラジオ等の他の周波数帯へ影響のない周波数を維持しつつ画面ビートノイズを防止することができる。

【図面の簡単な説明】

【 0 0 1 9 】

【図 1】本発明の一実施の形態における液晶表示装置のブロック図

【図 2】図 1 に示す液晶表示装置の一画素の概略構成図

【図 3】図 2 に示す一画素の概略構成の等価回路図

【図 4】図 2 に示すTFT 210の断面図

【図 5】画素電極電圧の変化を説明する図

【図 6】図 1 に示す第 2 信号制御部 120 の詳細ブロック図

【図 7】図 6 の第 2 信号制御部 120 の回路図

【図 8】図 1 に示す第 2 信号制御部 120 の入力信号と出力信号の関係を示すタイミングチャート

【発明を実施するための形態】

【 0 0 2 0 】

以下、本発明の一実施の形態における液晶表示装置について図面を参照しながら説明する。図 1 は本発明の一実施の形態における液晶表示装置のブロック図である。図 2 は、図 1 に示す液晶表示装置の一画素の概略構成図である。図 1 に示すように、本実施の形態における液晶表示装置は、第 1 信号制御部 110、第 2 信号制御部 120、バックライト制御部 130、ソース制御部 140、ゲート制御部 150、バックライトユニット 160、表示部 170 及び階調電圧生成部 180 を含む。

【 0 0 2 1 】

図 1 を参照すると、第 1 信号制御部 110 は、入力映像信号 (R、G、B) と第 1 信号制御部 110 への入力制御信号を出力する描画マイコン (図示せず) などと接続され、この入力制御信号を用いてソース制御部 140 とゲート制御部 150 の駆動用の信号を生成する。入力制御信号の例としては、水平同期信号 (HSYNC)、垂直同期信号 (VSYNC)、クロック信号 (CLK)、データネーブル信号 (DE) などがある。第 1 信号制御部 110 には、例えばタイミングコントローラーが用いられる。

10

20

30

40

50

## 【 0 0 2 2 】

第 2 信号制御部 1 2 0 はバックライト調光信号（以下、B L P W M と呼ぶ）と第 1 信号制御部 1 1 0 からのゲートクロック信号（以下、G S C と呼ぶ）を受け、表示部 1 7 0 へ制御信号 V s t を供給する。ここで、B L P W M はバックライトを調光するための信号であり、パルス幅変調（P W M : P u l s e W i d t h M o d u l a t i o n）方式で所定のデューティ比を有する周期的にオン/オフされた信号である。また、G S C は後述するゲート制御部 1 5 0 が 1 ラインもしくは複数ライン毎に出力するゲートオン電圧（V G H）のシフトタイミングを制御する信号である。

## 【 0 0 2 3 】

バックライト制御部 1 3 0 は、周期的にオン/オフされた電源や電流をバックライトユニット 1 6 0 に供給する。バックライト制御部 1 3 0 には、例えば L E D ドライバ回路やインバータ回路が用いられる。

10

## 【 0 0 2 4 】

表示部 1 7 0 は等価回路上で、複数の信号線（S 1 ~ S m、G 1 ~ G n）とこれらに接続されて、マトリクス形状に配列された複数の画素（P i x）を含む。図 2 を参照すると、表示部 1 7 0 の各画素（P i x）は、互いに対向する画素電極 2 4 0 および共通電極 2 2 0 とその間に入っている液晶層 2 3 0 とを含む。

## 【 0 0 2 5 】

信号線 S 1 ~ S m、G 1 ~ G n は、それぞれ、ソース電圧を伝達するソース線（S 1 ~ S m）とゲート信号（「走査信号」ともいう）を伝達するゲート線（G 1 ~ G n）を指す。ソース線（S 1 ~ S m）は列方向に延長され、互いに平行であり、ゲート線（G 1 ~ G n）は行方向に延長され、互いに平行である。

20

## 【 0 0 2 6 】

各画素（P i x）は、信号線（S 1 ~ S m、G 1 ~ G n）に接続したスイッチング素子（T F T）2 1 0 と、これに接続した液晶キャパシタ（C l c）2 3 0 と、ストレージキャパシタ（C s t）2 5 0 を含む。スイッチング素子（T F T）2 1 0 の制御端子はゲート線と接続し、入力端子はソース線、出力端子は液晶キャパシタ（C l c）2 3 0 およびストレージキャパシタ（C s t）2 5 0 と接続している。

## 【 0 0 2 7 】

液晶キャパシタ（C l c）2 3 0 は、画素電極 2 4 0 と共通電極 2 2 0 と接続する。画素電極 2 3 0 は、スイッチング素子（T F T）2 1 0 と接続しソース線からソース電圧を受け、共通電極 2 2 0 は共通電圧（V c o m）の印加を受ける。図 2 とは異なり、共通電極 2 2 0 が液晶キャパシタ（C l c）2 3 0 から見て画素電極 2 4 0 と同じ側に配置される場合もある。また、二つの電極 2 2 0、2 4 0 は平板ではなく棒線状に形成される場合もある。

30

## 【 0 0 2 8 】

ストレージキャパシタ（C s t）2 5 0 は、液晶キャパシタ（C l c）2 3 0 の補助的な役割をし、画素電圧の保持を補助する機能をもつ。

## 【 0 0 2 9 】

カラー表示には、空間分割方式と時分割方式がある。空間分割方式では各画素（P i x）が基本色を持ち、基本色の組み合わせでカラーを表現する。例えば、赤色、緑色、青色の光の三原色を基本色とし画素を縦や横のストライプに配置し空間的な和で色を表現する。基本色の空間的な配置は、例えば、各画素（P i x）に対応する共通電極 2 2 0 の上または下の領域に基本色のカラーフィルタ（図示せず）の配置により実現する。カラーフィルタは画素電極 2 4 0 の上または下に配置してもよい。時分割方式では画素（P i x）が時間によって交互に基本色を表示し時間的な和で所望する色を表示するようにする。

40

## 【 0 0 3 0 】

表示部 1 7 0 には画素電極 2 4 0 側、共通電極 2 2 0 側の片方もしくは両方にそれぞれ偏光子（図示せず）が配置されてもよい。

## 【 0 0 3 1 】

50

階調電圧生成部 180 では、画素 (Pix) の透過率に関連する階調電圧 (以下、Vref という) を生成する。生成された Vref はソース制御部 140 へ供給される。階調電圧は、共通電圧 (Vcom) に対して正極性のもの、負極性のものを含んでもよい。

【0032】

ソース制御部 140 は、表示部 170 のソース線 (S1 ~ Sm) と接続しており、階調電圧生成部 180 からの階調電圧を選択し、これをソース電圧としてソース線 (S1 ~ Sm) に印加する。しかし、階調電圧生成部 180 が階調電圧を全てではなく、いくつかの基準階調電圧だけを提供する場合もあり、その場合、ソース制御部 140 は基準階調電圧を分割して所望するソース電圧を生成する。

【0033】

ゲート制御部 150 は、表示部 170 のゲート線 (G1 ~ Gn) と接続し、ゲートオン電圧 (VGH) とゲートオフ電圧 (VGL) のいずれかのゲート信号をゲート線 (G1 ~ Gn) に印加する。

【0034】

バックライトユニット 160 は、バックライト制御部 130 からバックライト信号 (BLCONT) の供給を受け、表示部 170 に光を供給する。バックライトユニット 160 は複数の光素子 (図示せず) を含んでもよく、光素子は LED (Light Emitting Diode) や、CCFL (Cold Cathode Fluorescent Lamp) であってもよい。

【0035】

第 1 信号制御部 110 は、ソース制御部 140、ゲート制御部 150 を制御する。第 2 信号制御部 120 は、表示部 170 のストレージキャパシタ (Cst) 250 へ Vst 信号を供給し、画素電極 240 への印加電圧を補正する。バックライト制御部 130 はバックライトユニット 160 を制御する。

【0036】

これら、第 1 信号制御部 110、第 2 信号制御部 120、バックライト制御部 130、ソース制御部 140、ゲート制御部 150、階調電圧生成部 180 の実装方法はいくつかある。例えば、それぞれが少なくとも一つの集積回路チップの形態で表示部 170 の上に直接装着される COG (Chip On Glass) や、表示部 170 に取り付けられるフレキシブル印刷回路フィルム (flexible printed circuit film) (図示せず) の上に実装される COF (Chip On Film) がある。

【0037】

また、別途の回路基板 (Printed Circuit Board) (図示せず) の上に実装されてもよい。これとは異なり、これらの第 1 信号制御部 110、第 2 信号制御部 120、バックライト制御部 130、ソース制御部 140、ゲート制御部 150、階調電圧生成部 180 は、信号線 (G1 ~ Gn、S1 ~ Sm) およびスイッチング素子 (TFT) 210 などと共に表示部 170 に集積されてもよい。

【0038】

以上のように構成された液晶表示装置について、以下にその動作を説明する。  
第 1 信号制御部 110 は、外部の描画マイコンやグラフィックコントローラ (図示せず) から入力映像信号 (R、G、B) およびその表示を制御する入力制御信号を受ける。入力映像信号 (R、G、B) は、各画素 (Pix) の階調 (輝度レベル) 情報を含んでおり、階調数はデジタルのビット数で表現される。例えば 10 ビットの入力映像信号であれば 2 の 10 乗 (= 1024) の階調を持ち、8 ビットの入力映像信号であれば 2 の 8 乗 (= 256)、6 ビットの入力映像信号であれば 2 の 6 乗 (= 64) 個の階調を有している。本実施形態における入力映像信号 (R、G、B) および入力制御信号は、低電圧差動信号伝送方式 (Low Voltage Differential Signal: 以下、LVDS という) で供給されてもよい。

【0039】

10

20

30

40

50

また、第1信号制御部110は、入力映像信号(R、G、B)と入力制御信号とに基づいて、入力映像信号(R、G、B)を表示部170の動作条件に合うように適切に処理し、映像信号(R、G、B)、ソース制御信号(Logic1)およびゲート制御信号(Logic2)を生成する。その後、第1信号制御部110は、ソース制御信号(Logic1)と処理した映像信号(R、G、B)をソース制御部140に、ゲート制御信号(Logic2)をゲート制御部150に伝送する。

**【0040】**

ソース制御信号(Logic1)は、映像信号(R、G、B)の取り込みタイミングを知らせるクロック(SSC)と、ソース制御部140への1ライン分の映像信号(R、G、B)の入力開始タイミングを知らせる水平同期開始信号(SSP)と、ソース線(S1~Sm)にアナログソース電圧の出力タイミングを知らせるロード信号(LOAD)とを含む。ソース制御信号(Logic1)は、共通電圧(Vcom)に対するアナログソース電圧の極性を反転させる反転信号(POL)や、ソース制御部140が映像信号(R、G、B)を取り込む際に極性を反転させる信号(REV)を含んでもよい。

10

**【0041】**

ゲート制御信号(Logic2)は、走査開始を指示する走査開始信号(GSP)とゲートオン電圧(VGH)の出力周期を制御するGSCを含む。またゲート制御信号(Logic2)は、ゲート制御部150の全出力電圧をゲートオン電圧(VGH)とする信号(XON)や全出力電圧をゲートオフ電圧(VGL)とするイネーブル信号(GOE)をさらに含んでもよい。

20

**【0042】**

ソース制御部140は映像信号(R、G、B)を受信し、受信した映像信号(R、G、B)に対応する階調電圧(Vref)を選択して、対応するアナログソース電圧を生成した後、これをロード信号(LOAD)によるタイミングで該当するソース線(S1~Sm)に印加する。

**【0043】**

ゲート制御部150は、第1信号制御部110からのゲート制御信号(Logic2)に応じて、ゲートオン電圧(VGH)をゲート線(G1~Gn)に印加し、このゲート線(G1~Gn)に接続されたスイッチング素子(TFT)210をオンさせる。表示部170ではソース線(S1~Sm)に印加されたアナログソース電圧が、オンしたスイッチング素子(TFT)を通じて該当画素(Pix)に印加される。

30

**【0044】**

画素(Pix)に印加されたアナログソース電圧と共通電圧(Vcom)との差異は液晶キャパシタ(Clc)の画素電圧として表れる。この画素電圧の大きさがバックライトユニット160からの光の透過量が決まる。具体的には次の通りとなる。液晶層の液晶分子は画素電圧の大きさによって配向が変化する。

**【0045】**

バックライトユニット160で発光した光は偏光子を通過して直線偏光となった後、この液晶層を通過する。直線偏光の向きは通過する液晶分子の配列状態に応じて変化する。直線偏光の向きが変化した光は再度、偏光子を通り、これによって光の透過率の変化として表れる。以上の動作により、画素(Pix)はデジタル映像信号(R、G、B)の階調が示す輝度を表示する。なお、偏光子と液晶層を通過した光がカラーフィルタを通ることで色の表示ができる。

40

**【0046】**

前述の過程を1水平周期(1Hとも呼ばれる。水平同期信号(HSYNC)およびデータイネーブル信号(DE)の一周期と同じ周期)を1単位として、最初のゲート線G1からゲート線Gnまで1ラインずつ順にゲートオン電圧(VGH)を印加して、全ての画素(Pix)にソース電圧を印加し、1フレームの映像を表示する。

**【0047】**

1フレームが終わると、次のフレームが始まり、各画素(Pix)に印加されるソース

50

電圧の極性が直前のフレームでの極性と反対になるようにソース制御部 140 の出力状態が制御される（フレーム反転）。例えばこの反転動作はソース制御部 140 に印加される反転信号（POL）などにより制御される。また、1フレームの内においても反転信号（POL）の特性に応じて、ソース線を通じて印加されるアナログソース電圧の極性が周期的に変化（ライン反転またはドット反転）したり、隣り合う1画素に印加されるアナログソース電圧の極性が互いに異なってもよい（列反転またはドット反転）。

【0048】

図3は、図2に示す一画素の概略構成の等価回路図である。図4は図2のスイッチング素子（TFT）210の断面図である。図5は画素電極240の電圧の変化を説明する図である。

10

【0049】

図3を参照すると、各画素には前述したスイッチング素子（TFT）210、液晶キャパシタ（Clc）230、ストレージキャパシタ（Cst）250の他、寄生キャパシタ（Cgd）310が存在する。

【0050】

図4によると寄生キャパシタ（Cgd）310はスイッチング素子（TFT）210に光が当たっているか否かで値が変化する。これはスイッチング素子（TFT）210に使用されている a-Si410 及び a-Si(n+)420 の影響によるものである。a-Si410 及び a-Si(n+)420 は光が照射されると導体性質を帯び、光が照射されないとき不導体性質を有するようになる。この性質のため、光の照射の有無によりストレージキャパシタ（Cgd）310の値が変化する。

20

【0051】

図5によると前述したゲート線 Gi 上の各画素（Pix）にスイッチング素子（TFT）210を通してアナログソース電圧が印加された後、電圧保持のためスイッチング素子（TFT）210のゲート電圧がゲートオン電圧（VGH）からゲートオフ電圧（VGL）に変化する。このとき、寄生キャパシタ（Cgd）310の影響により画素電圧が V 分低下する。

【0052】

V は次の式で表される。

【0053】

$$V = V_g \times \left\{ C_{gd} / ( C_{gd} + C_{lc} + C_{st} ) \right\}$$

30

但し、  
 $V_g$  : ゲート電圧変化量 ( $V_{GH} - V_{GL}$ )  
 $C_{gd}$  : ゲート・ドレイン間の寄生キャパシタ  
 $C_{st}$  : ストレージキャパシタ  
 $C_{lc}$  : 液晶キャパシタ

また、バックライトOFF時の寄生キャパシタを  $C_{gd\_off}$ 、バックライトオン時の寄生キャパシタを  $C_{gd\_on}$  とすると、 $C_{gd\_on} > C_{gd\_off}$  の関係となる。したがって、バックライトオン時の  $V_{on}$  とバックライトオフ時の  $V_{off}$  との関係は  $V_{on} > V_{off}$  となる。

40

【0054】

図6は図1に示す第2信号制御部120の詳細ブロック図で、図7はその回路図である。図8は図1に示す第2信号制御部120の入力信号と出力信号のタイミングチャートである。なお、図8中の横破線は各信号のGNDレベルを示している。

【0055】

図6において、第2信号制御部120はカウンタやフリップフロップ等の駆動信号生成部121と、レベル調整部122と、電流増幅部123を含む。

【0056】

駆動信号生成部121はBLPWMとGSCを入力信号とし、これらの信号に応じた出力を電圧レベル調整部122へ伝送する。電圧レベル調整部122は駆動信号生成部12

50

1からの信号を負電圧へ変換する構成とし、負電圧生成回路を含む。負電圧生成回路にて生成された信号(電圧)をVsigとする。なお、この負電圧生成回路は外部からVsigの電圧レベルを調整できる機能を有するものとする。例えば、電圧レベルの調整の仕方としては可変抵抗を用いた電圧分圧やDACを用いた方法が挙げられる。最終段の電流増幅部123は例えばオペアンプやブッシュプル回路等を含む。

【0057】

駆動信号生成部121では入力されたGSCと同じ位相、同じ周波数の矩形波をBLPWMがオンの期間のみ出力する。この駆動信号をCONT1とする。電圧レベル調整部122はCONT1信号を受け、CONT1がオフ(ロー)の時に負電圧、CONT1がオン(ハイ)の時にGNDレベルとなる信号(CONT2)を電流増幅部123へ出力する。電流増幅部123ではCONT2を受け、ストレージキャパシタ(Cst)を通して輝度補正が機能する十分な大きな電流容量をもって、Vstラインへ補正のための制御信号(Vst)を出力する。

10

【0058】

図8に示すVst信号をストレージキャパシタ(Cst)を通して画素電極240に供給することにより、Vのシフト量を補正できる。補正電圧(V-補正)は下記の式で表される。

【0059】

$$V\text{-補正} = Vst \times \left\{ Cst / (Cgd + Clc + Cst) \right\}$$

20

但し、Vst: Vst電圧の変化量(Vst信号のハイとローの差分)

Cgd: ゲート・ドレイン間の寄生キャパシタ

Cst: ストレージキャパシタ

Clc: 液晶キャパシタ

上記のVstは第2信号制御部120の電圧レベル調整部122内の負電圧生成回路にて生成された負電圧(Vsig)とGNDの差である。なお、電圧レベル調整部122で生成される負電圧(Vsig)は前述したように可変である。

【0060】

この補正電圧(V-補正)によりバックライトオン時のV(Von)を補正することで、バックライトオン時とオフ時のV(図5における、VonとVoff)を同じにし、画面ビートノイズを防ぐことが可能となる。

30

【0061】

なお、TFTの特性ばらつきによりV(Von、Voff含む)はばらつく。そのばらつきに対して、電圧レベル調整部122における負電圧生成回路は、外部からリニアに電圧レベルを調整できる構成とする。なお、電圧レベル調整部122における負電圧生成回路を正電圧生成回路に変えて、生成される電圧は正電圧でもよいものとする。

【0062】

図7において、図6の駆動信号生成部121に該当する箇所をロジックIC(AND Gate)710、電圧レベル調整部122に該当する箇所をアナログスイッチ(A-SW)720、電流増幅部123に該当する箇所をボルテージフォロワ回路(オペアンプ)730とする。本構成とすると、ロジックIC710において、BLPWMとGSCの両者がオン(ハイ)の時のみハイ電圧が出力されるため所望のCONT1信号が得られる。また、アナログスイッチ720においてCONT1がハイの時にGNDレベルをローの時に負電圧を出力する構成をとることでCONT2が得られる。負電圧(Vsig)は電圧レベル可変とする。最終段のボルテージフォロワ回路730にて電流増幅を行いVst信号として出力する。

40

【0063】

なお、図8の例ではBLPWMがハイの時にVst信号はGNDレベルとしたが、BLPWMのロー期間中はVstの極性は不問である(ハイでもローでも良い)。

【0064】

50

以上のように、本実施の形態によれば、ストレージキャパシタ (C s t) を有し一端が V s t ラインに接続されている構成をとり、第 2 信号制御部 1 2 0 による V s t 信号供給回路を備えることにより、バックライトオン/オフによる V の差分を補正することができるため、バックライトオン時とオフ時の輝度変化を補正し均一にすることができる。これにより画面ビートノイズを防止することができる。

【 0 0 6 5 】

本発明の液晶表示装置によれば、映像方式によらずバックライト調光周波数を一定にできるため、調光周波数をラジオ帯と干渉しない周波数に固定することができるため、さらにラジオノイズの低減という効果が得られる。

【 0 0 6 6 】

また、液晶セルのスイッチング素子 (T F T) の構造を変えることなく駆動回路による画面ビートノイズ対策を行うことにより、液晶セルの生産工程数やマスク開発費の増加を防ぐことができるため、低コストで高品質な液晶表示装置としてを得ることができる。

【 産業上の利用可能性 】

【 0 0 6 7 】

本発明の液晶表示装置およびその駆動方法は、バックライトの ON / OFF による一画面内での輝度差分をなくすことで、ラジオ等の他の周波数帯へ影響のない周波数を維持しつつ画面ビートノイズを防止できるという効果を有し、テレビ、ディスプレイ付き車載機器、モニター、携帯電話などに有用である。

【 符号の説明 】

【 0 0 6 8 】

- 1 1 0 第 1 信号制御部
- 1 2 0 第 2 信号制御部
- 1 2 1 駆動信号生成部
- 1 2 2 電圧レベル調整部
- 1 2 3 電流増幅部
- 1 3 0 バックライト制御部
- 1 4 0 ソース制御部
- 1 5 0 ゲート制御部
- 1 6 0 バックライトユニット
- 1 7 0 表示部
- 1 8 0 階調電圧生成部
- 2 1 0 スwitching素子 (T F T)
- 2 2 0 共通電極
- 2 3 0 液晶キャパシタ (C l c)
- 2 4 0 画素電極
- 2 5 0 ストレージキャパシタ (C s t)
- 3 1 0 寄生キャパシタ (C g d)
- 4 1 0 a - S i
- 4 2 0 a - S i ( n + )
- 4 3 0 ドレイン電極
- 4 4 0 G a t e
- 7 1 0 ロジック I C ( A N D G a t e )
- 7 2 0 アナログスイッチ ( A - S W )
- 7 3 0 ボルテージフォロワ回路

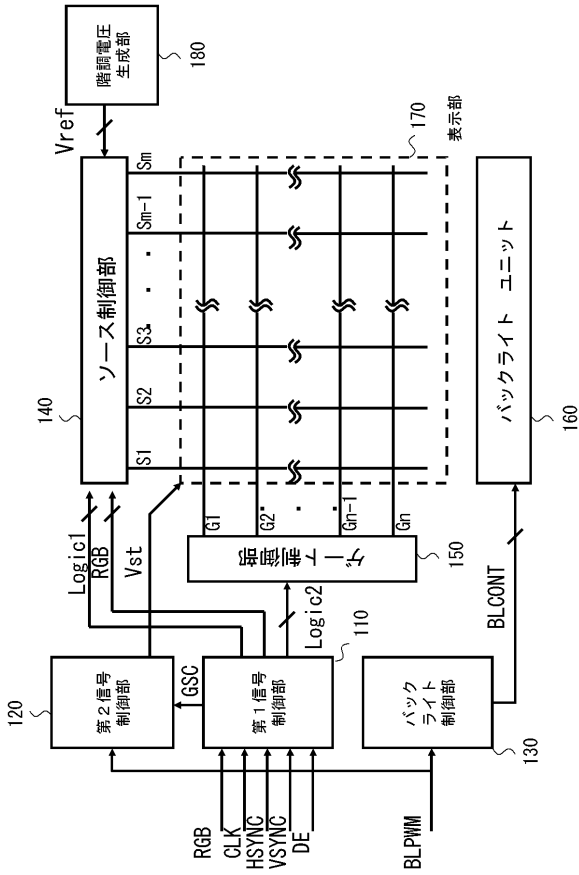
10

20

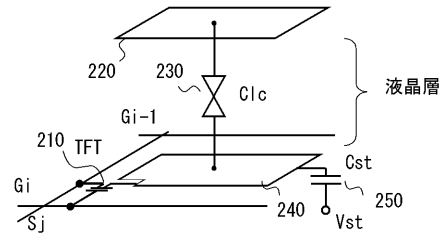
30

40

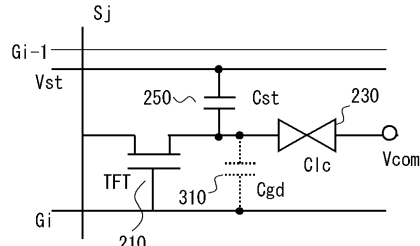
【図1】



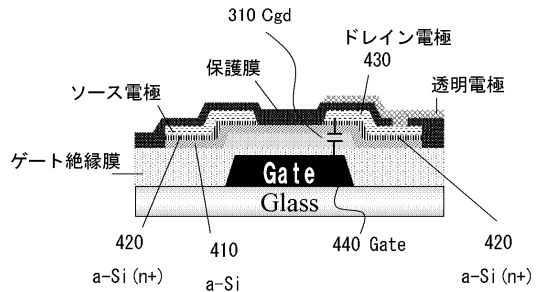
【図2】



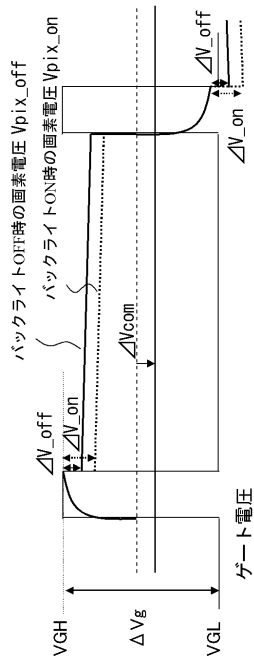
【図3】



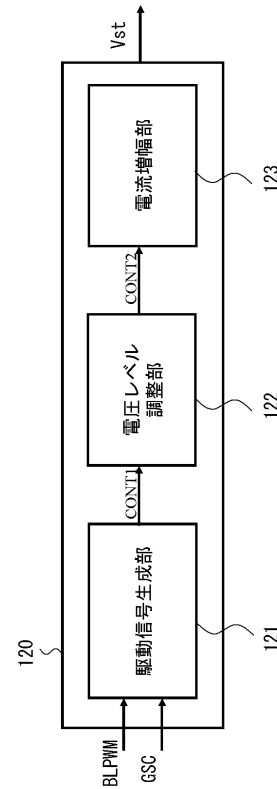
【図4】



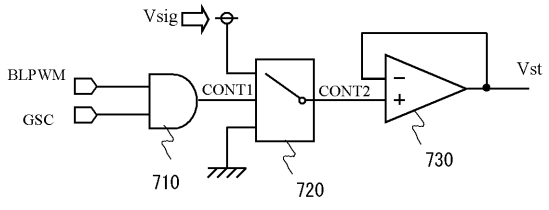
【図5】



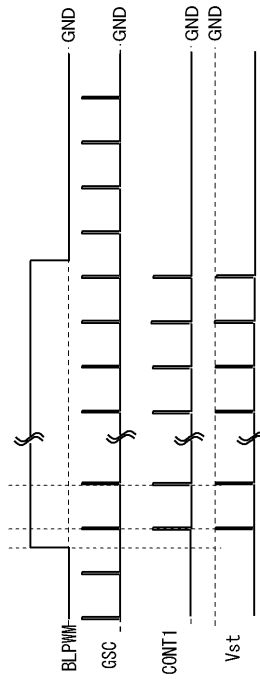
【図6】



【 図 7 】



【 図 8 】





专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">JP2013003479A</a>	公开(公告)日	2013-01-07
申请号	JP2011136906	申请日	2011-06-21
申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	土屋賢史		
发明人	土屋 賢史		
IPC分类号	G09G3/36 G09G3/20 G09G3/34 G02F1/133		
FI分类号	G09G3/36 G09G3/20.612.K G09G3/20.622.D G09G3/34.J G09G3/20.624.D G09G3/20.642.E G09G3/20.633.L G09G3/20.611.C G09G3/20.642.A G09G3/20.624.E G02F1/133.550		
F-TERM分类号	2H193/ZA04 2H193/ZA07 2H193/ZB14 2H193/ZB18 2H193/ZC04 2H193/ZC06 2H193/ZC13 2H193/ZC16 2H193/ZD12 2H193/ZF42 2H193/ZF43 2H193/ZF44 2H193/ZF60 2H193/ZG02 2H193/ZG12 2H193/ZG14 2H193/ZG50 2H193/ZH44 2H193/ZH45 2H193/ZH53 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF22 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF52 5C006/AF72 5C006/AF82 5C006/AF83 5C006/BB16 5C006/BB29 5C006/BC12 5C006/BF15 5C006/BF24 5C006/BF25 5C006/BF26 5C006/BF27 5C006/BF42 5C006/EA01 5C006/EB05 5C006/EC02 5C006/FA16 5C006/FA20 5C006/FA22 5C006/FA24 5C006/FA26 5C006/FA32 5C006/FA36 5C006/FA37 5C006/FA51 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD10 5C080/DD12 5C080/DD25 5C080/DD27 5C080/EE25 5C080/EE28 5C080/EE29 5C080/FF02 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK20 5C080/KK23 5C080/KK43		
代理人(译)	内藤裕树 长野大辅 藤井 兼太郎		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种液晶显示装置及其驱动方法，提供一种液晶显示装置，该装置能够以低成本在不干扰无线电带宽的情况下防止背光调光频率干扰引起的屏幕噪声，其驱动方法。解决方案：液晶显示器装置包括：液晶显示部分170，用于通过TFT驱动每个像素来显示视频；背光单元160，用于根据背光调光信号向液晶显示部分170提供光；栅极控制部分150，用于提供每个像素的TFT的栅极电压；第一信号控制部分110，用于产生控制栅极控制部分150的输出周期的栅极时钟信号；第二信号控制部分120，用于根据背光调光信号和栅极时钟信号提供校正液晶显示部分170的每个像素的像素电极的电压的控制信号。

