

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-197259

(P2011-197259A)

(43) 公開日 平成23年10月6日(2011.10.6)

(51) Int.Cl.	F I	テーマコード (参考)
<b>GO2F 1/1343 (2006.01)</b>	GO2F 1/1343	2H092
<b>GO2F 1/1368 (2006.01)</b>	GO2F 1/1368	2H125
<b>HO1L 21/3213 (2006.01)</b>	HO1L 21/88 C	5F033
<b>HO1L 21/336 (2006.01)</b>	HO1L 29/78 612D	5F110
<b>HO1L 29/786 (2006.01)</b>	GO3F 7/11 503	

審査請求 未請求 請求項の数 8 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2010-62636 (P2010-62636)  
 (22) 出願日 平成22年3月18日 (2010. 3. 18)

(71) 出願人 000006013  
 三菱電機株式会社  
 東京都千代田区丸の内二丁目7番3号  
 (74) 代理人 100113077  
 弁理士 高橋 省吾  
 (74) 代理人 100112210  
 弁理士 稲葉 忠彦  
 (74) 代理人 100108431  
 弁理士 村上 加奈子  
 (74) 代理人 100128060  
 弁理士 中鶴 一隆  
 (72) 発明者 石賀 展昭  
 熊本県合志市御代志997番地 メルコ・  
 ディスプレイ・テクノロジー株式会社内

最終頁に続く

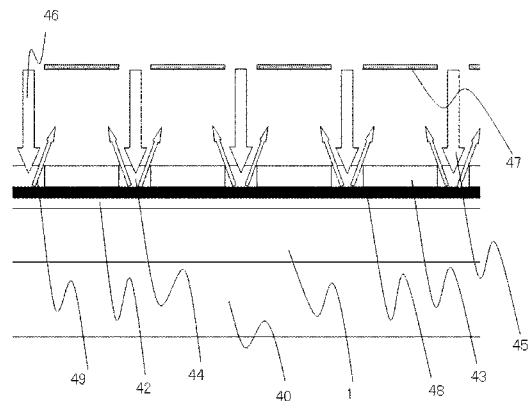
(54) 【発明の名称】 パターンの形成方法及び当該パターンを備えた液晶表示装置の製造方法

(57) 【要約】

【課題】透明膜を露光する際に、下地となる電極配線や露光ステージの溝等の存在により露光の光が局所的に強度が変動する反射光となってレジストを露光するため、高精細なパターンニングができない。

【解決手段】透明膜上に遮光膜を形成する工程と、前記遮光膜上にレジスト層を塗布し、露光を行なってレジストパターンを形成する工程と、前記レジストパターンをマスクとして、前記遮光膜を除去する工程と、前記レジストパターンをマスクとして遮光膜を除去した後、透明膜を除去する工程と、前記レジストパターンを除去する工程と、前記レジストパターン除去後に、透明膜上の遮光膜を除去する工程を含むことを特徴とする。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

透明性基板上に透明膜を形成する工程と  
 前記透明膜上に遮光膜を形成する工程と、  
 前記遮光膜上にレジスト層を塗布し、露光を行なってレジストパターンを形成する工程と、  
 前記レジストパターンをマスクとして、前記遮光膜を除去する工程と、  
 前記レジストパターンをマスクとして前記遮光膜を除去した後、前記透明膜を除去する工程と、  
 前記レジストパターンを除去する工程と、  
 前記レジストパターンを除去した後に、前記透明膜上の前記遮光膜を除去する工程を含むパターンの形成方法。

10

## 【請求項 2】

前記透明膜は酸化インジウム、酸化スズ、酸化亜鉛のいずれかを含む透明導電膜であることを特徴とする請求項 1 に記載のパターンの形成方法。

## 【請求項 3】

前記遮光膜は、Cr、Mo、Ti、Ta、W、またはこれらを主成分とする合金、またはシリコンであることを特徴とする請求項 1 または 2 に記載のパターンの形成方法。

## 【請求項 4】

前記遮光膜は、Al に Cr、Mo、Ti、Ta、W、Fe、Co、Ni、Pt のうち少なくとも一つを添加したことを特徴とする請求項 1 または 2 に記載のパターンの形成方法。

20

## 【請求項 5】

薄膜トランジスタが電氣的に接続された画素電極を有する表示画素が第 1 の絶縁性基板上に形成され、かつ各前記薄膜トランジスタを走査選択するゲート配線と画素電極に書き込む信号電位を与えるソース配線とが交わってマトリクス状に形成されてなる TFT アレイ基板と、第 2 の絶縁性基板である対向基板との間に液晶層が挟持されて前記 TFT アレイ基板と前記対向基板とが貼り合わされてなる液晶表示装置の製造方法であって、

(A) 前記第 1 の絶縁膜上に第 1 の金属薄膜を成膜した後、第 1 回目のフォトリソグラフィープロセスで前記第 1 の金属薄膜をパターンニングして、前記ゲート配線と前記ゲート配線と一体のゲート電極とを形成する工程と、

30

(B) 第 1 の絶縁膜と半導体能動膜とオーミック低抵抗シリコン膜とを成膜した後、第 2 回目のフォトリソグラフィープロセスで前記半導体能動膜と前記オーミック低抵抗シリコン膜とをパターンニングする工程と、

(C) 第 2 の金属薄膜を成膜した後、第 3 回目のフォトリソグラフィープロセスで前記第 2 の金属薄膜をパターンニングしてソース電極およびドレイン電極を形成する工程と、薄膜トランジスタを形成する半導体活性層該当部のオーミック低抵抗シリコン膜を除去して半導体活性層を有する薄膜トランジスタを形成する工程と、

(D) 第 2 の絶縁膜を成膜したのちに第 4 回目のフォトリソグラフィープロセスで前記第 1 の絶縁膜、前記第 2 の絶縁膜をパターンニングして、少なくとも、前記第 1 の金属薄膜の表面まで貫通する第 1 のコンタクトホールと、前記第 2 の金属薄膜の表面まで貫通する第 2 のコンタクトホールを形成する工程と、

40

(E) 透明導電膜を成膜後、前記透明導電膜上に遮光膜を形成した後、第 5 回目のフォトリソグラフィープロセスで前記遮光膜および前記透明導電膜のパターンを形成し、第 5 回目のフォトリソグラフィープロセスにて塗布したレジストを除去した後、前記透明導電膜上に残存している前記遮光膜を除去して、前記透明導電膜のパターンを形成する工程を少なくとも含むことを特徴とする液晶表示装置の製造方法。

## 【請求項 6】

前記透明膜は酸化インジウム、酸化スズ、酸化亜鉛のいずれかを含む透明導電膜であることを特徴とする請求項 5 に記載の液晶表示装置の製造方法。

## 【請求項 7】

50

前記遮光膜は、Cr、Mo、Ti、Ta、W、またはこれらを主成分とする合金、またはシリコンであることを特徴とする請求項5または6に記載の液晶表示装置の製造方法。

【請求項8】

前記遮光膜は、AlにCr、Mo、Ti、Ta、W、Fe、Co、Ni、Ptのうち少なくとも一つを添加したことを特徴とする請求項5または6に記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、透明電極の寸法変動による表示不良と歩留まりを向上させることができるパターン形成の方法およびそのパターンを備えた液晶表示装置、特に横方向電界方式等の液晶表示装置の製造方法に関する。

10

【背景技術】

【0002】

近年、液晶を用いたディスプレイ用電気光学素子はCRTに変わるフラットパネルディスプレイの一つとして、低消費電力や薄型であるという特徴を活かした製品への応用が盛んになされている。液晶を用いたディスプレイ用電気光学素子には、単純マトリクス型液晶表示装置と、TFTをスイッチング素子として用いるTFT-LCDがある。携帯性、表示品位の点でCRTや単純マトリクス型液晶表示装置より優れた特徴をもつTFT-LCDがノート型パソコン、液晶テレビなどに広く実用化されている。TFT-LCDでは、一般にTFTアレイ基板と対向基板との間に液晶層が挟持されている。TFTアレイ基板上にはTFTがアレイ状に形成されている。このようなTFTアレイ基板および対向基板の外側にはそれぞれ偏光板が設けられ、さらに一方の側にはバックライトが設けられている。このような構造によって良好なカラー表示が得られる。

20

【0003】

また、これらの表示装置は、高精細化、高開口率化の要求が高まっており、TFTおよびそれに接続された画素電極、配線などは、従来よりも微細な加工が必要とされている。特に特許文献1に開示されているように、アクティブマトリクス型の液晶表示装置において、液晶に印加する電界の方向を基板に対して平行な方向とする横方向電界方式が、主に超広視野角を得る手法として用いられている。この方式を採用すると、視角方向を変化させた際のコントラストの変化や階調レベルの反転がほとんど無くなることが明らかとなっている。更に開口率を改善するために、横方向電界を生じる櫛歯形状の画素電極に透明導電膜を適用する場合もある。

30

【0004】

しかし、櫛歯形状の画素電極に透明導電膜を用いた場合、櫛歯形状の狭いスリットパターンの幅が不均一となり、表示において輝度ムラとして視認される不具合が発生する。この櫛歯形状の狭いスリットパターンの幅が不均一になる原因は、特許文献2、特許文献3に開示されているように、透明導電膜のパターン形成工程における写真製版の露光ステージからの反射光の影響と、基板に既に作りこまれたTFTなどの電子素子や配線からの反射光の影響である。つまり露光ステージ表面上に存在する窪みや溝、または基板上に作り込まれた電極などの影により露光の反射光が不均一となり、それにより形成されたレジストパターンの寸法が変動し、最終的に透明導電膜パターンの寸法不均一へと繋がっている。

40

【0005】

前記のパターン寸法不均一性の問題は、高精細化に伴うパターン微細化の流れの中で、僅かな寸法変動が大きな影響となっており、特に横方向電界方式に使用される櫛歯形状の画素電極やマルチドメイン垂直配向(MVA)方式の画素電極に形成するスリットなど場合のみならず、高精細化が進んだツイステッドネマチック(TN)型液晶表示装置の画素電極、透明導電膜を用いた配線などでも問題となっている。

【先行技術文献】

50

## 【特許文献】

【0006】

【特許文献1】特開平8-254712号公報

【特許文献2】特開2006-126307号公報

【特許文献3】特開2005-322846号公報

## 【発明の開示】

【発明が解決しようとする課題】

【0007】

例えば特許文献2によれば、露光ステージ上に存在する窪みや溝のエッジをテーパ形状にすることで、反射光を散乱あるいは分散させる方法が提案されている。しかし、これは反射光を緩和する可能性はあるが、窪みや溝のない部分の反射強度との差を埋めることはできない。とくに基板吸着孔の穴はステージを貫通しているため、ステージ上の他の領域における反射光と明らかに反射強度が異なるので、抜本的な解決になっていない。

10

【0008】

一方、例えば特許文献1によれば、透明導電膜上にレジストパターンを形成する前に、基板裏面に遮光膜として、アルミ、モリブデンなどを形成する方法が記載されている。この方法によれば、露光ステージ表面からの反射光の影響を皆無とすることができる。

【0009】

しかし、基板裏面に遮光膜を形成すること自体が困難である。基板裏面にアルミなどの遮光膜を形成する場合、遮光膜形成前に基板の表裏を反転させる工程が必要となり、製造コストが上昇する。また、基板の表裏反転後、遮光膜形成装置は電子素子を作り込んだ基板表面を直接ハンドリングしながら、基板搬送しなければならないので、静電気や異物付着による歩留まりの低下が避けられない。また遮光膜形成後、基板の表裏反転を実施しなければならないが、基板裏面に形成された遮光膜が搬送用の基板支持ピンやステージに接触するため、それらの磨耗や遮光膜の付着が歩留まり低下の要因となる。

20

【0010】

実際、遮光膜として基板裏面にアルミを用いた場合、遮光膜のアルミが基板支持ピンの先端に付着し、その異物が露光ステージへ持ち込まれた場合のレジストパターン不良（露光ステージ上に異物が存在した場合、レジストと露光焦点がずれて、異物がある部分のレジストが感光不足となり、レジストパターンの寸法が変動する）や基板昇降ピン先端に付着したアルミによる基板裏面へのダメージがある。

30

【0011】

また、基板裏面に遮光膜を形成した場合、露光ステージ表面からの反射光は抑えられるが、基板裏面の遮光膜から反射光が生じる場合、基板表面に作り込んだ電子素子や配線をなす金属膜による影の影響は回避できない。この状況を図5に示す。図5は、透明膜142上にレジストを塗布した状態で、レジスト未感光部143とレジスト感光部144となすように露光の光145、146を照射する露光を行っている状況を示したものである。

【0012】

露光ステージ140には溝152があるが、図5においては、反射防止膜である金属膜151があるおかげで、溝152には露光の光が届かず、したがって溝152での乱反射による不具合は生じない。ここで、レジスト143、144には、基板1の裏面に形成された遮光膜151からの反射光149と、基板上に形成された金属膜153からの反射光とが干渉して照射されている。すなわち、本来は露光の光が届かないレジスト未感光部143にも露光の光の一部が反射光となって回り込んで露光されてしまう。そのため、金属膜151があったにせよ、場所によってレジストに照射される光量や領域が異なってしまい、仕上がり寸法にばらつきが生じてしまう。

40

【0013】

本発明の課題は、従来の方法とは異なり、基板表面に遮光膜を形成することにより、露光ステージおよび基板表面に形成した電子素子や配線からの反射光を抑制することで、透明導電膜のパターン寸法均一性を改善し、表示における輝度ムラを皆無にすることを可能

50

とすることである。

【課題を解決するための手段】

【0014】

本発明は、透明性基板上に透明膜を形成する工程と前記透明膜上に遮光膜を形成する工程と、前記遮光膜上にレジスト層を塗布し、露光を行なってレジストパターンを形成する工程と、前記レジストパターンをマスクとして、前記遮光膜を除去する工程と、前記レジストパターンをマスクとして遮光膜を除去した後、透明膜を除去する工程と、前記レジストパターンを除去する工程と、前記レジストパターン除去後に、透明膜上の遮光膜を除去する工程を含むことを特徴とする。

【発明の効果】

10

【0015】

透明導電膜を加工するための露光の際に、露光ステージおよび基板表面に形成した電子素子や配線からの反射光を抑制できるので、透明導電膜のパターン寸法均一性を改善することができる。また、該パターンを備えた液晶表示装置においては、表示における輝度ムラを皆無にすることができる。

【図面の簡単な説明】

【0016】

【図1】実施の形態1にかかるアレイ基板の1画素の平面図である。

【図2】実施の形態1にかかるアレイ基板の1画素の断面図である。

【図3】5回目のフォトリソグラフィプロセスの露光を説明するための断面図である。

20

【図4】5回目のフォトリソグラフィプロセスの露光後の状況を示す工程断面図である。

【図5】従来例を示した図である。

【発明を実施するための形態】

【0017】

実施の形態1 .

図1に、本発明の実施におけるアレイ基板の1画素の平面図を示す。また、図1中でB-Bで示された箇所の断面を図2に示す。図1と図2とを参照して、まず、ガラス等からなる基板1上に、導電性薄膜からなるゲート電極2、共通配線3、ゲート配線4が形成されている。さらに、これらを覆うようにして、窒化珪素や酸化珪素等からなるゲート絶縁膜5が形成されている。

30

【0018】

ゲート絶縁膜5上に、ゲート絶縁膜5を介してゲート電極2と対向するように、半導体能動膜6とオーミック低抵抗シリコン膜7とが形成されている。また、オーミック低抵抗シリコン膜6を介して半導体能動膜5と接続するように、ソース電極8とドレイン電極9とが形成されている。ここで、ソース電極8と一体となつてつながって形成されるソース配線10もある。

【0019】

これらを覆うようにして、層間絶縁膜12がある。層間絶縁膜12は、画素コンタクト13と共通コンタクト14とを有する。さらに、層間絶縁膜12上には、画素電極17と共通電極18とが形成されている。ここで、画素電極17は、画素コンタクト13を介してドレイン電極9と接続し、一方で共通電極18は、共通コンタクト14を介して共通配線3と接続する。

40

【0020】

画素電極17と共通電極18は櫛歯形状にパターンングされており、互いの櫛歯が隙間を隔ててかみ合っている。画素電極17と共通電極18との間には、基板1の表面と平行な向きに電界Cが印加されて液晶が駆動されることにより表示が行われる。

【0021】

次に、図1、図2で示したアレイ基板の製造方法について説明する。まず、ガラス等の基板1上に第1の金属薄膜を成膜した後、第1回目のフォトリソグラフィプロセスで第

50

1の金属薄膜をパターニングして、ゲート電極2、共通配線3、ゲート配線4を形成する。

【0022】

第1の金属薄膜の成膜は、たとえば、スパッタ法や蒸着法により行い、クロムやモリブデン等の高融点金属膜や、アルミまたはアルミ合金膜、もしくはそれらの積層膜を連続成膜する。第1の金属薄膜がアルミやアルミ合金の場合は、パターニングの際に、燐酸と硝酸に加えて酢酸等の有機酸を含んだエッチャントを用いるとよい。

【0023】

次に、ゲート電極2、共通配線3、ゲート配線4を覆うようにして、第1の絶縁膜であるゲート絶縁膜5と半導体能動膜とオーミック低抵抗シリコン膜とを成膜した後、第2回

10

【0024】

目のフォトリソグラフィープロセスで半導体能動膜6とオーミック低抵抗シリコン膜7とをエッチングによりパターニングする。

ゲート絶縁膜5の成膜は、たとえばCVD法により200~500nmの厚みを有する窒化珪素膜や酸化珪素膜を堆積してもよい。また、半導体能動膜6とオーミック低抵抗シリコン膜7とは、非晶質もしくは微結晶といった非単結晶シリコン膜をCVDで堆積してもよい。膜厚は、半導体能動膜6が100~300nmで、オーミック低抵抗シリコン膜7が10~50nmとしてもよい。

【0025】

次に、第2の金属薄膜を成膜した後、第3回目のフォトリソグラフィープロセスで前記第2の金属薄膜をパターニングして、ソース電極8、ドレイン電極9、ソース配線10を形成する。その後で露出しているオーミック低抵抗シリコン膜7を除去する。

20

【0026】

第2の金属薄膜の成膜は、第1の金属薄膜と同様に行えばよい。また、露出しているオーミック低抵抗シリコン膜7を除去する際には、ウエットエッチングやドライエッチングを用いる。もしウエットエッチングを行う場合には、第2の金属薄膜のサイドエッチングが極端に進まないようなエッチング条件を選択するとよい。また、第2の金属薄膜のパターニングとオーミック低抵抗シリコン膜7の除去とを連続的に同じプロセスで行ってもよい。

【0027】

第2の絶縁膜である層間絶縁膜12を成膜したのちに第4回目のフォトリソグラフィープロセスで第1の絶縁膜、第2の絶縁膜をパターニングする。少なくとも、共通配線3の表面まで貫通する共通コンタクト14と、ドレイン電極9の表面まで貫通する画素コンタクト13を形成する。

30

【0028】

層間絶縁膜12の成膜は、ゲート絶縁膜5の成膜と同様に行えばよい。また、コンタクトホール開口については、ウエットエッチングやドライエッチングを用いるとよい。

【0029】

次に、層間絶縁膜12上に非晶質ITO膜等の透明導電膜42を成膜した後に、クロムやモリブデン等の遮光膜48の成膜を行う。透明導電膜42は、IZO膜でもITZO膜でもよい。また、遮光膜48は、クロム、モリブデンに限らず、チタン、タンタル、タングステンであってもよく、これらを主成分とした合金であってもよい。また、遮光膜48は、アルミを母材としてクロム、モリブデン、チタン、タンタル、タングステン、透明導電膜42よりも腐食電位の高い金属元素、のうち少なくとも一つを添加した合金でもよい。透明導電膜42よりも腐食電位の高い金属元素としては、鉄、コバルト、ニッケル、白金が挙げられる。また、遮光膜48は、露光の光を通さずに遮光するため、その膜厚は50nm以上堆積するとよい。

40

【0030】

成膜後に5回目のフォトリソグラフィープロセスを行う。そして、フォトリソグラフィープロセスの後で、遮光膜48を全て除去してしまう。ここで、本実施の形態1の中でも

50

特に、遮光膜 4 8 の形成を含むこの一連のプロセスが重要である。そこで、以下に、遮光膜 4 8 の形成を含む一連のプロセスの中でも露光工程に特化した説明をするために状況を一般化した断面図として示した図 3 を用いて、5 回目のフォトリソグラフィープロセスの露光について説明する。

【 0 0 3 1 】

ここで、図 3 について説明する。露光ステージ 4 0 上には透明絶縁性基板 1 が載っている。そして、透明絶縁性基板 1 上には、透明膜 4 2 が形成され、その上層に遮光膜 4 8 が成膜されている。なお、ゲート絶縁膜 5 や層間絶縁膜 1 2 は、一般に露光の光 4 6 に対して透過性を有する膜であるが、遮光膜 4 8 の効果をわかりやすく説明するため、図 3 では省略している。

10

【 0 0 3 2 】

遮光膜 4 8 上に塗布された感光性のレジスト 4 3、4 4 に対し、露光マスク 4 7 の開口部を通して露光の光 4 6 が照射されている。ここで、露光の光 4 6 が照射される領域はレジスト感光部 4 4 であり、露光の光 4 6 が照射されない場合は、レジスト未感光部 4 3 である。ここで、遮光膜 4 8 が無い場合を考えてみる。露光の光 4 6 は、遮光膜 4 8 によって遮られることが無い場合、透明膜 4 2 を通りぬけることとなる。そのため、前述のように配線や電極を構成する金属膜や露光ステージ上の溝がある場合には、そこで局所的に光の強さが変動する反射光が生じうる。しかし、本発明の実施の形態 1 においては、感光性レジスト 4 3、4 4 の下に遮光膜 4 8 が一様に形成されている。遮光膜 4 8 が一様に形成されているため、遮光膜 4 8 による反射光も一様となり、局所的に変動する反射光は生じない。したがって、前述のような問題は生じないこととなる。

20

【 0 0 3 3 】

第 5 のフォトリソグラフィープロセスにおける露光の光の照射が完了した後は、図 3 以降の工程を示す工程断面図である図 4 ( a ) に示すように、現像を行うことによりレジスト感光部 4 4 を除去し、レジスト未感光部 4 3 に相当するレジストパターンを形成する。そして、そのレジストパターンをマスクとして、遮光膜 4 8 および透明膜 4 2 を順次エッチング除去する。エッチングは一括で行ってもいいし、各層ごとに行ってもよい。透明膜 4 2 として非晶質の I T O、I T Z O 膜を用いる場合には、王水のような強酸を用いる必要が無いので、たとえばシュウ酸のように遮光膜 4 8 のエッチング液で透明膜 4 2 もエッチングできるような液を選定することにより、一括エッチングすることが可能である。

30

【 0 0 3 4 】

次に、図 4 ( b ) のように、レジスト未感光部 4 3 であるレジストパターンを除去した後に、透明膜 4 2 上に残存する遮光膜 4 8 をエッチングする。このエッチングにおいては、遮光膜 4 8 の下地となる透明膜 4 2 がエッチングされないようなエッチング条件を選択する必要がある。

【 0 0 3 5 】

透明膜 4 2 に非晶質の I T O、I T Z O 膜を用いた場合、レジストパターンを除去した後にアニールを行うことにより透明膜 4 2 を結晶化させて、遮光膜 4 8 のエッチングの際に透明膜 4 2 がエッチングされにくいようにしてもよい。つまり、透明膜 4 2 として非晶質の I T O、I T Z O 膜を成膜した場合に、図 4 ( a ) においてはまだ非晶質だとすると、弱酸でもエッチングできるので遮光膜 4 8 との一括エッチングを容易に行うことが可能である。その一方で、図 4 ( b ) においてアニールにより透明膜 4 2 が結晶化されている場合は、透明膜 4 2 は非晶質の時よりはエッチングされにくい膜となっているので、遮光膜 4 8 をエッチング除去する際のエッチング選択性を向上させる効果がある。なお、この効果を得ようとする場合は、遮光膜 4 8 の成膜以降、第 5 のフォトリソグラフィープロセスの間、透明膜 4 2 の結晶化温度を超えない温度にプロセス温度を保つ必要がある。特に、遮光膜 4 8 の成膜温度は 1 7 5 以下であることが望ましい。

40

【 0 0 3 6 】

本発明の実施の形態 1 による製造方法によれば、透明膜の露光の際においても、下地のステージ溝や電極配線に影響される局所的な反射光によるばらつきの影響を受けることが

50

ない。したがって、透明膜であっても高精細な加工を行うことができる。

【 0 0 3 7 】

このようにして製造された T F T アレイ基板は、第 2 の絶縁性基板である対向基板との間に液晶層を挟持させるように貼り合わされ、必要に応じて T F T アレイ基板や対向基板の外側にそれぞれ偏光板を設けたり、バックライトを設けたりされて液晶表示装置が製造される。

【 0 0 3 8 】

なお、本発明の実施の形態 1 においては、T F T アレイ基板を製造するのにマスク枚数を 5 枚要するプロセスを例にとって説明したが、これに限られるものではない。たとえば、公知のハーフトーンマスクを使用することによりマスク枚数を 1 枚減らして 4 枚のマスクを用いるプロセスに適用してもよい。具体的には、ゲート絶縁膜 5、半導体能動膜 6、オーミック低抵抗シリコン膜 7 の成膜に引き続いて第 2 の金属薄膜を成膜した後に、第 2 のフォトリソグラフィープロセスにおいてハーフトーンマスクを用いた多階調の露光と現像を行なった後で、公知のエッチングと、その際に残存する感光性レジストの厚みを減じるアッシング等のプロセスを適宜組合せて行なう公知の技術を用いることにより、半導体能動膜 6、オーミック低抵抗シリコン膜 7、ソース電極 8、ドレイン電極 9、ソース配線 10 のパターニング形成を行なうとよい。その後は、絶縁膜を形成した後に第 3 のフォトリソグラフィープロセスにより絶縁膜にコンタクトホール 13、14 を開口し、第 4 のフォトリソグラフィープロセスにより画素電極 17、共通電極 18 をパターニング形成するとよい。

10

20

【 0 0 3 9 】

また、本発明の実施の形態においては、露光の光を照射した領域のレジストを現像で除去する例について説明したが、逆に光を照射しなかった領域のレジストが除去されるようなレジストについても適用できる。

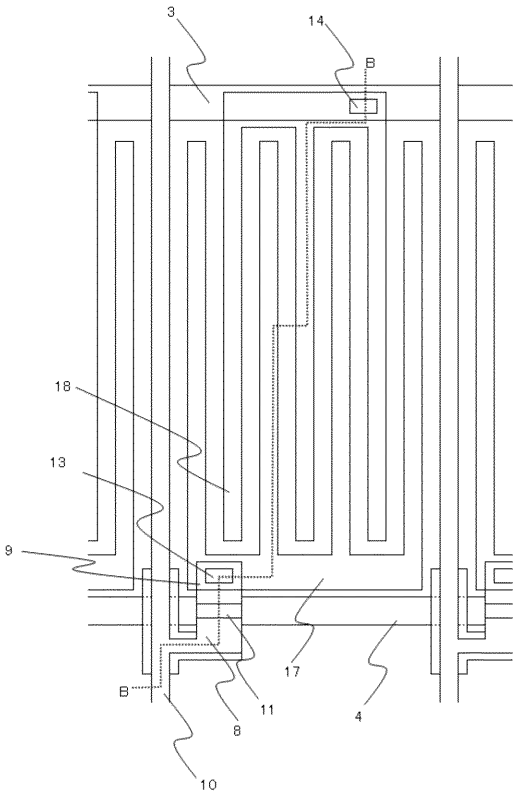
【 符号の説明 】

【 0 0 4 0 】

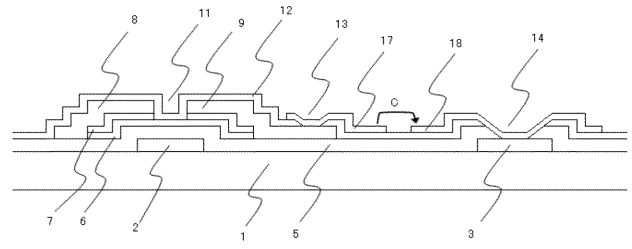
1、101 透明絶縁性基板、2 ゲート電極、3 共通電配線、4 ゲート配線、  
5 ゲート絶縁膜、6 半導体能動膜、7 オーミックコンタクト膜、  
8 ソース電極、9 ドレイン電極、10 ソース配線、  
12 層間絶縁膜、13、14 コンタクトホール、17 画素電極、18 共通電極、  
40、140 露光ステージ、42、142 透明膜、  
43、143 レジスト未感光部、44、144 レジスト感光部、  
45、46、145、146 露光の光、  
47、147 露光用マスク、48 遮光膜、  
49、149 反射光、150 マスク透過光の一部、151 反射防止膜、  
152 露光ステージ溝、153 基板上に形成された金属膜

30

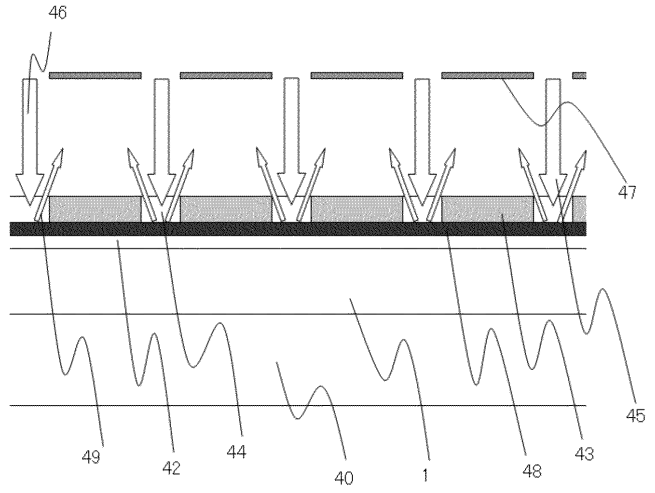
【 図 1 】



【 図 2 】

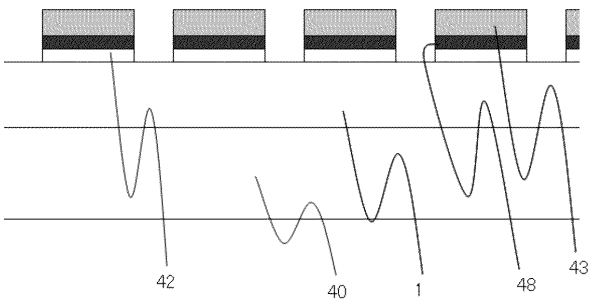


【 図 3 】

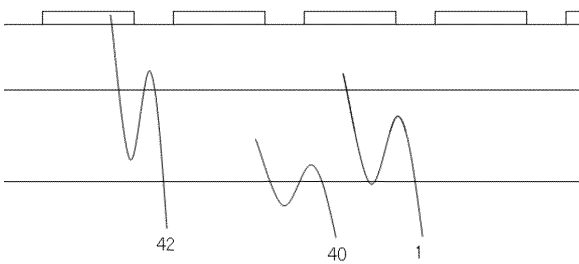


【 図 4 】

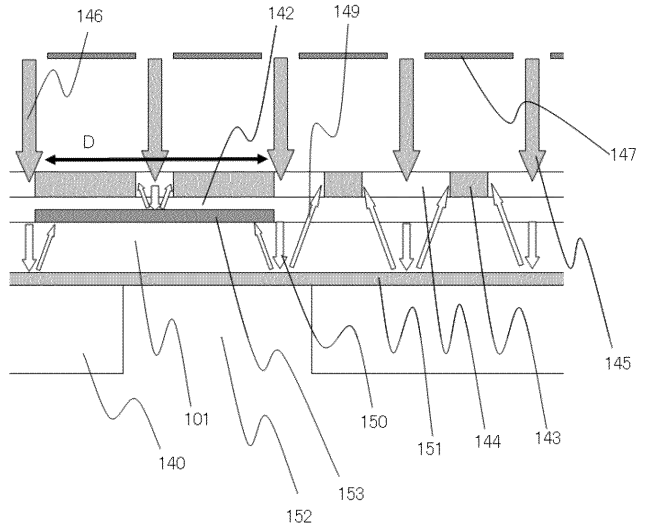
(a)



(b)



【 図 5 】



---

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
**G 0 3 F 7/11 (2006.01)**

(72)発明者 宮川 修

熊本県合志市御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内

F ターム(参考) 2H092 GA14 GA29 JA24 JA46 JA47 JB05 KA04 KA05 KA07 KA24  
MA04 MA05 MA07 MA13 MA17 NA29 PA09 QA09  
2H125 CA22 CC03 DA24  
5F033 GG04 HH38 JJ01 JJ38 KK08 KK09 KK17 KK20 LL02 PP15  
PP19 QQ03 QQ08 QQ19 QQ37 QQ73 RR06 RR08 SS11 VV06  
VV15  
5F110 CC07 DD02 EE03 EE04 EE06 EE14 EE43 EE44 FF02 FF03  
FF29 GG02 GG14 GG15 GG24 HK09 HK15 HK16 HK21 HK34  
HL07 QQ09

专利名称(译)	形成图案的方法和制造具有该图案的液晶显示装置的方法		
公开(公告)号	<a href="#">JP2011197259A</a>	公开(公告)日	2011-10-06
申请号	JP2010062636	申请日	2010-03-18
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	石賀展昭 宮川修		
发明人	石賀 展昭 宮川 修		
IPC分类号	G02F1/1343 G02F1/1368 H01L21/3213 H01L21/336 H01L29/786 G03F7/11		
FI分类号	G02F1/1343 G02F1/1368 H01L21/88.C H01L29/78.612.D G03F7/11.503		
F-TERM分类号	2H092/GA14 2H092/GA29 2H092/JA24 2H092/JA46 2H092/JA47 2H092/JB05 2H092/KA04 2H092/KA05 2H092/KA07 2H092/KA24 2H092/MA04 2H092/MA05 2H092/MA07 2H092/MA13 2H092/MA17 2H092/NA29 2H092/PA09 2H092/QA09 2H125/CA22 2H125/CC03 2H125/DA24 5F033/GG04 5F033/HH38 5F033/JJ01 5F033/JJ38 5F033/KK08 5F033/KK09 5F033/KK17 5F033/KK20 5F033/LL02 5F033/PP15 5F033/PP19 5F033/QQ03 5F033/QQ08 5F033/QQ19 5F033/QQ37 5F033/QQ73 5F033/RR06 5F033/RR08 5F033/SS11 5F033/VV06 5F033/VV15 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE43 5F110/EE44 5F110/FF02 5F110/FF03 5F110/FF29 5F110/GG02 5F110/GG14 5F110/GG15 5F110/GG24 5F110/HK09 5F110/HK15 5F110/HK16 5F110/HK21 5F110/HK34 5F110/HL07 5F110/QQ09 2H192/AA24 2H192/BB03 2H192/BC31 2H192/CB05 2H192/HA32 2H192/HA62 2H192/JA32 2H225/CA22 2H225/CC03		
代理人(译)	高桥省吾 稻叶忠彦 村上佳菜子		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：当曝光透明膜时，由于存在作为底层的电极布线，曝光台的凹槽等，曝光光作为反射光曝光，其中曝光光局部地改变其强度，图案化是不可能的。通过在光屏蔽膜上施加抗蚀剂层以形成抗蚀剂图案来形成抗蚀剂图案；使用抗蚀剂图案作为掩模在光屏蔽膜上形成光屏蔽膜；使用抗蚀剂图案作为掩模去除光屏蔽膜，去除透明膜，去除抗蚀剂图案，并在去除抗蚀剂图案后去除透明膜上的光屏蔽膜并迈出一步。点域

