

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-95198  
(P2020-95198A)

(43) 公開日 令和2年6月18日(2020.6.18)

(51) Int.Cl.			F I			テーマコード(参考)		
<b>G09G</b>	<b>3/36</b>	<b>(2006.01)</b>	G09G	3/36		2H193		
<b>G09G</b>	<b>3/20</b>	<b>(2006.01)</b>	G09G	3/20	691D	5C006		
<b>G09F</b>	<b>9/00</b>	<b>(2006.01)</b>	G09G	3/20	642A	5C080		
<b>G02F</b>	<b>1/133</b>	<b>(2006.01)</b>	G09G	3/20	641P	5G435		
<b>G06F</b>	<b>3/041</b>	<b>(2006.01)</b>	G09G	3/20	631V			

審査請求 未請求 請求項の数 19 O L (全 28 頁) 最終頁に続く

(21) 出願番号 特願2018-234100 (P2018-234100)  
(22) 出願日 平成30年12月14日(2018.12.14)

(71) 出願人 000006013  
三菱電機株式会社  
東京都千代田区丸の内二丁目7番3号  
(74) 代理人 100088672  
弁理士 吉竹 英俊  
(74) 代理人 100088845  
弁理士 有田 貴弘  
(72) 発明者 吉良 修一  
東京都千代田区丸の内二丁目7番3号 三  
菱電機株式会社内  
(72) 発明者 橋口 隆史  
東京都千代田区丸の内二丁目7番3号 三  
菱電機株式会社内

最終頁に続く

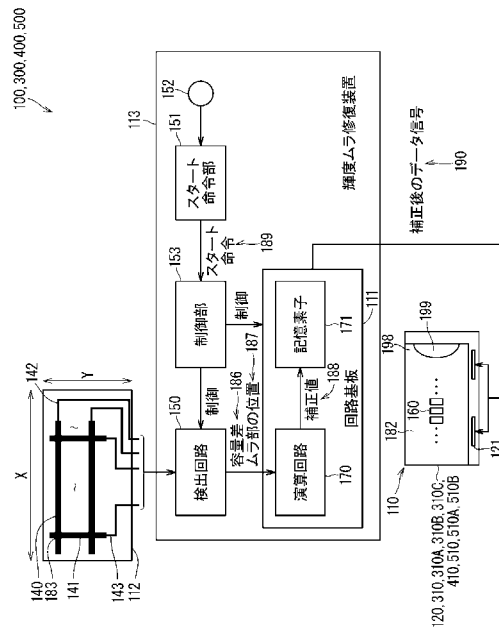
(54) 【発明の名称】輝度ムラ修復装置、液晶表示装置及び液晶表示装置の製造方法

(57) 【要約】

【課題】液晶表示装置に生じる輝度ムラを簡単な構成で容易に抑制することができるようにする。

【解決手段】輝度ムラの修復の対象となる液晶表示装置は、タッチ位置を検出するためのセンサ配線、及び液晶セルを備える。液晶セル内の各位置の容量値が検出される。各位置の容量値に基づいて輝度ムラが生じているムラ部の容量値と基準容量値との差を示す容量差、及びムラ部の位置が検出される。容量差及びムラ部の位置に基づいて、ムラ部の駆動電圧を輝度ムラが抑制されるように補正する補正値が演算される。各位置の駆動電圧を決定する基礎となる情報が、当該情報を基礎として決定されるムラ部の駆動電圧が補正値により補正されるように書き換えられる。

【選択図】図3



## 【特許請求の範囲】

## 【請求項 1】

液晶表示装置に備えられる、タッチ位置を検出するためのセンサ配線に電氣的に接続され、前記液晶表示装置に備えられる液晶セル内の各位置の容量値を検出し、前記各位置の容量値に基づいて、輝度ムラが生じているムラ部の容量値と基準容量値との差を示す容量差、及び前記ムラ部の位置を検出する検出回路と、

前記容量差及び前記ムラ部の位置に基づいて、前記ムラ部の駆動電圧を前記輝度ムラが抑制されるように補正する補正値を演算する演算回路と、

前記各位置の駆動電圧を決定する基礎となる情報を記憶し、前記情報を基礎として決定される前記ムラ部の駆動電圧が前記補正値により補正されるように前記情報を書き換える記憶素子と、

を備える輝度ムラ修復装置。

## 【請求項 2】

前記基準容量値は、前記輝度ムラが生じていない正常部の容量値である請求項 1 の輝度ムラ修復装置。

## 【請求項 3】

前記基準容量値は、前記液晶セル内の複数の位置の容量値の平均値である請求項 1 の輝度ムラ修復装置。

## 【請求項 4】

前記演算回路は、容量差と容量差に対応する補正値との相関を参照して、検出された容量差を検出された容量差に対応する補正値に変換し、検出された容量差に対応する補正値を演算する補正値にする

請求項 1 から 3 までのいずれかの輝度ムラ修復装置。

## 【請求項 5】

スタート命令を発するスタート命令部と、

前記スタート命令が発せられるのに連動して、前記検出回路が前記各位置の容量値を検出し前記容量差及び前記ムラ部の位置を検出し、前記演算回路が前記補正値を演算し、前記記憶素子が前記情報を書き換える一連の動作が開始され実行されるように前記検出回路、前記演算回路及び前記記憶素子を制御する制御部と、

をさらに備える請求項 1 から 4 までのいずれかの輝度ムラ修復装置。

## 【請求項 6】

操作部をさらに備え、

前記スタート命令部は、前記操作部に操作が行われたことを検出するのに連動して、前記スタート命令を発する

請求項 5 の輝度ムラ修復装置。

## 【請求項 7】

前記スタート命令部は、設定されたタイミングに前記スタート命令を発する

請求項 5 の輝度ムラ修復装置。

## 【請求項 8】

請求項 1 から 7 までのいずれかの輝度ムラ修復装置と、

前記センサ配線と、

前記液晶セルと、

を備える液晶表示装置。

## 【請求項 9】

前記液晶セルの液晶モードは、縦電界モードであり、

前記センサ配線は、

第 1 の方向に延びる第 1 のセンサ配線と、

前記第 1 の方向と異なる第 2 の方向に延びる第 2 のセンサ配線と、

を備え、

前記液晶セルは、

10

20

30

40

50

アレイ基板と、  
 液晶層と、  
 前記液晶層を挟んで前記アレイ基板に対向し、対向電極及び前記第 1 のセンサ配線を備え、前記対向電極が前記第 1 のセンサ配線から見て前記液晶層が配置される側と同じ側に配置される対向基板と、  
 を備える  
 請求項 8 の液晶表示装置。

【請求項 10】

前記液晶セルの液晶モードは、縦電界モードであり、  
 前記センサ配線は、  
 第 1 の方向に延びる第 1 のセンサ配線と、  
 前記第 1 の方向と異なる第 2 の方向に延びる第 2 のセンサ配線と、  
 を備え、  
 前記液晶セルは、  
 アレイ基板と、  
 液晶層と、  
 前記液晶層を挟んで前記アレイ基板に対向し、前記第 1 のセンサ配線を兼ねる対向電極を備える対向基板と、  
 を備え、

10

対向電位を前記対向電極に与える駆動部と、  
 前記第 1 のセンサ配線に電氣的に接続され、前記対向電位が前記対向電極に与えられている期間外に励起信号を発生し前記励起信号を前記対向電極に入力する励起信号発生回路と、  
 前記第 2 のセンサ配線に電氣的に接続され、前記励起信号が前記対向電極に入力されている期間内に前記各位置の容量値を検出し前記各位置の容量値に基づいてタッチが行われたタッチ位置を検出するタッチ位置検出回路と、  
 をさらに備え、

20

前記検出回路は、前記励起信号が前記対向電極に入力されている期間内に前記各位置の容量値を検出する  
 請求項 8 の液晶表示装置。

30

【請求項 11】

前記対向電極は、複数の対向電極を備え、  
 前記励起信号は、前記複数の対向電極にそれぞれ入力される複数の励起信号を含む  
 請求項 10 の液晶表示装置。

【請求項 12】

前記液晶セルの液晶モードは、横電界モードであり、  
 前記センサ配線は、  
 第 1 の方向に延びる第 1 のセンサ配線と、  
 前記第 1 の方向と異なる第 2 の方向に延びる第 2 のセンサ配線と、  
 を備え、  
 前記液晶セルは、  
 アレイ基板と、  
 液晶層と、  
 前記液晶層を挟んで前記アレイ基板に対向し、前記第 1 のセンサ配線を備える対向基板と、  
 を備え、  
 励起信号を発生し前記励起信号を前記第 1 のセンサ配線に入力する励起信号発生回路と、  
 、  
 前記励起信号が前記第 1 のセンサ配線に入力されている期間外にアース電位を前記第 1 のセンサ配線に与える駆動部と、

40

50

さらに備える請求項 8 の液晶表示装置。

【請求項 1 3】

前記アレイ基板は、前記第 2 のセンサ配線を兼ねる信号配線をさらに備える請求項 9 から 1 2 までのいずれかの液晶表示装置。

【請求項 1 4】

前記アレイ基板は、透明基板を有し、  
前記透明基板は、前記液晶層が配置される側と異なる側に配置される外側主面を有し、  
前記第 2 のセンサ配線は、前記外側主面上に配置される  
請求項 9 から 1 2 までのいずれかの液晶表示装置。

【請求項 1 5】

前記第 1 のセンサ配線に電氣的に接続され、励起信号を発生し、前記励起信号を前記第 1 のセンサ配線に入力する励起信号発生回路  
をさらに備え、

前記検出回路は、前記第 2 のセンサ配線に電氣的に接続され、  
前記検出回路、前記演算回路及び前記記憶素子が集約された集約体が前記アレイ基板に接続される

請求項 1 3 又は 1 4 の液晶表示装置。

【請求項 1 6】

前記対向基板は、透明基板をさらに備え、  
前記透明基板は、前記液晶層が配置される側と異なる側に配置される外側主面、及び前記液晶層が配置される側と同じ側に配置される内側主面を有し、  
前記第 1 のセンサ配線は、前記外側主面上に配置され、  
前記第 2 のセンサ配線は、前記内側主面上に配置される  
請求項 1 2 の液晶表示装置。

【請求項 1 7】

前記検出回路が前記各位置の容量値を検出している期間内に、前記液晶セルの表示領域内に均一表示を行わせる表示信号を発生する表示信号発生回路  
をさらに備える請求項 8 から 1 6 までのいずれかの液晶表示装置。

【請求項 1 8】

前記アレイ基板は、画素電極を備え、  
前記表示信号は、前記画素電極にゼロ電位を与える信号である  
請求項 1 7 の液晶表示装置。

【請求項 1 9】

a) タッチ位置を検出するためのセンサ配線と、液晶セルと、前記液晶セル内の各位置の駆動電圧を決定する基礎となる情報を記憶する記憶素子と、を備える液晶表示装置の半製品を準備する工程と、

b) 前記センサ配線を用いて前記各位置の容量値を検出し、前記各位置の容量値に基づいて輝度ムラが生じているムラ部の容量値と基準容量値との差を示す容量差、及び前記ムラ部の位置を検出する工程と、

c) 前記容量差及び前記ムラ部の位置に基づいて、前記ムラ部の駆動電圧を前記輝度ムラが抑制されるように補正する補正值を演算する工程と、

d) 前記ムラ部の駆動電圧が前記補正值により補正されるように前記補正值が反映された情報を前記記憶素子に記憶させる工程と、  
を備える液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、輝度ムラ修復装置、液晶表示装置及び液晶表示装置の製造方法に関する。

【背景技術】

【0002】

10

20

30

40

50

液晶表示装置（LCD）は、液晶セルを備える。液晶セルは、画像が表示される表示領域を有する。表示領域に表示される画像の品位を向上するためには、表示領域内における輝度の均一性を向上することが望まれる。

【0003】

液晶セルは、アレイ基板、液晶層及び対向基板を備える。アレイ基板と対向基板との間には、セルギャップが存在する。対向基板は、液晶層を挟んでアレイ基板に対向する。液晶セル内の各位置における輝度は、液晶セル内の各位置におけるセルギャップの影響を受ける。このため、液晶セル内においてセルギャップが均一でない場合は、液晶セル内に輝度ムラが生じる。

【0004】

例えば、液晶セルが製造された時点で液晶セル内においてセルギャップが均一でない場合は、液晶セル内に輝度ムラが生じる。

【0005】

また、液晶セルを備えるLCDモジュールが組み立てられる際に液晶セルが局所的に押された場合は、押された位置においてセルギャップが狭くなり、液晶セル内においてセルギャップが均一でなくなり、液晶セル内に輝度ムラが生じる。

【0006】

LCDが製品として出荷された後に、液晶セル内においてセルギャップが均一でなくなり、液晶セル内に輝度ムラが生じる場合もある。

【0007】

例えば、LCDが製品として出荷された後にLCDが出荷先において車載機器の筐体に固定される際に液晶セルに応力が作用した場合は、液晶セル内においてセルギャップが均一でなくなり、液晶セル内に輝度ムラが生じる。

【0008】

また、保護ガラス又はタッチパネルが樹脂接着剤層を介して液晶セルの前面側に接着された汎用のLCDが製品として出荷された後に経時変化、熱の印加等により一体化された液晶セル、樹脂接着剤層及び保護ガラスの間の応力バランスが変化した場合は、製品の使用中に、液晶セル内においてセルギャップが均一でなくなり、液晶セル内に輝度ムラが生じる。

【0009】

LCDが製品として出荷された後に生じる輝度ムラは、製品の信頼性を損なう深刻な問題となる。

【0010】

これらのことから、液晶セル内に生じる輝度ムラを抑制する技術が研究されている。特許文献1及び2に記載された技術は、その例である。

【0011】

特許文献1に記載された技術においては、測定手段が、セルギャップを繰り返し測定する（段落0081）。セルギャップは、画素の相対的な充電時間又は放電時間を測定することにより画素静電容量を測定し、測定した画素静電容量を基準状態の画素静電容量と比較することにより、推定される（段落0058及び0066）。また、調節手段が、セルギャップに応じて、ディスプレイの一部に印加される電圧を繰り返し調節する（段落0078及び0081）。これらにより、フレキシブルディスプレイにおけるルミネセンスの変化及び色の変化が修正される（段落0045）。

【0012】

特許文献1に記載された技術においては、ルミネセンスの変化及び色の変化の原因となるセルギャップが直接的に測定されず、セルギャップと相関を有する画素静電容量を測定することによりセルギャップが間接的に測定される。このため、セルギャップを精度よく測定することができず、フレキシブルディスプレイ等の著しく大きいセルギャップの不均一性を有する湾曲ディスプレイ以外の液晶表示装置におけるルミネセンスの変化及び色の変化を修正することができない。

10

20

30

40

50

## 【 0 0 1 3 】

加えて、特許文献 1 に記載された技術においては、ルミネセンスの変化及び色の変化の原因となるセルギャップが直接的に測定されず、セルギャップと相関を有する画素静電容量を測定することによりセルギャップが間接的に測定される。このため、ひとつの位置におけるセルギャップを測定するのに長時間を要する。また、特許文献 1 に記載された技術においては、輝度ムラが生じた位置のセルギャップを繰り返し測定しなければならない。これらのことから、特許文献 1 に記載された技術においては、フレキシブルディスプレイ内に複数の輝度ムラが生じた場合に、複数のセルギャップを測定するのに長時間を要する。

## 【 0 0 1 4 】

特許文献 2 に記載された技術においては、測定シートが表示ムラを測定する（段落 0 0 2 4）。また、信号発生部が、測定結果に応じた、表示ムラを補正するための補正信号を発生しメモリに書き込む（段落 0 0 2 2 及び 0 0 2 4）。また、メモリが、補正信号を表示データに付加する（段落 0 0 2 8）。これにより、表示ムラ発生部分の輝度が基準輝度に補正される（段落 0 0 2 9）。

## 【 0 0 1 5 】

特許文献 2 に記載された技術においては、液晶表示装置を製品として出荷する前にしか補正信号の表示データへの付加を行うことができない。したがって、特許文献 2 に記載された技術においては、液晶表示装置が出荷先において固定される際に液晶セルに応力が作用した場合に生じる表示ムラ、液晶表示装置が製品として出荷された後に経時変化等により生じる表示ムラ等を補正することができない。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 1 6 】

【 特許文献 1 】 特表 2 0 0 6 - 5 0 0 6 1 1 号 公 報

【 特許文献 2 】 特開平 9 - 3 1 8 9 2 9 号 公 報

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 1 7 】

表示領域に生じる輝度ムラを抑制する従来技術は、輝度ムラを容易に抑制することができないという問題を有する。

## 【 0 0 1 8 】

例えば、特許文献 1 に記載された技術においては、セルギャップを測定する測定手段を設けなければならない。当該測定手段は、フレキシブルディスプレイとは別に設けるか、又はフレキシブルディスプレイに組み込まなければならない。

## 【 0 0 1 9 】

また、特許文献 2 に記載された技術においては、表示ムラを測定する測定シート、及び測定結果に応じた、表示ムラを補正するための補正信号を発生しメモリに書き込む信号発生部を設けなければならない。測定シートは、液晶表示装置の表示面側に配置しなければならない、液晶表示装置とは別に設けなければならない。

## 【 0 0 2 0 】

本発明は、これらの問題に鑑みてなされた。本発明が解決しようとする課題は、LCD に生じる輝度ムラを簡単な構成で容易に抑制することができるようにすることである。

## 【 課題を解決するための手段 】

## 【 0 0 2 1 】

本発明の第 1 の態様は、輝度ムラ修復装置に関する。

## 【 0 0 2 2 】

輝度ムラ修復装置は、検出回路、演算回路及び記憶素子を備える。

## 【 0 0 2 3 】

輝度ムラの修復の対象となる液晶表示装置は、タッチ位置を検出するためのセンサ配線

10

20

30

40

50

、及び液晶セルを備える。

【0024】

検出回路は、センサ配線に電氣的に接続される。検出回路は、液晶セル内の各位置の容量値を検出する。検出回路は、各位置の容量値に基づいて、輝度ムラが生じているムラ部の容量値と基準容量値との差を示す容量差、及びムラ部の位置を検出する。

【0025】

演算回路は、容量差及びムラ部の位置に基づいて、ムラ部の駆動電圧を輝度ムラが抑制されるように補正する補正值を演算する。

【0026】

記憶素子は、各位置の駆動電圧を決定する基礎となる情報を記憶する。記憶素子は、情報を基礎として決定されるムラ部の駆動電圧が補正值により補正されるように情報を書き換える。

10

【0027】

本発明の第2の態様は、当該輝度ムラ修復装置を備える液晶表示装置に関する。

【0028】

本発明の第3の態様は、液晶表示装置の製造方法に関する。

【0029】

液晶表示装置の製造方法においては、液晶表示装置の半製品が準備される。液晶表示装置の半製品は、タッチ位置を検出するためのセンサ配線、液晶セル及び液晶セル内の各位置の駆動電圧を決定する基礎となる情報を記憶する記憶素子を備える。

20

【0030】

センサ配線を用いて各位置の容量値が検出される。各位置の容量値に基づいて、輝度ムラが生じているムラ部の容量値と基準容量値との差を示す容量差、及びムラ部の位置が検出される。

【0031】

ムラ部の駆動電圧が補正值により補正されるように補正值が反映された情報が記憶素子に記憶させられる。

【発明の効果】

【0032】

本発明によれば、液晶表示装置に備えられるタッチ位置検出動作のための要素を利用して液晶表示装置に生じる輝度ムラを抑制することができる。このため、輝度ムラを簡単な構成で容易に抑制することができる。

30

【0033】

本発明の目的、特徴、局面及び利点は、以下の詳細な説明と添付図面とによって、より明白となる。

【図面の簡単な説明】

【0034】

【図1】実施の形態1、3、4及び5の液晶表示装置(LCD)を図示する図である。

【図2】実施の形態1、3、4及び5のLCDを図示する図である。

【図3】実施の形態1、3、4及び5のLCDを図示する図である。

40

【図4】実施の形態2のLCDの製造方法を説明する図である。

【図5】実施の形態3のLCDに備えられる液晶セルを模式的に図示する断面図である。

【図6】実施の形態3のLCDに備えられるタッチ位置検出動作のための要素を模式的に図示する斜視図である。

【図7】実施の形態3のLCDに備えられる対向基板及び導電性シールを模式的に図示する平面図である。

【図8】実施の形態3の第1変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【図9】実施の形態3の第2変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

50

【図10】実施の形態4のLCDに備えられる液晶セルを模式的に図示する断面図である。

【図11】実施の形態4のLCDに備えられる対向基板及び絶縁性シールを模式的に図示する平面図である。

【図12】実施の形態5のLCDに備えられる液晶セルを模式的に図示する断面図である。

【図13】実施の形態5の第1変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【図14】実施の形態5の第2変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【図15】実施の形態3の第3変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【発明を実施するための形態】

【0035】

1 実施の形態1

1.1 表示動作のための要素

図1は、実施の形態1の液晶表示装置(LCD)を図示する図である。図1は、実施の形態1のLCDに備えられるLCDモジュールを模式的に図示する平面図を含み、実施の形態1のLCDに備えられる表示動作のための要素を図示する。

【0036】

図1に図示される実施の形態1のLCD100は、LCDモジュール110及び回路基板111を備える。LCDモジュール110は、液晶セル120及び駆動集積回路(IC)121を備える。回路基板111は、表示信号発生回路130及び制御信号発生回路131を備える。液晶セル120は、画素電極160を備える。

【0037】

駆動IC121は、液晶セル120上に配置される。駆動IC121は、例えばチップオングラス(COG)実装により液晶セル120上に配置される。

【0038】

表示信号発生回路130は、表示信号180を発生し、発生した表示信号180を駆動IC121に入力する。制御信号発生回路131は、制御信号181を発生し、発生した制御信号181を駆動IC121に入力する。駆動IC121は、入力された表示信号180を液晶セル120に供給する。これにより、供給された表示信号180に応じた画素電位が画素電極160に与えられ、表示信号180に応じた画像が液晶セル120の表示領域182内に表示される。駆動IC121からなる駆動部がそれとは異なる駆動部に置き換えられてもよい。

【0039】

1.2 タッチ位置検出動作のための要素

図2は、実施の形態1のLCDを図示する図である。図2は、実施の形態1のLCDに備えられるタッチパネルを模式的に図示する平面図を含み、実施の形態1のLCDに備えられるタッチ位置検出動作のための要素を図示する。

【0040】

LCD100は、タッチパネル112付きのLCDであり、図2に図示されるように、タッチパネル112及び回路基板111を備える。タッチパネル112は、n本のXセンサ配線140、m本のYセンサ配線141、n本のX接続配線142及びm本のY接続配線143を備える。回路基板111は、励起信号発生回路132及びタッチ位置検出回路133を備える。n及びmは、2以上の整数である。

【0041】

タッチパネル112は、投影容量(PCAP)方式のタッチパネルである。タッチパネル112がPCAP方式とは異なる方式のタッチパネルであってもよい。

【0042】

10

20

30

40

50

Xセンサ配線140及びYセンサ配線141は、タッチパネル112のタッチパネル機能を提供するために設けられる、タッチ位置を検出するためのセンサ配線である。Xセンサ配線140は、第1の方向Xに延びる第1のセンサ配線である。Yセンサ配線141は、第2の方向Yに延びる第2のセンサ配線である。第2の方向Yは、タッチパネル112の厚さ方向から平面視された場合に、第1の方向Xと異なる方向であり、例えば第1の方向Xと垂直をなす方向である。以下では、第2の方向Yがタッチパネル112の厚さ方向から平面視された場合に第1の方向Xと垂直をなす方向であるとして説明を進める。n本のXセンサ配線140及びm本のYセンサ配線141は、タッチパネル112の厚さ方向から平面視された場合に $n \times m$ 個の交差点183を形成する。 $n \times m$ 個の交差点183は、タッチパネル112の厚さ方向から平面視された場合にマトリクス状に配置される。

10

## 【0043】

Xセンサ配線140及びYセンサ配線141は、液晶セル120に備えられるアレイ基板に備えられてもよいし、液晶セル120に備えられる対向基板に備えられてもよいし、アレイ基板及び対向基板以外の基板に備えられてもよい。Xセンサ配線140及びYセンサ配線141が液晶セル120の内側に配置される場合は、タッチパネル112はインセルタッチパネルと呼ばれる。Xセンサ配線140及びYセンサ配線141が液晶セル120の外側に配置される場合は、タッチパネル112はアウトセルタッチパネルと呼ばれる。アレイ基板に備えられる信号配線がXセンサ配線140又はYセンサ配線141を兼ねてもよい。対向基板に備えられる対向電極がXセンサ配線140又はYセンサ配線141を兼ねてもよい。その具体例は、実施の形態3以降において説明される。

20

## 【0044】

励起信号発生回路132は、n本のX接続配線142をそれぞれ介してn本のXセンサ配線140に電氣的に接続される。タッチ位置検出回路133は、m本のY接続配線143をそれぞれ介してm本のYセンサ配線141に電氣的に接続される。

## 【0045】

励起信号発生回路132は、励起信号184を発生し、発生した励起信号184をn本のX接続配線142をそれぞれ介してn本のXセンサ配線140に入力する。これにより、Xセンサ配線140は、励起配線として機能する。

## 【0046】

タッチ位置検出回路133は、m本のYセンサ配線141からm本のY接続配線143をそれぞれ介して受信信号185を受信する受信回路として機能する。これにより、Yセンサ配線141は、受信配線として機能する。タッチ位置検出回路133は、受信した受信信号185に基づいて $n \times m$ 個の交差点183がそれぞれ配置される液晶セル120内の $n \times m$ 個の位置に含まれる各位置の容量値を検出する容量検出機能を有する。また、タッチ位置検出回路133は、検出した液晶セル120内の各位置の容量値に基づいてタッチが行われたタッチ位置を検出する。

30

## 【0047】

## 1.3 輝度ムラ修復動作のための要素

図3は、実施の形態1のLCDを図示する図である。図3は、実施の形態1のLCDに備えられるLCDモジュール及びタッチパネルを模式的に図示する平面図を含み、実施の形態1のLCDに備えられる輝度ムラ修復動作のための要素を図示する。

40

## 【0048】

LCD100は、図3に図示されるように、LCDモジュール110及び輝度ムラ修復装置113を備える。LCDモジュール110は、タッチパネル112を備える。輝度ムラ修復装置113は、検出回路150及び回路基板111を備える。回路基板111は、演算回路170及び記憶素子171を備える。

## 【0049】

図3においては、図示の便宜上、タッチパネル112がLCDモジュール110から分離して描かれている。しかし、タッチパネル112は、液晶セル120の表示領域182に重ねるように液晶セル120に積層される。

50

## 【 0 0 5 0 】

## 1.4 容量差及びムラ部の位置の検出

図3に図示される検出回路150は、m本のY接続配線143をそれぞれ介してm本のYセンサ配線141に電氣的に接続される。検出回路150は、タッチ位置検出回路133と同様に、m本のYセンサ配線141からm本のY接続配線143をそれぞれ介して受信信号185を受信する。また、検出回路150は、受信した受信信号185に基づいて $n \times m$ 個の交差点183がそれぞれ配置される液晶セル120内の $n \times m$ 個の位置に含まれる各位置の容量値を検出する。また、検出回路150は、検出した液晶セル120内の各位置の容量値に基づいて輝度ムラが生じているムラ部199の容量値と基準容量値との差を示す容量差186、及びムラ部199の位置187を検出する。

10

## 【 0 0 5 1 】

検出回路150は、タッチ位置検出回路133の容量検出機能を利用して実装されてもよいし、タッチ位置検出回路133から独立した専用回路により実装されてもよい。

## 【 0 0 5 2 】

液晶セル120の表示領域182内に輝度ムラが生じていない正常部198のみがあり輝度ムラが生じているムラ部199がない場合は、液晶セル120内の $n \times m$ 個の位置は、概ね均一な第1の容量値を有する。一方、液晶セル120の表示領域182内にムラ部199がある場合は、液晶セル120内の $n \times m$ 個の位置に含まれるムラ部199の位置187は、第1の容量値と異なる第2の容量値を有する。このため、検出回路150は、正常部198の容量値を基準容量値とし、第1の容量値と第2の容量値との差を容量差186とし、第2の容量値を有する位置をムラ部199の位置187とすることができる。

20

## 【 0 0 5 3 】

輝度ムラ修復動作は、液晶セル120内の $n \times m$ 個の位置の容量値の相対的な分布を知ることができれば、行うことができる。このため、正常部198の容量値以外の容量値を基準容量値とすることもできる。例えば、液晶セル120内の $n \times m$ 個の位置の容量値の平均値を基準容量値とすることもできる。この場合は、検出回路150は、ムラ部199の容量値から当該平均値を減じた差すなわち偏差を容量差186とすることができる。

## 【 0 0 5 4 】

## 1.5 補正值の演算

図3に図示される演算回路170は、検出された容量差186及びムラ部199の位置187に基づいて、容量差186に対応する補正值188を演算する。これにより、容量差186がV-T情報に変換される。演算される補正值188は、ムラ部199の駆動電圧を輝度ムラが抑制されるように補正する補正值である。

30

## 【 0 0 5 5 】

演算回路170は、補正值188を演算する際に、容量差と容量差に対応する補正值との相関を参照する。参照される相関においては、容量差に対応する補正值は、容量差が形成された場合に生じる輝度ムラを解消するために必要な補正值となっている。また、演算回路170は、検出された容量差186を、参照した相関において容量差186に対応する補正值に変換し、容量差186に対応する補正值を補正值188にする。

## 【 0 0 5 6 】

40

参照される相関を表す変換データは、シミュレーションにより準備されてもよいし、実測により準備されてもよい。変換データが実測により準備される場合は、変換データの収集用の液晶セルが作製される。変換データの収集用の液晶セルには、例えば液晶セルの面内で左右方向に進むにつれてセルギャップすなわち容量値がリニアに変化する構造が意図的に与えられる。また、左右方向の各位置の容量値を示すデータ、及び容量差が生じた場合に生じる輝度差を補償するために必要な補正值を示すデータを収集することにより、変換データが準備される。

## 【 0 0 5 7 】

## 1.6 データ信号値の書き換え

図3に図示される記憶素子171は、データ信号値を記憶する。記憶されるデータ信号

50

値は、液晶セル 120 内の  $n \times m$  個の位置に含まれる各位置の駆動電圧を決定する基礎となる情報である。記憶されたデータ信号値は、補正值 188 が演算されるのに連動して、書き換えられる。これにより、データ信号値に補正值 188 が反映され、データ信号値を基礎として決定されるムラ部 199 の駆動電圧が補正值 188 により補正されるようにデータ信号値が書き換えられる。

#### 【0058】

一般的な LCD に備えられる、赤色 (R)、緑色 (G) 及び青色 (B) の画素の階調信号を含む画像信号と必要な駆動電圧値との相関を示す相関データをルックアップテーブル形式のデータとして書き換え可能に記憶する記憶素子を LCD 100 が備える場合は、図 3 に図示される記憶素子 171 は当該一般的な LCD に備えられる記憶素子であってもよい。

10

#### 【0059】

##### 1.7 スタート命令

輝度ムラ修復装置 113 は、図 3 に図示されるように、スタート命令部 151、スタートボタン 152 及び制御部 153 を備える。

#### 【0060】

スタート命令部 151 は、スタートボタン 152 に操作が行われたことを検出するのに連動して、スタート命令 189 を発し、スタート命令 189 が発せられたことを示す信号を出力する。スタートボタン 152 からなる操作部がそれとは異なる操作部に置き換えられてもよい。スタート命令部 151 が、設定されたタイミングにスタート命令 189 を発してもよい。設定されるタイミングは、LCD 100 が起動するタイミング、設定された時間間隔で定期的に到来するタイミング等である。

20

#### 【0061】

制御部 153 は、スタート命令 189 が発せられるのに連動して、検出回路 150 が液晶セル 120 内の各位置の容量値を検出し容量差 186 及びムラ部 199 の位置 187 を検出し、演算回路 170 が補正值 188 を演算し、記憶素子 171 がデータ信号値を書き換える一連の動作が開始され実行されるように検出回路 150、演算回路 170 及び記憶素子 171 を制御する。

#### 【0062】

##### 1.8 輝度ムラ修復動作が実行される際の表示

図 1 に図示される表示信号発生回路 130 は、望ましくは、検出回路 150 が液晶セル 120 内の各位置の容量値を検出している期間内に、液晶セル 120 の表示領域 182 内に均一表示を行わせる表示信号 180 を発生する。これにより、表示信号 180 の面内分布、液晶層 321 に含まれる液晶分子の配向状態の面内分布等が容量差 186 に与える影響が抑制され、容量差 186 を精度よく検出することができる。

30

#### 【0063】

発生させられる表示信号 180 は、例えば、全黒表示、全白表示又は均一な中間調表示を表示領域 182 に行わせる表示信号である。

#### 【0064】

発生させられる表示信号 180 は、望ましくは、画素電極 160 にゼロ電位を与え LCD 100 をその表示モードのノーマリーホワイト状態又はノーマリーブラック状態とする表示信号である。これにより、画素電極 160 に至る配線の抵抗値、画素電極 160 の電圧の保持特性等に起因して画素電位が画素電極 160 に与えられる際に生じる表示信号 180 の面内分布、液晶層 321 に含まれる液晶分子の配向状態の面内分布等のわずかな不均一性が容量差 186 に与える影響が抑制され、容量差 186 をさらに精度よく検出することができる。

40

#### 【0065】

##### 1.9 検出回路、演算回路及び記憶素子の集約

図 3 に図示される輝度ムラ修復装置 113 においては、検出回路 150 が回路基板 111 に搭載されず、演算回路 170 及び記憶素子 171 が回路基板 111 に搭載される。し

50

かし、検出回路 150、演算回路 170 及び記憶素子 171 が集約され回路基板 111 に搭載されてもよい。

【0066】

検出回路 150、演算回路 170 及び記憶素子 171 が回路基板 111 に搭載される場合は、望ましくは Y センサ配線 141 がアレイ基板に備えられ、回路基板 111 がアレイ基板に接続される。これにより、回路基板 111 と LCD モジュール 110 との間の接続を単純化することができる。

【0067】

1.10 輝度ムラ修復動作

輝度ムラ修復動作は、タッチ位置検出動作が実行されている期間外に実行される。

10

【0068】

輝度ムラ修復動作においては、まず、図 3 に図示される検出回路 150 が検出動作を行う。検出回路 150 は、検出動作において、液晶セル 120 内の各位置の容量値を検出し、容量差 186 及びムラ部 199 の位置 187 を検出する。

【0069】

続いて、演算回路 170 が演算動作を行う。演算回路 170 は、演算動作において、検出動作において検出された容量差 186 及びムラ部 199 の位置 187 に基づいて、補正值 188 を演算する。

【0070】

続いて、記憶素子 171 が書き換え動作を行う。記憶素子 171 は、書き換え動作において、演算動作において演算された補正值 188 をデータ信号値に反映する。

20

【0071】

検出動作、演算動作及び書き換え動作からなる一連の動作が実行されることにより、輝度ムラが修復された状態で表示動作を行う準備が完了する。

【0072】

輝度ムラが修復された状態で表示動作を行う準備が完了した後は、一般的な LCD において行われる表示動作と同様に、回路基板 111 に備えられる制御 IC により表示動作が制御される。これにより、表示信号発生回路 130 及び制御信号発生回路 131 が動作し、表示信号発生回路 130 及び制御信号発生回路 131 が記憶素子 171 に記憶されているデータ信号値に基づいて補正後のデータ信号 190 を構成する表示信号 180 及び制御信号 181 を発生する。これにより、補正後のデータ信号 190 により LCD モジュール 110 が制御される。

30

【0073】

1.11 検出動作の感度

X センサ配線 140 及び Y センサ配線 141 を用いて行われる検出動作の感度について説明する。

【0074】

一般的なタッチパネルに備えられるセンサ配線は、0.1 pF 以上の容量差を検出する検出能力を有する。また、一般的な液晶セルの 1 画素あたりの画素容量値は、画素サイズが 0.1 mm × 0.3 mm でありセルギャップが 4.5 μm である場合は、約 0.02 pF である。したがって、一般的なタッチパネルに備えられるセンサ配線のセンサパターンの容量値は、センサパターンのサイズが 5 mm × 5 mm である場合は、約 16.7 pF である。一方、当該液晶セルに輝度ムラが生じ、ムラ部におけるセルギャップが 4.4 μm である場合、すなわちムラ部におけるセルギャップと正常部におけるセルギャップとの差が 0.1 μm である場合は、容量差は 0.4 pF である。この 0.4 pF という容量差は、0.1 pF 以上であるから、一般的なタッチパネルに備えられるセンサ配線の検出能力で検出することができる。また、一般的なタッチパネルに備えられるセンサ配線の検出能力によれば、ムラ部におけるセルギャップと正常部におけるセルギャップとの差が 0.03 μm である場合に生じる輝度ムラを検出することができる。なお、1 画素あたりの画素容量値が増減した場合は、センサパターンのサイズを増減することにより、容量差を検出

40

50

する能力を維持することができる。

【0075】

#### 1.12 実施の形態1の発明の効果

実施の形態1の発明によれば、LCD100に備えられるタッチ位置検出動作のためのXセンサ配線140、Yセンサ配線141、容量検出機能等を利用してLCD100に生じる輝度ムラを抑制することができる。このため、LCD100が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも簡単な構成で容易に抑制することができる。輝度ムラを抑制することは、LCD100の表示品位を向上することに寄与する。また、輝度ムラを容易に抑制することは、輝度ムラを低コストで抑制することに寄与する。

【0076】

また、実施の形態1の発明によれば、LCD100に備えられる検出回路150により容量差186及びムラ部199の位置187を検出することができ、検出した容量差186及びムラ部199の位置187を利用して輝度ムラを抑制することができる。このため、ムラ部199の輝度及び位置を測定する測定装置をLCD100とは別に準備する必要がない。加えて、実施の形態1の発明によれば、LCD100に備えられる演算回路170及び記憶素子171により輝度ムラを抑制することができる。このため、ムラ部199の輝度を調節する調節装置をLCD100とは別に準備する必要がない。測定装置及び調節装置をLCD100とは別に準備する必要がないことは、輝度ムラを低コストで抑制することに寄与する。

【0077】

また、実施の形態1の発明によれば、LCDモジュール110に備えられるタッチ位置検出動作のためのXセンサ配線140及びYセンサ配線141を用いて容量差186及びムラ部199の位置187を検出することができる。このため、容量差186及びムラ部199の位置187を検出するセンサを設けるためにLCDモジュール110が厚くなることを回避することができる。

【0078】

また、実施の形態1の発明によれば、LCD100の内部で、輝度ムラを抑制するために必要な検出動作、演算動作及び書き換え動作からなる一連の動作が完結する。このため、輝度ムラを抑制するタイミングを自由に選択することができ、LCD100を備える製品の使用中に生じる輝度ムラ、LCD100が出荷先において取り付け先に取り付けられる際に液晶セル120に印加される応力により生じる輝度ムラ等の様々な輝度ムラを、スタートボタン152への操作により、又は定期的に抑制することができる。これにより、LCD100を備える製品の信頼性を向上することができる。

【0079】

#### 2 実施の形態2

図4は、実施の形態2のLCDの製造方法を説明する図である。図4は、実施の形態2のLCDの製造方法において準備されるLCDの半製品に備えられるLCDモジュール及びタッチパネルを模式的に図示する平面図を含み、実施の形態2のLCDの製造方法に備えられる工程を図示する。

【0080】

実施の形態2のLCDの製造方法においては、まず、図4に図示されるLCDの半製品200を準備する準備工程が行われる。LCDの半製品200は、検出回路150を備えないことを除いて、実施の形態1のLCD100と同様のものである。

【0081】

続いて、下述する検査工程、演算工程及び記憶工程が、LCDの出荷前の検査時に行われる。

【0082】

図4に図示される検出工程291においては、LCDの半製品200に備えられるXセンサ配線140及びYセンサ配線141を用いて、液晶セル120内の各位置の容量値が検出される。また、検出された液晶セル120内の各位置の容量値に基づいて輝度ムラが

10

20

30

40

50

生じているムラ部 199 の容量値と基準容量値との差を示す容量差 186、及びムラ部 199 の位置 187 が検出される。検出工程 291 において行われる動作は、実施の形態 1 の LCD 100 に備えられる検出回路 150 により行われる動作と同様の動作である。このため、検出工程 291 において行われる動作の重複説明は省略する。

【0083】

検出工程 291 において行われる動作は、LCD の半製品 200 の外部において、実施の形態 1 の LCD 100 に備えられる検出回路 150 の機能と同様の機能を有する検出回路を備える専用の検査装置により行われる。

【0084】

LCD の半製品 200 が検出回路 150 を備えてもよい。この場合は、検査工程 291 が検出回路 150 により行われてもよい。

10

【0085】

続く演算工程においては、検出された容量差 186 及びムラ部 199 の位置 187 に基づいて、検出された容量差 186 に対応する補正值 188 が演算される。演算される補正值 188 は、ムラ部 199 の駆動電圧を輝度ムラが抑制されるように補正する補正值である。演算工程は、LCD の半製品 200 に備えられる演算回路 170 により行われる。演算工程において行われる動作は、実施の形態 1 の LCD 100 に備えられる演算回路 170 により行われる動作と同様の動作である。このため、演算工程において行われる動作の重複説明は省略する。

【0086】

LCD の半製品 200 が演算回路 170 を備えなくてもよい。LCD の半製品 200 が演算回路 170 を備えない場合は、演算工程において行われる動作が、LCD の半製品 200 の外部において、実施の形態 1 の LCD 100 に備えられる演算回路 170 の機能と同様の機能を有する演算回路を備える専用の演算装置、又はプログラムを実行するコンピュータにより行われる。

20

【0087】

続く記憶工程においては、ムラ部 199 の駆動電圧が演算された補正值 188 により補正されるように補正值 188 が反映されたデータ信号値が記憶素子 171 に記憶させられる。これにより、LCD が完成する。記憶工程は、LCD の半製品 200 に備えられる記憶素子 171 により行われる。記憶工程において行われる動作は、実施の形態 1 の LCD 100 に備えられる記憶素子 171 により行われる動作と同様の動作である。このため、記憶工程において行われる動作の重複説明は省略する。

30

【0088】

記憶素子 171 により行われる動作の一部が LCD の半製品 200 の外部において行われてもよい。例えば、演算工程において行われる動作が LCD の半製品 200 の外部において行われる場合は、R、G 及び B の画素の階調信号を含む画像信号と必要な駆動電圧値との相関を示す相関データが、ルックアップテーブル形式のデータとして一般的な LCD に備えられる記憶素子に直接的に書き込まれてもよい。

【0089】

LCD が完成した後は、一般的な LCD において行われる表示動作と同様に、回路基板 111 に備えられる制御 IC により表示動作が制御される。これにより、表示信号発生回路 130 及び制御信号発生回路 131 が動作し、表示信号発生回路 130 及び制御信号発生回路 131 が記憶素子 171 に記憶されているデータ信号値に基づいて補正後のデータ信号 190 を構成する表示信号 180 及び制御信号 181 を発生する。これにより、補正後のデータ信号 190 により LCD モジュール 110 が制御される。

40

【0090】

実施の形態 2 の発明によれば、LCD の半製品 200 に備えられるタッチ位置検出動作のための X センサ配線 140、Y センサ配線 141 等を利用して LCD に生じる輝度ムラを抑制することができる。このため、輝度ムラを容易に抑制することができる。輝度ムラを抑制することは、LCD の表示品位を向上することに寄与する。また、輝度ムラを容易

50

に抑制することは、輝度ムラを低コストで抑制することに寄与する。

【0091】

また、実施の形態2の発明によれば、LCDモジュール110に備えられるタッチ位置検出動作のためのXセンサ配線140及びYセンサ配線141を用いて容量差186及びムラ部199の位置187を検出することができる。このため、容量差186及びムラ部199の位置187を検出するセンサを設けるためにLCDモジュール110が厚くなること、及びLCDモジュール110のコストが上昇することを回避することができる。

【0092】

また、実施の形態2の発明によれば、LCDの半製品200に輝度ムラが生じた場合でも、輝度ムラを抑制することができ、液晶セル120の表示領域182において輝度を均一にすることができ、良品レベルの輝度の均一性を有するLCDを製造することができる。このため、LCDの製造歩留りを向上することができる。

10

【0093】

3 実施の形態3

3.1 液晶セルの構造

図1、図2及び図3は、実施の形態3のLCDを図示する図でもある。

【0094】

図5は、実施の形態3のLCDに備えられる液晶セルを模式的に図示する断面図である。

【0095】

図1、図2及び図3に図示される実施の形態3のLCD300は、図5に図示される液晶セル310を備える。液晶セル310の液晶モードは、ねじれネマティック(TN)モード、垂直配向(VA)モード等の縦電界モードである。液晶セル310は、アレイ基板320、液晶層321、導電性シール322及び対向基板323を備える。

20

【0096】

対向基板323は、液晶層321及び導電性シール322を挟んでアレイ基板320に対向する。液晶層321は、導電性シール322に囲まれる。

【0097】

アレイ基板320は、透明基板330及び信号配線331を備える。信号配線331は、Yセンサ配線141を兼ねる。

30

【0098】

透明基板330は、ガラス等からなり、内側主面350及び外側主面351を有する。透明基板330の内側主面350は、液晶層321が配置される側と同じ側に配置される。透明基板330の外側主面351は、液晶層321が配置される側と異なる側に配置される。信号配線331は、透明基板330の内側主面350上に配置される。

【0099】

対向基板323は、透明基板340及び積層体341を備える。積層体341は、カラーフィルタ層370、Xセンサ配線140、絶縁膜372及び対向電極373を備える。カラーフィルタ層370は、色材層380及びブラックマトリクス381を備える。

【0100】

透明基板340は、ガラス等からなり、内側主面360及び外側主面361を有する。透明基板340の内側主面360は、液晶層321が配置される側と同じ側に配置される。透明基板340の外側主面361は、液晶層321が配置される側と異なる側に配置される。積層体341は、透明基板340の内側主面360上に配置される。カラーフィルタ層370は、透明基板340の内側主面360上に配置される。Xセンサ配線140は、カラーフィルタ層370上に配置される。絶縁膜372は、Xセンサ配線140に重ねてカラーフィルタ層370上に配置される。対向電極373は、絶縁膜372上に配置される。

40

【0101】

実施の形態3のLCD300においては、Xセンサ配線140及び対向電極373を互

50

いに電氣的に絶縁する必要がある。このため、Xセンサ配線140及び対向電極373を互いに電氣的に絶縁する絶縁膜372が設けられる。

【0102】

Xセンサ配線140は、透明基板340の内側主面360上に配置される。信号配線331は、Yセンサ配線141を兼ね、透明基板330の内側主面350上に配置される。このため、タッチパネル112は、Xセンサ配線140及びYセンサ配線141が液晶セル310の内側に配置されるインセルタッチパネルである。

【0103】

3.2 対向電位を与える経路

液晶セル310の液晶モードは、上述したように、縦電界モードである。このため、対向基板323は、対向電極373を備える。対向電極373には、対向電位が与えられる。実施の形態3のLCD300においては、アレイ基板320を介して対向電極373に対向電位(コモン電位)が与えられる。このため、導電粒子を含み対向電極373及びアレイ基板320を互いに電氣的に接続する導電性シール322が設けられる。実施の形態3のLCD300においては、導電性シール322により対向電極373及びアレイ基板320を互いに電氣的に接続するため、対向電極373がXセンサ配線140から見て液晶層321が配置される側と同じ側に配置される。

10

【0104】

3.3 検出回路、演算回路及び記憶素子の集約

図6は、実施の形態3のLCDに備えられるタッチ位置検出動作のための要素を模式的に図示する斜視図である。

20

【0105】

図6に図示されるXセンサ配線140は、第1の方向Xに延びる。図6に図示される信号配線331は、第1の方向Xと垂直をなす第2の方向Yに延び、Yセンサ配線141を兼ねる。

【0106】

Xセンサ配線140には、励起信号発生回路132が電氣的に接続される。Yセンサ配線141を兼ねる信号配線331には、検出回路150が電氣的に接続される。信号配線331がYセンサ配線141を兼ねることにより、Yセンサ配線141に電氣的に接続される検出回路150をアレイ基板320に接続することができる。また、検出回路150、演算回路170及び記憶素子171が集約された回路基板111等の集約体をアレイ基板320に接続することができる。これにより、アレイ基板320と、検出動作、演算動作及び書き換え動作からなる一連の動作を行う検出回路150、演算回路170及び記憶素子171と、の間の接続を単純化することができる。検出回路150、演算回路170及び記憶素子171を集約することは、検出回路150、演算回路170及び記憶素子171をカスタムICにより構成して部品点数を減らし低コスト化を実現することに寄与する。

30

【0107】

3.4 Xセンサ配線と対向電極との間の絶縁

図7は、実施の形態3のLCDに備えられる対向基板及び導電性シールを模式的に図示する平面図である。

40

【0108】

LCD300に備えられる対向基板323は、図7に図示されるように、透明基板340、導電性シール322、Xセンサ配線140、X接続配線142、絶縁膜372及び対向電極373を備える。

【0109】

n本のX接続配線142は、それぞれn本のXセンサ配線140から対向基板323の周縁部まで引き出される。

【0110】

絶縁膜372は、Xセンサ配線140が配置される領域に形成される。これにより、上

50

述したように、Xセンサ配線140及び対向電極373が互いに電氣的に絶縁される。

【0111】

また、絶縁膜372は、X接続配線142が配置される領域と導電性シール322が配置される領域との重なり領域にも形成される。これにより、導電性シール322及びX接続配線142が互いに電氣的に絶縁される。これにより、X接続配線142、及びX接続配線142に電氣的に接続されるXセンサ配線140に対向電位が与えられ、Xセンサ配線140を液晶セル310内の各位置の容量値を検出するために用いることができなくなることを回避することができる。

【0112】

3.5 表示動作、タッチ位置検出動作及び輝度ムラ修復動作

表示動作が行われる場合は、図1に図示される表示信号発生回路130が表示信号180を発生し、発生した表示信号180を駆動IC121に入力する。また、図1に図示される制御信号発生回路131が、制御信号181を発生し、発生した制御信号181を駆動IC121に入力する。駆動IC121は、入力された表示信号180を液晶セル120に供給し、対向電位を対向電極373に与える。これにより、供給された表示信号180に応じた画素電位が画素電極160に与えられ、対向電位が対向電極373に与えられ、表示信号180に応じた駆動電圧が画素電極160と対向電極373との間に印加され、表示信号180に応じた電界が液晶層321に印加される。これにより、表示信号180に応じた画像が液晶セル120の表示領域182に表示される。

【0113】

タッチ位置検出動作が行われる場合は、図2に図示される励起信号発生回路132が、励起信号184を発生し、発生した励起信号184をXセンサ配線140に入力する。また、図2に図示されるタッチ位置検出回路133が、励起信号184がXセンサ配線140に入力されている期間内に、信号配線331から受信信号185を受信し、受信した受信信号185に基づいて液晶セル120内の各位置の容量値を検出し、検出する。また、タッチ位置検出回路133が、検出した液晶セル120内の各位置の容量値に基づいてタッチが行われたタッチ位置を検出する。

【0114】

輝度ムラ修復動作が行われる場合は、図2に図示される励起信号発生回路132が、励起信号184を発生し、発生した励起信号184をXセンサ配線140に入力する。また、図3に図示される検出回路150が、励起信号184がXセンサ配線140に入力されている期間内に、信号配線331から受信信号185を受信し、受信した受信信号185に基づいて液晶セル120内の各位置の容量値を検出する。また、検出回路150が、検出した液晶セル120内の各位置の容量値に基づいて容量差186及びムラ部199の位置187を検出する。

【0115】

3.6 変形例

図8は、実施の形態3の第1変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。図9は、実施の形態3の第2変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【0116】

図5に図示される液晶セル310においては、Xセンサ配線140が透明基板340の内側主面360上であってカラーフィルタ層370と絶縁膜372との間に配置される。これに対して、図8に図示される液晶セル310Aにおいては、Xセンサ配線140が透明基板340の内側主面360上であって透明基板340とカラーフィルタ層370との間に配置される。対向基板323がオーバーコート(OC)層を備える場合は、Xセンサ配線140がカラーフィルタ層370とOC層との間に配置されてもよい。また、図9に図示される液晶セル310Bにおいては、Xセンサ配線140が透明基板340の外側主面361上に配置される。

【0117】

10

20

30

40

50

### 3.7 実施の形態3の発明の効果

実施の形態3の発明によれば、実施の形態1の発明と同様に、LCD300が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも簡単な構成で容易に抑制することができる。

【0118】

また、実施の形態3の発明によれば、タッチパネル112がインセルタッチパネルである場合においても、LCD300が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも簡単な構成で容易に抑制することができる。

【0119】

#### 4 実施の形態4

10

##### 4.1 液晶セルの構造

図1、図2及び図3は、実施の形態4のLCDを図示する図でもある。

【0120】

図10は、実施の形態4のLCDに備えられる液晶セルを模式的に図示する断面図である。

【0121】

図1、図2及び図3に図示される実施の形態4のLCD400は、図10に図示される液晶セル410を備える。液晶セル410の液晶モードは、TNモード、VAモード等の縦電界モードである。液晶セル410は、アレイ基板320、液晶層321、絶縁性シール422及び対向基板323を備える。

20

【0122】

対向基板323は、液晶層321及び絶縁性シール422を挟んでアレイ基板320に対向する。液晶層321は、絶縁性シール422に囲まれる。

【0123】

アレイ基板320は、透明基板330及び信号配線331を備える。信号配線331は、Yセンサ配線141を兼ねる。

【0124】

透明基板330は、ガラス等からなり、内側主面350及び外側主面351を有する。内側主面350は、液晶層321が配置される側と同じ側に配置される。外側主面351は、液晶層321が配置される側と異なる側に配置される。信号配線331は、透明基板330の内側主面350上に配置される。

30

【0125】

対向基板323は、透明基板340及び積層体341を備える。積層体341は、カラーフィルタ層370及び対向電極373を備える。カラーフィルタ層370は、色材層380及びブラックマトリックス381を備える。対向電極373は、Xセンサ配線140を兼ねる。

【0126】

透明基板340は、ガラス等からなり、内側主面360及び外側主面361を有する。内側主面360は、液晶層321が配置される側と同じ側に配置される。外側主面361は、液晶層321が配置される側と異なる側に配置される。積層体341は、透明基板340の内側主面360上に配置される。カラーフィルタ層370は、透明基板340の内側主面360上に配置される。対向電極373は、カラーフィルタ層370上に配置される。

40

【0127】

実施の形態4のLCD400においては、実施の形態3のLCD300と異なり、対向電極373がXセンサ配線140を兼ねるため、対向電極373及びXセンサ配線140を互いに電氣的に絶縁する必要はない。このため、Xセンサ配線140及び対向電極373を互いに電氣的に絶縁する絶縁膜372が設けられない。

【0128】

対向電極373は、Xセンサ配線140を兼ね、透明基板340の内側主面360上に

50

配置される。信号配線 331 は、Y センサ配線 141 を兼ね、透明基板 330 の内側主面 350 上に配置される。このため、タッチパネル 112 は、X センサ配線 140 及び Y センサ配線 141 が液晶セル 410 の内側に配置されるインセルタッチパネルである。

#### 【0129】

##### 4.2 対向電位を与える経路

液晶セル 410 の液晶モードは、上述したように、縦電界モードである。このため、対向基板 323 は、対向電極 373 を備える。対向電極 373 には、対向電位が与えられる。実施の形態 4 の LCD 400 においては、実施の形態 3 の LCD 300 と異なり、アレイ基板 320 を介さずに対向電極 373 に対向電位が与えられる。このため、導電粒子を含み対向電極 373 及びアレイ基板 320 を互いに電氣的に接続する導電性シール 322 が設けられず、絶縁性シール 422 が設けられる。

10

#### 【0130】

##### 4.3 対向電極の構造

図 11 は、実施の形態 4 の LCD に備えられる対向基板及び絶縁性シールを模式的に図示する平面図である。

#### 【0131】

LCD 400 に備えられる対向基板 323 は、図 11 に図示されるように、透明基板 340、絶縁性シール 422、対向電極 373 及び X 接続配線 142 を備える。対向電極 373 は、複数の対向電極 490 を備える。複数の対向電極 490 の各々は、画素行が延びる第 1 の方向 X に延び、複数の画素行に跨って設けられる。表示動作が行われる場合は、複数の対向電極 490 には、対向電位が与えられる。タッチ位置検出動作及び輝度ムラ修復動作が行われる場合は、複数の対向電極 490 には、それぞれ励起信号 184 を構成する複数の励起信号が入力される。

20

#### 【0132】

##### 4.4 表示動作、タッチ位置検出動作及び輝度ムラ修復動作

表示動作が行われる場合は、図 1 に図示される表示信号発生回路 130 が表示信号 180 を発生し、発生した表示信号 180 を駆動 IC 121 に入力する。また、図 1 に図示される制御信号発生回路 131 が、制御信号 181 を発生し、発生した制御信号 181 を駆動 IC 121 に入力する。駆動 IC 121 は、入力された表示信号 180 を液晶セル 120 に供給し、対向電位を対向電極 373 に備えられる複数の対向電極 490 のすべてに与える。これにより、供給された表示信号 180 に応じた画素電位が画素電極に与えられ、対向電位が対向電極 373 に与えられ、表示信号 180 に応じた駆動電圧が画素電極と対向電極 373 との間に印加され、表示信号 180 に応じた電界が液晶層 321 に印加される。これにより、表示信号 180 に応じた画像が液晶セル 120 の表示領域 182 に表示される。

30

#### 【0133】

タッチ位置検出動作が行われる場合は、励起信号発生回路 132 が、対向電位が対向電極 373 に与えられている期間外に励起信号 184 を発生し、発生した励起信号 184 を対向電極 373 に入力する。また、タッチ位置検出回路 133 が、励起信号 184 が X センサ配線 140 に入力されている期間内に、信号配線 331 から受信信号 185 を受信し、受信した受信信号 185 に基づいて液晶セル 120 内の各位置の容量値を検出し、検出した液晶セル 120 内の各位置の容量値に基づいてタッチが行われたタッチ位置を検出する。

40

#### 【0134】

輝度ムラ修復動作が行われる場合は、励起信号発生回路 132 が、対向電位が対向電極 373 に与えられている期間外に励起信号 184 を発生し、発生した励起信号 184 を X センサ配線 140 に入力する。また、検出回路 150 が、励起信号 184 が X センサ配線 140 に入力されている期間内に、信号配線 331 から受信信号 185 を受信し、受信した受信信号 185 に基づいて液晶セル 120 内の各位置の容量値を検出し、検出した各位置の液晶セル 120 内の容量値に基づいて容量差 186 及びムラ部 199 の位置 187 を

50

検出する。

#### 【0135】

これらにより、対向電位が対向電極373に与えられ対向電極373が対向電極として機能する期間、及び励起信号184が対向電極373に入力され対向電極373がXセンサ配線140として機能する期間が時分割により形成される。これにより、表示動作が行われる際にタッチ位置検出動作及び輝度ムラ修復動作を行うことができる。

#### 【0136】

##### 4.5 変形例

図10に図示される液晶セル410においては、対向電極373が透明基板340の内側主面360上であってカラーフィルタ層370上に配置される。しかし、対向電極373が透明基板340の内側主面360上であって透明基板340とカラーフィルタ層370との間に配置されてもよい。対向基板323がOC層を備える場合は、対向電極373が透明基板340の内側主面360上であってカラーフィルタ層370とOC層との間に配置されてもよい。対向電極373が透明基板340の外側主面361上に配置されてもよい。

10

#### 【0137】

##### 4.6 実施の形態4の発明の効果

実施の形態4の発明によれば、実施の形態1の発明と同様に、LCD400が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも容易に抑制することができる。

20

#### 【0138】

また、実施の形態4の発明によれば、タッチパネル112がインセルタッチパネルである場合においても、LCD400が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも容易に抑制することができる。

#### 【0139】

また、実施の形態4の発明によれば、対向電極373がXセンサ配線140を兼ねるので、LCD400を低コスト化することができる。また、対向電極373及びXセンサ配線140が積層されることにより表示動作及びタッチ位置検出動作に生じる悪影響を回避することができる。

30

#### 【0140】

##### 5 実施の形態5

##### 5.1 液晶セルの構造

図1、図2及び図3は、実施の形態5のLCDを図示する図でもある。

#### 【0141】

図12は、実施の形態5のLCDに備えられる液晶セルを模式的に図示する断面図である。

#### 【0142】

図1、図2及び図3に図示される実施の形態5のLCD500は、図12に図示される液晶セル510を備える。液晶セル510の液晶モードは、インプレースイッチングモード（IPS）モード、フリンジフィールドスイッチング（FFS）モード等の横電界モードである（「IPS」は（株）ジャパンディスプレイの登録商標）。液晶セル510は、アレイ基板320、液晶層321、絶縁性シール422及び対向基板323を備える。

40

#### 【0143】

対向基板323は、液晶層321及び絶縁性シール422を挟んでアレイ基板320に対向する。液晶層321は、絶縁性シール422に囲まれる。

#### 【0144】

アレイ基板320は、透明基板330及び信号配線331を備える。信号配線331は、Yセンサ配線141を兼ねる。

#### 【0145】

透明基板330は、ガラス等からなり、内側主面350及び外側主面351を有する。

50

内側主面 350 は、液晶層 321 が配置される側と同じ側に配置される。外側主面 351 は、液晶層 321 が配置される側と異なる側に配置される。信号配線 331 は、透明基板 330 の内側主面 350 上に配置される。

【0146】

対向基板 323 は、透明基板 340 及び積層体 341 を備える。積層体 341 は、カラーフィルタ層 370、X センサ配線 140 及び OC 層 591 を備える。カラーフィルタ層 370 は、色材層 380 及びブラックマトリックス 381 を備える。

【0147】

透明基板 340 は、ガラス等からなり、内側主面 360 及び外側主面 361 を有する。内側主面 360 は、液晶層 321 が配置される側と同じ側に配置される。外側主面 361 は、液晶層 321 が配置される側と異なる側に配置される。積層体 341 は、透明基板 340 の内側主面 360 上に配置される。X センサ配線 140 は、透明基板 340 の内側主面 360 上に配置される。カラーフィルタ層 370 は、X センサ配線 140 に重ねて透明基板 340 の内側主面 360 上に配置される。OC 層 591 は、カラーフィルタ層 370 上に配置される。

10

【0148】

X センサ配線 140 は、透明基板 340 の内側主面 360 上に配置され、第 1 の方向 X に延びる。信号配線 331 は、Y センサ配線 141 を兼ね、透明基板 330 の内側主面 350 上に配置され、第 2 の方向 Y に延びる。このため、タッチパネル 112 は、X センサ配線 140 及び Y センサ配線 141 が液晶セル 510 の内側に配置されるインセルタッチパネルである。

20

【0149】

液晶セル 510 の液晶モードは、上述したように、横電界モードである。このため、対向基板 323 は、対向電極 373 を備えない。

【0150】

5.2 表示動作、タッチ位置検出動作及び輝度ムラ修復動作

表示動作が行われる場合は、図 1 に図示される表示信号発生回路 130 が表示信号 180 を発生し、発生した表示信号 180 を駆動 IC 121 に入力する。また、図 1 に図示される制御信号発生回路 131 が、制御信号 181 を発生し、発生した制御信号 181 を駆動 IC 121 に入力する。駆動 IC 121 は、入力された表示信号 180 を液晶セル 120 に供給する。これにより、供給された表示信号 180 に応じた画素電位が画素電極 160 に与えられ、共通電位が共通電極に与えられ、表示信号 180 に応じた駆動電圧が画素電極 160 と共通電極との間に印加され、表示信号 180 に応じた電界が液晶層 321 に印加される。これにより、表示信号 180 に応じた画像が液晶セル 120 の表示領域 182 に表示される。また、駆動 IC 121 は、アース電位を X センサ配線 140 に与える。

30

【0151】

タッチ位置検出動作が行われる場合は、図 2 に図示される励起信号発生回路 132 が、励起信号 184 を発生し、発生した励起信号 184 を X センサ配線 140 に入力する。また、図 2 に図示されるタッチ位置検出回路 133 が、励起信号 184 が X センサ配線 140 に入力されている期間内に、信号配線 331 から受信信号 185 を受信し、受信した受信信号 185 に基づいて液晶セル 120 内の各位置の容量値を検出し、検出した液晶セル 120 内の各位置の容量値に基づいてタッチが行われたタッチ位置を検出する。

40

【0152】

輝度ムラ修復動作が行われる場合は、励起信号発生回路 132 が、励起信号 184 を発生し、発生した励起信号 184 を X センサ配線 140 に入力する。また、検出回路 150 が、励起信号 184 が X センサ配線 140 に入力されている期間内に、信号配線 331 から受信信号 185 を受信し、受信した受信信号 185 に基づいて液晶セル 120 内の各位置の容量値を検出し、検出した液晶セル 120 内の各位置の容量値に基づいて容量差 186 及びムラ部 199 の位置 187 を検出する。

【0153】

50

### 5.3 裏面導電層の省略

一般的な横電界モードの液晶モードを有する液晶セルは、対向基板の外側主面上に配置される裏面導電層を備える。裏面導電層は、多くの場合は酸化インジウムスズ（ITO）からなる裏面ITO層である。裏面導電層には、アース電位が与えられ、静電気から液晶セルを守る機能を有する。一方、LCD500においては、駆動IC121が、励起信号184がXセンサ配線140に入力されている期間外にアース電位をXセンサ配線140に与える。これにより、Xセンサ配線140は、裏面導電層の機能と同様の機能を有する。このため、LCD500においては、裏面導電層が省略される。

【0154】

### 5.4 変形例

図13は、実施の形態5の第1変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。図14は、実施の形態5の第2変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【0155】

図12に図示される液晶セル510においては、Xセンサ配線140が透明基板340の内側主面360上であって透明基板340とカラーフィルタ層370との間に配置される。これに対して、図13に図示される液晶セル510Aにおいては、Xセンサ配線140が透明基板340の外側主面361上にある。また、図14に図示される液晶セル510Bにおいては、Xセンサ配線140がアウトセルとなる透明基板340の外側主面361上に配置され、Yセンサ配線141がインセルとなる透明基板340の内側主面360上であって透明基板340とカラーフィルタ層370との間に配置される。この場合は、信号配線331はYセンサ配線141を兼ねない。

【0156】

図12に図示される液晶セル510においてXセンサ配線140がカラーフィルタ層370とOC層591との間に配置されてもよい。図14に図示される液晶セル510BにおいてYセンサ配線141がカラーフィルタ層370とOC層591との間に配置されてもよい。

【0157】

### 5.5 実施の形態5の発明の効果

実施の形態5の発明によれば、実施の形態1の発明と同様に、LCD500が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも容易に抑制することができる。

【0158】

また、実施の形態5の発明によれば、液晶セル510、510A及び510Bの液晶モードが横電界モードでありセルギャップの不均一さに起因する輝度ムラが発生しやすい場合、及びタッチパネル112がインセルタッチパネルである場合においても、LCD500が製品として出荷される前及び出荷された後のいずれに生じる輝度ムラも容易に抑制することができる。

【0159】

また、実施の形態5の発明によれば、Xセンサ配線140が裏面導電層の機能と同様の機能を有し、裏面導電層を省略することができるので、LCD500を低コスト化することができる。

【0160】

### 6 実施の形態3、4及び5の変形例

図15は、実施の形態3の第3変形例のLCDに備えられる液晶セルを模式的に図示する断面図である。

【0161】

図5に図示される液晶セル310においては、信号配線331が、透明基板330の内側主面350上に配置され、Yセンサ配線141を兼ねる。これに対して、図15に図示される液晶セル310Cにおいては、信号配線331が、透明基板330の内側主面35

10

20

30

40

50

0上に配置されるが、Yセンサ配線141を兼ねない。また、Yセンサ配線141が、透明基板330の外側主面351上に配置される。

【0162】

Xセンサ配線140には、励起信号発生回路132が電氣的に接続される。Yセンサ配線141には、検出回路150が電氣的に接続される。Yセンサ配線141がアレイ基板320に備えられることにより、Yセンサ配線141に電氣的に接続される検出回路150をアレイ基板320に接続することができる。また、検出回路150、演算回路170及び記憶素子171が集約された回路基板111等の集約体をアレイ基板320に接続することができる。これにより、タッチパネル112、検出回路150、演算回路170及び記憶素子171の間の接続を単純化することができる。検出回路150、演算回路170及び記憶素子171を集約することは、検出回路150、演算回路170及び記憶素子171をカスタムICにより構成して部品点数を減らし低コスト化を実現することに寄与する。

10

【0163】

実施の形態4のLCD400に備えられる液晶セル410、及び実施の形態5のLCD500に備えられる液晶セル510に対して、信号配線331がYセンサ配線141を兼ねずYセンサ配線141が透明基板330の外側主面351上に配置されるようにする変形が行われてもよい。

【0164】

なお、本発明は、その発明の範囲内において、実施の形態を適宜、変形、省略することが可能である。

20

【0165】

この発明は詳細に説明されたが、上記した説明は、すべての局面において、例示であって、この発明がそれに限定されるものではない。例示されていない無数の変形例が、この発明の範囲から外れることなく想定され得るものと解される。

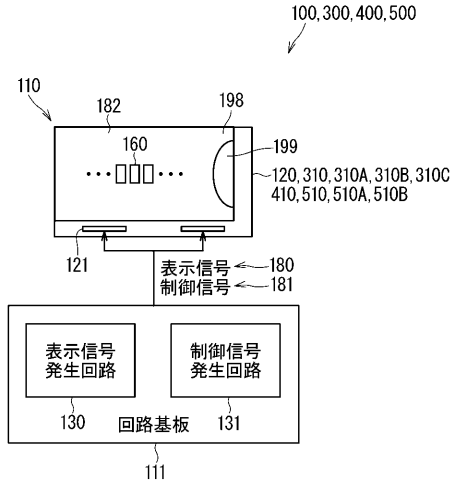
【符号の説明】

【0166】

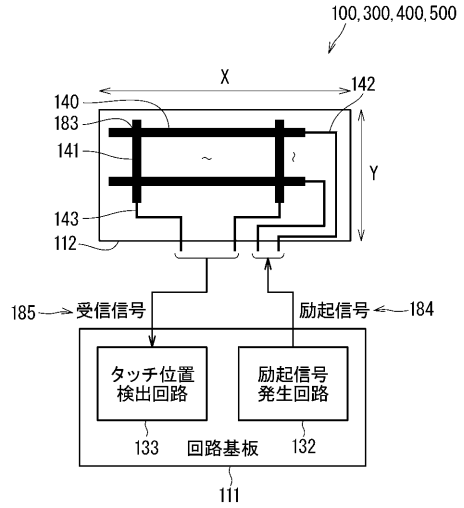
100, 300, 400, 500 液晶表示装置(LCD)、111 回路基板、113 輝度ムラ修復装置、120, 310, 310A, 310B, 410, 510, 510A, 510B, 310C 液晶セル、121 駆動集積回路(IC)、130 表示信号発生回路、132 励起信号発生回路、133 タッチ位置検出回路、140 Xセンサ配線、141 Yセンサ配線、150 検出回路、151 スタート司令部、152 スタートボタン、153 制御部、160 画素電極、170 演算回路、171 記憶素子、186 容量差、187 ムラ部の位置、188 補正值、189 スタート命令、200 LCDの半製品、291 検出工程、320 アレイ基板、321 液晶層、323 対向基板、330 透明基板、331 信号配線、340 透明基板、373 対向電極、490 複数の対向電極。

30

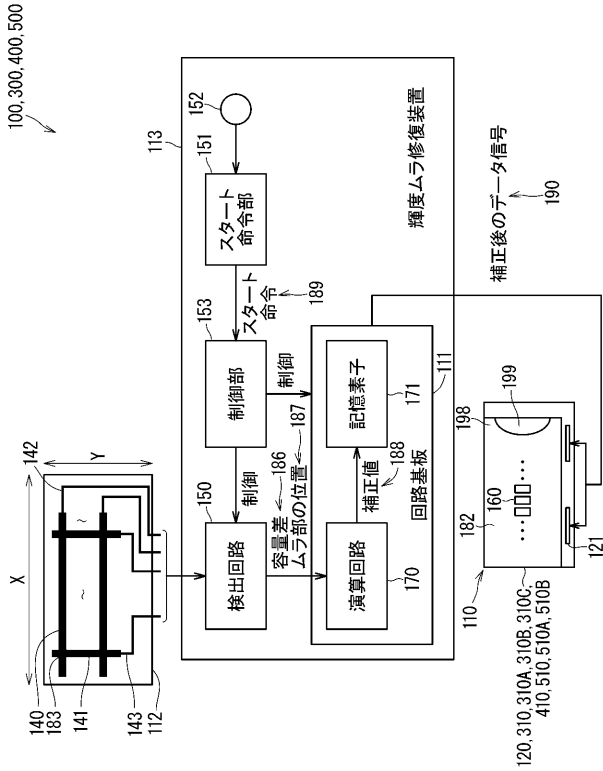
【 図 1 】



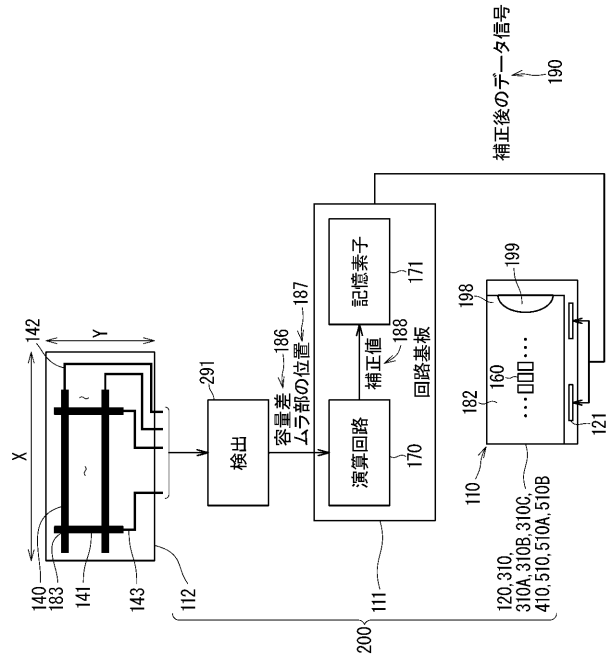
【 図 2 】



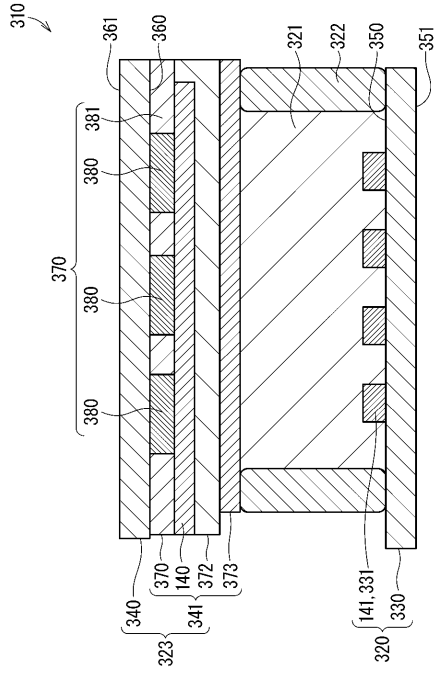
【 図 3 】



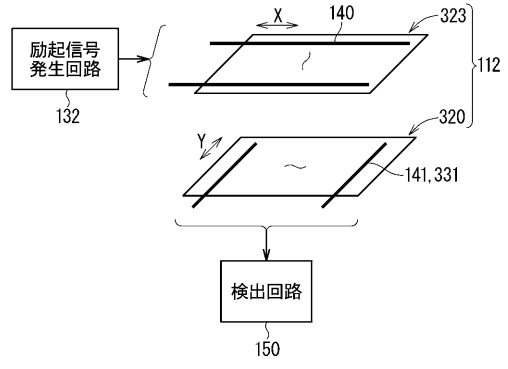
【 図 4 】



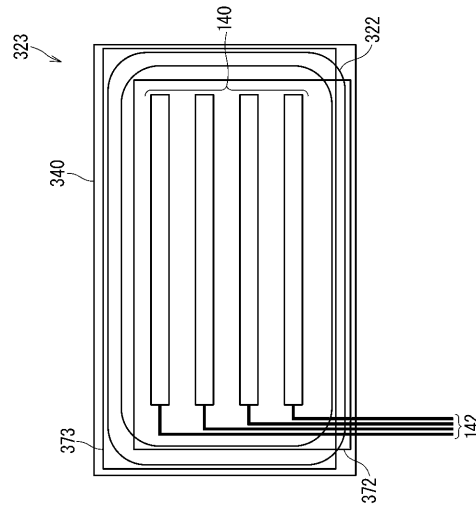
【 図 5 】



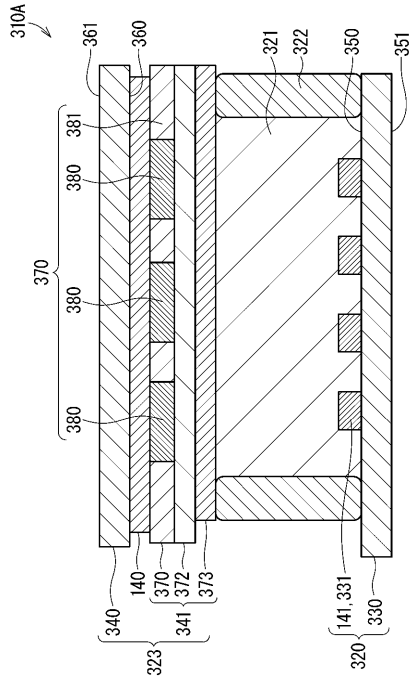
【 図 6 】



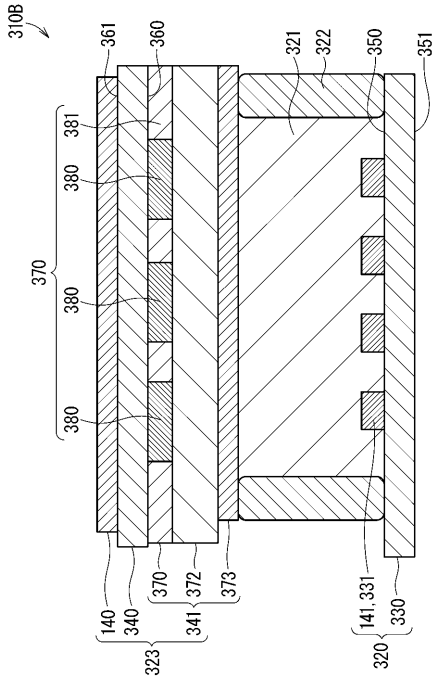
【 図 7 】



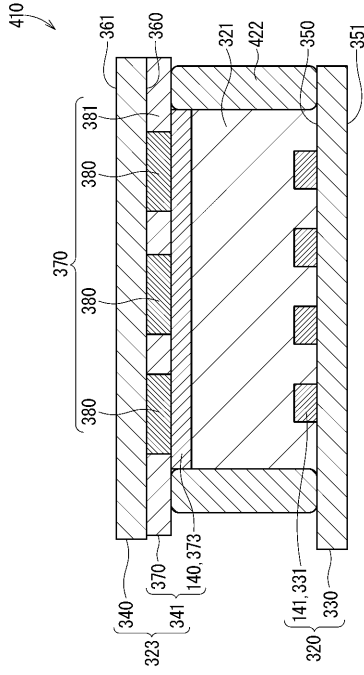
【 図 8 】



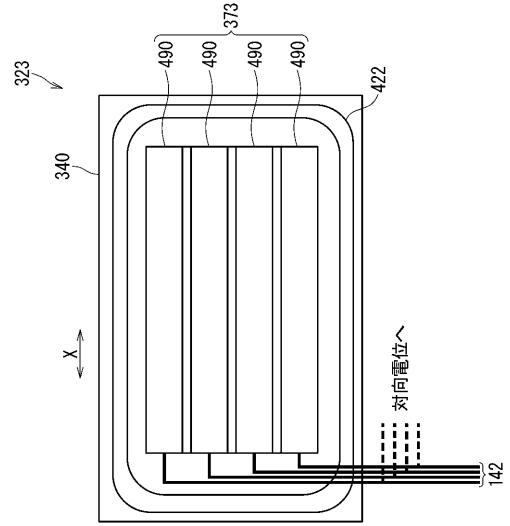
【 図 9 】



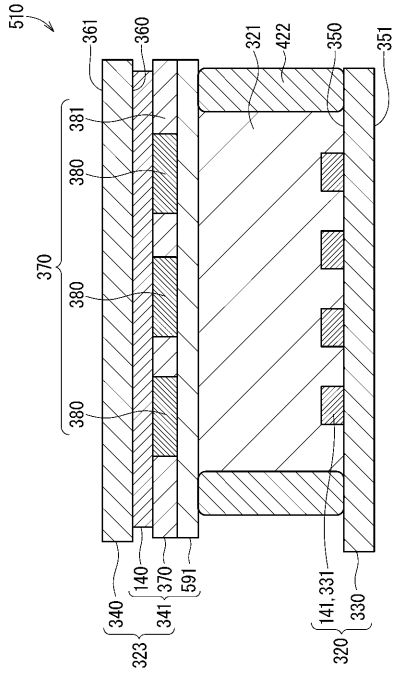
【図 10】



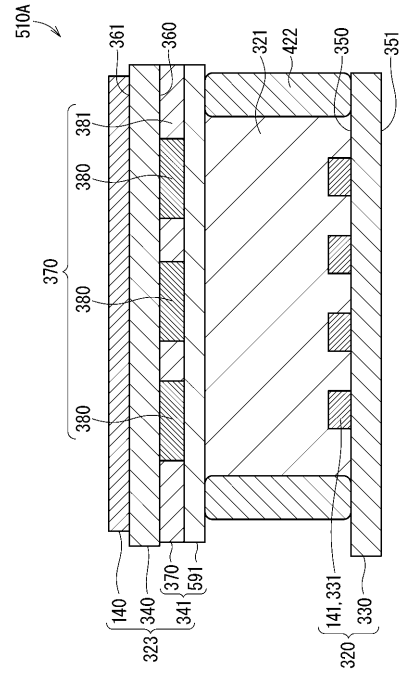
【図 11】



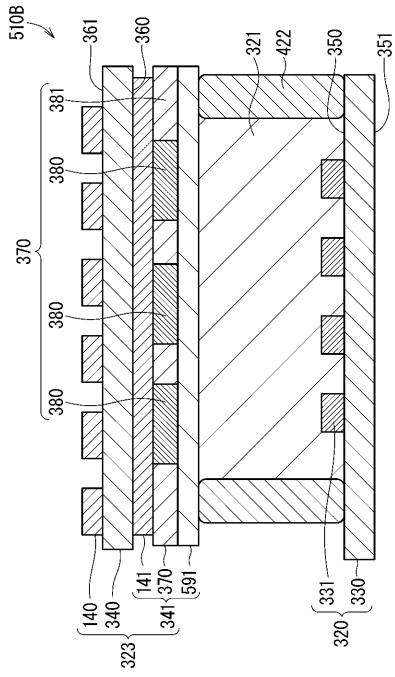
【図 12】



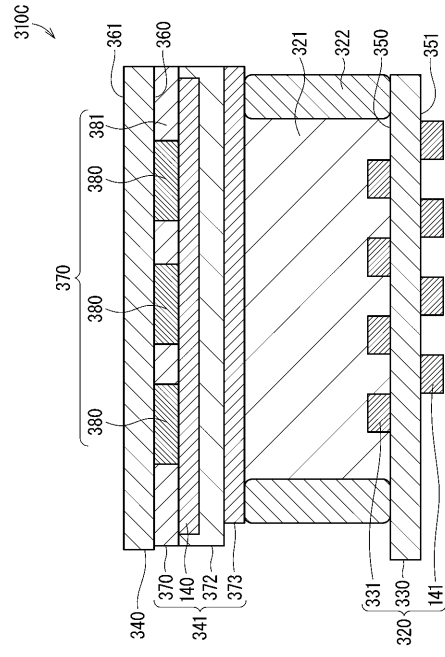
【図 13】



【 図 1 4 】



【 図 1 5 】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
<b>G 0 6 F 3/044 (2006.01)</b>	G 0 9 F 9/00	3 6 6 A
	G 0 9 F 9/00	3 5 2
	G 0 2 F 1/133	5 5 0
	G 0 6 F 3/041	4 1 0
	G 0 6 F 3/041	5 0 0
	G 0 6 F 3/044	1 2 0

Fターム(参考) 2H193 ZA04 ZF13 ZF17 ZJ02 ZK02 ZK09 ZK14 ZP03 ZQ06 ZQ11  
 ZQ16  
 5C006 AC21 AF13 AF67 BB11 BC16 BC20 BF38 EC02 EC09 FA22  
 FA51  
 5C080 AA10 BB05 DD05 DD27 JJ02 JJ06 KK20  
 5G435 AA19 BB12 KK05 KK10

