

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-61124

(P2019-61124A)

(43) 公開日 平成31年4月18日(2019.4.18)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1334 (2006.01)	G02F 1/1334	2H189
G02F 1/13357 (2006.01)	G02F 1/13357	2H391
G09F 9/46 (2006.01)	G09F 9/46 A	5C094
G09F 9/00 (2006.01)	G09F 9/00 338	5G435
	G09F 9/00 336G	
審査請求 未請求 請求項の数 9 O L (全 23 頁)		

(21) 出願番号 特願2017-186491 (P2017-186491)
 (22) 出願日 平成29年9月27日 (2017. 9. 27)

(71) 出願人 506087819
 パナソニック液晶ディスプレイ株式会社
 兵庫県姫路市飾磨区妻鹿日田町1-6
 (74) 代理人 110000154
 特許業務法人はるか国際特許事務所
 (72) 発明者 小野 記久雄
 兵庫県姫路市飾磨区妻鹿日田町1-6 パ
 ナソニック液晶ディスプレイ株式会社内
 Fターム(参考) 2H189 AA03 AA22 AA35 CA08 CA10
 CA21 FA22 HA16
 2H391 AA16 AB04 AD37 CB13 CB43
 EB02

最終頁に続く

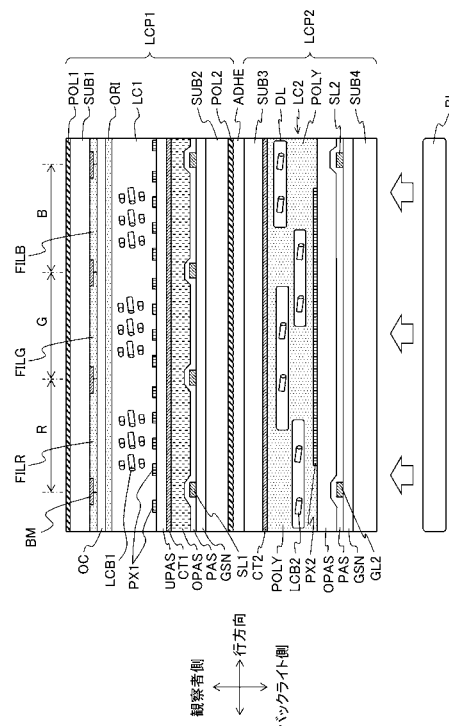
(54) 【発明の名称】 液晶表示装置及び液晶表示装置の製造方法

(57) 【要約】

【課題】複数の表示パネルを備えた液晶表示装置において、コストを低減する。

【解決手段】液晶表示装置は、第1基板と、前記第1基板に対して第1方向に対向配置された第2基板と、前記第1基板と前記第2基板との間に配置された第1液晶層と、前記第1基板に対して前記第1方向とは反対方向の第2方向に対向配置された第3基板と、前記第1基板と前記第3基板との間に配置された第2液晶層と、を含み、前記第2液晶層は、高分子分散型液晶から成る。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

第 1 基板と、
前記第 1 基板に対して第 1 方向に配置された第 2 基板と、
前記第 1 基板と前記第 2 基板との間に配置された第 1 液晶層と、
前記第 1 基板に対して前記第 1 方向とは反対方向の第 2 方向に配置された第 3 基板と、
前記第 1 基板と前記第 3 基板との間に配置された第 2 液晶層と、
を含み、
前記第 2 液晶層は、高分子分散型液晶から成る、
ことを特徴とする液晶表示装置。

10

【請求項 2】

前記第 3 基板に対して第 2 方向に配置されたバックライトをさらに含み、
前記バックライトは、前記液晶表示装置の表示領域を分割した複数の分割領域ごとに点
灯及び消灯を制御可能に構成されている、
ことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 液晶層を含んで構成される第 1 表示パネルと、前記第 2 液晶層を含んで構成さ
れる第 2 表示パネルと、を含み、
前記第 1 表示パネルの画素数と、前記第 2 表示パネルの画素数と、前記分割領域の数と
が、「前記分割領域の数」<「前記第 1 表示パネルの画素数」<「前記第 2 表示パネルの
画素数」の関係式を満たす、
ことを特徴とする請求項 2 に記載の液晶表示装置。

20

【請求項 4】

前記第 1 液晶層を含んで構成される第 1 表示パネルと、前記第 2 液晶層を含んで構成さ
れる第 2 表示パネルと、を含み、
前記第 2 表示パネルのコントラストの性能は、前記第 1 表示パネルのコントラストの性
能、及び、前記バックライトのコントラストの性能より低い、
ことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 5】

前記第 1 基板の前記第 1 方向側の第 1 面に、第 1 ソース線、第 1 ゲート線、第 1 薄膜ト
ランジスタ、及び、第 1 画素電極が形成されており、
前記第 1 基板の前記第 2 方向側の第 2 面に、偏光板、及び、共通電極が形成されている
、
ことを特徴とする請求項 1 に記載の液晶表示装置。

30

【請求項 6】

前記第 1 基板の前記第 1 方向側の第 1 面に、第 1 ソース線、第 1 ゲート線、第 1 薄膜ト
ランジスタ、及び、第 1 画素電極が形成されており、
前記第 2 基板に、カラーフィルタ、及び、第 1 共通電極が形成されており、
前記第 1 基板の前記第 2 方向側の第 2 面に、偏光板及び第 2 共通電極が形成されており
、
前記第 3 基板に、第 2 ソース線、第 2 ゲート線、第 2 薄膜トランジスタ、及び、第 2 画
素電極が形成されている、
ことを特徴とする請求項 1 に記載の液晶表示装置。

40

【請求項 7】

前記第 1 液晶層を含んで構成される第 1 表示パネルと、前記第 2 液晶層を含んで構成さ
れる第 2 表示パネルと、を含み、
前記第 1 表示パネルは、アクティブマトリクス方式により画像を表示し、
前記第 2 表示パネルは、セグメント方式により画像を表示する、
ことを特徴とする請求項 1 に記載の液晶表示装置。

50

【請求項 8】

前記第 2 表示パネルにおいて、前記第 3 基板に、マトリクス状に配置された複数の画素電極と、複数のデータ線と、が形成されており、

前記複数のデータ線のそれぞれは、コンタクトホールを介して、前記複数の画素電極のそれぞれに電氣的に接続されている、

ことを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

互いに重ね合わされて配置された第 1 表示パネル及び第 2 表示パネルを含む液晶表示装置の製造方法であって、

第 1 基板と、前記第 1 基板に対して第 1 方向に配置された第 2 基板と、前記第 1 基板と前記第 2 基板との間に配置された第 1 液晶層と、を含む前記第 1 表示パネルを製造する工程と、

前記第 2 表示パネルを構成する第 3 基板の前記第 1 方向側の面において、画面領域に対応する領域の周囲に、液晶分子を含むネマティック液晶と光硬化型のモノマーとを混ぜた溶液を貯めるための堰を形成する工程と、

前記第 3 基板における前記堰内に、前記溶液を滴下する工程と、

前記第 1 方向側に配置された前記第 1 表示パネルと、前記第 1 方向とは反対方向の第 2 方向側に配置された、前記溶液が滴下された前記第 3 基板と、を貼り合わせる工程と、

互いに貼り合わされた前記第 1 表示パネル及び前記第 3 基板において、前記第 3 基板の前記第 2 方向側から光を照射して前記モノマーを硬化させる工程と、

を含むことを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及び液晶表示装置の製造方法に関する。

【背景技術】

【0002】

従来、液晶表示装置のコントラストを向上させる技術として、2 枚の表示パネルを重ね合わせて、入力映像信号に基づいて、それぞれの表示パネルに画像を表示させる技術が提案されている（例えば特許文献 1 参照）。具体的には例えば、前後に配置された 2 枚の表示パネルのうち前側（観察者側）の表示パネルにカラー画像を表示し、後側（バックライト側）の表示パネルに白黒画像を表示することによって、コントラストの向上を図るものである。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】WO 2007/040127 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかし、上記液晶表示装置は、2 枚の表示パネルを備えているため、コストが増大する問題がある。

【0005】

本発明は、上記実情に鑑みてなされたものであり、その目的は、複数の表示パネルを備えた液晶表示装置において、コストを低減することにある。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明に係る液晶表示装置は、第 1 基板と、前記第 1 基板に対して第 1 方向に配置された第 2 基板と、前記第 1 基板と前記第 2 基板との間に配置さ

れた第1液晶層と、前記第1基板に対して前記第1方向とは反対方向の第2方向に配置された第3基板と、前記第1基板と前記第3基板との間に配置された第2液晶層と、を含み、前記第2液晶層は、高分子分散型液晶から成る、ことを特徴とする。

【0007】

本発明に係る液晶表示装置では、前記第3基板に対して第2方向に配置されたバックライトをさらに含み、前記バックライトは、前記液晶表示装置の表示領域を分割した複数の分割領域ごとに点灯及び消灯を制御可能に構成されてもよい。

【0008】

本発明に係る液晶表示装置では、前記第1液晶層を含んで構成される第1表示パネルと、前記第2液晶層を含んで構成される第2表示パネルと、を含み、前記第1表示パネルの画素数と、前記第2表示パネルの画素数と、前記分割領域の数とが、「前記分割領域の数」<「前記第1表示パネルの画素数」<「前記第2表示パネルの画素数」の関係式を満たしてもよい。

【0009】

本発明に係る液晶表示装置では、前記第1液晶層を含んで構成される第1表示パネルと、前記第2液晶層を含んで構成される第2表示パネルと、を含み、前記第2表示パネルのコントラストの性能は、前記第1表示パネルのコントラストの性能、及び、前記バックライトのコントラストの性能より低くてもよい。

【0010】

本発明に係る液晶表示装置では、前記第1基板の前記第1方向側の第1面に、第1ソース線、第1ゲート線、第1薄膜トランジスタ、及び、第1画素電極が形成されており、前記第1基板の前記第2方向側の第2面に、偏光板、及び、共通電極が形成されてもよい。

【0011】

本発明に係る液晶表示装置では、前記第1基板の前記第1方向側の第1面に、第1ソース線、第1ゲート線、第1薄膜トランジスタ、及び、第1画素電極が形成されており、前記第2基板に、カラーフィルタ、及び、第1共通電極が形成されており、前記第1基板の前記第2方向側の第2面に、偏光板及び第2共通電極が形成されており、前記第3基板に、第2ソース線、第2ゲート線、第2薄膜トランジスタ、及び、第2画素電極が形成されてもよい。

【0012】

本発明に係る液晶表示装置では、前記第1液晶層を含んで構成される第1表示パネルと、前記第2液晶層を含んで構成される第2表示パネルと、を含み、前記第1表示パネルは、アクティブマトリクス方式により画像を表示し、前記第2表示パネルは、セグメント方式により画像を表示してもよい。

【0013】

本発明に係る液晶表示装置では、前記第2表示パネルにおいて、前記第3基板に、マトリクス状に配置された複数の画素電極と、複数のデータ線と、が形成されており、前記複数のデータ線のそれぞれは、コンタクトホールを介して、前記複数の画素電極のそれぞれに電氣的に接続されてもよい。

【0014】

本発明に係る液晶表示装置の製造方法は、互いに重ね合わされて配置された第1表示パネル及び第2表示パネルを含む液晶表示装置の製造方法であって、第1基板と、前記第1基板に対して第1方向に配置された第2基板と、前記第1基板と前記第2基板との間に配置された第1液晶層と、を含む前記第1表示パネルを製造する工程と、前記第2表示パネルを構成する第3基板の前記第1方向側の面において、画面領域に対応する領域の周囲に、液晶分子を含むネマティック液晶と光硬化型のモノマーとを混ぜた溶液を貯めるための堰を形成する工程と、前記第3基板における前記堰内に、前記溶液を滴下する工程と、前記第1方向側に配置された前記第1表示パネルと、前記第1方向とは反対方向の第2方向側に配置された、前記溶液が滴下された前記第3基板と、を貼り合わせる工程と、互いに貼り合わされた前記第1表示パネル及び前記第3基板において、前記第3基板の前記第2

10

20

30

40

50

方向側から光を照射して前記モノマーを硬化させる工程と、を含むことを特徴とする。

【発明の効果】

【0015】

本発明に係る液晶表示装置及び液晶表示装置の製造方法によれば、複数の表示パネルを備えた液晶表示装置のコストを低減することができる。

【図面の簡単な説明】

【0016】

【図1】実施形態1に係る液晶表示装置の概略構成を示す斜視図である。

【図2】実施形態1に係る液晶表示装置の概略構成を模式的に示す図である。

【図3】実施形態1に係る前側の表示パネルの概略構成を示す平面図である。

【図4】実施形態1に係る後側の表示パネルの概略構成を示す平面図である。

【図5】図3及び図4の5-5'断面図である。

【図6】実施形態1に係る表示パネルLCP1の画素と表示パネルLCP2の画素との関係を示す平面図である。

【図7】実施形態1に係る表示パネルLCP1の画素と表示パネルLCP2の画素との具体的な構成を示す平面図である。

【図8】図7の8-8'切断線における断面図である。

【図9】図7の9-9'切断線における断面図である。

【図10】図7の10-10'切断線における断面図である。

【図11】実施形態1に係るバックライトの構成を示す斜視図である。

【図12】実施形態1に係る液晶表示装置における表示パネルLCP1及び表示パネルLCP2のドライバの構成を示す図である。

【図13】視認性について考察した結果を説明するための図である。

【図14】視認性について考察した結果を説明するための図である。

【図15】画面の照度と黒レベルとの関係を示すグラフである。

【図16】実施形態2に係る液晶表示装置の概略構成を示す斜視図である。

【図17】実施形態2に係る液晶表示装置における、図7の8-8'切断線に対応する断面図である。

【図18】実施形態2に係る液晶表示装置における、図7の9-9'切断線に対応する断面図である。

【図19】実施形態2に係る液晶表示装置における、図7の10-10'切断線に対応する断面図である。

【図20】実施形態3に係る表示パネルLCP2の構成を示す平面図である。

【図21】実施形態3に係る表示パネルLCP1の画素と表示パネルLCP2の画素との具体的な構成を示す平面図である。

【図22】図21の22-22'切断線における断面図である。

【図23】実施形態3に係る液晶表示装置における表示パネルLCP1及び表示パネルLCP2のドライバの構成を示す図である。

【図24】実施形態2, 3に係る液晶表示装置LCDの製造方法の一例を示す図である。

【図25】実施形態2, 3に係る液晶表示装置LCDの製造方法の一例を示す図である。

【発明を実施するための形態】

【0017】

本発明の実施形態について、図面を用いて以下に説明する。本発明に係る液晶表示装置は、例えば、画像を表示する複数の表示パネルと、それぞれの表示パネルを駆動する複数の駆動回路（ソースドライバ、ゲートドライバ等）と、それぞれの駆動回路を制御する複数のタイミングコントローラと、外部から入力される入力映像信号に対して画像処理を行い、それぞれのタイミングコントローラに画像データを出力する画像処理部と、複数の表示パネルに背面側から光を照射するバックライトと、を含んでいる。表示パネルの数は限定されず2枚以上であればよい。また複数の表示パネルは、観察者側から見て前後方向に互いに重ね合わされて配置されており、それぞれがバックライトの光の透過率を制御する

10

20

30

40

50

。以下では、2枚の表示パネルを備える液晶表示装置LCDを例に挙げて説明する。

【0018】

〔実施形態1〕

図1は、実施形態1に係る液晶表示装置LCDの概略構成を示す斜視図である。図1に示すように、液晶表示装置LCDは、観察者に近い位置（前側：第1方向）に配置された表示パネルLCP1と、表示パネルLCP1より観察者から遠い位置（後側：第2方向）に配置された表示パネルLCP2と、表示パネルLCP1及び表示パネルLCP2を貼り合わせる接着剤ADHE（接着層）と、表示パネルLCP2の背面側に配置されたバックライトBLと、表示面側から表示パネルLCP1及び表示パネルLCP2を覆うフロントシャーシFSとを含んでいる。

10

【0019】

図2は、実施形態1に係る液晶表示装置LCDの概略構成を模式的に示す図である。図2に示すように、表示パネルLCP1は、第1ソースドライバSD1と第1ゲートドライバGD1とを含み、表示パネルLCP2は、第2ソースドライバSD2と第2ゲートドライバGD2とを含んでいる。また液晶表示装置LCDは、第1ソースドライバSD1及び第1ゲートドライバGD1を制御する第1タイミングコントローラTCON1と、第2ソースドライバSD2及び第2ゲートドライバGD2を制御する第2タイミングコントローラTCON2と、第1タイミングコントローラTCON1及び第2タイミングコントローラTCON2に画像データを出力する画像処理部IPUと、を含んでいる。例えば、表示パネルLCP1は入力映像信号に応じたカラー画像を第1画像表示領域DISP1に表示し、表示パネルLCP2は入力映像信号に応じた白黒画像を第2画像表示領域DISP2に表示する。画像処理部IPUは、外部のシステム（図示せず）から送信された入力映像信号Dataを受信し、周知の画像処理を実行した後、第1タイミングコントローラTCON1に第1画像データDAT1を出力し、第2タイミングコントローラTCON2に第2画像データDAT2を出力する。また画像処理部IPUは、第1タイミングコントローラTCON1及び第2タイミングコントローラTCON2に同期信号等の制御信号（図2では省略）を出力する。例えば第1画像データDAT1はカラー画像表示用の画像データであり、第2画像データDAT2は白黒画像表示用の画像データである。尚、表示パネルLCP1が白黒画像を表示し、表示パネルLCP2がカラー画像を表示する構成であってもよい。

20

30

【0020】

図3は実施形態1に係る表示パネルLCP1の概略構成を示す平面図であり、図4は実施形態1に係る表示パネルLCP2の概略構成を示す平面図である。図5は、図3及び図4の5-5'切断線における断面図である。

【0021】

図3及び図5等を用いて、表示パネルLCP1の概略構成について説明する。図5に示すように、表示パネルLCP1は、バックライトBL側（第2方向）に配置された薄膜トランジスタ基板TFTB1と、観察者側（第1方向）に配置され、薄膜トランジスタ基板TFTB1に対向する対向基板CF1と、薄膜トランジスタ基板TFTB1及び対向基板CF1の間に配置された液晶層LC1（第1液晶層）と、を含んでいる。表示パネルLCP1の観察者側には偏光板POL1が配置されており、バックライトBL側には偏光板POL2が配置されている。

40

【0022】

薄膜トランジスタ基板TFTB1には、図3に示すように、列方向に延在する複数のソース線SL1と、第1方向とは異なる行方向に延在する複数のゲート線GL1とが形成され、複数のソース線SL1と複数のゲート線GL1とのそれぞれの交差部近傍に薄膜トランジスタTFT1が形成されている。表示パネルLCP1を平面的に見て、隣り合う2本のソース線SL1と隣り合う2本のゲート線GL1とにより画素PIX1が規定され、該画素PIX1がマトリクス状（行方向及び列方向）に複数配置されている。複数のソース線SL1は、行方向に等間隔で配置されており、複数のゲート線GL1は、列方向に等間

50

隔で配置されている。薄膜トランジスタ基板 T F T B 1 には、画素 P I X 1 ごとに画素電極 P X 1 が形成されており、複数の画素 P I X 1 に共通する 1 つの共通電極 C T 1 (図 8 等参照) が形成されている。薄膜トランジスタ T F T 1 を構成するソース電極はソース線 S L 1 に電氣的に接続され、ドレイン電極 D D 1 (図 10 参照) はコンタクトホール C O N T 1 (図 10 参照) を介して画素電極 P X 1 に電氣的に接続され、ゲート電極はゲート線 G L 1 に電氣的に接続されている。

【0023】

図 5 に示すように、対向基板 C F 1 には、光を透過する光透過部と、光の透過を遮断するブラックマトリクス B M (遮光部) とが形成されている。光透過部には、各画素 P I X 1 に対応して複数のカラーフィルタ F I L (着色層) が形成されている。光透過部は、ブラックマトリクス B M で囲まれており、例えば矩形状に形成されている。複数のカラーフィルタ F I L は、赤色 (R 色) の材料で形成され、赤色の光を透過する赤色カラーフィルタ F I L R (赤色層) と、緑色 (G 色) の材料で形成され、緑色の光を透過する緑色カラーフィルタ F I L G (緑色層) と、青色 (B 色) の材料で形成され、青色の光を透過する青色カラーフィルタ F I L B (青色層) と、を含んでいる。赤色カラーフィルタ F I L R、緑色カラーフィルタ F I L G、及び青色カラーフィルタ F I L B は、行方向にこの順に繰り返し配列され、同一色のカラーフィルタ F I L が列方向に配列され、行方向及び列方向に隣り合うカラーフィルタ F I L の境界部分にブラックマトリクス B M が形成されている。各カラーフィルタ F I L に対応して、複数の画素 P I X 1 は、図 3 に示すように、赤色カラーフィルタ F I L R に対応する赤色画素 P I X R と、緑色カラーフィルタ F I L G に対応する緑色画素 P I X G と、青色カラーフィルタ F I L B に対応する青色画素 P I X B と、を含んでいる。表示パネル L C P 1 では、赤色画素 P I X R、緑色画素 P I X G、青色画素 P I X B が行方向にこの順に繰り返し配列されており、列方向には同一色の画素 P I X 1 が配列されている。

【0024】

第 1 タイミングコントローラ T C O N 1 は、周知の構成を備えている。例えば第 1 タイミングコントローラ T C O N 1 は、画像処理部 I P U から出力される第 1 画像データ D A T 1 と第 1 制御信号 C S 1 (クロック信号、垂直同期信号、水平同期信号等) とに基づいて、第 1 画像データ D A 1 と、第 1 ソースドライバ S D 1 及び第 1 ゲートドライバ G D 1 の駆動を制御するための各種タイミング信号 (データスタートパルス D S P 1、データクロック D C K 1、ゲートスタートパルス G S P 1、ゲートクロック G C K 1) とを生成する (図 3 参照)。第 1 タイミングコントローラ T C O N 1 は、第 1 画像データ D A 1 と、データスタートパルス D S P 1 と、データクロック D C K 1 とを第 1 ソースドライバ S D 1 に出力し、ゲートスタートパルス G S P 1 とゲートクロック G C K 1 とを第 1 ゲートドライバ G D 1 に出力する。

【0025】

第 1 ソースドライバ S D 1 は、データスタートパルス D S P 1 及びデータクロック D C K 1 に基づいて、第 1 画像データ D A 1 に応じたデータ信号 (データ電圧) をソース線 S L 1 に出力する。第 1 ゲートドライバ G D 1 は、ゲートスタートパルス G S P 1 及びゲートクロック G C K 1 に基づいて、ゲート信号 (ゲート電圧) をゲート線 G L 1 に出力する。

【0026】

各ソース線 S L 1 には、第 1 ソースドライバ S D 1 からデータ電圧が供給され、各ゲート線 G L 1 には、第 1 ゲートドライバ G D 1 からゲート電圧が供給される。共通電極 C T 1 には、コモンドライバ (図示せず) から共通電圧 V c o m が供給される。ゲート電圧 (ゲートオン電圧) がゲート線 G L 1 に供給されると、ゲート線 G L 1 に接続された薄膜トランジスタ T F T 1 がオンし、薄膜トランジスタ T F T 1 に接続されたソース線 S L 1 を介して、データ電圧が画素電極 P X 1 に供給される。画素電極 P X 1 に供給されたデータ電圧と、共通電極 C T 1 に供給された共通電圧 V c o m との差により電界が生じる。この電界により液晶分子 L C B 1 (図 8 参照) を駆動してバックライト B L の光の透過率を制

10

20

30

40

50

御することによって画像表示を行う。表示パネル L C P 1 では、赤色画素 P I X R、緑色画素 P I X G、青色画素 P I X B それぞれの画素電極 P X 1 に接続されたソース線 S L 1 に、所望のデータ電圧を供給することにより、カラー画像表示が行われる。

【0027】

次に、図 4 及び図 5 を用いて、表示パネル L C P 2 の構成について説明する。図 5 に示すように、表示パネル L C P 2 は、バックライト B L 側（第 2 方向）に配置された薄膜トランジスタ基板 T F T B 2 と、観察者側（第 1 方向）に配置され、薄膜トランジスタ基板 T F T B 2 に対向する対向基板 C F 2 と、薄膜トランジスタ基板 T F T B 2 及び対向基板 C F 2 の間に配置された、高分子分散型液晶（P D L C : Polymer Dispersed Liquid Crystal）からなる液晶層 L C 2（第 2 液晶層）と、を含んでいる。表示パネル L C P 1 の偏光板 P O L 2 と、表示パネル L C P 2 の対向基板 C F 2 との間に接着剤 A D H E が配置され、これにより、表示パネル L C P 1 及び表示パネル L C P 2 が互いに固定されている。

【0028】

薄膜トランジスタ基板 T F T B 2 には、図 4 に示すように、列方向に延在する複数のソース線 S L 2 と、行方向に延在する複数のゲート線 G L 2 とが形成され、複数のソース線 S L 2 と複数のゲート線 G L 2 とのそれぞれの交差部近傍に薄膜トランジスタ T F T 2 が形成されている。表示パネル L C P 2 を平面的に見て、隣り合う 2 本のソース線 S L 2 と隣り合う 2 本のゲート線 G L 2 とにより画素 P I X 2 が規定され、該画素 P I X 2 がマトリクス状（行方向及び列方向）に複数配置されている。複数のソース線 S L 2 は、行方向に等間隔で配置されており、複数のゲート線 G L 2 は、列方向に等間隔で配置されている。薄膜トランジスタ基板 T F T B 2 には、画素 P I X 2 ごとに画素電極 P X 2 が形成されている。薄膜トランジスタ T F T 2 を構成するソース電極はソース線 S L 2 に電氣的に接続され、ドレイン電極 D D 2（図 10 参照）はコンタクトホール C O N T 2（図 10 参照）を介して画素電極 P X 2 に電氣的に接続され、ゲート電極はゲート線 G L 2 に電氣的に接続されている。

【0029】

図 5 に示すように、対向基板 C F 2 には、複数の画素 P I X 2 に共通する 1 つの共通電極 C T 2 が形成されている。尚、対向基板 C F 2 には、カラーフィルタ（着色部）及びブラックマトリクスは形成されていない。

【0030】

第 2 タイミングコントローラ T C O N 2 は、周知の構成を備えている。例えば第 2 タイミングコントローラ T C O N 2 は、画像処理部 I P U から出力される第 2 画像データ D A T 2 と第 2 制御信号 C S 2（クロック信号、垂直同期信号、水平同期信号等）とに基づいて、第 2 画像データ D A 2 と、第 2 ソースドライバ S D 2 及び第 2 ゲートドライバ G D 2 の駆動を制御するための各種タイミング信号（データスタートパルス D S P 2、データクロック D C K 2、ゲートスタートパルス G S P 2、ゲートクロック G C K 2）とを生成する（図 4 参照）。第 2 タイミングコントローラ T C O N 2 は、第 2 画像データ D A 2 と、データスタートパルス D S P 2 と、データクロック D C K 2 とを第 2 ソースドライバ S D 2 に出力し、ゲートスタートパルス G S P 2 とゲートクロック G C K 2 とを各第 2 ゲートドライバ G D 2 に出力する。

【0031】

第 2 ソースドライバ S D 2 は、データスタートパルス D S P 2 及びデータクロック D C K 2 に基づいて、第 2 画像データ D A 2 に応じたデータ電圧をソース線 S L 2 に出力する。第 2 ゲートドライバ G D 2 は、ゲートスタートパルス G S P 2 及びゲートクロック G C K 2 に基づいて、ゲート電圧をゲート線 G L 2 に出力する。

【0032】

各ソース線 S L 2 には、第 2 ソースドライバ S D 2 からデータ電圧が供給され、各ゲート線 G L 2 には、第 2 ゲートドライバ G D 2 からゲート電圧が供給される。共通電極 C T 2 には、コモンドライバから共通電圧 V c o m が供給される。ゲート電圧がゲート線 G L 2 に供給されると、ゲート線 G L 2 に接続された薄膜トランジスタ T F T 2 がオンし、薄

膜トランジスタTFT2に接続されたソース線SL2を介して、データ電圧が画素電極PX2に供給される。画素電極PX2に供給されたデータ電圧と、共通電極CT2に供給された共通電圧Vcomとの差により電界が生じる。この電界により液晶分子LCB2（図8参照）を駆動してバックライトBLの光の透過率を制御することによって画像表示を行う。表示パネルLCP2では、白黒画像表示が行われる。尚、表示パネルLCP2は、高分子分散型液晶による動作を行う。具体的には、例えば、液晶層LC2において、画素電極PX2及び共通電極CT2に電圧を印加しない場合（無電界状態）は、高分子層POLY（図8参照）内に分散している液晶分子LCB2がランダムな方向に配列し、入射された光が散乱するため、光が透過せず黒表示となる（ノーマリーブラックモード）。また例えば、液晶層LC2において、画素電極PX2及び共通電極CT2に電圧を印加した場合は、高分子層POLY（図8参照）内に分散している液晶分子LCB2の方向が揃い、入射された光が透過して白表示となる。このように、表示パネルLCP2は、印加電圧（電界）により、バックライトBLから入射された光の透過の散乱度合いを制御することによって、表示パネルLCP1に対して出射する光の透過率を制御する。すなわち、表示パネルLCP2は、バックライトBLと、表示パネルLCP1との間において、バックライトBLから出射された光を調整して表示パネルLCP1へ入射する制御パネル（調整パネル）として機能する。

10

【0033】

液晶表示装置LCDは、表示パネルLCP2の単位面積当たりの画素PIX2の数が、表示パネルLCP1の単位面積当たりの画素PIX1の数より少なくなるように構成されている。例えば、液晶表示装置LCDは、表示パネルLCP1の画素PIX1の数と表示パネルLCP2の画素PIX2の数とが3対1の割合で構成されている。具体的には、液晶表示装置LCDでは、表示パネルLCP1の3個の画素PIX1（赤色画素PIXR、緑色画素PIXG、青色画素PIXB）と、表示パネルLCP2の1個の画素PIX2とが、平面視で互いに重畳するように構成されている。

20

【0034】

図6は、互いに重なり合う、表示パネルLCP1の画素PIX1と、表示パネルLCP2の画素PIX2との関係を示す平面図（等価回路図）である。図7（a）は、図6（a）に示す画素PIX1の具体的な構成を示す平面図であり、図7（b）は、図6（b）に示すに対応する画素PIX2の具体的な構成を示す平面図である。

30

【0035】

図6に示す例では、表示パネルLCP1の1個の赤色画素PIXR、1個の緑色画素PIXG、及び1個の青色画素PIXBと、表示パネルLCP2の1個の画素PIX2とが平面視で互いに重なり合うように配置されている。表示パネルLCP1の各画素PIX1の面積（大きさ）が互いに等しい場合、表示パネルLCP2の1個の画素PIX2の面積は、表示パネルLCP1の1個の画素PIX1の面積の3倍となっている。尚、図6（a）には、共通電極CT1に接続される共通配線CL1と、液晶容量CLC1とを示し、図6（b）には、共通電極CT2に接続される共通配線CL2と、液晶容量CLC2とを示している。図7（a）に示すように、画素電極PX1にスリットSLT1が形成されてもよい。また図7（a）には、薄膜トランジスタTFT1を構成する半導体層SE1とドレイン電極DD1とを示し、図7（b）には、薄膜トランジスタTFT2を構成する半導体層SE2とドレイン電極DD2とを示している。

40

【0036】

図8は図7（a）及び図7（b）の8-8'切断線における断面図であり、図9は図7（a）及び図7（b）の9-9'切断線における断面図であり、図10は図7（a）及び図7（b）の10-10'切断線における断面図である。図8から図10を用いて画素PIX1、PIX2の断面構造について説明する。

【0037】

表示パネルLCP1の画素PIX1を構成する薄膜トランジスタ基板TFTB1（図5参照）では、透明基板SUB2（ガラス基板）（第1基板）上にゲート線GL1が形成さ

50

れており、ゲート線 G L 1 を覆うようにゲート絶縁膜 G S N が形成されている。ゲート絶縁膜 G S N 上には、アモルファスシリコン (a - S i) から成る半導体層 S E 1、ソース線 S L 1 (ソース電極) 及びドレイン電極 D D 1 が形成されており、これらを覆うように保護膜 P A S 及び有機絶縁膜 O P A S が形成されている。有機絶縁膜 O P A S 上には共通電極 C T 1 が形成されており、共通電極 C T 1 を覆うように保護膜 U P A S が形成されている。保護膜 U P A S 上には画素電極 P X 1 が形成されており、画素電極 P X 1 を覆うように配向膜 (図示せず) が形成されている。また、保護膜 P A S、有機絶縁膜 O P A S 及び保護膜 U P A S にはコンタクトホール C O N T 1 が形成されており、画素電極 P X 1 の一部が、コンタクトホール C O N T 1 を介してドレイン電極 D D 1 に電氣的に接続されている。

10

【0038】

対向基板 C F 1 (図5参照)では、透明基板 S U B 1 (ガラス基板) (第2基板)上に、ブラックマトリクス B M 及びカラーフィルタ F I L (赤色カラーフィルタ F I L R、緑色カラーフィルタ F I L G、及び青色カラーフィルタ F I L B) が形成されている。カラーフィルタ F I L の表面にはオーバーコート膜 O C が被覆されており、オーバーコート膜 O C 上に配向膜 O R I が形成されている。

【0039】

薄膜トランジスタ基板 T F T B 1 と対向基板 C F 1 との間には液晶層 L C 1 が設けられている。液晶層 L C 1 は、ネマティック液晶に液晶分子 L C B 1 が含まれて構成されている。

20

【0040】

表示パネル L C P 2 の画素 P I X 2 を構成する薄膜トランジスタ基板 T F T B 2 (図5参照)では、透明基板 S U B 4 (ガラス基板) (第3基板)上にゲート線 G L 2 が形成されており、ゲート線 G L 2 を覆うようにゲート絶縁膜 G S N が形成されている。ゲート絶縁膜 G S N 上には、アモルファスシリコン (a - S i) から成る半導体層 S E 2、ソース線 S L 2 (ソース電極) 及びドレイン電極 D D 2 が形成されており、これらを覆うように保護膜 P A S 及び有機絶縁膜 O P A S が形成されている。有機絶縁膜 O P A S 上には画素電極 P X 2 が形成されている。また、保護膜 P A S 及び有機絶縁膜 O P A S にはコンタクトホール C O N T 2 が形成されており、画素電極 P X 2 の一部が、コンタクトホール C O N T 2 を介してドレイン電極 D D 2 に電氣的に接続されている。

30

【0041】

対向基板 C F 2 (図5参照)では、透明基板 S U B 3 (ガラス基板)上に、共通電極 C T 2 が形成されている。

【0042】

薄膜トランジスタ基板 T F T B 2 と対向基板 C F 2 との間には液晶層 L C 2 が設けられている。液晶層 L C 2 は、高分子分散型液晶 (P D L C) により構成されている。具体的には、液晶層 L C 2 は、高分子層 P O L Y (ポリマー層)中に、液晶分子 L C B 2 を含む液滴 D L (ドロップレット)が分散された構成を有している。高分子層 P O L Y (ポリマー層)としては、例えば、光硬化樹脂 (例えば紫外線硬化樹脂)が用いられる。液晶層 L C 2 は、例えば、液晶分子 L C B 2 を含むネマティック液晶と光硬化型のモノマーとを混ぜた溶液を薄膜トランジスタ基板 T F T B 2 上に所定の厚さに滴下し、対向基板 C F 2 を貼り付け後、下方から紫外線を照射することにより形成される。

40

【0043】

なお、本実施形態においては液晶分子 L C B 2 の液滴を高分子層 P O L Y が包みこんだ構造を高分子分散型液晶 (P D L C) として用いた。しかし、高分子層 L C B 2 の濃度により表示パネルの性能は変化する。高分子層 P O L Y を構成する光硬化型モノマーの分量を少なくしていくと、液滴を高分子層 P O L Y が包み込んだ構造とならず、液晶ギャップに関して複数の液晶層を持ち、その界面に高分子層 P O L Y が形成された構造になる。この方式では液晶分子層 L C B 2 と高分子層 P O L Y の界面が安定し指定の配向性を持たせることができ応答速度が改善される。この方式を、高分子安定化液晶と呼ぶこともあるが

50

、本発明ではこの液晶分子層 L C B 2 と高分子層 P O L Y の多層構造も高分子分散型液晶 (P D L C) の範疇として含めている。また、ネマティック液晶に添加する光硬化型モノマーの量を増やしていくと、硬化後にモノマーがネットワークあるいは繊維状に形成させる構造も取り得る。この構造も高分子分散液晶 (P D L C) に入ることは言うまでもない。

【 0 0 4 4 】

図 1 1 は、バックライト B L の構成を示す斜視図である。図 1 1 を用いてバックライト B L の構成について説明する。

【 0 0 4 5 】

バックライト B L は、導光板 L G と、導光板 L G に形成されたピット P T と、導光板 L G の裏面に配置された反射シート R E と、導光板 L G の両側面に対向するように配置された複数の L E D (光源) と、を含んでいる。バックライト B L は、複数 (図 1 1 では 2 個) の L E D ごとに独立して制御することが可能に構成されており、表示領域 (画面領域) を分割した複数の分割領域ごとに点灯及び消灯を制御することが可能になっている。図 1 1 に示すバックライト B L に示した領域 A R 1 ~ A R 8 は、液晶表示装置 L C D の表示領域を 8 分割した場合の各分割領域に対応している。例えば、バックライト B L は、2 個の L E D を含む L E D グループ G 1 を制御して、第 1 領域 A R 1 における光の出射を O N / O F F し、2 個の L E D を含む L E D グループ D 2 を制御して、第 2 領域 A R 2 における光の出射を O N / O F F し、同様に、各 L E D グループを制御して、各領域における光の出射を O N / O F F する。バックライト B L における光出射領域は、例えば、導光板 L G に形成されたピット P T の大きさ、配置、密度等を調整することにより、複数 (図 1 1 では 8 個) の領域に分割制御される。尚、ピット P T の代わりに、印刷パターンが導光板 L G に形成されてもよく、この場合、印刷パターンを調整することにより分割領域を制御することができる。バックライト B L は、周知の所謂ローカルディミング方式のバックライトであってもよい。また光源 (L E D) は、バックライト B L の直下に配置されてもよい。

【 0 0 4 6 】

図 1 2 は、表示パネル L C P 1 及び表示パネル L C P 2 のドライバの構成を示す図である。表示パネル L C P 1 には、ソースドライバ I C (S I C) が 6 個実装されており、ゲートドライバ I C (G I C) が 4 個実装されている。表示パネル L C P 2 には、ソースドライバ I C (S I C) が 2 個実装されており、ゲートドライバ I C (G I C) が 2 個実装されている。

【 0 0 4 7 】

実施形態 1 に係る液晶表示装置 L C D の構成によれば、表示パネル L C P 2 では偏光板及び配向膜が不要のため、液晶表示装置 L C D のコストを低減することができる。また、バックライト B L が、所謂エッジライト型バックライトの構成 (図 1 1 参照) である場合は、直下型バックライトと比較して L E D 数を低減できるため、液晶表示装置 L C D のコストをさらに低減することができ、また、消費電力を低減することもできる。また、表示パネル L C P 2 において偏光板及び配向膜が不要であり、かつ、バックライト B L がエッジライト型バックライトである場合は、液晶表示装置 L C D の薄型化を図ることができる。さらに、図 1 2 に示すように、表示パネル L C P 1 と比較して、表示パネル L C P 2 のソースドライバ I C 及びゲートドライバ I C の数を削減することができるため、液晶表示装置 L C D のコストをさらに低減することができる。

【 0 0 4 8 】

また、表示パネル L C P 2 において、液晶層 L C 2 は、高分子分散型液晶により構成されているため、ソース線 S L 2 及びゲート線 G L 2 の上方では無電界状態になり散乱モードになる。このため、画素の境界が視認され難くなるため、ブラックマトリクスを省略することができる。また、周期的な輝度の明暗であるモアレの対策が不要となる。

【 0 0 4 9 】

ここで、表示パネル L C P 2 に高分子分散型液晶パネルを用いることにより、液晶表示

装置としてのコントラストが低下することが懸念される。しかし、実施形態1に係る液晶表示装置LCDによれば、使用レベルにおいては、視認性に悪影響を及ぼす程度のコントラストの低下は生じ難い。以下では、視認性について考察した結果を説明する。

【0050】

図13及び図14は、視認性について考察した結果を説明するための図である。図13(a)は、表示パネルLCP1単体で表示される元画像(画像A)(元画像データ)を示している。画像Aは、黒色の背景画像BLK1と白色の窓画像W1とで構成されている。図13(a)に示す行方向及び列方向の点線L1は、表示パネルLCP2における画素の境界(分割領域の境界)を示している。図13(b)は、バックライトBL光の出射状態を示している。Lonは、出射(点灯)領域を示し、Loffは、非出射(消灯)領域を示している。具体的には、バックライトBLは、画像Aの窓画像Wの領域を含むように、8分割された領域(図11参照)のうち、第6領域AR6及び第7領域AR7において光を出射(点灯)し、第1領域AR1~第5領域AR5、第8領域AR8において光を出射しない(消灯)ように制御する。図13(c)は、表示パネルLCP2単体で表示される画像(画像B)を示している。画像Bは、黒色の背景画像BLK2と白色の窓画像W2とで構成されている。また画像Aの窓画像W1と、画像Bの窓画像W2とは、互いに重なる位置に配置されている。

【0051】

ここで、表示パネルLCP1と表示パネルLCP2とバックライトBLとにおけるそれぞれの分割数は、「バックライトBLの分割数(分割領域の数)(図11参照)」<「表示パネルLCP2の分割数(画素数)」<「表示パネルLCP1の分割数(画素数)」の関係となっている。また、ここでは、一例として、表示パネルLCP1のコントラストの性能が1000:1であり、表示パネルLCP2のコントラストの性能が20:1であり、バックライトBLのコントラストの性能が1000:1とする。

【0052】

図14(a)は、表示パネルLCP1とバックライトBLとを組み合わせた液晶表示装置における表示画像(画像C)の状態を示している。領域A1と領域C1のコントラストは、1000000:1となり、領域A1と領域B1のコントラストは、1000:1となり、領域B1と領域C1のコントラストは、1000:1となる。領域B1では、領域C1より明るく、領域A1より暗く見える。

【0053】

図14(b)は、表示パネルLCP1と表示パネルLCP2とバックライトBLとを組み合わせた実施形態1に係る液晶表示装置LCDにおける表示画像(画像D)の状態を示している。領域A1と領域C1のコントラストは、20000:1となり、領域A1と領域B1のコントラストは、20000:1となり、領域B1と領域C1のコントラストは、1:1となる。

【0054】

図15は、画面の照度(周囲の環境の明るさ)と黒レベルとの関係を示すグラフである。より具体的には、図15に示すグラフには、画面の照度(周囲の環境の明るさ)と、好ましい黒輝度が適切に表示されているか否かの人間の判断をデータ化した被験者によるテスト結果と、表示パネルの黒レベル(コントラスト比)との関係を示している。図15に示すように、画面照度が暗いほど、黒レベルを認知できる室内の照度が寝室レベル(略10ルクス)以下になるとコントラストが1000:1では不十分となり、少なくとも10000:1以上あれば暗室においても良好なコントラスト感を感じることができることが分かる。

【0055】

図15に示す結果によれば、図14(b)に示すように、実施形態1に係る液晶表示装置LCDでは、20000:1のコントラストを実現することができるため、少なくとも使用レベルにおいては、視認性に対する悪影響を抑えることができる。すなわち、実施形態1に係る液晶表示装置LCDによれば、使用レベルにおける表示品位を損なうことなく

低コスト化を実現することができる。

【0056】

上記のように、表示パネルLCP2のコントラストの性能が、表示パネルLCP1のコントラストの性能、及び、バックライトBLのコントラストの性能より低くても、使用上要求される表示品位を確保することができる。よって、複数の表示パネルを備える液晶表示装置において、所定の表示パネルに高分子分散型液晶パネルを用いることにより、特に低コスト化の利点を享受することができる。

【0057】

[実施形態2]

本発明の実施形態2について、図面を用いて以下に説明する。なお、説明の便宜上、実施形態1において示した構成要素と構成要素には同一の符号を付し、その説明を省略する。また、実施形態1において定義した用語については特に断らない限り本実施形態においてもその定義に則って用いるものとする。なお、後述の各実施形態についても同様である。

【0058】

図16は、実施形態2に係る液晶表示装置LCDの概略構成を示す斜視図である。実施形態2に係る液晶表示装置LCDは、実施形態1に係る液晶表示装置LCDと比較して、接着剤ADHE（接着層）及び透明基板SUB3（ガラス基板）が省略されており、その他の構成は同一である。実施形態2に係る表示パネルLCP1の画素PIX1の平面構成と、実施形態2に係る表示パネルLCP2の画素PIX2の平面構成は、実施形態1に係る表示パネルLCP1の画素PIX1の平面構成（図7（a）参照）と、実施形態1に係る表示パネルLCP2の画素PIX2の平面構成（図7（b）参照）と同一である。

【0059】

図17は、実施形態2に係る液晶表示装置LCDにおける、図7（a）及び図7（b）の8-8'切断線に対応する断面図であり、図18は、実施形態2に係る液晶表示装置LCDにおける、図7（a）及び図7（b）の9-9'切断線に対応する断面図であり、図19は、実施形態2に係る液晶表示装置LCDにおける、図7（a）及び図7（b）の10-10'切断線に対応する断面図である。図17から図19を用いて画素PIX1、PIX2の断面構造について説明する。

【0060】

実施形態2に係る表示パネルLCP1の画素PIX1の断面構造は、実施形態1に係る表示パネルLCP1の画素PIX1の断面構造と同一の構成を有している。

【0061】

表示パネルLCP2の薄膜トランジスタ基板TFTB2（図5参照）には、透明基板SUB4（ガラス基板）上にゲート線GL2が形成されており、ゲート線GL2を覆うようにゲート絶縁膜GSNが形成されている。ゲート絶縁膜GSN上には、アモルファスシリコンから成る半導体層SE2、ソース線SL2（ソース電極）及びドレイン電極DD2が形成されており、これらを覆うように保護膜PAS及び有機絶縁膜OPASが形成されている。有機絶縁膜OPAS上には画素電極PX2が形成されている。また、保護膜PAS及び有機絶縁膜OPASにはコンタクトホールCONT2が形成されており、画素電極PX2の一部が、コンタクトホールCONT2を介してドレイン電極DD2に電氣的に接続されている。

【0062】

また、表示パネルLCP2を構成する共通電極CT2が、表示パネルLCP1の偏光板POL2の裏面（バックライト側）に形成されている。薄膜トランジスタ基板TFTB2と共通電極CT2との間には液晶層LC2が設けられている。液晶層LC2は、実施形態1に係る表示パネルLCP2の液晶層LC2と同一の構成（高分子分散型液晶（PDLC））である。

【0063】

実施形態2に係る液晶表示装置LCDによれば、実施形態1に係る液晶表示装置LCD

と比較して、透明基板SUB3（ガラス基板）を省略して3枚のガラス基板で構成されるため、液晶表示装置LCDのコストをさらに低減することができ、また更なる薄型化を図ることができる。尚、実施形態2に係る液晶表示装置LCDの製造方法の具体例については後述する。

【0064】

〔実施形態3〕

実施形態3に係る液晶表示装置LCDは、実施形態2に係る液晶表示装置LCDと比較して、表示パネルLCP2の薄膜トランジスタ基板TFTB2の構成が異なっており、その他の構成は同一である。

【0065】

10

図20は、実施形態3に係る表示パネルLCP2の構成を示す平面図である。実施形態3に係る表示パネルLCP2は、マトリクス状に配置された複数の画素電極PX2と、行方向に延在する複数のデータ線TXと、複数の画素電極PX2に対向配置された1つの共通電極CT2とを含んでいる。各データ線TXは、コンタクトホールCONT3を介して各画素電極PX2に電氣的に接続されている。各データ線TXには、画素駆動回路PIXICからデータ電圧が供給される。すなわち、実施形態3に係る表示パネルLCP2は、所謂セグメント方式による表示動作を行う。

【0066】

図21(a)は、実施形態3に係る表示パネルLCP1の画素PIX1の具体的な構成を示す平面図であり、図21(b)は、実施形態3に係る表示パネルLCP2の画素PIX2の具体的な構成を示す平面図である。図21では、説明の便宜上、表示パネルLCP2の1つの分割領域（画素領域）を、表示パネルLCP1の1つの分割領域（画素領域）の3倍の大きさで表しているが、実用上は、表示パネルLCP2の1つの分割領域が、表示パネルLCP1の1つの分割領域の10倍～50倍の大きさを有してもよい。このため、データ線TXは、開口率に影響を与え難いため、金属材料で形成されてもよい。

20

【0067】

図22は図21(a)及び図21(b)の22-22'切断線における断面図である。表示パネルLCP2の薄膜トランジスタ基板TFTB2（図5参照）には、透明基板SUB4（ガラス基板）上にデータ線TXが形成されており、データ線TXを覆うように保護膜PASが形成されている。保護膜PAS上には画素電極PX2が形成されている。また、保護膜PASにはコンタクトホールCONT3が形成されており、画素電極PX2の一部が、コンタクトホールCONT3を介してデータ線TXに電氣的に接続されている。

30

【0068】

実施形態3に係る液晶表示装置LCDによれば、実施形態2に係る液晶表示装置LCDと比較して、薄膜トランジスタTFTB2（図19参照）を形成する必要がないため、液晶表示装置LCDのコストをさらに低減することができ、また更なる薄型化を図ることができる。さらに、図23に示すように、表示パネルLCP1と比較して、表示パネルLCP2の駆動回路の数を削減することができるため、液晶表示装置LCDのコストを低減することができ、また狭額縁化を図ることもできる。

【0069】

40

尚、実施形態3に係る液晶表示装置LCDはセグメント方式による駆動のため、実施形態1、2に係る液晶表示装置LCDのアクティブマトリクス方式による駆動と比較して、独立制御できる分割領域が少なく（大きく）なるが、少なくともバックライトBLにおける分割領域（図11参照）よりも多く（小さく）することができる。すなわち、実施形態3に係る液晶表示装置LCDにおいても、表示パネルLCP1と表示パネルLCP2とバックライトBLにおける単位面積当たりの分割数は、「バックライトBLの分割数（図11参照）」＜「表示パネルLCP2の分割数（単位面積当たりの画素数）」＜「表示パネルLCP1の分割数（単位面積当たりの画素数）」、の関係を満たしている。

【0070】

ここで、実施形態2、3に係る液晶表示装置LCDの製造方法の具体例について、図2

50

4 及び図 2 5 を用いて説明する。

【0071】

先ず、図 2 4 (a) に示すように、表示パネル L C P 2 を構成する大型ガラス基板 S U B 3 に、各画像表示領域（各画面領域）に対応する複数の素子を形成する。次に、液晶分子 L C B 2 を含むネマティック液晶と光硬化型のモノマーとを混ぜた溶液を貯めるための堰 S P 2 を画面領域の周囲に形成する。堰 S P 2 は、液晶層 L C 2 のセルギャップを構成するものであり、各画素に柱状のスペーサを形成しても良い。次に、ガラス基板 S U B 3 を、画面領域ごとに切断する。

【0072】

次に、図 2 4 (b) に示すように、表示パネル L C P 1 を通常の工程により製造する。また表示パネル L C P 1 の両面に偏光板 P O L 1、P O L 2 を貼り付け、さらに偏光板 P O L 2 の上（裏面）に透明導電膜の共通電極 C T 2 を形成する。一方、画面領域ごとに切断したガラス基板 S U B 3 に、上記溶液を滴下し周囲の堰 S P 2 内に充填する。次に、ガラス基板 S U B 1 及びガラス基板 S U B 2 で構成された表示パネル L C P 1 と、上記溶液が滴下されたガラス基板 S U B 3 とを貼り合わせる。

【0073】

次に、図 2 5 に示すように、ガラス基板 S U B 3 の下方から紫外線を照射し、モノマーを硬化させる。これにより表示パネル L C D 1 と表示パネル L C P 2 とが接着固定される。液晶層 L C 2 では、紫外線硬化樹脂の高分子層 P O L Y（ポリマー層）内に分散、球、あるいはネットワーク状、あるいは積層状のポリマー液晶が形成される。これにより、表示パネル L C P 2 は、散乱状態でオフ状態となるポリマー液晶（高分子分散型液晶（P D L C））を構成する。

【0074】

以上の工程により、液晶表示装置 L C D を製造することができる。尚、ガラス基板 S U B 3 は、フィルム基板であってもよい。

【0075】

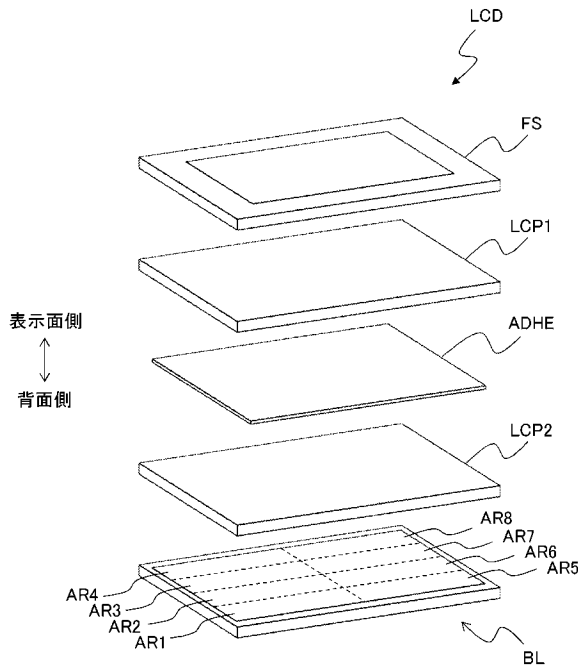
以上、本発明の実施形態について説明したが、本発明は上記各実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲内で上記各実施形態から当業者が適宜変更した形態も本発明の技術的範囲に含まれることは言うまでもない。

【符号の説明】

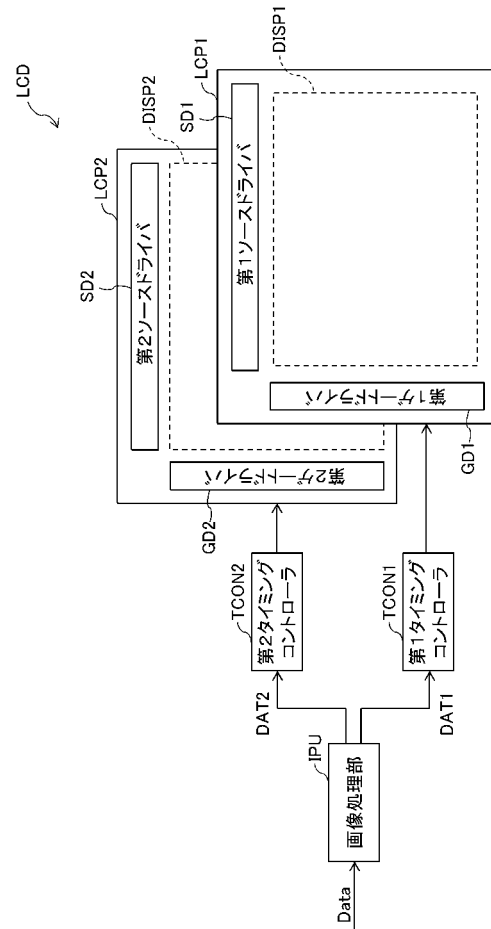
【0076】

L C D 液晶表示装置、L C P 1 表示パネル、S D 1 第 1 ソースドライバ、G D 1 第 1 ゲートドライバ、T C O N 1 第 1 タイミングコントローラ、L C P 2 表示パネル、S D 2 第 2 ソースドライバ、G D 2 第 2 ゲートドライバ、T C O N 2 第 2 タイミングコントローラ、I P U 画像処理部、S L 1, S L 2 ソース線、G L 1, G L 2 ゲート線、T X データ線、P O L 1, P O L 2 偏光板、B M ブラックマトリクス、F I L カラーフィルタ、P I X 1, P I X 2 画素、P I X R 赤色画素、P I X G 緑色画素、P I X B 青色画素、C O N T コンタクトホール、P X 1, P X 2 画素電極、C T 1, C T 2 共通電極、L C 1 液晶層（第 1 液晶層）、L C 2 液晶層（第 2 液晶層）、L C B 1, L C B 2 液晶分子、S U B 1 透明基板（第 2 基板）、S U B 2 透明基板（第 1 基板）、S U B 3 透明基板、S U B 4 透明基板（第 3 基板）。

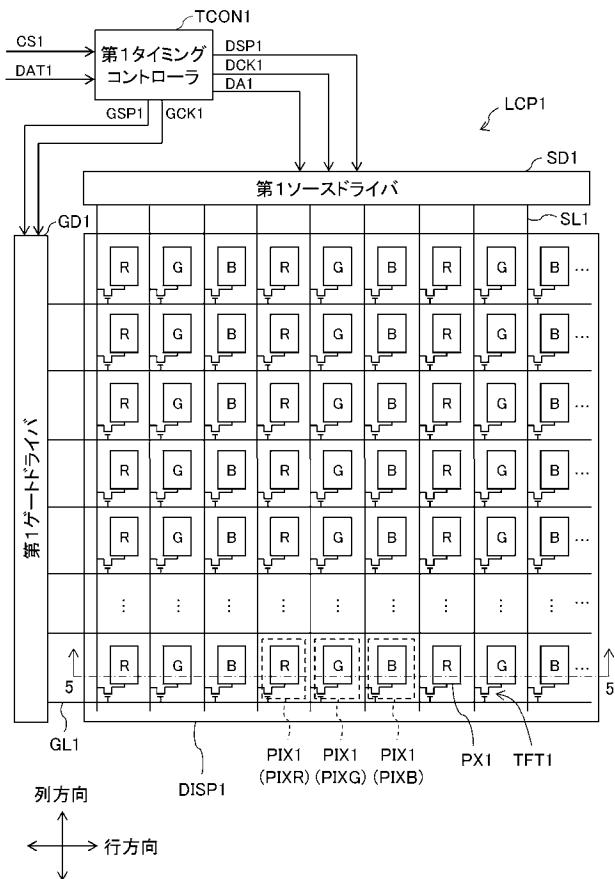
【図 1】



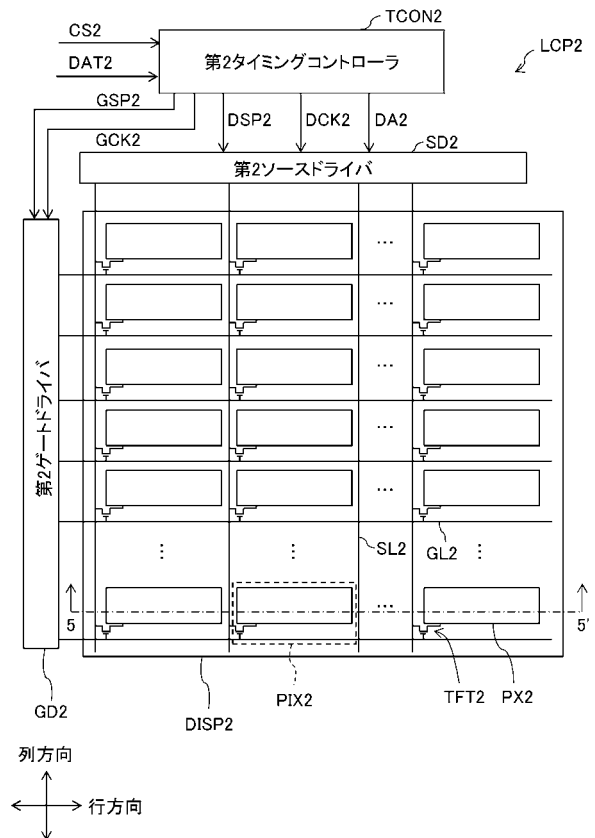
【図 2】



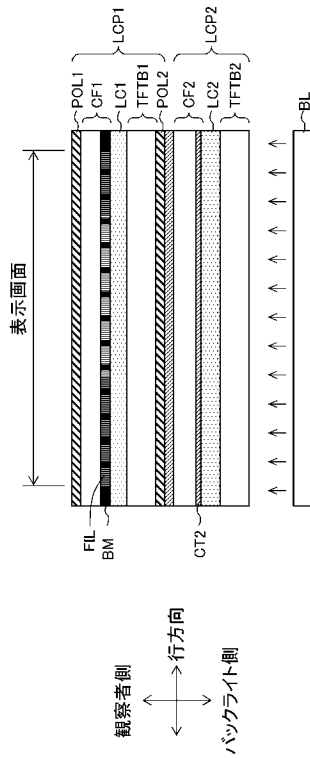
【図 3】



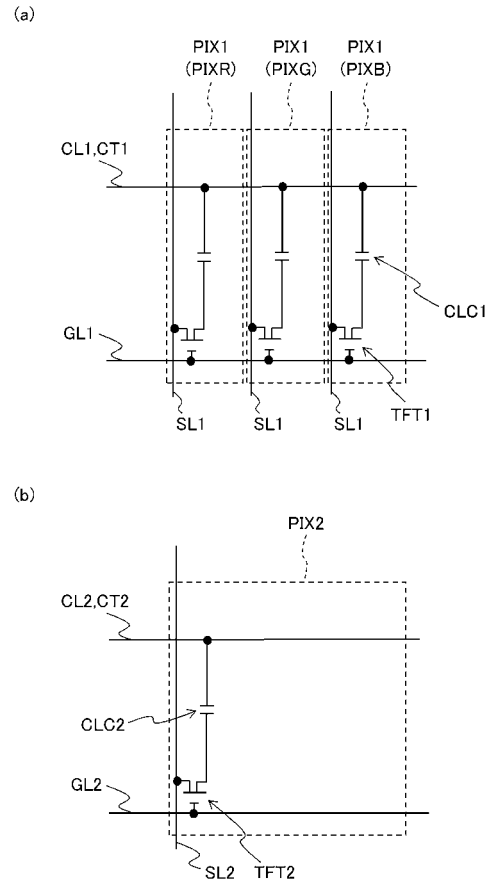
【図 4】



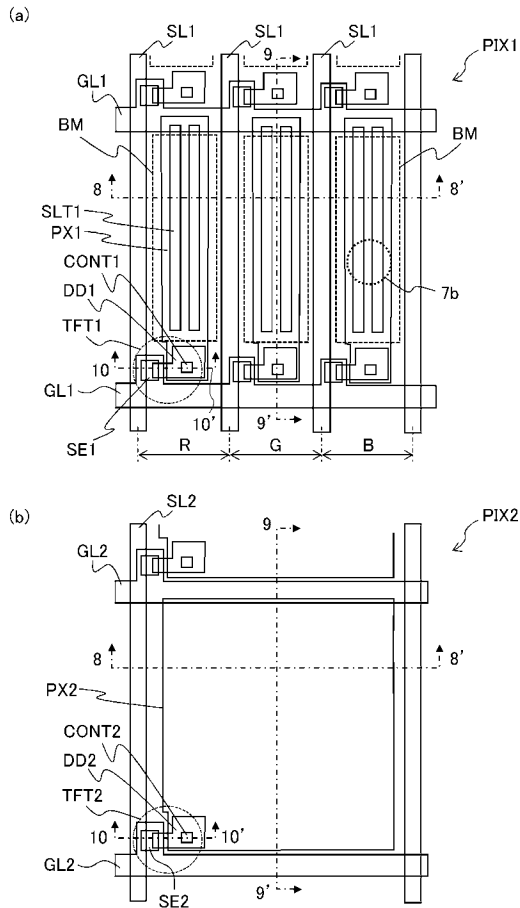
【図 5】



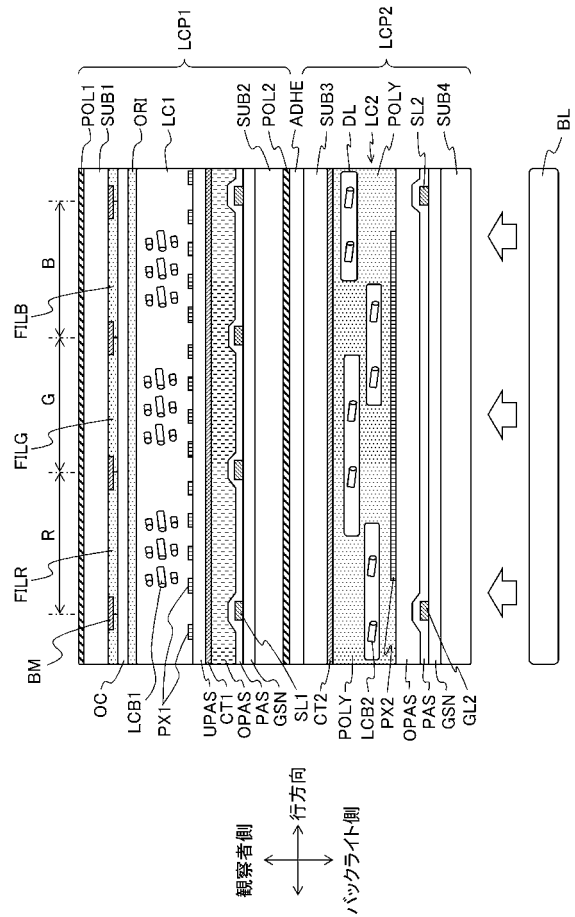
【図 6】



【図 7】



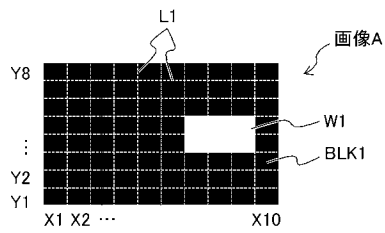
【図 8】



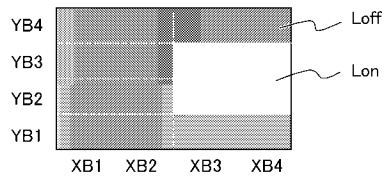
The diagram illustrates a system architecture with two processing units, LCP1 and LCP2. LCP1 contains a display (DISP1) and a graphics interface controller (GIC). LCP2 contains a display (DISP2) and a graphics interface controller (GIC). Both units are connected to a system interconnect bus (SKIB) via a transaction coherency port (TCP) and a system interconnect controller (SIC). The SKIB is a central bus connecting the two processing units.

【図 1 3】

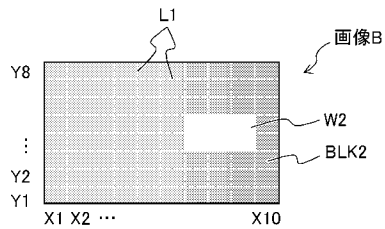
(a)



(b)

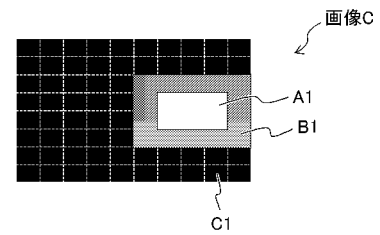


(c)

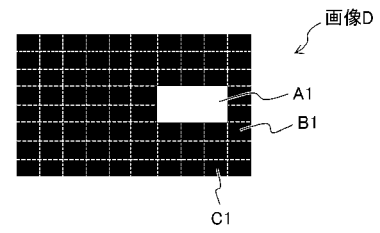


【図 1 4】

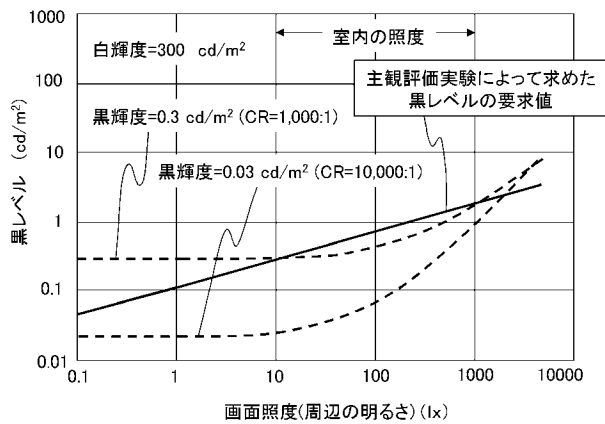
(a)



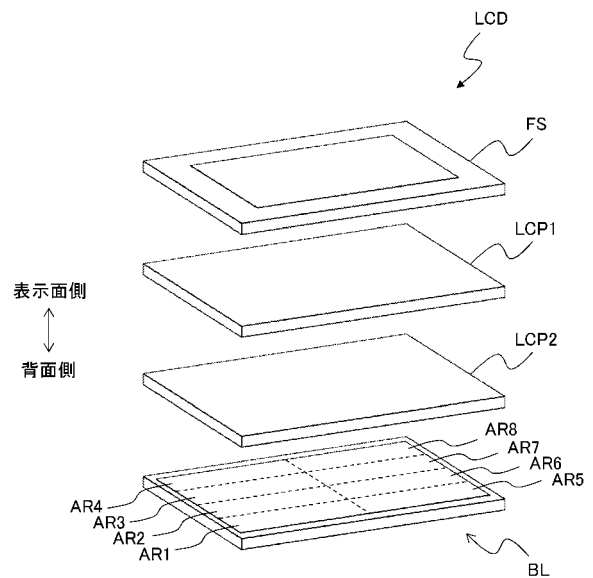
(b)



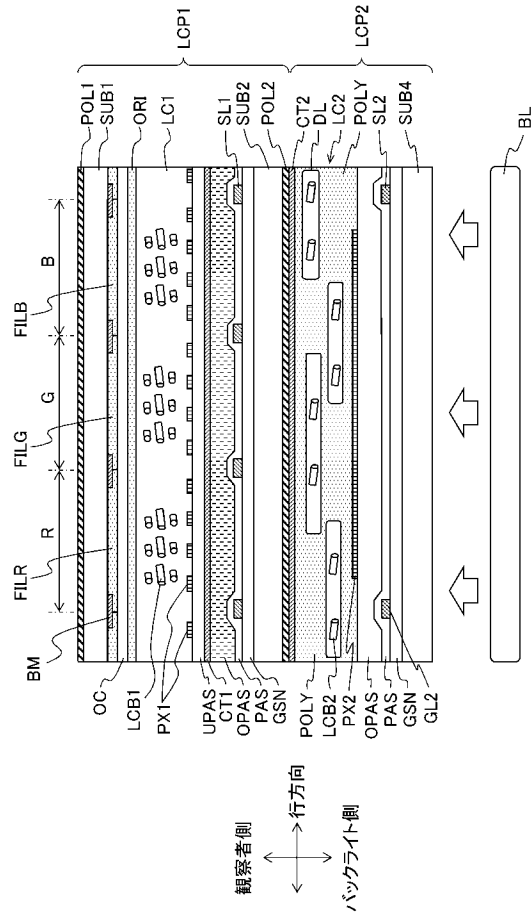
【図 1 5】



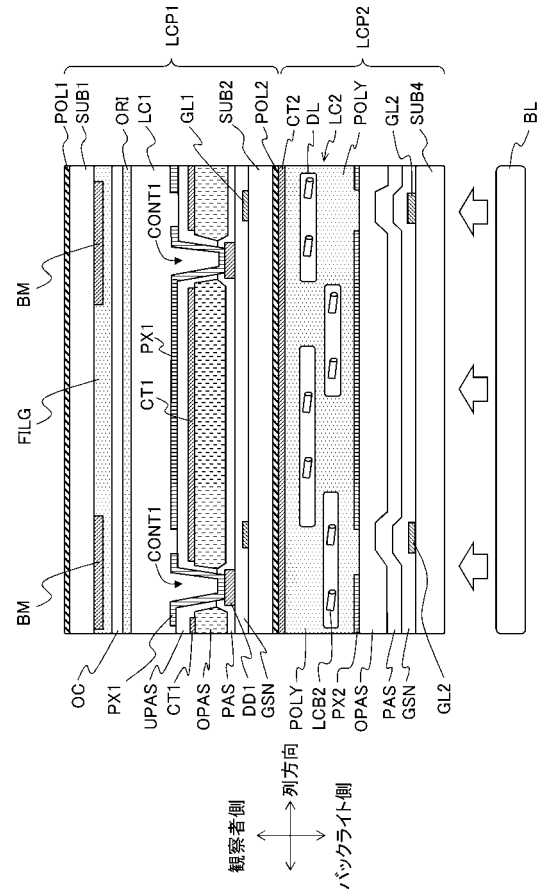
【図 1 6】



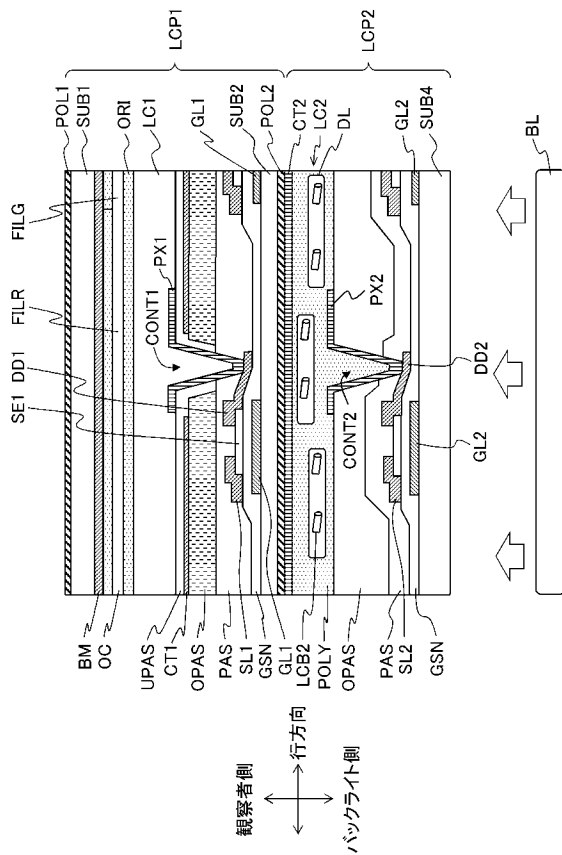
【図 17】



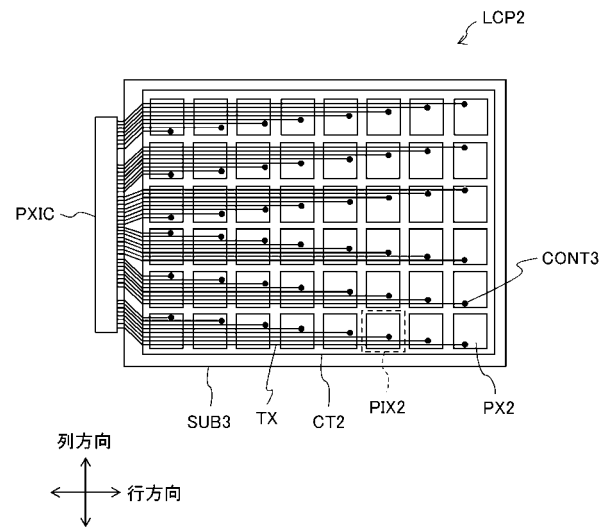
【図 18】



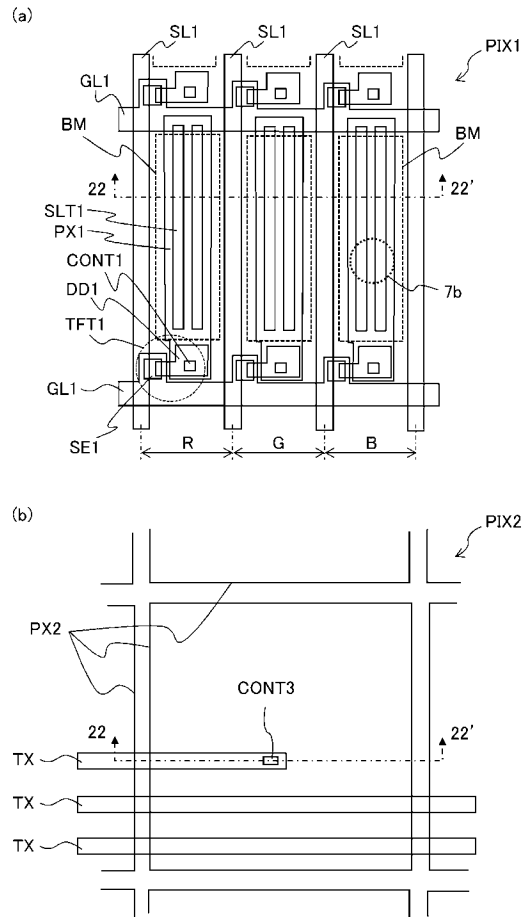
【図 19】



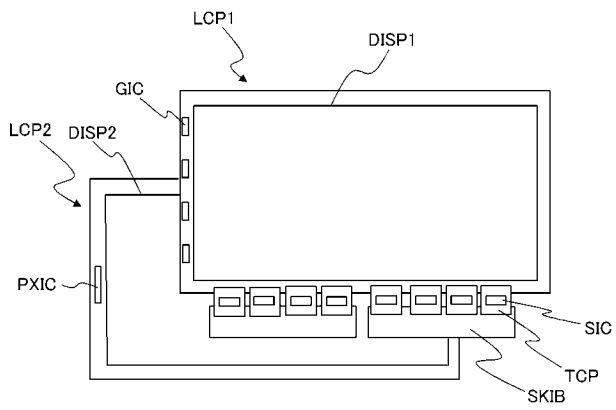
【図 20】



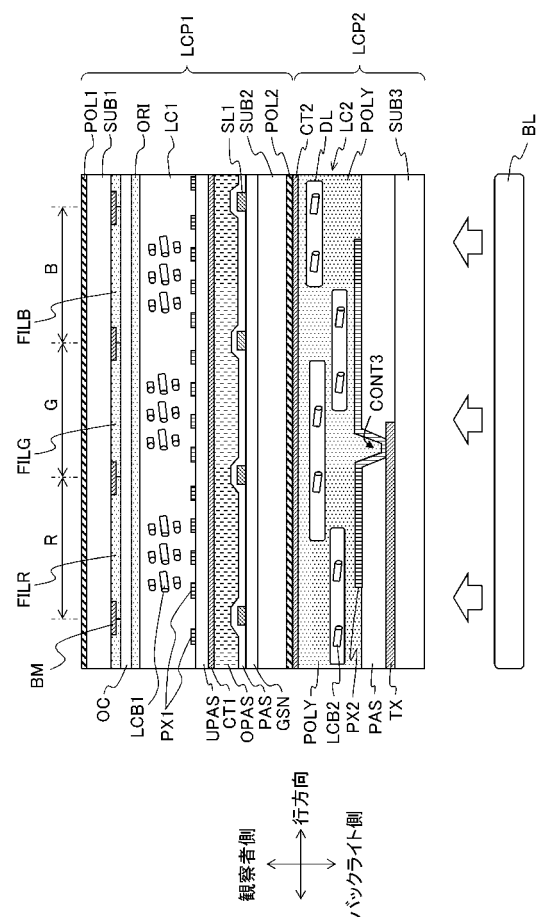
【図 2 1】



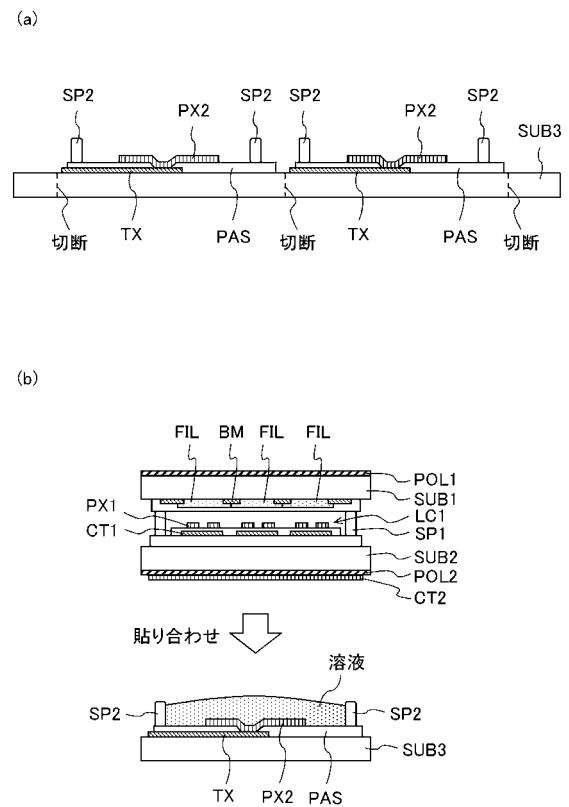
【図 2 3】



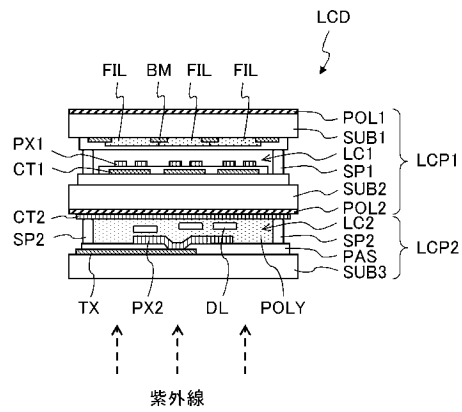
【図 2 2】



【図 2 4】



【図 25】



フロントページの続き

Fターム(参考) 5C094 AA44 BA03 BA43 CA14 CA19 DA03 DB01 EA04 EA07 ED03
ED14 FA01 FA02 FB01 FB12 GB10
5G435 AA17 BB12 CC05 CC09 EE12 EE26 FF05 GG26 HH12 HH20
KK05

专利名称(译)	液晶显示装置和液晶显示装置的制造方法		
公开(公告)号	JP2019061124A	公开(公告)日	2019-04-18
申请号	JP2017186491	申请日	2017-09-27
申请(专利权)人(译)	松下液晶显示器有限公司		
[标]发明人	小野記久雄		
发明人	小野 記久雄		
IPC分类号	G02F1/1334 G02F1/13357 G09F9/46 G09F9/00		
FI分类号	G02F1/1334 G02F1/13357 G09F9/46.A G09F9/00.338 G09F9/00.336.G		
F-TERM分类号	2H189/AA03 2H189/AA22 2H189/AA35 2H189/CA08 2H189/CA10 2H189/CA21 2H189/FA22 2H189/HA16 2H391/AA16 2H391/AB04 2H391/AD37 2H391/CB13 2H391/CB43 2H391/EB02 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA14 5C094/CA19 5C094/DA03 5C094/DB01 5C094/EA04 5C094/EA07 5C094/ED03 5C094/ED14 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB12 5C094/GB10 5G435/AA17 5G435/BB12 5G435/CC05 5G435/CC09 5G435/EE12 5G435/EE26 5G435/FF05 5G435/GG26 5G435/HH12 5G435/HH20 5G435/KK05		
外部链接	Espacenet		

摘要(译)

为了降低具有多个显示面板的液晶显示装置的成本。一种液晶显示装置，包括第一基板，沿第一方向与第一基板相对设置的第二基板，以及第一基板和第二基板之间的间隙。第一液晶层，在与第一方向相反的第二方向上与第一基板相对设置的第三基板，以及第一基板与第三基板之间的间隙和第二液晶层，其中第二液晶层包括聚合物分散的液晶。[选择图]图8

