

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-293352

(P2007-293352A)

(43) 公開日 平成19年11月8日(2007.11.8)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/13 (2006.01)	G02F 1/13 505	2H088
G09G 3/36 (2006.01)	G09G 3/36	2H089
G09G 3/20 (2006.01)	G09G 3/20 670L	5C006
G09F 9/46 (2006.01)	G09G 3/20 633Q	5C080
G02F 1/1347 (2006.01)	G09F 9/46 Z	5C094
審査請求 未請求 請求項の数 2 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2007-132968 (P2007-132968)	(71) 出願人	502356528
(22) 出願日	平成19年5月18日 (2007.5.18)		株式会社 日立ディスプレイズ
(62) 分割の表示	特願2005-255971 (P2005-255971) の分割		千葉県茂原市早野3300番地
原出願日	平成17年9月5日 (2005.9.5)	(74) 代理人	100093506
(31) 優先権主張番号	特願2005-56948 (P2005-56948)		弁理士 小野寺 洋二
(32) 優先日	平成17年3月2日 (2005.3.2)	(72) 発明者	田中 義則
(33) 優先権主張国	日本国 (JP)		千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内
		(72) 発明者	大平 智秀
			千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内
		(72) 発明者	吉岡 洋
			千葉県茂原市早野3300番地 株式会社 日立ディスプレイズ内
		最終頁に続く	

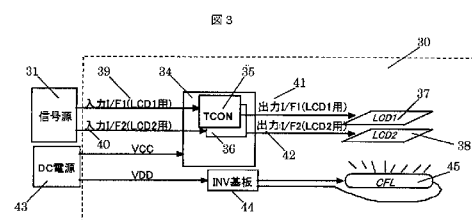
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 複数枚の液晶パネルを重ねて観測者に立体的な表示に見せることができる表示装置を提供する。

【解決手段】 前面液晶パネル37と後面液晶パネル38を重ねて構成し、前面液晶パネル37と後面液晶パネル38とに接続されたタイミングコントローラ (TCON) 35、36を配置したTCON基板34を有する。タイミングコントローラ35、36は、外部の画像信号源31から入力された入力I/F信号39、40に基づき、前面液晶パネル37と後面液晶パネル38に出力I/F信号41、42を出力する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

前面液晶パネルと後面液晶パネルとを重ねて配置し、前記後面液晶パネルの背面にバックライトを配置した表示装置であって、

前記前面液晶パネルと前記後面液晶パネルとに接続されたタイミングコントローラを配置したタイミングコントローラ基板を有し、

前記タイミングコントローラは、前記前面液晶パネルと前記後面液晶パネルに共用の入力 I / F 信号に基づき、前記前面液晶パネルと前記後面液晶パネルの温度に応じた出力 I / F 信号を別々に出力する表示装置。

【請求項 2】

請求項 1 の表示装置において、

前記タイミングコントローラの入力側の端子数の合計は、出力側の端子数の合計より少ない表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に係り、特に複数の表示装置に表示される画像を重ね合わせることで、立体的に見える画像を表示する表示装置に関する。

【背景技術】

【0002】

特殊な眼鏡等を使用することなく表示画面に三次元的立体画像を表示させようとする技術について特許文献 1 を挙げることができる。特許文献 1 では、観察者から見て異なった奥行き位置にある複数の表示面に対して、表示対象物体を前記観察者の視線方向から射影した二次元像を生成する。生成された二次元像を観察者から見て異なった奥行き位置にある複数の表示面にそれぞれ表示し、表示される二次元像の輝度を前記各表示面毎にそれぞれ独立に変化させて、三次元的立体画像を生成する。そして、特許文献 1 には、この三次元表示方法において、各表示面に表示される二次元画像の透過度を各表示面毎にそれぞれ独立に変化させて、各表示面に表示される二次元画像の輝度をそれぞれ独立に変化させることについて記載されている。

【特許文献 1】特開 2001-54144 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、特許文献 1 には、複数の表示面に対して具体的にどのようなデータのやり取りや、タイミングコントローラ、メモリ、さらにドライバの構成により立体的表示を可能にするかについては記載されていない。

【0004】

本発明は、複数の表示装置の画像表示部を重ねることで観測者に立体的な表示に見せることができる表示装置を提供することを目的とする。本発明は、前面と後面に物理的に重ねて使用する場合は、その表示装置として、重ね合わせる複数枚の最下側を除いては透過型の表示装置である必要がある。なお、最下側の表示装置も透過型であってもよい。尚、当然のことながら最下側の表示装置を透過型にした場合には、最下側の表示装置の背面には C F L や L E D 等の光源を配置したバックライト装置が配置されることになる。本発明に用いる表示装置として、ここでは、主として透過型表示装置の典型例である液晶パネルを二枚用いたものとして説明する。

【0005】

しかし、後面に陰極線管表示装置、プラズマ表示装置、有機 E L 表示装置、薄膜電子源を用いた表示装置などを使用し、その上側（前面、観測者側）に液晶パネルに代表される透過型表示装置を重ねて構成することもできることは言うまでもない。典型的には、二枚の液晶パネルを積層して、それぞれの液晶パネルに作成した画像を重ね合わせることで、

10

20

30

40

50

立体的に見える画像を表示する。

【課題を解決するための手段】

【0006】

本発明の表示装置は、第1表示装置の表示部に表示される二次元画像と第2表示装置の表示部に表示される二次元画像との重ね合わせで三次元画像を生成する。そして、この表示装置には、外部の画像信号源から入力された第1入力I/F信号に基づき、第1表示装置用の表示タイミング信号と表示データを当該第1表示装置に第1出力I/F信号として出力する第1表示信号生成装置と、同様に外部の画像信号源から入力された第2入力I/F信号に基づき、第2表示装置用の表示タイミング信号と表示データを当該第2表示装置に第2出力I/F信号として出力する第2表示信号生成装置とを備える。

10

【0007】

本発明の実施態様では、第1表示装置は前面液晶パネルで、第2表示装置は前面液晶パネルの後面に重ね合わせる後面液晶パネルとしている。第1表示信号生成装置は前面液晶パネル用の第1タイミングコントローラ（第1TCON）、第2表示信号生成装置は後面液晶パネル用の第2タイミングコントローラ（第2TCON）である。

【0008】

また、本発明の一実施態様によれば、前面液晶パネルと後面液晶パネルを重ねて構成する表示装置には、前面液晶パネル用の第1タイミングコントローラと後面液晶パネル用の第2のタイミングコントローラを配置したタイミングコントローラ基板（TCON基板）を有し、第1タイミングコントローラは、外部の画像信号源から入力された入力I/F信号に基づき、前面液晶パネルに出力I/F信号を出力し、第2タイミングコントローラは、同じく外部の画像信号源から入力された入力I/F信号に基づき、後面液晶パネルに出力I/F信号を出力する、というものである。

20

【0009】

このような構成とすることにより、前面液晶パネルと後面液晶パネルに信号を供給して観測者に立体的な表示に見せる表示装置を提供することができる。

【0010】

本発明の別の実施態様によれば、前面液晶パネルと後面液晶パネルを重ねて構成する表示装置に、前面液晶パネルと後面液晶パネルとに接続されたタイミングコントローラ（TCON）を配置したタイミングコントローラ基板（TCON基板）を有する。このタイミングコントローラは、外部の画像信号源から入力された入力I/F信号に基づき、前面液晶パネルと後面液晶パネルに出力I/F信号を出力する、というものである。

30

【0011】

このような構成により、前面液晶パネルと後面液晶パネルに表示信号を供給でき、観測者に立体的な表示に見せることができる表示装置を提供することができる。

【0012】

また、入力I/F信号を、前面液晶パネルと後面液晶パネルに共用の信号とし、出力I/F信号を、前面液晶パネル用の出力信号と後面液晶パネル用の出力信号を別々に出力するというものである。

【0013】

この入力I/F信号は、表示信号の色情報を示すRGB信号と前面液晶パネルと後面液晶パネルの間の位置の階層情報（空間情報、位置情報、または深さ情報、あるいは奥行き情報とも称する。以下では階層情報、あるいは階層データとも記す）を示すZ信号を有して構成されるというものである。

40

【0014】

このような表示装置では、LSIチップであるタイミングコントローラ（TCON）の入力側の端子数の合計は、出力側の端子数の合計よりも少ない。詳しくは、タイミングコントローラの入力側の色情報と階層情報に関する端子数の合計は、出力側の色情報に関する端子数の合計よりも少ない。

【0015】

50

この表示装置では、タイミングコントローラ（TCON）に内蔵メモリを有する。この内蔵メモリには、入力 I / F 信号に応じて、前面液晶パネル用と後面液晶パネル用の出力 I / F 信号を生成するための情報である輝度分配テーブルが格納されている。

【0016】

この内蔵メモリは、前面液晶パネル用、後面液晶パネル用に夫々 RGB に対応するため 6 個で構成している。

【0017】

また、タイミングコントローラ（TCON）に有する内蔵メモリとは別に外部メモリを設け、この外部メモリに液晶パネルの表示特性（例えば、B-V 特性）に応じた輝度分配テーブルを書き込んでおき、電源投入時にこの外部メモリの輝度分配テーブルを内蔵メモリに転送するように構成することもできる。この構成とすることにより、様々な表示特性の液晶パネルに対して汎用性のある TCON 基板とすることができる。

10

【0018】

入力 I / F 信号は、画像表示データである色情報を RGB として各 6 ビットとし、空間情報を 6 ビットとした場合、入力側の端子数は 24 本、出力側の端子数は 36 である。

【0019】

本発明では、複数枚（典型的には二枚）の表示装置、例えば液晶パネルを重ねて観測者に立体的な表示に見せることができる、タイミングコントローラの端子数も削減でき、結果として低コストな三次元表示可能な表示装置を提供することができる。三枚以上の液晶パネルを重ねて、それぞれの液晶パネル間に二枚の場合と同じように、順次に階層情報を割り振って表示させることで三次元表示を実現できる。

20

【発明の効果】

【0020】

本発明によれば、表示装置として例えば液晶パネルを複数枚重ね、各液晶パネルに画像データと階層情報を与えることで、立体的な表示を観測者に提供できる。

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態につき、実施例の図面を参照して詳細に説明する。実施例では、二枚の液晶パネルを重ねた構造で観測者に立体的な表示を見せることができる表示装置について説明する。

30

【実施例 1】

【0022】

図 1 は、二枚の液晶パネルを用いた本発明の表示装置の実施例 1 の構成及び信号のやり取りを示す図である。図 1 に示されたように、通常、液晶パネルを用いた表示装置においては、まず、一つの信号源 11 から一つのタイミングコントローラ（TCON）12 に RGB の表示信号（以下、表示データとも記す）、垂直同期信号（VSYNC）、水平同期信号（HSYNC）、データタイミングの同期信号（DTMG）、これらを転送するドットクロック（DCLK）で構成される入力 I / F 信号が入力される。

【0023】

タイミングコントローラ（TCON）12 は、信号源 11 の入力 I / F 信号を液晶モジュール 13 に配置されている液晶ドライバ（スキュンドライバ 14（薄膜トランジスタで構成したアクティブ型ではゲートドライバ）、データドライバ 15（薄膜トランジスタで構成したアクティブ型ではソースドライバあるいはドレインドライバ））用の I / F 信号に変換することで液晶モジュール 13 の表示領域 16 に映像を表示する。ここでは、ゲートドライバ、ソースドライバとして説明する場合もある。

40

【0024】

図 2 は、図 1 のタイミングコントローラ（TCON）12 の内部構成を示した図である。入力 I / F 信号 20 は R の表示データ 21、G の表示データ 22、B の表示データ 23、垂直同期信号（VSYNC）24、水平同期信号（HSYNC）25、データタイミングの同期信号（DTMG）26 及び、これらを転送するドットクロック（DCLK）27

50

で構成される信号群である。

【0025】

タイミングコントローラ (TCON) 12はドライバI/F信号生成回路17を有している。このドライバI/F信号生成回路17には、入力I/F信号の信号群のうちの垂直同期信号 (VSYNC) 24、水平同期信号 (HSYNC) 25、データタイミングの同期信号 (DTMG) 26及び、これらを転送するドットクロック (DCLK) 27が入力され、データドライバ制御信号であるソースドライバ制御信号28、スキャンドライバ制御信号であるゲートドライバ制御信号29を生成して出力する。

【0026】

また、R信号21、G信号22、B信号23はディレイ回路18を介して、ドライバI/F信号生成回路17にて生成されたソースドライバ制御信号28、ゲートドライバ制御信号29とともに出力される。ディレイ回路18を介して出力されたR信号、G信号、B信号と、ソースドライバ制御信号28、ゲートドライバ制御信号29が出力I/F信号30の信号群となる。ディレイ回路18はドライバI/F信号生成回路47から生成されるソースドライバ制御信号28、ゲートドライバ制御信号29と、RGBの信号との位相を合わせるための回路であり、入力I/F信号の信号群のうちのドットクロック (DCLK) 27が入力される。

【0027】

ここでまず、タイミングコントローラ (TCON) 12を一枚の液晶パネル毎に用いて表示を行う実施例について説明する。

【0028】

図3は、二枚の液晶パネルを使用した場合のシステム構成を示した図である。そして、点線で囲った部分30が表示装置として構成される部分である。この表示装置は、外部からの信号源 (画像信号源) 31とDC電源43に接続されていることになる。

【0029】

このような構成の場合には、信号源31からは二枚の液晶パネルの夫々に信号を供給することになる。また、TCON基板34には、2個のタイミングコントローラ (TCON) 35、36が搭載されており、それぞれ上側の液晶パネル (前面液晶パネル) 37、下側の液晶パネル (後面液晶パネル) 38と接続されている。尚、本実施例の場合のタイミングコントローラは図2の構成のタイミングコントローラ (TCON) を使用するものである。

【0030】

具体的には、前面液晶パネル37へは信号源31から前面液晶パネル37用の入力I/F信号39の信号群が出力され、タイミングコントローラ (TCON) 35で前面液晶パネル37用の出力I/F信号41の信号群に変換されて前面液晶パネル37に入力される。同様に、後面液晶パネル38へは、信号源31から後面液晶パネル38用の入力I/F信号40の信号群が出力され、タイミングコントローラ (TCON) 36で後面液晶パネル38用の出力I/F信号42の信号群に変換されて後面液晶パネル38に入力される。

【0031】

一方、DC電源43はTCON基板34へは電圧VCCを供給し、インバータ基板44へは電圧VDDを供給する。インバータ基板はCFLやLED等の光源 (バックライト) 45に接続されている。この光源は、本実施例のように後面に透過型の液晶パネルを配置した場合に配置されるもので、後面液晶パネルの背面に導光板を配置し、この導光板の側面に光源を配置した所謂サイドライト型のものや、後面の直下に光源を配置した所謂直下型のものを使用する。勿論、他の方式の光源であっても良い。尚、この光源は液晶パネルの背面に配置されるものであるのでバックライト装置と呼ぶこともできる。

【0032】

このような構成においては、信号源31では、前面液晶パネル (LCD1) を動作させるためのRGBの各表示データ及び垂直、水平、DTMGの同期信号が作られる。同様に、後面液晶パネル (LCD2) を動作させるためのRGB各表示データ及び垂直、水平、

D T M G の同期信号が作られる。

【0033】

従って、実施例1では、2系統の表示データを作り出す信号源を必要とするが、画像信号を制御するグラフィックコントローラは、一般的には1系統の出力となるため、2ヶのグラフィックコントローラを併用して使うことにより実現される。また、最近では1ヶのグラフィックコントローラで2系統の出力をもつものもあり、これらを使うことも可能である。信号源31とタイミングコントローラ(TCON)の接続は2系統必要であり、コネクタやケーブルは2系統分必要になる。

【実施例2】

【0034】

実施例1では、二枚の液晶パネルのそれぞれに対して入力I/F信号の信号群を必要とし、2個のタイミングコントローラ(TCON)用して表示している。このため、入力I/F信号の信号群のためのI/F信号ケーブルやコネクタも2組必要となり、1個のタイミングコントローラ(TCON)を使用した場合と比較して部品コストが倍になってしまう。そこで、実施例2では実施例1の構成に比べてコストダウンが可能な構成の液晶表示装置の構成について考えてみる。

【0035】

まず初めに、タイミングコントローラ(TCON)の数を1個にする構成について考えてみる。このように1個のタイミングコントローラ(TCON)で構成することも有用な手段である。しかしながら、タイミングコントローラ(TCON)の数を1個にしたとしても、二枚の液晶パネルの夫々に対して実施例1と同様の信号の授受があることには変わりなく、タイミングコントローラ(TCON)の端子の数は2個のタイミングコントローラ(TCON)を使用した場合と変わらないことからコストが下がるとは言えない。

【0036】

例えば、一枚の液晶パネルにRGBの信号を入力する場合、RGBに対して一例として各6ビットを入力するとすると、18本の信号本数(端子数)が必要である。よって、二枚の液晶パネルを動作させる場合は36本の信号本数が必要になってしまう。

【0037】

一般的に、液晶表示装置の階調を出すためには、RGBそれぞれに各6ビットの64階調程度の表示が必要である。この場合入力端子の本数はビット数と同じ各RGBで各6本の合計18本になる。二枚の液晶パネルであればRGB各6本の64階調で2系統分の36本が必要となる。

【0038】

そこで、実施例2の構成では、液晶表示装置の外部からの入力I/F信号の信号群に、階層情報を付加する構成を考えてみた。奥行き情報である階層情報(Z信号)とは、二枚の液晶パネルにRGBの輝度を配分するための情報である。本実施例では、二枚の液晶パネルの夫々にRGBの信号を与えるのではなく、二枚の液晶パネルに対して共通のRGB信号と、この奥行き情報(Z信号)を入力I/F信号の信号群の中の信号とすることによりタイミングコントローラ(TCON)の端子数を削減して、コストダウンが可能な液晶表示装置を提供できるというものである。

【0039】

さらに詳しく言うと、実施例2の表示装置では、Z信号に基づき、前面と後面液晶パネルに輝度分配し、観測者の目からはRGBの色情報による画素があたかも前面と後面の間に位置しているかのように見せるというものである。

【0040】

実施例2の発明では、二枚の液晶パネルに共通のRGB信号に、Z信号を加えることで、入力I/F信号の信号本数を各6ビットの24本とすることができる。

【0041】

次に、Z信号について説明する。二枚の液晶パネルの後面液晶パネルの位置をあらかじめ16進数の00とし、前面液晶パネルの位置を16進数の3Fと定義としておき、Z信

10

20

30

40

50

号をこの二枚の液晶パネルの間の位置（奥行き）を表す位置情報とする。例えば、Z信号を、前面液晶パネルを3F、後面液晶パネルを00とすることで二枚の液晶パネルの片側のみを使うことが可能である。また、逆に前面液晶パネルを00として後面液晶パネルを3Fと定義して、逆に二枚の液晶パネルのもう一方の片面のみを使うことも可能である。

【0042】

Z信号の6ビットは二枚の液晶パネル間の奥行きを64分割したことであり、後面液晶パネルと前面液晶パネルとの間の位置空間を64分割したことであり、尚、RGBの各階調は5ビット以下とすることも可能であり、また7ビット以上とすることも可能である。信号入力本数はRGBの階調数による。

【0043】

本実施例では、RGB信号とZ信号を各6ビットとしているが、このビット数は1ビット以上から可能であり上限は特になく、Z信号が1ビット場合は、0が後面液晶パネル用の信号で、1が前面用の液晶パネルの信号となる。例えばZ信号を8ビットとすると、前面液晶パネルと後面液晶パネルの間隔を256分割したことであり、2ビット以上の場合には後述する表示装置内部の輝度分配テーブルを参照して、前面液晶パネルと後面液晶パネルに輝度分配する。インターフェースはCMOS方式としたがLVDS等の差動伝送方式でも同様である。

【0044】

Z信号はRGBで表示される前面液晶パネルと後面液晶パネルの間にある位置空間を示すものであり、この位置空間を細分化するためにはZ信号のビット数を増やすことで可能となる。例えば、Z信号を8ビットとすると前面液晶パネルと後面液晶パネルの位置空間は256分割され、Z信号を10ビットとすると前面液晶パネルと後面液晶パネルの位置空間は1024分割される。尚、二枚の液晶パネルは正面より重ねて配置されるため、表示された映像は観測者から重ねられた映像として見える。

【0045】

映像表示による物体の立体感は、前面液晶パネルと後面液晶パネルのRGB輝度を物体の立体情報に応じて制御することにより達成できる。入力されたZ信号は、前面液晶パネルと後面液晶パネルに対してRGB輝度（階調）情報に振り分けるために使う。

【0046】

図4は、本発明の実施例2を実現するタイミングコントローラ（TCON）の内部構成を示した図である。本実施例のタイミングコントローラ（TCON）の特徴は、入力I/F信号の信号群として、二枚の液晶パネルに共通のRGB信号で表される色情報のほか、奥行き情報としてZ信号を有している。タイミングコントローラ（TCON）46はドライバI/F信号生成回路47、アドレス生成回路48、内蔵メモリ49、ディレイ回路50を有して構成されている。

【0047】

表示装置の外部からタイミングコントローラ（TCON）46のアドレス生成回路48に、二枚の液晶パネルに共通のR信号51、G信号52、B信号53と、二枚の液晶パネル間の奥行き情報を示すZ信号54が入力される。また、表示装置の外部から垂直同期信号（VSYNC）、水平同期信号（HSYNC）、データタイミングの同期信号（DTMG）及び、これらを転送するドットクロック（DCLK）がタイミングコントローラ（TCON）46のドライバI/F信号生成回路47に入力され、ドライバI/F信号生成回路47は二枚の液晶パネルに共通のソースドライバ制御信号57とゲートドライバ制御信号58を生成し、二枚の液晶パネルの夫々に出力する。

【0048】

アドレス生成回路48は、受け取ったR信号51、G信号52、B信号53と、奥行き情報を示すZ信号54に基づき、内蔵メモリ49に格納された輝度分配テーブルを参照し、前面液晶パネルと後面液晶パネルの夫々にRGBの信号55、56を出力する。尚、このタイミングコントローラ（TCON）46についても、ドライバI/F信号生成回路47で生成されるソースドライバ制御信号57とゲートドライバ制御信号58と、RGBの

10

20

30

40

50

信号の位相を合わせるために、アドレス生成回路48にドットクロック(DCLK)が入力され、アドレス生成回路48により生成されたRGB信号55、56はディレイ回路50を介して二枚の液晶パネルの夫々に出力されるように構成されている。

【0049】

次に、図5を使って本実施例のRGB信号、Z信号の考え方について説明する。図5は、本発明の実施例2の輝度分配テーブルの一例を示す図である。図5において、左側が所謂(液晶)表示装置の外部を示しており、右側が表示装置の内部を示している。本実施例では、表示装置に入力される画像情報に関する信号は、図5の符号51、52、53で示されているように、RGB夫々に対して輝度の高低を表す階調情報のデータを有している。例えば、液晶パネルのRGBの構成する画素を一単位とすると、一単位に対して、(R [0~63階調]、G [0~63階調]、B [0~63階調])といった情報により画像の輝度の情報を表現するものである。ここでは、勿論0が低輝度階調で63が高輝度階調を表現する。

10

【0050】

そして、奥行き情報を表すZ信号については位置の階層情報のデータを示しており、Z [0~63]といった情報により奥行き情報を示す。Z信号については0が後面液晶パネルの位置を示し、63が後面液晶パネルの位置を示すものである。勿論逆に、Z信号については63が前面液晶パネルの位置で、0が後面液晶パネルの位置を示すものとしても良い。

【0051】

20

本実施例では、このようなRGB信号とZ信号を1セットとして、後述するように輝度分配テーブルを参照して前面液晶パネルと後面液晶パネルに送信するそれぞれのRGB信号55、56(階調信号)をTCON基板内で生成して出力するものである。

【0052】

次に、図6により輝度分配テーブルを参照して2枚の液晶パネルに対しそれぞれのRGB信号を生成する工程について説明する。図6は、本発明の実施例2のメモリ構成を示した図である。本実施例では、図6に示すように、RGB各色に1枚ずつ輝度分配テーブルを格納したメモリを内蔵している。図6は2枚の液晶パネルを使用した表示装置の場合であり、合計6個(RGB×2)のメモリで構成されている。Z信号54の入力タイミングはRGB信号51、52、53と同一であり、メモリに格納している輝度分配テーブルデータはR、G、B信号とZ信号をリードアドレスとし読み出される。この当該リードアドレスによってメモリより読み出された輝度分配テーブルデータがRGBの表示データとなる。

30

【0053】

図7は、内蔵メモリに格納された輝度分配テーブルの内容を示す図である。例えば、符号70は前面液晶パネル(LCD1)のR用の輝度分配テーブルを示しており、71は後面液晶パネル(LCD2)のR用の輝度分配テーブルを示している。

【0054】

図7の符号70に示すように、本実施例の輝度分配テーブルは、X方向のアドレスにZ信号のデータ、即ち奥行き(階層)が示されており、Y方向のデータは、例えばR信号の濃淡の情報が示されているというものである。

40

【0055】

図7では、入力データのR、G、B信号、Z信号、出力データのR、G、B信号を6ビットとした例を示している。また、内蔵メモリに格納する輝度分配テーブルデータは任意とする。

【0056】

具体例を挙げると、次のようになる。例えば、図7に示すように、R信号としてR [5:0] = 3F、Z信号としてZ [5:0] = 3Fが外部から入力されたとすると、タイミングコントローラ(TCON)はそれぞれ前面液晶パネル(LCD1)のR用の輝度分配テーブル70、後面液晶パネル(LCD2)のR用の輝度分配テーブル71を参照し、前面液晶パネル(LCD1)には27(hex)、後面液晶パネル(LCD2)には00(h

50

e x) を出力し、結果的に R G B 1 系統の入力データと Z 信号を用い、2 系統の出力データに分配することができる。

本実施例では、輝度分配テーブルと Z 信号を有することにより、使用する液晶パネルの数が増加してもタイミングコントローラ (T C O N) への入力データバスは増加しないという効果がある。また液晶パネルが二枚、三枚の表示であれば一般的な Q F P パッケージのタイミングコントローラ 1 個で十分実現可能である。さらに、製品の部品点数削減、T C O N 基板の面積小形化等によるコストメリットも期待できる。

【実施例 3】

【0057】

図 8 は、タイミングコントローラ (T C O N) の外部に輝度分配テーブルを格納した R O M を有する本発明の実施例 3 を説明する図である。外付メモリである R O M (外部 R O M) の内容を表示装置の外から書き換えることが可能なため、表示装置の表示特性 (例えば、B-V 特性等) の違い等によって生じるタイミングコントローラ (輝度分配テーブルの内容が異なるもの) を開発する必要はなくなる。

【0058】

尚、図 9 は、図 8 の外部 R O M の内容をタイミングコントローラ (T C O N) に内蔵した R A M にダウンロード (転送) する際のシーケンスの例である。

【実施例 4】

【0059】

実施例 4 では実施例 3 の外部メモリの構成について説明する。図 10 に示す通りタイミングコントローラ (T C O N) 内部のメモリと同じ容量 (輝度分配テーブル 6 枚 (6 種類) 分のメモリをタイミングコントローラの外部に用いることで、前後液晶パネルの R G B 夫々の表示特性に適した輝度分配テーブルを与えることができる。

【0060】

図 10 の外部メモリを有する構成は、表示特性に優れた表示装置を提供できるが、外部メモリとしてフラッシュメモリ等の高価な大容量記憶媒体が必要となる。更に、外部メモリとタイミングコントローラ (T C O N) の通信がパラレル通信の場合、アドレスバスとデータバスの本数がタイミングコントローラ (T C O N) の端子に追加されるためタイミングコントローラの端子数増加によるコストアップが懸念される。

【0061】

図 11 は、R G B の輝度分配テーブルを共通化し、前後液晶パネル用に 2 枚の輝度分配テーブルで 3 次元表示を実現する外部メモリの構成例である。R G B Z 各 6 ビットの場合、1 枚分の輝度分配テーブルは小容量の比較的安価な E E P R O M 等のシリアル通信メモリで格納可能である。図 11 によれば T C O N 端子数の増加は 2 本、E E P R O M 2 個で図 10 の構成で懸念されたコストアップを解消できる。

【0062】

図 12 は、図 11 で示した前後液晶パネル用の 2 枚の輝度分配テーブルを更に共通化し、1 枚で構成する例である。前側液晶パネル用の輝度分配テーブルと後側液晶パネル用の輝度分配テーブルは図 7 に示す通り、X 方向アドレス (Z データ) にミラー反転することで 3 次元表示が得られる特性がある。この特性を利用することで図 12 の通り 1 枚の輝度分配テーブルを前後液晶パネルで共通化できる。図 12 では 1 個の E E P R O M に格納した前用 R G B の輝度分配テーブルを全 6 個の内蔵メモリにダウンロード (ライト) し、リードの際には後用の R G B 内蔵メモリのみ Z 信号を反転することで前記 X 方向アドレス (Z データ) のミラー反転を実現している。

【実施例 5】

【0063】

次に、本発明の実施例 5 について説明する。実施例 2、3 では、二枚の液晶パネルを用いた三次元映像を表示するために、R G B 信号と Z 信号を使用し、これらのデータを入力とするタイミングコントローラ (T C O N) の開発を行った。信号源に P C を用いた場合、当初期待していた入力タイミングと異なり R G B 信号と Z 信号の位相 (画素の座標位置)

がずれていることが分った。

【0064】

そこで、本実施例では、RGB-Zを用いた三次元表示はRGB信号とZ信号が同相(画素の座標位置が一致)であること必須であると考え、このような要求を満たす表示装置を提供するものである。

【0065】

図13は、RGB信号とZ信号が同期しているタイミングチャートである。R信号とZ信号の1~2画素目に夫々3F,00の順でタイミングコントローラ(TCON)に入力されている。図14は、図10に対しZ信号が1画素分位相ずれたタイミングチャートである。

10

【0066】

図13は、図14に対しZ信号が1画素分位相ずれたタイミングチャート例である。図7を用いると、本来2画素目の出力データは前面液晶パネル(LCD1)に対し00、後面液晶パネル(LCD2)に対して14を期待している。

【0067】

しかし、図14上部の遅れ位相の場合では、2画素目の出力データには、Z信号入力1画素目の3Fが用いられ前面液晶パネル(LCD1)に対し14、後面液晶パネル(LCD2)に対して13を出力してしまう。このように、位相ずれがあると正しい三次元表示が得られない。

【0068】

図15は、図4の構成のタイミングコントローラに図14のような位相ずれを解消する位相調整回路を内蔵したタイミングコントローラ(TCON)のブロック図である。

20

【0069】

図16は、図14同様に1ライン未満の位相ずれを現したタイミングチャートである。また、図17は、RGB信号に対しZ信号が遅れている場合の位相ずれを解消する位相調整回路の構成例を説明する図である。位相調整回路の構成例を図17で説明する。本回路は図16程度の位相のずれ量を想定しているため、記憶媒体にラインメモリ(2ポートRAM)を用いている。尚、本来であればDTMGとDTMG_Zの前後関係を検出する回路有し、遅れ位相と進み位相の両方を解消する位相調整回路例が望ましいが、以下の説明を簡素化するために図17に示す遅れ位相を解消する位相調整回路にとどめている。

30

【0070】

ライト(Write)アドレスカウンタ141は先に入力されるDTMGの立ち上りエッジ毎にクリアされ、DCLKでインクリメントする回路である。ラインメモリに対しライトアドレスを出力する。データ遅延回路142はライトアドレス=0のタイミングと入力データであるRGB信号の1画素目を合わせる遅延回路である。

【0071】

リード(Read)アドレスカウンタ143は後に入力されるDTMG_Zの立ち上りエッジ毎にクリアされ、DCLKでインクリメントする回路である。ラインメモリに対しリードアドレスを出力する。データ遅延回路144はリードアドレス=0のリードされたデータ(RGB)と入力データZの1画素目を合わせる遅延回路である。また、DTMG_Zは図15のドライバI/F生成回路123に入力されるため、Z信号と同量の遅延を行う。

40

【0072】

まとめると、本実施例では、RGB信号とZ信号の位相差を解消する手段を有する点、RGB信号と同期したDTMGとZ信号に同期したDTMG_Zより位相差を検出する点、RGB信号(あるいはZ信号)を一時的に保持する記憶媒体を有する点、先に入力されたDTMG(あるいはDTMG_Z)の立ち上りエッジを基準にして前記記憶媒体用のライトアドレスを生成する回路を有する点、後に入力されたDTMG_Z(あるいはDTMG)の立ち上りエッジを基準にして前記記憶媒体用のリードアドレスを生成する回路を有する点、後に入力されるDTMG_Z(あるいはDTMG)に同期したZ信号(あるいはRGB信

50

号)と前記リードアドレスによるリードデータを同期させることでRGBZの同期をとる点が特徴である。

【0073】

本実施例では、ある程度想定した位相差を考慮しタイミングコントローラ(TCON)にある容量の記憶媒体を内蔵することで、様々な位相差の信号源に対応できる。また、様々な位相差に対応することで、様々な顧客のシステムに対応できる。

【0074】

尚、本発明の各実施例においては、二枚の液晶パネルを使用した表示装置について説明したが、三枚以上の液晶パネルを用いた場合でも各液晶パネルの配置とZ信号に意味付けすれば、二枚の液晶パネルと同様に立体的に見える画像表示が可能となる。

10

【実施例6】

【0075】

次に、本発明の実施例6について説明する。実施例6では、二枚の液晶パネルを使用した表示装置について、二枚の液晶パネルの背面に配置されるCFLやLED等の光源から発せられる熱が二枚の液晶パネルへ及ぼす影響を考慮するものである。

【0076】

即ち、実施例6では、二枚の液晶パネルの前面(光源から遠い側)の液晶パネルと、後面(光源に近い側)の液晶パネルについて、光源からの距離に起因する温度差に着目した。

先に説明した実施例2においても、前面液晶パネル用の輝度分配テーブルと、後面液晶パネル用の輝度分配テーブルの2つの輝度分配テーブルを用意したが、特に液晶パネルの温度変化に起因する輝度の影響まで考慮するものを特に意識してはいない。

20

【0077】

図18は、本実施例における構成を示した図である。図18に示すように、TCON基板34には、タイミングコントローラ(TCON)46、電圧-光強度(輝度)特性あるいは階調-輝度特性(所謂 γ 特性)を設定する場合に使用する階調設定回路(γ 設定回路)151が配置されている。タイミングコントローラ(TCON)46は、図4において説明したドライバI/F信号生成回路47、アドレス生成回路48、ディレイ回路50、前用輝度分配テーブルと後用輝度分配テーブルを格納している外部メモリ81、前用輝度分配テーブルを格納する前用内蔵メモリ491と後用輝度分配テーブルを格納する後用内蔵メモリ492を有して構成されている。

30

【0078】

尚、図18においては、タイミングコントローラ(TCON)46からの出力信号をまとめて341としているが、これは図4におけるドライバI/F生成回路47及びディレイ回路50から出力される信号をまとめたものである。

【0079】

実施例2, 3においては、前面液晶パネル152用と後面液晶パネル153用の輝度を、Z信号を用いて、TCON基板34に配置された前面液晶パネル152用の内蔵メモリ491と後面液晶パネル153用の内蔵メモリ492を用いて振り分けている。

実施例6は、この内蔵メモリ491、492に格納する輝度分配テーブルデータを、温度特性による電圧と輝度の変化を考慮したものとする。

40

【0080】

まず、液晶パネルが温度の変化によりどの程度、電圧-輝度特性が異なってくるのかについて説明する。図19は、横軸に相対電圧を縦軸に相対輝度をとった電圧-輝度特性を示すものである。図16中、161は液晶パネルが45℃の場合の電圧-輝度特性を示している。同様に、162は液晶パネルが55℃の場合の電圧-輝度特性、163は液晶パネルが50℃の場合の電圧-輝度特性、164は液晶パネルが45℃の場合の電圧-輝度特性、165は液晶パネルが35℃の場合の電圧-輝度特性、166は液晶パネルが30℃の場合の電圧-輝度特性、167は液晶パネルが常温(約25℃)の場合の電圧-輝度特性を示している。尚、この場合の温度とは、背面にバックライト装置を配置した場合に

50

において、液晶パネルのバックライト装置側の液晶パネルの中央部における温度を測定した値である。このように、液晶パネルは温度の差によってかなりの電圧－輝度特性に変化があることがわかる。

【0081】

このような光源からの距離により、光源から発せられる熱の影響で前面液晶パネル152と後面液晶パネル153との間で温度差が生じる場合このような温度差の影響を考慮する一つの手段として、実施例6においては、前面液晶パネル152用と後面液晶パネル153用とで液晶パネルの温度を考慮した輝度分配テーブルを持たせるというものである。輝度分配テーブルは所定の温度における電圧－輝度特性曲線を基にして、前面液晶パネルと後面液晶パネルの奥行き情報であるZ信号により、前面液晶パネル用及び後面液晶パネル用の輝度データを得られるように作られている。

10

【0082】

従って、前面液晶パネルの温度と後面液晶パネルの表面温度が異なるような場合には、あらかじめ後面液晶パネルの温度と前面液晶パネルの温度を測定しておき、それぞれの温度特性に合った電圧－輝度特性曲線より、後面用の輝度分配テーブル及び前面用の輝度分配テーブルを準備して使うことにより、後面と前面とで表面温度が変わる場合にも立体感のある表示を得ることが可能になる。

【0083】

次に、階調設定回路151の構成について説明する。図20は、実施例6の階調設定回路151の回路構成を示す図である。

20

【0084】

図20に示すように、この階調設定回路151は電源200に抵抗R1、抵抗R2、・・・、抵抗R10、抵抗R11を直列に接続し、抵抗分割することにより電圧V0、V1、・・・、V8、V9を生成して液晶ドライバに出力するという構成である。

【0085】

この階調設定回路151は、タイミングコントローラ(TCON)46から出力する階調信号に応じて、実際にどのような電圧を液晶パネルに印加するのかを決定するための階調基準電圧を生成する回路である。この階調設定回路151から出力された階調基準電圧342は、前面液晶パネル152のソースドライバ1521と後面液晶パネル153のソースドライバ1531にそれぞれ供給される。尚、1522は前面液晶パネル152のゲートドライバであり、1532は後面液晶パネル153のゲートドライバである。このゲートドライバ1522、1532は、TCON基板34から出力I/F信号341のゲートドライバ制御信号が供給される。

30

【0086】

本実施例の構成により、前面パネルと後面パネルが表面温度の異なる場合にも、前面パネル用と後面パネル用の輝度分配テーブルを独立にすることにより、温度変化に応じた輝度分配テーブルを選択し、前面パネル及び後面パネルの独立の輝度を得ることができる表示装置を提供できる。

【実施例7】

【0087】

実施例6では、前面液晶パネル152用と後面液晶パネル153用に別々の輝度分配テーブルを持たせた構成について主に説明した。しかしながら、このように輝度分配テーブルを2種類用意することは、輝度分配テーブルを格納する外部メモリの容量または個数が増えるということであり、メモリにコストがかかってしまい、最終的には表示装置全体のコストが上がってしまうということになる。

40

【0088】

そこで実施例7では、実施例4の図12で説明したように輝度分配テーブルを1枚に共通化し、TCON基板34上に、前面液晶パネル152用の階調設定回路154と後面液晶パネル153用の階調設定回路155を備え、前面液晶パネル152用と後面液晶パネル153用で、階調基準電圧をそれぞれ別々に生成することを考える。

50

【0089】

図21は、実施例7の全体構成を示す図である。階調設定回路154、155を前面液晶パネル用に2系統もつことで、輝度分配テーブルが1種類であっても、タイミングコントローラ(TCON)46から共通に与えられた階調信号に対して別々の階調基準電圧を印加することが可能となる。

【0090】

次に、階調設定回路154、155の具体的な回路構成を図22により説明する。図22は、前面液晶パネル152と後面液晶パネル153とへ別々の階調基準電圧を生成する場合の具体的な構成である。

【0091】

図22のように、この階調設定回路は電源220に抵抗R1、抵抗R2、・・・、抵抗R10、抵抗R11を直列に接続し、抵抗分割することにより電圧FV0、FV1、・・・、FV8、FV9を生成して前面液晶パネル152のソースドライバ1521に階調基準電圧を出力し、また別に抵抗R12、抵抗R13、・・・、抵抗R21、抵抗R22を直列に接続し、抵抗分割することにより電圧RV0、RV1、・・・、RV8、RV9を生成して後面液晶パネル153のソースドライバ1531に階調基準電圧を出力する構成である。

【0092】

このような構成で、前面液晶パネル152と後面液晶パネル153へ出力する系統を2つにし、各系統の抵抗値を別々に設定することにより独立した階調基準電圧を生成することができ

【0093】

尚、図22においては、上部が図21の階調設定回路154の部分であり、下部が階調設定回路155の部分である。実施例7では、階調設定回路を前面液晶パネル152用と後面液晶パネル153用の2系統もつことにより、前面液晶パネル152と後面液晶パネル153に、タイミングコントローラ(TCON)46から共通に与えられた階調信号に対して、別々の階調基準電圧343、344を各ソースドライバに供給する。前面液晶パネル152のソースドライバ1521においては、階調基準電圧343と出力I/F信号341の前面液晶パネル用のRGB信号55(図4参照)に応じて前面液晶パネル152に所定の電圧を送出する。

【0094】

また、後面液晶パネル153のソースドライバ1531においては、階調基準電圧344と出力I/F信号341の後面液晶パネル用のRGB信号56(図4参照)に応じて後面液晶パネル153に所定の電圧を送出する

本実施例では、このような構成により輝度分配テーブルが1種類であっても前面液晶パネルと後面液晶パネルに所望の階調基準電圧を供給することができる。

【実施例8】

【0095】

実施例8においては、温度センサーを用いて温度変化を検出し、階調に対する液晶電圧を変化させるγ設定回路を設ける。

【0096】

図23は、TCON基板34上に配置された階調設定回路内に、温度検出回路を設けて温度変化に応じた階調基準電圧を生成する回路を示している。

【0097】

図23において、231、232、233、234は温度を検出するサーミスタ(温度センサー)であり、235、236、237、238はオペアンプを示している。サーミスタ231とオペアンプ235を組み合わせ、オペアンプ235からの出力を抵抗R37及び抵抗R38に接続している。また、サーミスタ232とオペアンプ236を組み合わせ、このオペアンプ236の出力を抵抗R26と抵抗R27の間に接続している。また、サーミスタ233とオペアンプ237を組み合わせ、このオペアンプ237の出力

10

20

30

40

50

を抵抗 R 4 1 と抵抗 R 4 2 の間に接続して構成されている。サーミスタ 2 3 4 とオペアンプ 2 3 8 を組み合わせて、オペアンプ 2 3 8 からの出力を抵抗 R 3 0 及び抵抗 R 3 1 に接続している。

【0098】

尚、この構成における上側の一連の抵抗 (R 2 3、R 2 4、・・・、R 3 2、R 3 3) は、図 2 2 における上側の抵抗 (R 1、R 2、・・・、R 1 0、R 1 1) と同様に上側の液晶パネル用の階調基準電圧を生成するための構成であり、また下側の一連の抵抗 (R 3 4、R 3 5、・・・、R 4 3、R 4 4) は、図 2 2 における下側の抵抗 (R 1 2、R 1 3、・・・、R 2 1、R 2 2) と同様に下側の液晶パネル用の階調基準電圧を生成するための構成である。

10

サーミスタは液晶パネルと温度の相関が取れた位置に予め実装する構造とし、適宜な値と特性とする。

【0099】

電源 2 3 0 を R 2 3、R 2 4、・・・、R 3 2、R 3 3 のラダー抵抗で分割した各分割電圧の 2 点をサーミスタとオペアンプで電圧補正をかける事で上側液晶パネル用の階調電圧は変化し、 γ カーブ (輝度対電圧曲線) の変更が可能となる。同様に電源 2 3 0 を R 3 4、R 3 5、・・・、R 4 3、R 4 4 のラダー抵抗で分割した各分割電圧の 2 点をサーミスタとオペアンプで電圧補正をかける事で下側液晶パネル用の階調電圧は変化し、 γ カーブ (輝度対電圧曲線) の変更が可能となる。

【図面の簡単な説明】

20

【0100】

【図 1】二枚の液晶パネルを用いた本発明の表示装置の実施例 1 の構成及び信号のやり取りを示す図である。

【図 2】図 1 のタイミングコントローラの内部構成を示した図である。

【図 3】二枚の液晶パネルを使用した場合のシステム構成を示した図である。

【図 4】本発明の実施例 2 を実現するタイミングコントローラの内部構成を示した図である。

【図 5】本発明の実施例 2 の輝度分配テーブルの一例を示す図である。

【図 6】本発明の実施例 2 の輝度分配テーブルの構成を示した図である。

【図 7】内蔵メモリ内に格納された輝度分配テーブルを示す図である。

30

【図 8】タイミングコントローラの外部に輝度分配テーブルを格納した ROM を有する本発明の実施例 3 を説明する図である。

【図 9】図 8 の外部 ROM の内容をタイミングコントローラに内蔵した RAM にダウンロードする際のシーケンスの例である。

【図 10】実施例 4 における外部メモリ構成を説明する図である。

【図 11】輝度分配テーブルを RGB で共通化することで図 10 より外部メモリの容量を半減した構成図である。

【図 12】輝度分配テーブルを前後パネルで共通化することで図 11 より外部メモリの容量を半減した構成図である。

【図 13】RGB 信号と Z 信号が同期しているタイミングチャートである。

40

【図 14】図 10 に対し Z 信号が 1 画素分位相ずれたタイミングチャートである。

【図 15】図 4 の構成のタイミングコントローラに図 14 のような位相ずれを解消する位相調整回路を内蔵したタイミングコントローラのブロック図である。

【図 16】図 14 同様に 1 ライン未満の位相ずれを現したタイミングチャートである。

【図 17】位相調整回路の構成例を説明する図である。

【図 18】実施例 6 における構成を示す図である。

【図 19】横軸に電圧を縦軸に輝度をとった電圧－輝度特性の温度による変化を示したグラフである。

【図 20】階調設定回路の回路構成図である。

【図 21】実施例 7 の全体構成を示す図である。

50

【図 2 2】 実施例 7 における階調設定回路の回路構成図である。

【図 2 3】 実施例 8 における階調設定回路の回路構成図である。

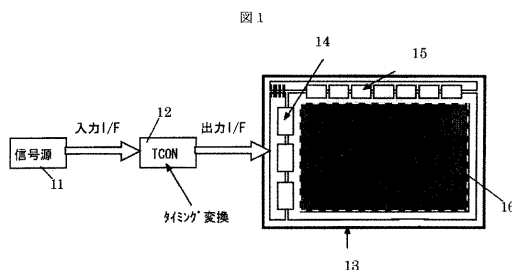
【符号の説明】

【0101】

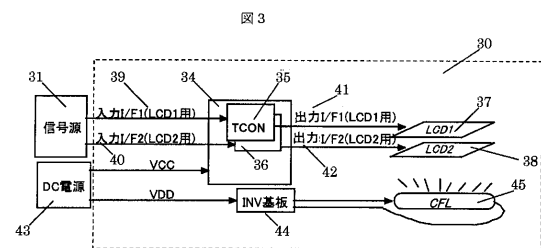
11、31・・・画像信号源、12・・・タイミングコントローラ TCON、13・・・液晶モジュール、14・・・ゲートドライバ、15・・・ソースドライバ、16・・・表示領域、20・・・ドライバ I/F 生成回路、21・・・R の表示データ、22・・・G の表示データ、23・・・B の表示データ、24・・・垂直同期信号 (VSYNC)、25・・・水平同期信号 (HSYNC)、26・・・データタイミングの同期信号 (DTMG)、27・・・ドットクロック (DCLK)、28・・・ソースドライバ制御信号、29・・・ゲートドライバ制御信号、34・・・タイミングコントローラ基板 (TCON 基板)、35、36・・・タイミングコントローラ (TCON)、37・・・LCD1、38・・・LCD2、39・・・LCD1 用入力 I/F、40・・・LCD2 用入力 I/F、41・・・LCD1 用出力 I/F、42・・・LCD2 用出力 I/F、43・・・DC 電源、44・・・INV 基板、45・・・光源、46・・・タイミングコントローラ (TCON)、47・・・ドライバ I/F 生成回路、48・・・アドレス生成回路、49・・・内蔵メモリ、81・・・外付メモリ、151、154、155・・・階調設定回路、341・・・出力 I/F 信号、491・・・前用内蔵メモリ、492・・・後用内蔵メモリ、1521、1531・・・ソースドライバ、1522、1532・・・ゲートドライバ。

10

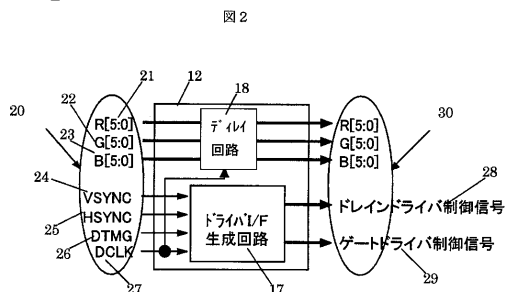
【図 1】



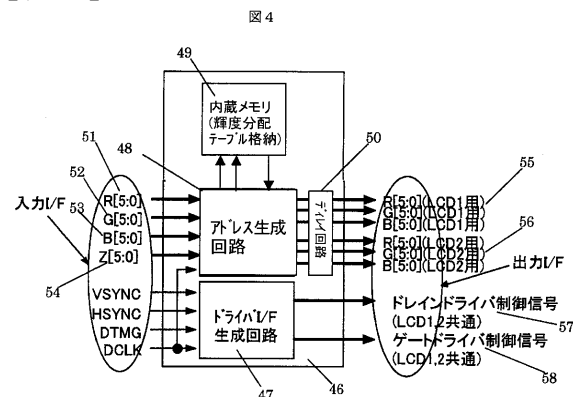
【図 3】



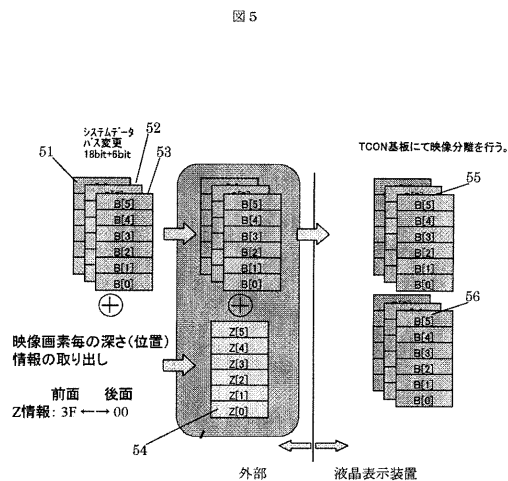
【図 2】



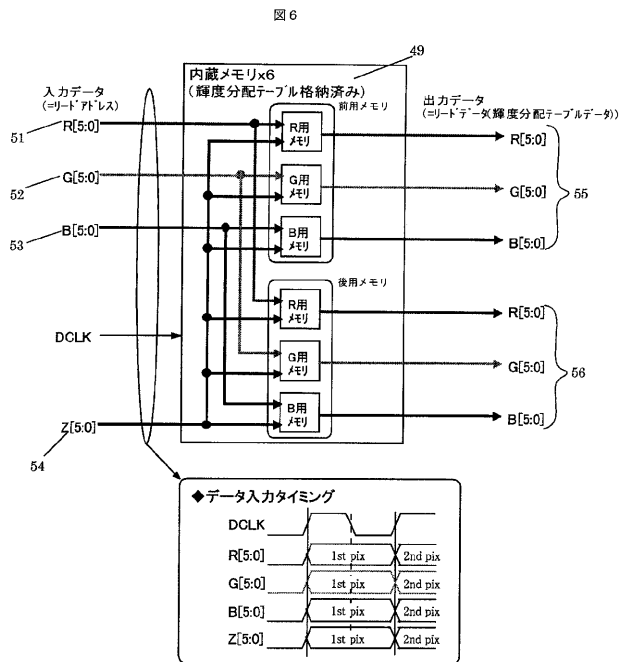
【図 4】



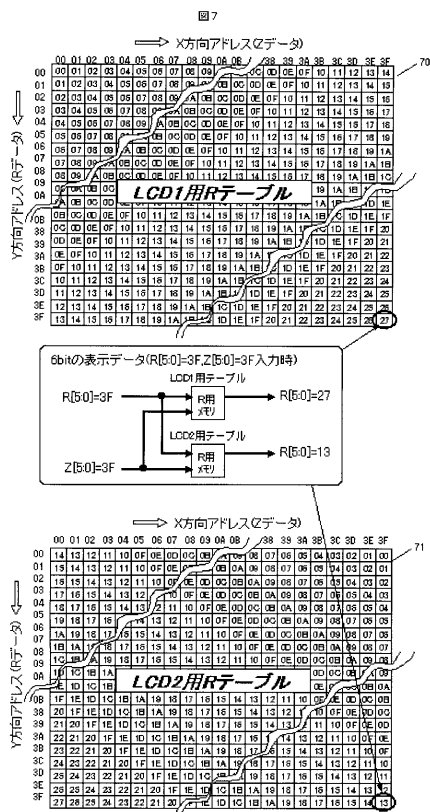
【図 5】



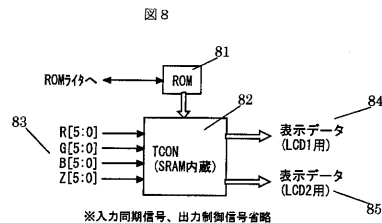
【図 6】



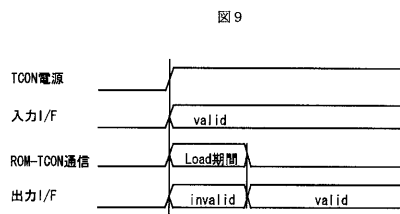
【义 7】



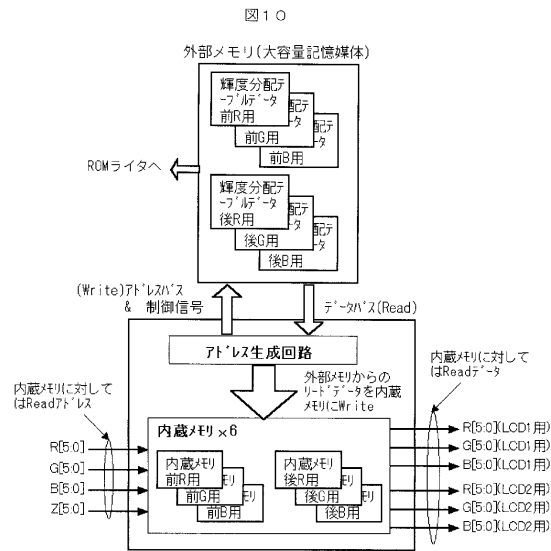
【 义 8 】



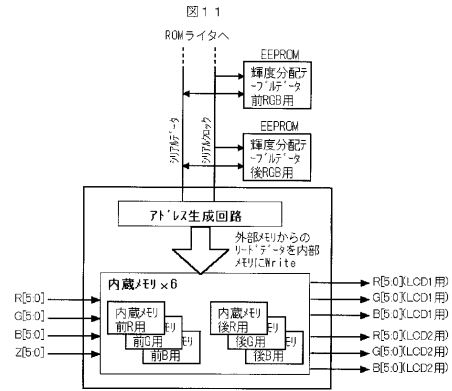
【图 9】



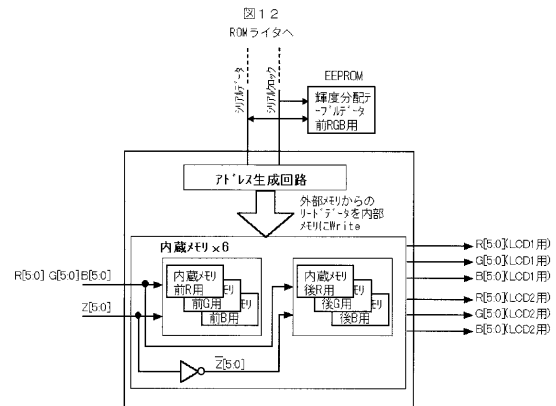
【図 10】



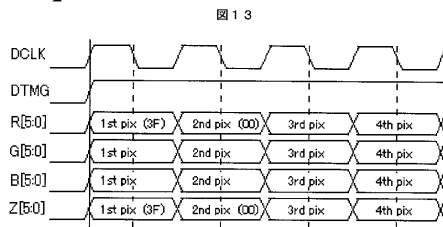
【図 11】



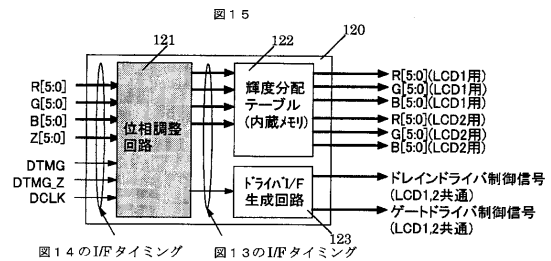
【図 12】



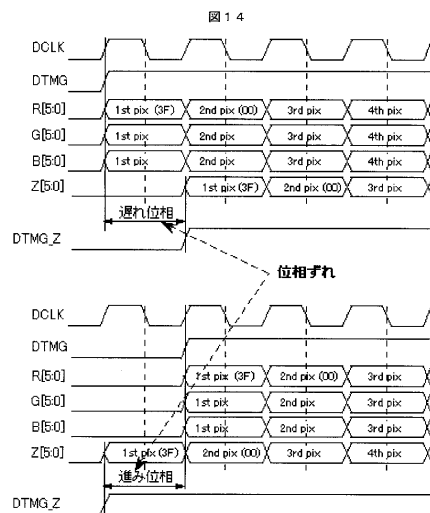
【図 13】



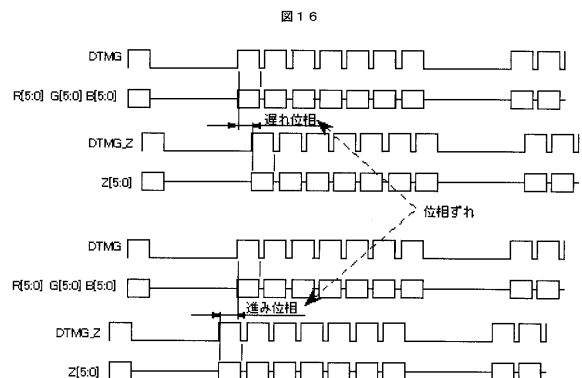
【図 15】



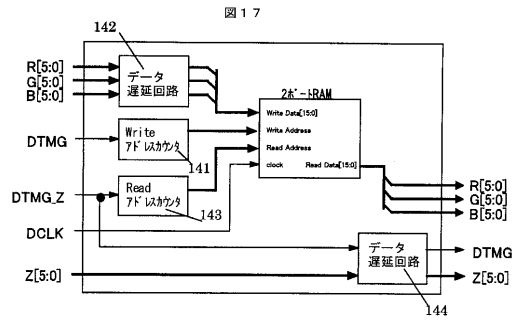
【図 14】



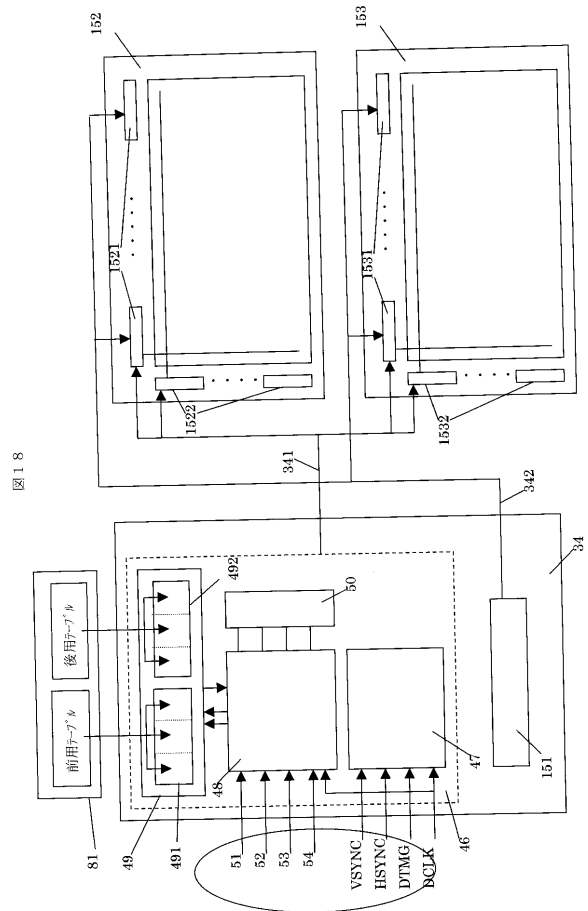
【図 16】



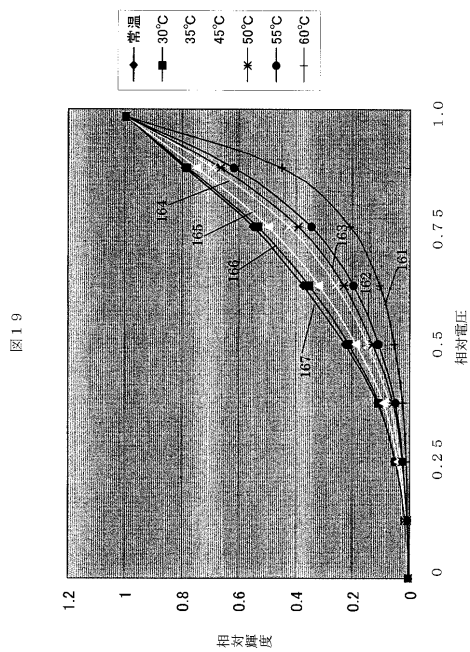
【図 17】



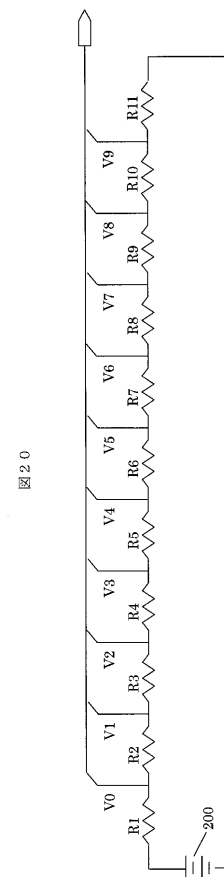
【図 18】



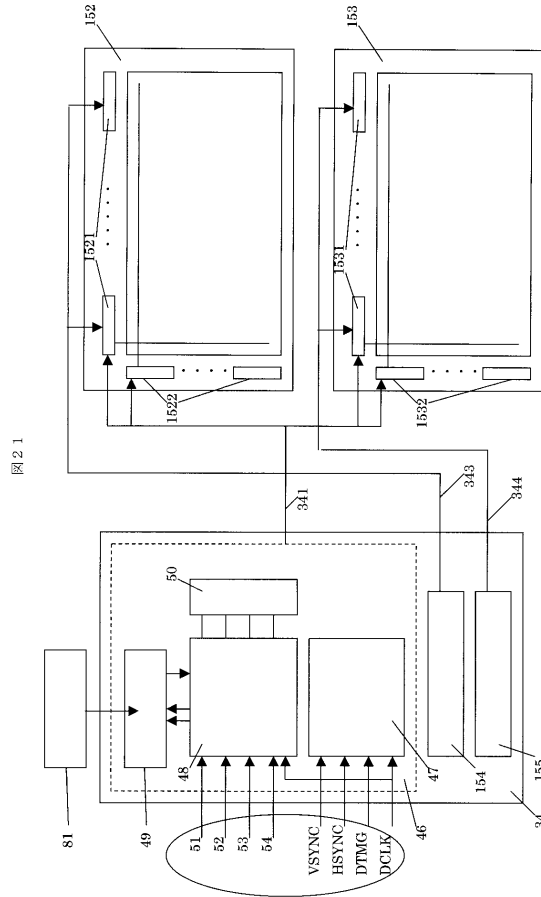
【図 19】



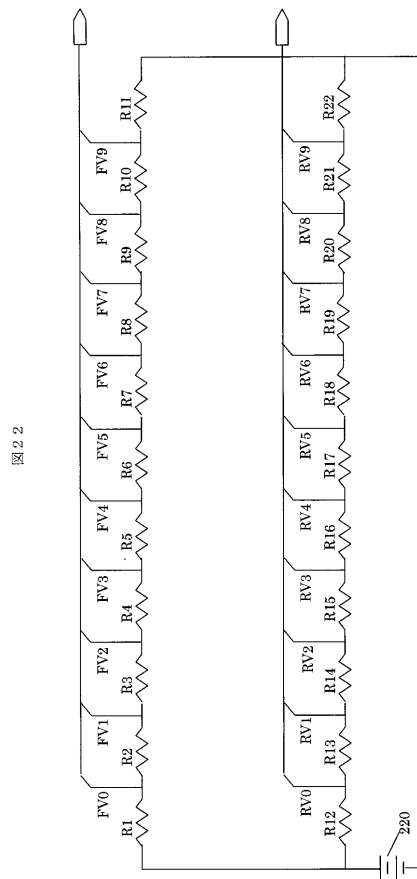
【図 20】



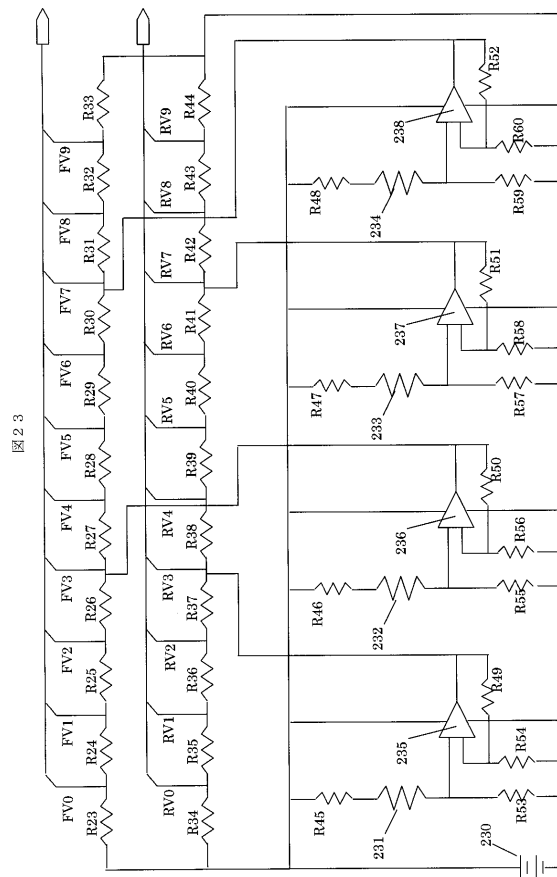
【 図 2 1 】



【 図 2 2 】



【图 2 3】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 2 F 1/1347

(72)発明者 富塚 佳輝

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

(72)発明者 高橋 聡

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

F ターム(参考) 2H088 EA05 MA20

2H089 HA21 HA22 QA06 QA16

5C006 AF62 BF38 EC12 FA19

5C080 AA10 BB05 DD20 EE29 JJ02 JJ03 JJ04 JJ05

5C094 AA51 BA02 BA43 DA03 DB02

专利名称(译)	表示装置		
公开(公告)号	JP2007293352A	公开(公告)日	2007-11-08
申请号	JP2007132968	申请日	2007-05-18
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	田中義則 大平智秀 吉岡洋 富塚佳輝 高橋聡		
发明人	田中 義則 大平 智秀 吉岡 洋 富塚 佳輝 高橋 聡		
IPC分类号	G02F1/13 G09G3/36 G09G3/20 G09F9/46 G02F1/1347		
FI分类号	G02F1/13.505 G09G3/36 G09G3/20.670.L G09G3/20.633.Q G09F9/46.Z G02F1/1347		
F-TERM分类号	2H088/EA05 2H088/MA20 2H089/HA21 2H089/HA22 2H089/QA06 2H089/QA16 5C006/AF62 5C006/BF38 5C006/EC12 5C006/FA19 5C080/AA10 5C080/BB05 5C080/DD20 5C080/EE29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C094/AA51 5C094/BA02 5C094/BA43 5C094/DA03 5C094/DB02 2H189/AA32 2H189/CA36 2H189/HA06 2H189/LA08 2H189/LA20 2H189/NA13		
代理人(译)	小野寺杨枝		
优先权	2005056948 2005-03-02 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示装置，其能够通过重叠多个液晶面板向观看者提供立体显示。解决方案：前液晶面板37和后液晶面板38彼此重叠。显示装置包括TCON板34，在TCON板34上布置有与前液晶面板37和后液晶面板38连接的定时控制器（TCON）35和36。定时控制器35和36基于从外部图像信号源输入的输入I/F信号39和40将输出I/F信号41和42输出到前液晶面板37和后液晶面板38。 2

图3

