

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-96641

(P2008-96641A)

(43) 公開日 平成20年4月24日(2008.4.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09F 9/00 (2006.01)	G09F 9/00 348Z	2H090
G02F 1/1345 (2006.01)	G02F 1/1345	2H092
G02F 1/1333 (2006.01)	G02F 1/1333 500	5G435

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号	特願2006-277467 (P2006-277467)	(71) 出願人	000005049
(22) 出願日	平成18年10月11日(2006.10.11)		シャープ株式会社
			大阪府大阪市阿倍野区長池町22番22号
		(74) 代理人	100077931
			弁理士 前田 弘
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(72) 発明者	清水 行男
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		Fターム(参考)	2H090 JA09 JA15 JA18 JB02 JC01
			LA01 LA04
			2H092 GA48 GA55 GA60 JA24 MA32
			NA17 NA27 PA01 PA08
			5G435 AA14 AA17 BB12 CC09 EE32
			EE37 EE42 GG12 KK02

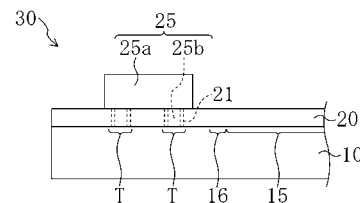
(54) 【発明の名称】 表示装置及びその製造方法

(57) 【要約】

【課題】基板の分断回数を減らすと共に、表示用配線の腐食を抑制する。

【解決手段】表示領域に表示用配線を有し、表示領域の周囲に設けられた非表示領域に表示用配線が延設された入力端子Tを有するアクティブマトリクス基板10と、アクティブマトリクス基板10に対向して配置されたカラーフィルタ基板20と、アクティブマトリクス基板10及びカラーフィルタ基板20の間に設けられた液晶層15とを備えた液晶表示装置30であって、カラーフィルタ基板20は、アクティブマトリクス基板10に対し平面視で同寸法に形成されていると共に、厚さが100μm以下であり、カラーフィルタ基板20には、入力端子Tに達する貫通孔21が設けられ、貫通孔21を介して入力端子Tに接続されたドライバICチップ25が実装されている。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

表示領域に表示用配線を有し、該表示領域の周囲に設けられた非表示領域に上記表示用配線が延設された入力端子を有する第 1 基板と、

上記第 1 基板に対向して配置された第 2 基板とを備えた表示装置であって、

上記第 2 基板は、上記第 1 基板に対し平面視で同寸法に形成されていると共に、厚さが $100\mu\text{m}$ 以下であり、

上記第 2 基板には、上記入力端子に達する貫通孔が設けられていることを特徴とする表示装置。

【請求項 2】

10

請求項 1 に記載された表示装置において、

上記第 2 基板には、上記貫通孔を介して上記入力端子に接続された電子部品が実装されていることを特徴とする表示装置。

【請求項 3】

請求項 1 に記載された表示装置において、

上記電子部品は、上記表示用配線に表示用信号を供給するためのドライバ IC チップであることを特徴とする表示装置。

【請求項 4】

請求項 1 に記載された表示装置において、

上記第 1 基板及び第 2 基板は、ガラス製であることを特徴とする表示装置。

20

【請求項 5】

請求項 1 に記載された表示装置において、

上記第 1 基板は、アクティブマトリクス基板であり、

上記第 2 基板は、カラーフィルタ基板であり、

上記アクティブマトリクス基板及びカラーフィルタ基板の間に液晶層が設けられていることを特徴とする表示装置。

【請求項 6】

表示領域に表示用配線を有し、該表示領域の周囲に設けられた非表示領域に上記表示用配線が延設された入力端子を有するガラス製の第 1 基板と、

上記第 1 基板に対向して配置されたガラス製の第 2 基板とを備え、

30

上記第 2 基板は、上記第 1 基板に対し平面視で同寸法に形成されていると共に、厚さが $100\mu\text{m}$ 以下であり、

上記第 2 基板には、上記入力端子に達する貫通孔が設けられた表示装置を製造する方法であって、

上記第 1 基板、及び該第 1 基板に対し平面視で同寸法に形成され上記第 2 基板を形成するための第 2 基板母材を貼り合わせることににより、貼り合わせ基板体を形成する貼り合わせ工程と、

上記貼り合わせ工程で形成された貼り合わせ基板体の上記第 2 基板母材側をエッチングすることにより、該第 2 基板母材を上記所定厚さになるように薄板化するエッチング工程と、

40

上記エッチング工程で薄板化された貼り合わせ基板体に対し、上記第 2 基板母材側からレーザーを照射することにより、上記貫通孔を形成して上記第 2 基板を作製するレーザー照射工程とを備えることを特徴とする表示装置の製造方法。

【請求項 7】

請求項 6 に記載された表示装置の製造方法において、

上記レーザー照射工程で貫通孔が形成された第 2 基板に対し、該貫通孔を介して上記入力端子に接続するように電子部品を実装する実装工程を備えることを特徴とする表示装置の製造方法。

【発明の詳細な説明】**【技術分野】**

50

【 0 0 0 1 】

本発明は、表示装置及びその製造方法に関し、特に、互いに対向して配置された一対の基板を備えた表示装置に関するものである。

【 背景技術 】

【 0 0 0 2 】

液晶表示装置を構成する液晶表示パネルには、パネル内の表示用配線に表示用信号を供給するためのドライバＩＣ（集積回路：Integrated Circuit）チップが実装されている。このドライバＩＣチップを実装する技術としては、ベアチップと呼ばれるパッケージ化されていないＩＣチップをガラス基板上に直接実装するＣＯＧ（Chip on Glass）実装が広く知られている。

10

【 0 0 0 3 】

例えば、特許文献１には、ＩＣチップを直接フェイスダウンにて液晶表示パネル上に搭載するＣＯＧ構造において、ＩＣチップを液晶表示パネルに接合する異方導電性接着剤のガラス転移点及び軟化点が、ＩＣチップを駆動する入力信号を供給するフレキシブル回路基板を液晶パネルに接合する異方導電性接着剤のガラス転移点及び軟化点よりも１０以上高いことを特徴とする液晶パネルの実装構造が開示されている。これによれば、ＩＣ実装及びフレキシブル回路基板実装の接続信頼性を向上させ、液晶パネルのブロックサイズを大きくしない効果がある、と記載されている。

【 特許文献１ 】 特開平６－８５００４号公報

【 発明の開示 】

20

【 発明が解決しようとする課題 】

【 0 0 0 4 】

図８は、ＣＯＧ実装により実装されたドライバＩＣチップ１２５を備えた一般的な液晶表示装置１３０の平面図であり、図９は、その液晶表示装置１３０のＣＯＧ実装部における側面図である。

【 0 0 0 5 】

液晶表示装置１３０は、図８及び図９に示すように、例えば、互いに対向して配置されたアクティブマトリクス基板１１０及びカラーフィルタ基板１２０を有し、カラーフィルタ基板１２０よりも突出したアクティブマトリクス基板１２０の実装領域ＰにドライバＩＣチップ１２５が実装されている。

30

【 0 0 0 6 】

ここで、アクティブマトリクス基板１１０では、図８に示すように、表示領域Ｄにおいて、互いに平行に延びる複数のゲート線１１２、各ゲート線１１２と直交する方向に互いに平行に延びる複数のソース線１１１などの複数の表示用配線が配設されている。そして、それらの各表示用配線は、実装領域Ｐまで延設されていると共に、実装領域Ｐにおいて、表示用信号を供給するための入力端子Ｔを有している。また、ドライバＩＣチップ１２５は、図９に示すように、チップ本体１２５ａの下面から突出した電極である複数のバンブ電極１２５ｂを有している。

【 0 0 0 7 】

そして、ＣＯＧ実装では、ドライバＩＣチップ１２５のバンブ電極１２５ｂと、アクティブマトリクス基板１１０の実装領域Ｐに配置する入力端子Ｔとを、例えば、異方性導電フィルム（ＡＣＦ：Anisotropic Conductive Film）によって電氣的に接続するようになっている。

40

【 0 0 0 8 】

ところで、上記従来のＣＯＧ実装の液晶表示装置１３０を製造する際には、図９に示すように、カラーフィルタ基板１２０を形成するためのガラス母基板（図９中の２点鎖線参照）を位置Ｃ１及び位置Ｃ２で２回分断する必要があった。

【 0 0 0 9 】

また、実装領域Ｐにおける表示用配線は、保護膜で覆うなどの手段を講じない限り、その表面が露出してしまうので、腐食するおそれがあった。

50

【 0 0 1 0 】

本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、基板の分断回数を減らすと共に、表示用配線の腐食を抑制することにある。

【課題を解決するための手段】

【 0 0 1 1 】

上記目的を達成するために、本発明は、表示用配線及びその表示用配線に接続された入力端子を有する第 1 基板に対向して配置された第 2 基板が、第 1 基板に対し平面視で同寸法に形成され、且つ $100\mu\text{m}$ 以下の厚さであり、第 1 基板の入力端子に達する貫通孔を有するようにしたものである。

【 0 0 1 2 】

具体的に本発明に係る表示装置は、表示領域に表示用配線を有し、該表示領域の周囲に設けられた非表示領域に上記表示用配線が延設された入力端子を有する第 1 基板と、上記第 1 基板に対向して配置された第 2 基板とを備えた表示装置であって、上記第 2 基板は、上記第 1 基板に対し平面視で同寸法に形成されていると共に、厚さが $100\mu\text{m}$ 以下であり、上記第 2 基板には、上記入力端子に達する貫通孔が設けられていることを特徴とする。

【 0 0 1 3 】

上記の構成によれば、第 2 基板が第 1 基板に対し平面視で同寸法に形成され、且つ $100\mu\text{m}$ 以下の厚さであり、また、第 2 基板には、貫通孔を介して第 1 基板の入力端子に接続される電子部品などが実装可能であるので、従来のように、第 2 基板のうち、ドライバ

【 0 0 1 4 】

また、第 2 基板が第 1 基板に対し平面視で同寸法に形成されているので、第 1 基板上の表示用配線が第 2 基板に覆われ、第 1 基板上の表示用配線の腐食が抑制される。

【 0 0 1 5 】

したがって、上記の構成によれば、基板の分断回数を減らすと共に、表示用配線の腐食を抑制することが可能になる。

【 0 0 1 6 】

また、電子部品などを実装する領域には、上記のように、第 1 基板だけでなく、第 2 基板も配置されているので、実装領域 P にアクティブマトリクス基板 110 (第 1 基板) だけが配置された従来の液晶表示装置 130 (図 8 及び図 9 参照) よりも、電子部品などを実装する領域における表示装置自体の強度が向上する。

【 0 0 1 7 】

上記第 2 基板には、上記貫通孔を介して上記入力端子に接続された電子部品が実装されていてもよい。

【 0 0 1 8 】

上記の構成によれば、電子部品が実装される表示装置において、本発明の作用効果が具体的に奏される。

【 0 0 1 9 】

上記電子部品は、上記表示用配線に表示用信号を供給するためのドライバ IC チップであってもよい。

【 0 0 2 0 】

上記の構成によれば、ドライバ IC チップが実装される表示装置において、本発明の作用効果が具体的に奏される。

【 0 0 2 1 】

上記第 1 基板及び第 2 基板は、ガラス製であってもよい。

【 0 0 2 2 】

上記の構成によれば、表示装置を構成する第 1 基板及び第 2 基板がガラス製であるので

10

20

30

40

50

、エッチングによる基板の薄板化が可能になり、本発明の作用効果が具体的に奏される。

【 0 0 2 3 】

また、電子部品などを実装する領域には、第 1 基板だけでなく、第 2 基板も配置されているので、実装領域 P にアクティブマトリクス基板 1 1 0 (第 1 基板) だけが配置された従来の液晶表示装置 1 3 0 (図 8 及び図 9 参照) よりも、電子部品などを実装する領域における表示装置自体の割れが抑制される。

【 0 0 2 4 】

上記第 1 基板は、アクティブマトリクス基板であり、上記第 2 基板は、カラーフィルタ基板であり、上記アクティブマトリクス基板及びカラーフィルタ基板の間に液晶層が設けられていてもよい。

10

【 0 0 2 5 】

上記の構成によれば、互いに対向して配置されたアクティブマトリクス基板及びカラーフィルタ基板と、それらの両基板の間に設けられた液晶層とを備えた液晶表示装置において、本発明の作用効果が具体的に奏される。

【 0 0 2 6 】

また、本発明に係る表示装置の製造方法は、表示領域に表示用配線を有し、該表示領域の周囲に設けられた非表示領域に上記表示用配線が延設された入力端子を有するガラス製の第 1 基板と、上記第 1 基板に対向して配置されたガラス製の第 2 基板とを備え、上記第 2 基板は、上記第 1 基板に対し平面視で同寸法に形成されていると共に、厚さが $100\mu\text{m}$ 以下であり、上記第 2 基板には、上記入力端子に達する貫通孔が設けられた表示装置を製造する方法であって、上記第 1 基板、及び該第 1 基板に対し平面視で同寸法に形成され上記第 2 基板を形成するための第 2 基板母材を貼り合わせることにより、貼り合わせ基板体を形成する貼り合わせ工程と、上記貼り合わせ工程で形成された貼り合わせ基板体の上記第 2 基板母材側をエッチングすることにより、該第 2 基板母材を上記所定厚さになるように薄板化するエッチング工程と、上記エッチング工程で薄板化された貼り合わせ基板体に対し、上記第 2 基板母材側からレーザーを照射することにより、上記貫通孔を形成して上記第 2 基板を作製するレーザー照射工程とを備えることを特徴とする。

20

【 0 0 2 7 】

上記の方法によれば、エッチング工程において、貼り合わせ工程で形成された貼り合わせ基板体の第 2 基板母材側をエッチングするので、第 2 基板母材の厚さを容易に $100\mu\text{m}$ 以下にすることが可能になる。さらに、レーザー照射工程において、貼り合わせ基板体の $100\mu\text{m}$ 以下に薄板化された第 2 基板母材に対しレーザーを照射するので、第 2 基板母材に第 1 基板上の入力端子に達する貫通孔が容易に形成されると共に、第 2 基板が作製される。

30

【 0 0 2 8 】

これにより、第 2 基板が第 1 基板に対し平面視で同寸法に形成され、且つ $100\mu\text{m}$ 以下の厚さであり、また、第 2 基板には、例えば、実装工程において、貫通孔を介して第 1 基板の入力端子に接続される電子部品などが実装可能であるので、従来のように、第 2 基板のうち、ドライバ IC チップなどを実装するための領域を分断により除去する必要がない。そのため、第 2 基板の分断が第 1 基板に対し平面視で同寸法にするための分断だけになるので、第 2 基板に対する分断回数が減ることになる。

40

【 0 0 2 9 】

また、第 2 基板が第 1 基板に対し平面視で同寸法に形成されるので、第 1 基板上の表示用配線が第 2 基板に覆われ、第 1 基板上の表示用配線の腐食が抑制される。

【 0 0 3 0 】

したがって、上記の方法によれば、基板の分断回数を減らすと共に、表示用配線の腐食を抑制することが可能になる。

【 0 0 3 1 】

上記レーザー照射工程で貫通孔が形成された第 2 基板に対し、該貫通孔を介して上記入力端子に接続するように電子部品を実装する実装工程を備えてもよい。

50

【 0 0 3 2 】

上記の方法によれば、実装工程において、レーザー照射工程で第 2 基板母材に形成された貫通孔を介して第 1 基板の入力端子に接続するように電子部品が実装されるので、電子部品が実装される表示装置において、本発明の作用効果が具体的に奏される。

【 発明の効果 】

【 0 0 3 3 】

本発明によれば、表示用配線及びその表示用配線が延設された入力端子を有する第 1 基板に対向して配置された第 2 基板が、第 1 基板に対し平面視で同寸法に形成され、且つ 100 μm 以下の厚さであり、第 1 基板の入力端子に達する貫通孔を有しているため、基板の分断回数を減らすと共に、表示用配線の腐食を抑制することができる。

10

【 発明を実施するための最良の形態 】

【 0 0 3 4 】

以下、本発明の実施形態を図面に基づいて詳細に説明する。以下の実施形態では、電子部品が実装された表示装置として、ドライバ IC チップが実装された液晶表示装置について説明する。なお、本発明は、以下の実施形態に限定されるものではない。

【 0 0 3 5 】

図 1 は、本発明の実施形態に係る液晶表示装置 30 の平面図である。そして、図 2 は、液晶表示装置 30 の実装部の側面図であり、図 3 は、図 2 に対応する液晶表示装置 30 の実装部の断面図である。

【 0 0 3 6 】

20

液晶表示装置 30 は、図 1 ~ 図 3 に示すように、第 1 基板であるアクティブマトリクス基板 10 と、アクティブマトリクス基板 10 に対向して配置された第 2 基板であるカラーフィルタ基板 20 と、アクティブマトリクス基板 10 及びカラーフィルタ基板 20 の間に設けられた液晶層 15 と、アクティブマトリクス基板 10 及びカラーフィルタ基板 20 の間で液晶層 15 を包囲するように枠状に設けられたシール部 16 とを備えている。また、液晶表示装置 30 では、表示に寄与する表示領域 D と、表示領域 D の周囲の表示に寄与しない非表示領域 N とが規定され、非表示領域 N にドライバ IC チップ 25 が異方性導電フィルム（以下、ACF と称する）26 を介して実装されている。

【 0 0 3 7 】

アクティブマトリクス基板 10 は、表示領域 D において、互いに平行に延びる複数のゲート線 12 と、各ゲート線 12 と直交する方向に互いに平行に延びる複数のソース線 11 と、各ゲート線 12 及び各ソース線 11 の交差部分にそれぞれスイッチング素子として設けられた複数の薄膜トランジスタ（以下、TFT と称する）と、各 TFT に対応してそれぞれ設けられた複数の画素電極とを備えている。

30

【 0 0 3 8 】

アクティブマトリクス基板 10 では、ゲート線 12 及びソース線 11 などの表示用配線が非表示領域 N に延設され非表示領域 N のドライバ IC チップ 25 が実装される領域で入力端子 T となっている。

【 0 0 3 9 】

カラーフィルタ基板 20 は、アクティブマトリクス基板 10 を覆うように、アクティブマトリクス基板 10 に対し平面視で同寸法に形成され、厚さが 100 μm 以下（好ましくは、10 μm ~ 50 μm ）になっている。

40

【 0 0 4 0 】

また、カラーフィルタ基板 20 は、表示領域 D において、アクティブマトリクス基板 10 の各画素電極に対応するように R・G・B の着色層が設けられたカラーフィルタ層と、カラーフィルタ層を覆うように設けられた共通電極とを備えている。

【 0 0 4 1 】

カラーフィルタ基板 20 には、非表示領域 N において、アクティブマトリクス基板 10 と貼り合わされた際に、アクティブマトリクス基板 10 の各入力端子 T に達する貫通孔 21 が設けられている。

50

【 0 0 4 2 】

液晶層 1 5 は、電気光学特性を有するネマチック液晶を含んでいる。

【 0 0 4 3 】

ドライバ IC チップ 2 5 は、図 2 及び図 3 に示すように、半導体素子であるチップ本体 2 5 a と、そのチップ本体 2 5 a の下面に突出するように設けられた複数のバンプ電極 2 5 b とを備えている。ここで、カラーフィルタ基板 2 0 の貫通孔 2 1 は、ドライバ IC チップ 2 5 の各バンプ電極 2 5 b が収容されるように直径 1 0 0 μ m (又は 1 0 0 μ m 角) 程度に形成されている。なお、カラーフィルタ基板 2 0 の貫通孔 2 1 は、ドライバ IC チップ 2 5 のチップ本体 2 5 a の少なくとも下部が収容されるように、チップ本体 2 5 a の外形サイズに開口して形成されていてもよい。

10

【 0 0 4 4 】

A C F 2 6 は、プラスチックビーズに N i や A u などメッキした導電粒子 2 6 a と、導電粒子 2 6 a の分散媒であるエポキシ樹脂などからなるフィルム状の樹脂層 2 6 b とを備えている。そして、液晶表示装置 3 0 では、図 3 に示すように、A C F 2 6 を介してドライバ IC チップ 2 5 を加熱及び加圧することにより、導電粒子 2 6 a が各バンプ電極 2 5 b 及び入力端子 T の間に押さえつけられた状態で各バンプ電極 2 5 b 及び入力端子 T が樹脂層 2 6 b によって固定され、各バンプ電極 2 5 b と入力端子 T バンプ 2 とが電氣的に接続されている。

【 0 0 4 5 】

上記構成の液晶表示装置 3 0 では、各画素電極毎に 1 つの画素が構成されており、各画素において、ドライバ IC チップ 2 5 を介してゲート線 1 2 からゲート信号がゲート電極に送られて T F T がオン状態になったときに、ドライバ IC チップ 2 5 を介してソース線 1 1 からソース信号がソース電極に送られることにより、半導体層及びドレイン電極を介して画素電極に所定の電荷を書き込まれる。このとき、画素電極と共通電極との間で電位差が生じ、液晶層 1 5 に所定の電圧が印加される。そして、液晶表示装置 3 0 では、液晶層 1 5 に印加される電圧を変えることによって、液晶層 1 5 の配向状態を変えて液晶層 1 5 の光透過率を調整して画像が表示される。

20

【 0 0 4 6 】

次に、上記構成の液晶表示装置 3 0 を製造する方法について図 4 ~ 図 7 を用いて説明する。本実施形態の製造方法は、アクティブマトリクス基板作製工程、カラーフィルタ基板母材作製工程、貼り合わせ工程、エッチング工程、液晶注入工程、レーザー照射工程及び実装工程を備えている。

30

【 0 0 4 7 】

< アクティブマトリクス基板作製工程 >

まず、厚さ 0 . 4 m m 程度のガラス基板の基板全体に、アルミニウムなどの金属膜をスパッタリング法により成膜し、その後、フォトリソグラフィー技術 (Photo Engraving Process、以下、「 P E P 技術」と称する) によりパターン形成して、ゲート線 1 2、及びゲート線 1 2 の突出部であるゲート電極などを形成する。

【 0 0 4 8 】

続いて、ゲート線 1 2 及びゲート電極などが形成された基板全体に、C V D (Chemical Vapor Deposition) 法により窒化シリコン膜などを成膜し、ゲート絶縁膜を形成する。

40

【 0 0 4 9 】

さらに、ゲート絶縁膜が形成された基板全体に、C V D 法により真性アモルファスシリコン膜、及びリンがドーブされた n + アモルファスシリコン膜を順に成膜し、その後、ゲート電極上に P E P 技術により島状にパターン形成して半導体層を形成する。

【 0 0 5 0 】

そして、半導体層が形成された基板全体に、アルミニウムなどからなる金属膜をスパッタリング法により成膜し、その後、P E P 技術によりパターン形成して、ソース線 1 1、ソース線 1 1 の突出部であるソース電極、及びソース電極に対峙して配置するドレイン電極などを形成する。

50

【 0 0 5 1 】

さらに、ソース電極及びドレイン電極をマスクとして、 $n +$ アモルファスシリコン層の一部を除去することにより、チャンネル領域をパターン形成して、TFTを形成する。

【 0 0 5 2 】

続いて、TFTが形成された基板全体に、CVD法により窒化シリコン膜などを成膜して、層間絶縁膜を形成する。

【 0 0 5 3 】

その後、層間絶縁膜のドレイン電極に対応する部分をエッチング除去して、コンタクトホールを形成する。

【 0 0 5 4 】

さらに、層間絶縁膜上の基板全体に、ITO (Indium Tin Oxide) 膜をスパッタリング法により成膜し、その後、PEP技術によりパターン形成して、画素電極を形成する。

【 0 0 5 5 】

最後に、画素電極上の基板全体に、ポリイミド樹脂を塗布し、ラビング法により、その表面に配向処理を施し配向膜を形成する。

【 0 0 5 6 】

以上のようにして、アクティブマトリクス基板 10 を作製することができる。

【 0 0 5 7 】

< カラーフィルタ基板母材作製工程 >

まず、厚さ 0.4 mm 程度のガラス基板上に、顔料分散法等を用いて、カラーフィルタ層を形成する。

【 0 0 5 8 】

次いで、カラーフィルタ層上に、印刷法により、オーバーコート層を形成する。

【 0 0 5 9 】

さらに、オーバーコート層上に、スパッタリング法により、ITO 膜を成膜した後、PEP 技術などによりパターン形成して、共通電極を形成する。

【 0 0 6 0 】

最後に、共通電極を覆うように基板全面に、印刷法により、ポリイミド系樹脂を塗布し、ラビング法により、その表面に配向処理を施し配向膜を形成する。

【 0 0 6 1 】

以上のようにして、カラーフィルタ基板母材 20 a を作製することができる。

【 0 0 6 2 】

< 貼り合わせ工程 >

まず、アクティブマトリクス基板 10 及びカラーフィルタ基板母材 20 a の一方の基板にスクリーン印刷により、熱硬化性エポキシ樹脂などからなるシール材料を液晶注入口の部分に欠いた枠状パターンに塗布して、シール部 16 を形成する。

【 0 0 6 3 】

続いて、アクティブマトリクス基板 10 及びカラーフィルタ基板母材 20 a の他方の基板に液晶層 15 の厚さに相当する直径を有し、プラスチックなどからなる球状のスペーサーを散布する。

【 0 0 6 4 】

さらに、図 4 に示すように、アクティブマトリクス基板 10 とカラーフィルタ基板母材 20 a とを貼り合わせた後に、シール部 16 を硬化させて貼り合わせ基板体 30 a を形成する。

【 0 0 6 5 】

< エッチング工程 >

まず、貼り合わせ基板体 30 a のアクティブマトリクス基板 10 側の表面に保護フィルムを貼り付ける。

【 0 0 6 6 】

続いて、保護フィルムが貼り付けられた貼り合わせ基板体 30 a のカラーフィルタ基板

10

20

30

40

50

母材 20a 側の表面をフッ酸系のエッチング液に浸し、カラーフィルタ基板母材 20a の表面をエッチングすることにより、図 5 に示すように、50 μm 程度に薄板化されたカラーフィルタ基板母材 20b を有する貼り合わせ基板体 30b を形成する。

【0067】

その後、貼り合わせ基板体 30b のアクティブマトリクス基板 10 側の表面に貼り付けられた保護フィルムを剥離する。

【0068】

なお、エッチング工程では、エッチング液に研磨剤を分散させ、エッチング液による化学的研磨と、研磨剤による機械的研磨とを同時に行ってもよい。

【0069】

< 液晶注入工程 >

貼り合わせ基板体 30b に減圧法により液晶材料を注入した後、液晶注入口に UV (Ultraviolet) 硬化樹脂を塗布し、UV 照射により、液晶材料を封止して液晶層 15 を形成する。

【0070】

< レーザー照射工程 >

図 6 に示すように、貼り合わせ基板体 30b に対しカラーフィルタ基板母材 20b 側から、例えば KrF エキシマレーザー ($\lambda = 248\text{nm}$) などの UV レーザー光 5 を照射することにより、アクティブマトリクス基板 10 上の各入力端子 T に達する貫通孔 21 を形成して、貼り合わせ基板体 30c を形成する。

【0071】

< 実装工程 >

まず、図 7 に示すように、貫通孔 21 及びパンプ電極 25b が嵌合するように位置合わせして、貼り合わせ基板体 30c の非表示領域 N に ACF 26 を介してドライバ IC チップ 25 を配置させる。

【0072】

続いて、ドライバ IC チップ 25 の背面に圧着ツールを押し当てて、その圧着ツールで、例えば 150 ~ 200 で加熱しながら加圧する。これによって、図 3 に示すように、ACF 26 中の導電粒子 26a が各パンプ電極 25b 及び入力端子 T の間に押さえつけられた状態で樹脂層 26b がチップ本体 25a の下側で硬化して各パンプ電極 25b 及び入力端子 T が固定されるので、各パンプ電極 25b と入力端子 T とが電氣的に接続されると共に、カラーフィルタ基板 20 上の非表示領域 N にドライバ IC チップ 25 が実装される。

【0073】

以上のようにして、液晶表示装置 30 を製造することができる。

【0074】

以上説明したように、本実施形態の液晶表示装置 30 及びその製造方法によれば、エッチング工程において、貼り合わせ工程で形成された貼り合わせ基板体 30a のカラーフィルタ基板母材 20a 側をエッチングするので、カラーフィルタ基板母材 20a の厚さを容易に 100 μm 以下にすることができる。さらに、レーザー照射工程において、貼り合わせ基板体 30b の 100 μm 以下に薄板化されたカラーフィルタ基板母材 20b に対しレーザーを照射するので、カラーフィルタ基板母材 20b にアクティブマトリクス基板 10 上の入力端子 T に達する貫通孔 21 が容易に形成されて、カラーフィルタ基板 20 を作製することができる。

【0075】

これにより、カラーフィルタ基板 20 がアクティブマトリクス基板 10 に対し平面視で同寸法に形成され、且つ 100 μm 以下の厚さであり、また、カラーフィルタ基板 20 には、実装工程において、貫通孔 21 を介してアクティブマトリクス基板 10 の入力端子 T に接続されるドライバ IC チップ 25 が実装されるので、従来のように、カラーフィルタ基板のうち、ドライバ IC チップなどを実装するための領域を分断により除去する必要が

10

20

30

40

50

ない。そのため、カラーフィルタ基板 20 の分断がアクティブマトリクス基板 10 に対し平面視で同寸法にするための分断だけになるので、カラーフィルタ基板 20 に対する分断回数を減らすことができる。

【0076】

また、カラーフィルタ基板 20 がアクティブマトリクス基板 10 に対し平面視で同寸法に形成されているので、アクティブマトリクス基板 10 上のゲート線 12 やソース線 11 などの表示用配線がカラーフィルタ基板 20 に覆われ、アクティブマトリクス基板 10 上の表示用配線の腐食を抑制することができる。

【0077】

したがって、本実施形態の液晶表示装置 30 及びその製造方法によれば、基板の分断回数を減らすと共に、表示用配線の腐食を抑制することができる。

10

【0078】

また、上記実施形態では、ドライバ IC チップ 25 を実装する領域に、アクティブマトリクス基板 10 だけでなく、カラーフィルタ基板 20 も配置されているので、実装領域 P にアクティブマトリクス基板 110 だけが配置された従来の液晶表示装置 130 (図 8 及び図 9 参照) よりも、ドライバ IC チップ 25 を実装する領域における液晶表示装置 30 自体の割れを抑制することができる。

【0079】

また、上記実施形態では、ドライバ IC チップ 25 がカラーフィルタ基板 20 の表面上に実装されているので、例えば、ドライバ IC チップ 25 を表示領域 D の近傍に配置することができ、ドライバ IC チップ 25 を実装する位置の自由度が高くなっている。これに対して、従来では、図 9 に示すように、カラーフィルタ基板 120 の縁部との物理的な位置関係によって、ドライバ IC チップ 125 の実装可能な位置に制約があり、ドライバ IC チップ 125 を表示領域 D の近傍に配置できなかった。

20

【0080】

さらに、上記実施形態では、実装工程において、ドライバ IC チップ 25 のパンプ電極 25b とアクティブマトリクス基板 10 の入力端子 T とを ACF 26 によって接続させる方法を例示したが、本発明は、パンプ電極 25b と入力端子 T とをレーザー光による共晶、及び ACP (Anisotropic Conductive Paste) や NCP (Non Conductive Paste) のようなペースト系の接着剤などによって接続させてもよい。

30

【0081】

また、上記実施形態では、カラーフィルタ基板 20 に実装する電子部品として、ドライバ IC チップ 25 を例示したが、本発明は、電子部品として、光センサーなどを実装してもよい。

【0082】

さらに、上記実施形態では、表示装置として、アクティブマトリクス駆動方式の液晶表示装置を例示したが、本発明は、パッシブマトリクス駆動方式の液晶表示装置、及び水分混入防止用に対向基板が貼り合わせられた EL (electroluminescence) 表示装置などのその他の表示装置にも適用することができる。

【0083】

40

また、上記実施形態では、ガラス基板により構成された表示装置を例示したが、本発明は、プラスチック基板などにより構成された表示装置にも適用することができる。さらに、第 1 基板がプラスチック基板により構成され、第 2 基板がガラス基板により構成された表示装置であってもよい。

【産業上の利用可能性】

【0084】

以上説明したように、本発明は、基板の分断回数を減らすと共に、表示用配線の腐食を抑制することができるので、互いに対向して配置された一対の基板を備えた表示装置全般について有用である。

【図面の簡単な説明】

50

【 0 0 8 5 】

【図 1】本発明の実施形態に係る液晶表示装置 3 0 の平面図である。

【図 2】液晶表示装置 3 0 の側面図である。

【図 3】液晶表示装置 3 0 の断面図である。

【図 4】液晶表示装置 3 0 を製造する際の貼り合わせ工程を示す断面図である。

【図 5】液晶表示装置 3 0 を製造する際のエッチング工程を示す断面図である。

【図 6】液晶表示装置 3 0 を製造する際のレーザー照射工程を示す断面図である。

【図 7】液晶表示装置 3 0 を製造する際の実装工程を示す断面図である。

【図 8】従来の液晶表示装置 1 3 0 の平面図である。

【図 9】液晶表示装置 1 3 0 の側面図である。

10

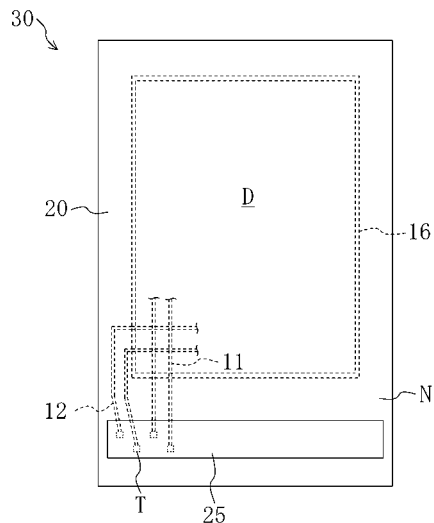
【符号の説明】

【 0 0 8 6 】

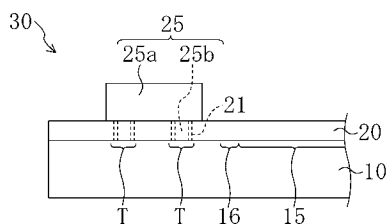
- D 表示領域
- N 非表示領域
- T 入力端子
- 5 UVレーザー光
- 1 0 アクティブマトリクス基板（第 1 基板）
- 1 1 ソース線（表示用配線）
- 1 2 ゲート線（表示用配線）
- 1 5 液晶層
- 2 0 カラーフィルタ基板（第 2 基板）
- 2 1 貫通孔
- 2 5 ドライバ IC チップ（電子部品）
- 3 0 液晶表示装置
- 3 0 a ~ 3 0 c 貼り合わせ基板体

20

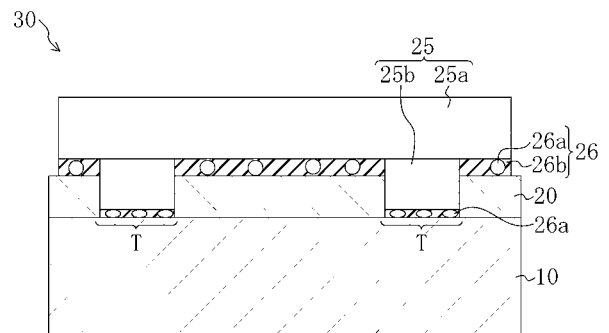
【図 1】



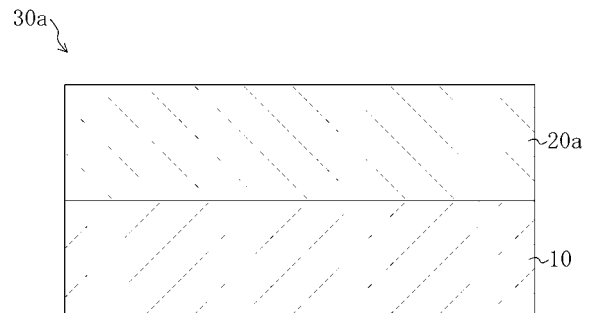
【図 2】



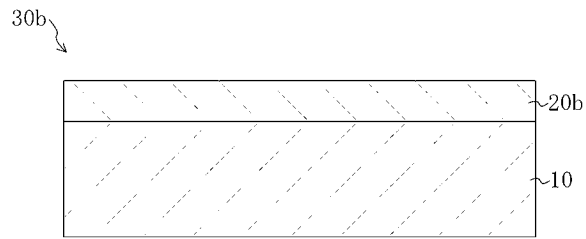
【図 3】



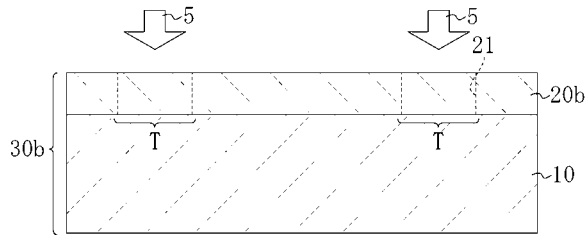
【図 4】



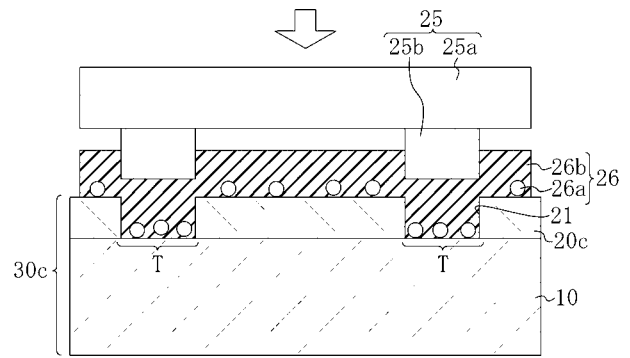
【図 5】



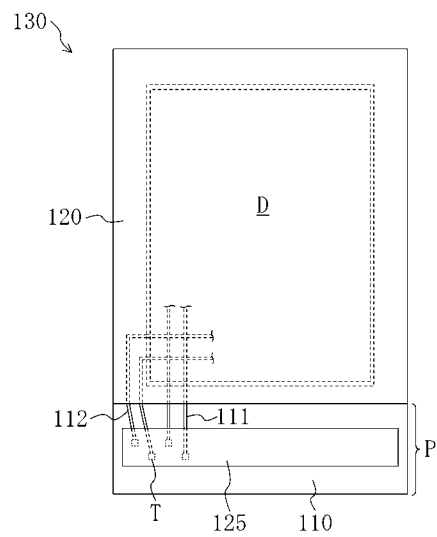
【図 6】



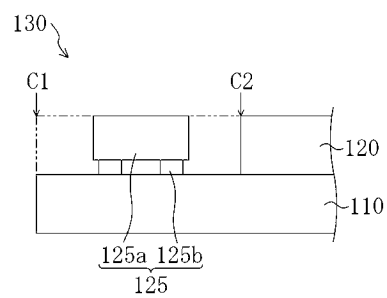
【図 7】



【図 8】



【図 9】



专利名称(译)	显示装置及其制造方法		
公开(公告)号	JP2008096641A	公开(公告)日	2008-04-24
申请号	JP2006277467	申请日	2006-10-11
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	清水行男		
发明人	清水 行男		
IPC分类号	G09F9/00 G02F1/1345 G02F1/1333		
FI分类号	G09F9/00.348.Z G02F1/1345 G02F1/1333.500		
F-TERM分类号	2H090/JA09 2H090/JA15 2H090/JA18 2H090/JB02 2H090/JC01 2H090/LA01 2H090/LA04 2H092/GA48 2H092/GA55 2H092/GA60 2H092/JA24 2H092/MA32 2H092/NA17 2H092/NA27 2H092/PA01 2H092/PA08 5G435/AA14 5G435/AA17 5G435/BB12 5G435/CC09 5G435/EE32 5G435/EE37 5G435/EE42 5G435/GG12 5G435/KK02 2H190/JA09 2H190/JA15 2H190/JA18 2H190/JB02 2H190/JC01 2H190/LA01 2H190/LA04		
代理人(译)	前田弘 竹内雄二		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少切割基板的数量并抑制显示器布线的腐蚀。解决方案：提供一种液晶显示装置30，该装置包括：有源矩阵基板10，在显示区域中具有显示配线，并且具有输入端子T，作为在外围设置的非显示区域中的显示配线的延伸。显示区域;与有源矩阵基板10相对设置的滤色器基板20;液晶层15设置在有源矩阵基板10和滤色器基板20之间。滤色器基板20在平面图中形成为与有源矩阵基板10相同的尺寸，并且具有100μm或更小的厚度。滤色器基板20设置有到达输入端子T的穿透孔21，并且通过穿透孔21连接到输入端子T的驱动器IC芯片25安装在基板20上。

