

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-80352  
(P2009-80352A)

(43) 公開日 平成21年4月16日(2009.4.16)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G02F 1/1345 (2006.01)</b>	G02F 1/1345	2H092
<b>G02F 1/1362 (2006.01)</b>	G02F 1/1362	5C006
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	5C080
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 621M	
	G09G 3/20 670Z	

審査請求 未請求 請求項の数 5 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2007-250281 (P2007-250281)  
(22) 出願日 平成19年9月26日 (2007. 9. 26)

(71) 出願人 302020207  
東芝松下ディスプレイテクノロジー株式会社  
東京都港区港南4-1-8  
(74) 代理人 100058479  
弁理士 鈴江 武彦  
(74) 代理人 100091351  
弁理士 河野 哲  
(74) 代理人 100088683  
弁理士 中村 誠  
(74) 代理人 100108855  
弁理士 蔵田 昌俊  
(74) 代理人 100075672  
弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

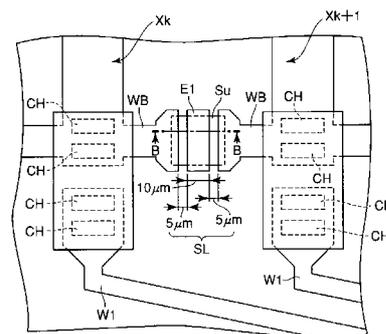
(57) 【要約】

【課題】 製造過程における表示画素等の静電気破壊を抑制し、製造歩留まりを改善する液晶表示装置を提供する。

【解決手段】 互いに対向する一対の基板 3, 4 と、一対の基板 3, 4 間に挟持された液晶層 5 と、マトリクス状に配置された表示画素 P X からなる表示部 6 と、表示部 6 を囲む周辺部 1 2 と、を有する液晶表示装置であって、一対の基板 3, 4 の一方は、周辺部 1 2 に島状の半導体層 S C と、半導体層 S C 上に絶縁層を介して配置されたダミー配線 W B と、を有し、配線 W B は、半導体層 S C 上でスリット S L によって分割され、スリット S L には島状の導電層 E 1 が配置されている液晶表示装置。

【選択図】 図 3

図 3



## 【特許請求の範囲】

## 【請求項 1】

互いに対向する一対の基板と、  
 前記一対の基板間に挟持された液晶層と、  
 マトリクス状に配置された表示画素からなる表示部と、  
 前記表示部を囲む周辺部と、を有する液晶表示装置であって、  
 前記一対の基板の一方は、前記周辺部に島状の半導体層と、  
 前記半導体層上に絶縁層を介して配置された配線と、を有し、  
 前記配線は、前記半導体層上でスリットによって分割され、前記スリットには島状の導電層が配置されている液晶表示装置。

10

## 【請求項 2】

前記配線は、前記周辺部において前記表示部に駆動信号を供給する駆動配線に接続されている請求項 1 記載の液晶表示装置。

## 【請求項 3】

前記半導体層は略正方形である請求項 1 記載の液晶表示装置。

## 【請求項 4】

前記半導体層はアモルファスシリコンからなる請求項 1 記載の液晶表示装置。

## 【請求項 5】

前記導電層は前記配線と同層に配置されている請求項 1 記載の液晶表示装置。

## 【発明の詳細な説明】

20

## 【技術分野】

## 【0001】

この発明は、液晶表示装置に関し、特に、アクティブマトリクス型の液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置等の表示装置は、互いに対向するアレイ基板及び対向基板から成り、マトリクス状の表示画素によって構成された表示部を備えている。この表示部は、表示画素の行方向に沿って延在する複数の走査線、表示画素の列方向に沿って延在する複数の信号線等の各種配線を備えている。これら各走査線及び各信号線は、表示部の外周部に引き出されている。

30

## 【0003】

表示部の外周部には各走査線及び各信号線等の各種配線が接続された複数の電極が配置されている。この複数の電極には表示部に駆動信号を供給する駆動 IC やフレキシブル配線基板などの駆動信号源が実装される。

## 【0004】

近年では、大型基板を用いて上記表示装置を製造する製造工程が普及している。そうすると、基板面での帯電量も増加し、静電気によって、表示画素等が破壊され、製造歩留まりの原因となることがあった。

## 【0005】

従来、上記の表示装置の製造段階における表示画素の静電気破壊を防止するために、ダミー実装電極を備える液晶表示装置が提案されている。(特許文献 1 参照)。

40

## 【特許文献 1】特開 2003 - 215621 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0006】

しかし上記の液晶表示装置では、LSI 実装電極間の間隔が広いために、電荷がダミー実装電極に逃げずに、表示画素が静電気によって破壊される場合があった。

## 【0007】

本発明は、上記の問題点に鑑みて成されたものであって、製造過程における表示画素等

50

の静電気破壊を抑制し、製造歩留まりを改善する液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明の態様による液晶表示装置は、互いに対向する一对の基板と、前記一对の基板間に挟持された液晶層と、マトリクス状に配置された表示画素からなる表示部と、前記表示部を囲む周辺部と、を有する液晶表示装置であって、前記一对の基板の一方は、前記周辺部に島状の半導体層と、前記半導体層上に絶縁層を介して配置された配線と、を有し、前記配線は、前記半導体層上でスリットによって分割され、前記スリットには島状の導電層が配置されている。

10

【発明の効果】

【0009】

この発明によれば、製造過程における表示画素等の静電気破壊を抑制し、製造歩留まりを改善する液晶表示装置を提供することができる。

【発明を実施するための最良の形態】

【0010】

以下、本発明に係る表示装置について図面を参照して説明する。本発明の一実施形態に係る表示装置は、例えば図1に示すような略矩形平板状の液晶表示パネル1を備えた液晶表示装置である。この液晶表示パネル1は、図2に示すように、対向して配置された一对の基板すなわちアレイ基板3及び対向基板4と、これら一对の基板の間に光変調層として保持された液晶層5と、によって構成されている。

20

【0011】

この液晶表示パネル1は、画像を表示する略矩形状の表示部6と表示部6を囲む周辺部12とを備えている。表示部6は、マトリクス状に配置された複数の表示画素PXによって構成されている。

【0012】

アレイ基板3は、表示部6の一部を構成する表示領域6Aを有している。表示領域6Aは、配線、例えば、表示画素PXの行方向に沿って延在する複数の走査線Y(1、2、3、...、m)や、表示画素PXの列方向に沿って延在する複数の信号線X(1、2、3、...、n)を備えている。また、アレイ基板3は、表示領域6Aにおいて、これらの各種配線の他に、走査線Yと信号線Xとの交差部付近において表示画素PX毎に配置されたスイッチング素子7、スイッチング素子7に接続された画素電極8等を備えている。

30

【0013】

このスイッチング素子7のゲート電極7Gは、対応する走査線Yに電氣的に接続されている(あるいは走査線と一体に形成されている)。スイッチング素子7のソース電極7Sは、対応する信号線Xに電氣的に接続されている(あるいは信号線と一体に形成されている)。スイッチング素子7のドレイン電極7Dは、対応する表示画素PXの画素電極8に電氣的に接続されている。本実施形態の場合、スイッチング素子7はアモルファスシリコンからなる半導体層を有している。画素電極8の表面は、配向膜16Aによって覆われている。

40

【0014】

対向基板4は、表示部6の一部を構成する表示領域6Bを有している。表示領域6Bは、全表示画素PXに共通の対向電極9を備えている。対向電極9は、インジウム・ティン・オキサイド(ITO)等の光透過性を有する導電性部材によって形成されている。対向電極9の表面は、配向膜16Bによって覆われている。

【0015】

アレイ基板3と対向基板4とは、画素電極8上の配向膜16Aと対向電極9上の配向膜16Bとが対向する状態で配設され、これら間に液晶層5を介してシール部材15によって貼り合わせられている。液晶層5は、アレイ基板3と対向基板4との空間に封止された液晶組成物によって形成されている。

50

## 【0016】

アレイ基板3の表示領域6A、及び対向基板4の表示領域6Bの液晶層5とは反対側となる主面には偏光板14が貼り付けられている。

## 【0017】

カラー表示タイプの液晶表示装置の液晶表示パネル1は、複数種類の表示画素、例えば赤を表示する赤色画素、緑を表示する緑色画素、青を表示する青色画素を有している。すなわち、赤色画素は、赤色の主波長の光を透過する赤色カラーフィルタCFRを備えている。緑色画素は、緑色の主波長の光を透過する緑色カラーフィルタCFGを備えている。青色画素は、青色の主波長の光を透過する青色カラーフィルタCFBを備えている。これらカラーフィルタCFR、CFG、CFBから成るカラーフィルタ層CFは、表示領域6Bの液晶層5側の主面に配置される。

10

## 【0018】

また、各カラーフィルタCFR、CFG、CFB間(すなわち表示画素間)、及び表示領域6Bの周囲には、遮光層13が形成されている。各カラーフィルタCFR、CFG、CFB間に形成された遮光層13は、アレイ基板3上の信号線X及び走査線Yに対向するように配置されている。この遮光層13は、例えば、黒色に着色された着色樹脂によって形成される。

## 【0019】

上記の液晶表示パネル1は、対向基板4の端部4Eより外方に延在したアレイ基板3の延在部3A上に、表示部6に駆動信号を供給する駆動信号源として機能する駆動IC11と、表示部6に駆動信号を供給する駆動信号源としてフレキシブル基板FPCが接続されている。

20

## 【0020】

駆動IC11の入力端子には、フレキシブル基板FPCからの信号が入力される。駆動IC11の出力端子からは、表示部6に延びる配線W1が電氣的に接続されている。配線W1は、信号線Xや走査線Yの他にコモン電位を供給するコモン配線等を含む配線である。

## 【0021】

図3に示すように、アレイ基板3の表示領域6Aの周囲に引き出された配線W1は、これらの配線W1と略直交する方向に延びるダミー配線WBと接続されている。本実施形態の場合、ダミー配線WBは表示部6側に延びる配線W1(信号線X)から、配線W1と略直交となる方向に延びている。表示部6側の配線W1と、駆動IC11の出力端子から延びた配線W1とはコンタクトホールCHを介して接続されている。

30

## 【0022】

図4に示すように、ダミー配線WBは、半導体層SC上に絶縁層を介して配置されている。本実施形態に係る液晶表示装置では、半導体層SCはアモルファスシリコンで形成されている。また、半導体層SCは、略正方形状である。

## 【0023】

ダミー配線WBは、半導体層SC上のスリットSLによって分割されている。分割されたダミー配線WBの端部は、絶縁層を介して半導体層SCと重なっている。スリットSLには、ダミー配線WBと並んで、島状の導電層E1が配置されている。この導電層E1は、いずれの端子にも接続されていない電氣的にフローティング状態である。

40

## 【0024】

本実施形態に係る液晶表示装置では、信号線Xが延びる方向に対して略直交する方向において、導電層E1の幅は約10 $\mu$ mであって、スリットSLによって分割されたダミー配線WBの端部からそれぞれ約5 $\mu$ mの間隔において配置されている。信号線Xが延びる方向に対して略平行な方向において、導電層E1の幅はダミー配線WBの端部の幅と略同一である。

## 【0025】

次に、上記の液晶表示パネル1の製造方法について説明する。最初に、アレイ基板3を

50

製造する。まず、アレイ基板 3 を形成するための透明な絶縁基板を用意する。この絶縁基板上に第 1 導電層 ( 図示しない ) とするモリブデン等の金属膜を成膜した後に、金属膜をパターンニングする。これにより、表示部 6 A にスイッチング素子 7 のゲート電極 7 G や走査線 Y など形成するとともに、必要に応じて、駆動 IC 1 1 の入力端子および出力端子等が同時に形成される。

【 0 0 2 6 】

なお、ここでのパターンニング工程では、リン酸・硝酸・酢酸混合液等のケミカルウェット法などのエッチングプロセスが適用される。

【 0 0 2 7 】

続いて、この第 1 導電層上に第 1 絶縁膜となる窒化シリコンや酸化シリコンなどの絶縁材料を成膜した後、必要に応じてコンタクトホールなどを形成するために絶縁材料をパターンニングする。その後、アモルファスシリコンによる半導体の膜を成膜し、パターンニングにより、スイッチング素子 7 の半導体層、および半導体層 S C 等を形成する。

10

【 0 0 2 8 】

さらに、この半導体膜上に、第 2 導電層となるアルミニウム等の金属膜を成膜した後に、この金属膜をパターンニングする。これにより、表示部 6 A にスイッチング素子 7 のソース電極 7 S、ドレイン電極 7 D、信号線 Xなどを形成する。

【 0 0 2 9 】

ここでのパターンニング工程では、ドライエッチングプロセスが適用される。このため、ドライエッチングのプラズマガスの影響により、例えば配線 W 1 に電荷がたまりやすい。配線 W 1 に蓄積した電荷は、最寄の同一層に形成された金属層である配線 W 1 に誘導されるとともに、導電層 E 1 に飛びやすくなる。つまり、配線 W 1 に蓄積された電荷が表示部 6 に延びる信号線 X 側に誘導されず、ダミー配線 W B に逃げることになり、配線 W 1 に蓄積した電荷による表示画素 P X の静電破壊を抑制することができる。

20

【 0 0 3 0 】

続いて、この第 2 導電層上に第 2 絶縁膜となる窒化シリコンや酸化シリコンなどの絶縁材料を成膜した後、必要に応じてコンタクトホールなどを形成するために絶縁材料をパターンニングする。その後、この第 2 絶縁膜 2 2 上に第 3 導電層 L 3 と成る I T O 等の金属膜を成膜した後に、この金属膜をパターンニングする。これにより、表示部 6 A に画素電極 8 等を形成するとともに、さらに配向膜 1 6 A が塗布され、アレイ基板 3 となる。

30

【 0 0 3 1 】

続いて、対向基板 4 を製造する。すなわち、透明な絶縁基板を用意する。その後、この絶縁基板上に、着色樹脂の成膜及びパターンニングを繰り返し、表示部 6 B に遮光層 1 3、及びカラーフィルタ層 C F を形成する。さらに、カラーフィルタ層 C F の上に金属膜や絶縁膜の成膜とパターンニングとを繰り返して対向電極 9、配向膜 1 6 Bなどを備えた表示部 6 B を形成する。

【 0 0 3 2 】

続いて、アレイ基板 3 の表示部 6 A と対向基板 4 の表示部 6 B とが対向するようにアレイ基板 3 と対向基板 4 とを配置し、表示部 6 A と表示部 6 B との間に液晶層 5 を封入するための空間を形成した状態でシール部材 1 5 によってこれらを貼り合わせる。表示部 6 A と表示部 6 B との間の空間に液晶層を注入し、注入口を閉じて図 1 及び図 2 に示すような液晶表示パネル 1 を製造する。

40

【 0 0 3 3 】

上記のように、配線 W 1 のダミー配線 W B 間に導電層 E 1 を形成することによって、配線 W 1 に帯電した電荷を信号線 X 側に移動させることなく、ダミー配線 W B に誘導することが可能となる。すなわち、液晶表示装置が上記構成の液晶表示パネル 1 を備えることによって、製造過程における表示画素等の静電気破壊を抑制し、製造歩留まりを改善する液晶表示装置を提供することができる。

【 0 0 3 4 】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではそ

50

の要旨を逸脱しない範囲で構成要素を変形して具体化できる。

【0035】

例えば、上記の実施形態では、それぞれのスリットSLに配置された導電層E1は1つずつであったが、複数個配置されていても良い。この場合にも、上記の実施形態に係る液晶表示装置と同様の効果を得ることができる。

【0036】

また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【図面の簡単な説明】

【0037】

【図1】本発明の一実施の形態に係る液晶表示装置の一構成例を説明するための図。

【図2】図1に示す液晶表示装置の線A-Aにおける一断面例を示す図。

【図3】図1に示す液晶表示装置の表示部の周辺における配線の接続部の一構成例を説明するための図。

【図4】図3に示す配線の線B-Bにおける一断面例を示す図。

【符号の説明】

【0038】

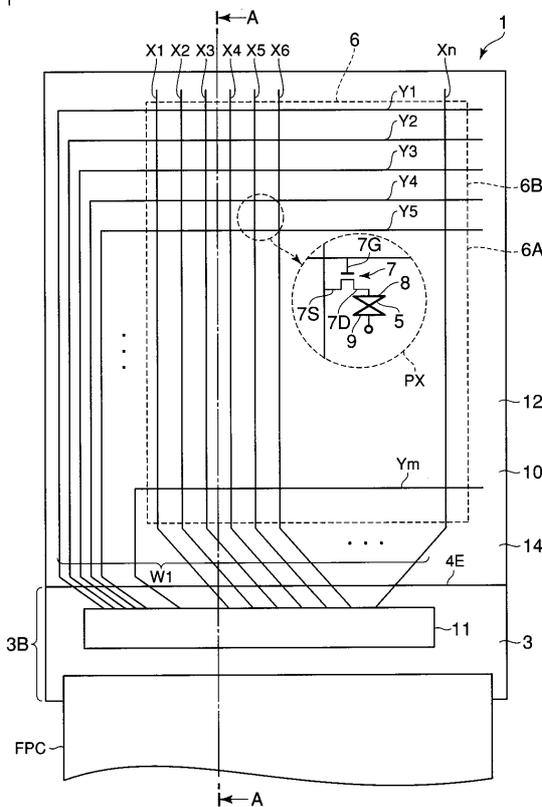
3...アレイ基板、4...対向基板、5...液晶層、PX...表示画素、6...表示部、12...周辺部、SC...半導体層、WB...配線、SL...スリット、E1...導電層、1...液晶表示装置

10

20

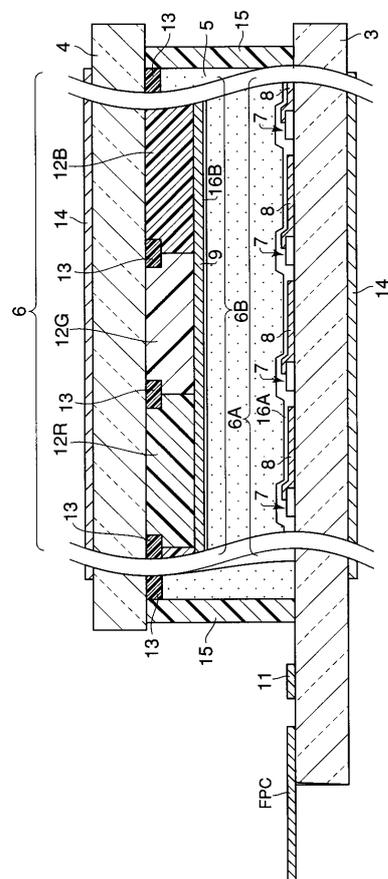
【図1】

図1



【図2】

図2





## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
G 0 9 G 3/20 6 2 1 J

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 高野 翠

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H092 GA35 GA43 GA50 GA60 GA64 JA24 JA29 JB79 NA14

5C006 BB16 BC02 BC20 EB04 FA33

5C080 AA10 BB05 DD18 DD19 DD28 FF11 JJ03 JJ06

