

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-3623

(P2006-3623A)

(43) 公開日 平成18年1月5日(2006.1.5)

(51) Int.CI.	F 1	テーマコード (参考)
<b>G02F 1/1343 (2006.01)</b>	G02F 1/1343	2 H 092
<b>G02F 1/133 (2006.01)</b>	G02F 1/133	2 H 093
<b>G02F 1/1368 (2006.01)</b>	G02F 1/1368	5 C 006
<b>G09G 3/20 (2006.01)</b>	G09G 3/20	5 C 080
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	6 2 3 D

審査請求 未請求 請求項の数 6 O L (全 14 頁) 最終頁に続く

(21) 出願番号	特願2004-179863 (P2004-179863)	(71) 出願人	302020207 東芝松下ディスプレイテクノロジー株式会社 東京都港区港南4-1-8
(22) 出願日	平成16年6月17日 (2004.6.17)	(74) 代理人	100083806 弁理士 三好 秀和
		(74) 代理人	100100712 弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929 弁理士 川又 澄雄
		(74) 代理人	100108707 弁理士 中村 友之
		(74) 代理人	100095500 弁理士 伊藤 正和

最終頁に続く

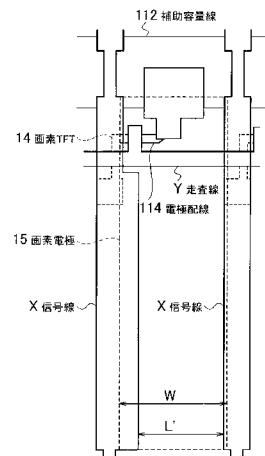
(54) 【発明の名称】 液晶表示装置

## (57) 【要約】

【課題】 端の画素の輝度が高くなるのを防止することで表示品質の向上を図る。

【解決手段】 左端の信号線Xと、その隣の信号線Xとの間隔L'は画素電極15の幅Wよりも短くなっている。すなわち、左端の画素の開口率は、左端にない画素の開口率よりも低くなっている。これにより、端の画素においてより多く遮光することができ、よって、端の画素における輝度が高くなるのを防止することができる。

【選択図】 図6



**【特許請求の範囲】****【請求項 1】**

複数の並列な信号線と複数の並列な走査線とが交差するように形成され、各交差箇所に画素が配置された液晶パネルと、

前記各走査線を順次に駆動する走査線駆動手段と、

駆動された同一の走査線と前記各信号線との交差箇所に配置された各画素に映像信号を書き込む際に、端の画素を含む画素群に対し先に映像信号を書き込み、後から他の画素群に映像信号を書き込む映像信号書き込手段とを備え、

前記端の画素の開口率を端にない画素の開口率よりも低くしたことを特徴とする液晶表示装置。

10

**【請求項 2】**

前記端の画素に対応する信号線を太くしたことを特徴とする請求項 1 記載の液晶表示装置。

**【請求項 3】**

前記端の画素に対応する信号線の隣の信号線を太くしたことを特徴とする請求項 1 または 2 記載の液晶表示装置。

**【請求項 4】**

前記端の画素の開口部に遮光性を有する遮光パターンを含ませたことを特徴とする請求項 1 ないし 3 のいずれかに記載の液晶表示装置。

20

**【請求項 5】**

前記遮光パターンを、前記画素スイッチを構成するレイヤの少なくとも 1 つに構成したことを特徴とする請求項 1 ないし 4 のいずれかに記載の液晶表示装置。

**【請求項 6】**

前記遮光パターンを、前記対向基板上に構成したことを特徴とする請求項 1 ないし 5 のいずれかに記載の液晶表示装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、端の画素の輝度が高くなるのを防止することで表示品質の向上を図った液晶表示装置に関する。

30

**【背景技術】****【0002】**

薄膜トランジスタを用いたアクティブマトリクス型の液晶表示装置として、例えば特許文献 1 に記載のものがある。この液晶表示装置は、複数の信号線および走査線が交差するように形成され、各交差箇所には画素スイッチと画素電極が形成されたアレイ基板と、アレイ基板に液晶層を挟んで対向し、画素電極とで電圧を印加する対向電極が形成された対向基板とを備えている。

**【0003】**

また、この液晶表示装置では、水平走査方向に 3 つの画素群、すなわち赤 (R) 、緑 (G) および青 (B) の各色に対応する画素群が構成される。また、この液晶表示装置は、各走査線を順次に駆動する走査線駆動回路と、同一の走査線に画素スイッチを介して接続された画素電極に映像信号を書き込む信号線駆動回路とを備えている。そして、信号線駆動回路は、いわゆる 3 選択駆動として、例えば、赤の画素群に最初に映像信号を書き込み、次に緑の画素群に映像信号を書き込み、最後に青の画素群に映像信号を書き込むように信号線を駆動する。

**【0004】**

また、この液晶表示装置では、液晶の焼き付きを防止するために、先行するフレームと後続するフレームとで、液晶印加電圧 (画素電極と対向電極との間の電圧) の極性を反転させる交流駆動が行われる。

40

50

**【 0 0 0 5 】**

交流駆動の方式としては、同一フレームにおける液晶印加電圧の極性を、垂直走査方向に並んだ画素群では同一にするVライン反転駆動方式や、当該極性を、水平走査方向に並んだ画素群では同一にするHライン反転駆動方式や、垂直走査方向において隣接する画素同士の極性が互いに異なり且つ水平走査方向で隣接する画素同士の極性が互いに異なるように制御するHV反転駆動方式などが採用される。特に、Hライン反転駆動方式としては、対向電極を直流で駆動する方式と、対向電極を交流で駆動する、いわゆるHコモン反転駆動方式が知られている。

【特許文献1】特開2003-215540号公報

10

**【発明の開示】****【発明が解決しようとする課題】****【 0 0 0 6 】**

上記の液晶表示装置で、例えば、緑や青の色に対応する画素群に後から映像信号を書き込んだときに、赤の画素電極が上昇することがある。具体的には、赤の画素群に、水平走査方向における端の画素と端でない画素とが含まれている場合には、その配置の違いにより、端の画素と端でない画素とで画素電圧に差が生じ、これにより、端の画素と端でない画素とで光の透過率に差が生じる。そのため、端の画素が不自然に明るく見える懼れがある。また、場合によっては、不良現象の1つである輝線として認識されてしまうことがある。

**【 0 0 0 7 】**

そこで本発明は、上記の課題に鑑みてなされたものであり、その目的とするところは、端の画素の輝度が高くなるのを防止することで表示品質の向上を図った液晶表示装置を提供することにある。

**【課題を解決するための手段】****【 0 0 0 8 】**

上記課題を解決するために、請求項1記載の液晶表示装置は、複数の並列な信号線と複数の並列な走査線とが交差するように形成され、各交差箇所に画素が配置された液晶パネルと、前記各走査線を順次に駆動する走査線駆動手段と、駆動された同一の走査線と前記各信号線との交差箇所に配置された各画素に映像信号を書き込む際に、端の画素を含む画素群に対し先に映像信号を書き込み、後から他の画素群に映像信号を書き込む映像信号書き込み手段とを備え、前記端の画素の開口率を端でない画素の開口率よりも低くしたことを特徴とする。

**【 0 0 0 9 】**

請求項1記載の液晶表示装置によれば、端の画素の開口率を端でない画素の開口率よりも低くしたことで、端の画素においてより多く遮光されるので、他の色に対応する画素群に後から映像信号が書き込まれたときに、端の画素と端でない画素とで液晶印加電圧に差が生じることに起因する端の画素と端でない画素との光の透過率の差を低減でき、よって、端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

**【 0 0 1 0 】**

請求項2記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記端の画素に対応する信号線を太くしたことを特徴とする。

**【 0 0 1 1 】**

請求項2記載の液晶表示装置によれば、端の画素に対応する信号線を太くすることで、端の画素の開口率が低くなり、これにより端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

**【 0 0 1 2 】**

請求項3記載の液晶表示装置は、請求項1または2記載の液晶表示装置において、前記端の画素に対応する信号線の隣の信号線を太くしたことを特徴とする。

**【 0 0 1 3 】**

請求項3記載の液晶表示装置によれば、端の画素に対応する信号線の隣の信号線を太く

20

30

40

50

することで、端の画素が開口率を低くなり、これにより端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

【0014】

請求項4記載の液晶表示装置は、請求項1ないし3のいずれかに記載の液晶表示装置において、前記端の画素の開口部に遮光性を有する遮光パターンを含ませたことを特徴とする。

【0015】

請求項4記載の液晶表示装置によれば、端の画素の開口部に遮光性を有する遮光パターンを含ませたことで、端の画素の開口率が低くなり、これにより端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

10

【0016】

請求項5記載の液晶表示装置は、請求項1ないし4のいずれかに記載の液晶表示装置において、前記遮光パターンを、前記画素スイッチを構成するレイヤの少なくとも1つに構成したことを特徴とする。

【0017】

請求項5記載の液晶表示装置によれば、遮光パターンを画素スイッチを構成するレイヤの少なくとも1つに構成したことで、端の画素の開口率が低くなり、これにより端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

【0018】

請求項6記載の液晶表示装置は、請求項1ないし5のいずれかに記載の液晶表示装置において、前記遮光パターンを、前記対向基板上に構成したことを特徴とする。

20

【0019】

請求項6記載の液晶表示装置によれば、遮光パターンを対向基板上に構成したことで、端の画素の開口率が低くなり、これにより端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

【発明の効果】

【0020】

本発明の液晶表示装置によれば、端の画素の開口率を端にない画素の開口率よりも低くしたことで、端の画素においてより多く遮光されるので、他の色に対応する画素群に後から映像信号が書き込まれたときに、端の画素と端にない画素とで液晶印加電圧に差が生じることに起因する端の画素と端にない画素との光の透過率の差を低減でき、よって、端の画素の輝度が高くなるのを防止して表示品質を向上させることができる。

30

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態を図面を参照して説明する。

【0022】

図1は、本発明の実施の形態に係る液晶表示装置1の構成を概略的に示す図である。

【0023】

液晶表示装置1は、アレイ基板11と、このアレイ基板11の上方に所定の間隔をおいて対向配置された対向基板12とを備え、アレイ基板11と対向基板12は、シール材13によって周囲が張り合わされ、このシール材13に設けられた注入口より液晶材料が注入され封止されることで液晶層(図示せず)が形成されている。アレイ基板11、対向基板12および液晶層により液晶パネル100が構成される。また、液晶表示装置1は、アレイ基板11の背面に図示しないバックライト装置を備えている。

40

【0024】

アレイ基板11には、水平走査方向(図1の左右方向)に沿って並列に延出された複数の走査線Yと、垂直走査方向(図1の上下方向)に沿って並列に延出された複数の信号線Xと、各走査線Yと各信号線Xとが交差する各交差部に設けられた、画素スイッチとしての薄膜トランジスタ(多結晶シリコン膜を半導体層とする多結晶シリコンTFTであり、以下、画素TFTという)14と、この画素TFT14に接続された透明な画素電極15

50

と、が形成されている。画素電極 15 は、画素の構成要素の 1 つであり、この画素電極 15 と液晶層と後述する対向電極などで画素が構成される。

#### 【0025】

画素電極 15 は、アレイ基板 11 において液晶容量素子 16a を構成し、また、対向基板 12 との間で液晶容量素子 16b を構成し、これら液晶容量素子 16a、16b により画素の電圧が保持される。

#### 【0026】

信号線 X の数は、例えば、R(赤)、G(緑)、B(青)の各色につき 240 とし、走査線 Y の数を 320 として、合計で約 23 万画素の液晶表示装置 1 (QVGA (Quarter Video Graphics Array) 液晶表示装置) を構成することができる。

10

#### 【0027】

図 2 は、水平走査方向に配置された各画素の回路図である。具体的には、左端が赤の画素 R1 となっており、これより右方向に、緑の画素 G1、青の画素 B1、赤の画素 R2、緑の画素 G2、…の順で画素が構成されている。

#### 【0028】

液晶表示装置 1 では、赤(R)、緑(G)、青(B)の順で画素の書き込みを行うが、これとは異なる順序で書き込みを行うようにしてもよい。

#### 【0029】

走査線 Y には、各画素 TFT14 のゲート電極が接続される。各信号線 X には、対応する画素 TFT14 のソース電極が接続される。各画素 TFT14 のドレイン電極は、対応する画素電極 15 に接続される。各画素電極 15 は、アレイ基板 11 内で液晶容量素子 16a を、対向基板 12 との間において液晶容量素子 16b をそれぞれ構成している。

20

#### 【0030】

また、各信号線 X とその隣に位置する画素電極 15 との間にはカップリング容量 C が構成される。例えば、画素 B1 に映像信号を書き込む信号線 X と画素 R2 の画素電極 15 との間には、3つのカップリング容量 C の直列回路が構成されている。なお、簡易化のため、適宜、画素電極に映像信号を書き込むことを画素に映像信号を書き込むと表現する。

#### 【0031】

図 1 に戻り、走査線 Y を駆動する走査線駆動回路 17 は、画素 TFT14 と同一の製造プロセスによってアレイ基板 11 上に一体的に形成されている。

30

アレイ基板 11 には FPC (Flexible Printed Circuit) 2 が接続され、走査線駆動回路 17 に対して、走査線駆動回路制御信号 17S を供給する外部駆動回路 21 が FPC 2 に搭載される。

#### 【0032】

また、外部駆動回路 21 は、アレイ基板 11 上に一体的に形成された信号線駆動回路 18 に対し、デジタルの映像信号 SIGd を供給するようになっている。

#### 【0033】

信号線駆動回路 18 は、外部駆動回路 21 からのデジタルの映像信号 SIGd をアナログの映像信号 SIGa に変換するものである。

40

#### 【0034】

アレイ基板 11 上には、信号線駆動回路 18 で変換された映像信号 SIGa を信号線 X に供給するとともに供給先の信号線 X を切り替える信号線切替回路 19 が一体的に形成されている。

#### 【0035】

外部駆動回路 21 は、信号線切替回路 19 に対し画素書き込みのための 3 つの書込信号、すなわち、赤の書込信号 WR(R)、緑の書込信号 WR(G) 並びに青の書込信号 WR(B) を供給するようになっている。

#### 【0036】

図 3 は、信号線切替回路 19 の構成を説明するための図である。

#### 【0037】

50

液晶表示装置 1 では、赤( R ) , 緑( G ) , 青( B ) の色ごとに複数の映像信号 S I G a が用いられ、図 3 は、各映像信号 S I G a に対応する単位回路を示している。

#### 【 0 0 3 8 】

この単位回路は、対応する映像信号 S I G a を、赤( R ) , 緑( G ) , 青( B ) の各画素 T F T 1 4 へ接続された信号線 X へ順次に供給する、すなわち 3 選択駆動を行うものである。単位回路は、画素 T F T 1 4 と同様なトランジスタで構成された切替スイッチ 1 9 1 を信号線 X ごとに、すなわち合計で 3 つ備える。当該 1 つの映像信号 S I G a は、各切替スイッチ 1 9 1 のソース電極に供給される。各切替スイッチ 1 9 1 のドレイン電極は、対応する信号線 X に接続されている。単位回路では、赤の書込信号 W R ( R ) 、緑の書込信号 W R ( G ) 並びに青の書込信号 W R ( B ) により、各切替スイッチ 1 9 1 のゲート電極を順次に駆動することで切替スイッチ 1 9 1 が順次に導通する。これにより、当該映像信号 S I G a が順次に信号線 X に供給され画素に書き込まれる。

#### 【 0 0 3 9 】

図 4 は、液晶表示装置 1 において液晶層を備えた部分の断面を例示した図である。

#### 【 0 0 4 0 】

アレイ基板 1 1 を構成するガラス基板 1 1 1 上には、信号線 X および走査線 Y 、これらの配線に接続された画素 T F T 1 4 、補助容量線 1 1 2 が形成される。画素 T F T 1 4 は、画素 T F T 1 4 のゲート電極は走査線 Y に接続され、ソース電極は信号線 X に接続される。

#### 【 0 0 4 1 】

信号線 X 、走査線 Y 、画素 T F T 1 4 および補助容量線 1 1 2 は、有機絶縁膜 1 1 3 で覆われる。そして、画素 T F T 1 4 のドレイン電極が電極配線 1 1 4 と有機絶縁膜 1 1 3 のスルーホールを介して画素電極 1 5 に電気的に接続される。

#### 【 0 0 4 2 】

また、画素電極 1 5 を覆うように配向膜 1 1 5 が形成され、その表面はラビング( 磨き )処理される。

#### 【 0 0 4 3 】

一方、対向基板 1 2 を構成するガラス基板 1 2 1 上には、各画素電極 1 5 に対向するカラーフィルタ部 1 2 2 1 と、カラーフィルタ部 1 2 2 1 同士を区切る格子状の遮光部 1 2 2 2 とからなるフィルタ層 1 2 2 が形成される。

#### 【 0 0 4 4 】

カラーフィルタ部 1 2 2 1 は、左端の画素に対応するものが R ( 赤 ) で、その右隣の各画素に対応するものが G ( 緑 ) で、その右隣の各画素に対応するものが B ( 青 ) となっており、それ以降は右方向に、この構造を繰り返すように構成されている。

#### 【 0 0 4 5 】

このフィルタ層 1 2 2 上には、全ての画素電極 1 5 に共通で且つ透明な対向電極 1 2 3 が形成される。この対向電極 1 2 3 は配向膜 1 2 4 で覆われ、この配向膜 1 2 4 はラビング処理される。対向電極 1 2 3 は配向膜 1 2 4 、液晶層 1 3 0 および配向膜 1 1 5 を介して全ての画素電極 1 5 に対向している。

#### 【 0 0 4 6 】

図 5 は、画素 R 2 とその周辺部を、液晶層 1 3 0 からアレイ基板 1 1 の方向に見たときの平面図である。

#### 【 0 0 4 7 】

画素 R 2 を構成する画素 T F T 1 4 は、対応する信号線 X に対しソース電極を接続し、走査線 Y にゲート電極を接続している。画素 T F T 1 4 のドレイン電極は、電極配線 1 1 4 を介して画素電極 1 5 に接続される。また、画素電極 1 5 は、補助容量線 1 1 2 とで、図 1 等に示す液晶容量素子 1 6 a を構成している。

#### 【 0 0 4 8 】

この画素電極 1 5 の幅 W は他の画素電極 1 5 の幅と同一である。

#### 【 0 0 4 9 】

10

20

30

40

50

また、画素 R 2 に対応する信号線 X と、その隣の信号線 X との間隔 L は、画素電極 1 5 の幅 W にほぼ等しくなっており、この信号線同士の間隔 L は、左端の信号線 X とその隣の信号線の間隔を除いては共通になっている。

#### 【 0 0 5 0 】

図 6 は、画素 R 1 とその周辺部を、液晶層 1 3 0 からアレイ基板 1 1 の方向に見たときの平面図である。

#### 【 0 0 5 1 】

図 5 との比較で説明すると、左端の信号線 X と、その隣の信号線 X との間隔 L' は画素電極 1 5 の幅 W よりも短くなっている。すなわち、左端の画素の開口率は、左端にない画素の開口率よりも低くなっている。図 6 では、左端の信号線 X の幅を広くしているが、図 7 に示すように、隣の信号線 X の幅を広くしてもよい。10

#### 【 0 0 5 2 】

また、図 8 に示すように、左端の画素の開口部内に遮光パターン 1 4 0 を設けるようにしてもよい。遮光パターンは、アレイ基板 1 1 に設けることができる。具体的には、画素 TFT を構成するレイヤの少なくとも 1 つの設けることができる。また、遮光パターンは、対向基板 1 2 の、具体的には、図 4 のカラーフィルタ部 1 2 2 1 に設けることができる。。

#### 【 0 0 5 3 】

なお、液晶表示装置 1 では、左端の信号線 X の幅を広くすること、隣の信号線 X の幅を広くすること、遮光パターンを設けることの 1 以上を組み合わせることで、開口率の調整が一層自由に行える。20

#### 【 0 0 5 4 】

次に、液晶表示装置 1 の動作を説明する。

#### 【 0 0 5 5 】

液晶表示装置 1 では、外部駆動回路 2 1 が走査線駆動回路 1 7 に走査線駆動回路制御信号 1 7 S を供給すると、走査線駆動回路 1 7 は各走査線 Y を順次に駆動する。一方、外部駆動回路 2 1 が映像信号 S I G d を信号線駆動回路 1 8 に供給すると、信号線駆動回路 1 8 が映像信号 S I G d を映像信号 S I G a に A / D 変換して信号線駆動回路 1 8 に供給する。信号線駆動回路 1 8 は、映像信号 S I G a を各信号線 X に供給するとともに供給先の信号線 X を切り替える。30

#### 【 0 0 5 6 】

同一の走査線 Y が駆動されているときには、当該走査線 Y に接続された各画素 TFT 1 4 が導通し、この画素 TFT 1 4 を介して映像信号が画素に書き込まれる。このとき、画素電極 1 5 と対向電極 1 2 3 との間に液晶印加電圧が生じ、これにより液晶層 1 3 0 に電界が発生する。また、液晶印加電圧の電圧を調整することで、バックライト装置からの光の透過量が調整され、これによって映像が表示される。

#### 【 0 0 5 7 】

図 9 は、対向電極 1 2 3 に印加される信号 V C O M の電圧、書込信号 W R ( R ) の電圧、画素 R 1 の画素電極 1 5 の電圧 ( 画素電圧 ) V R 1 、画素 R 2 の画素電極の電圧 ( 画素電圧 ) V R 2 、を示す波形図である。なお、これら電圧波形は、画面全体に均一な中間輝度の表示、すなわち中間ラスタ表示を行うために、液晶印加電圧を一定とする目的に制御されたときのものである。40

#### 【 0 0 5 8 】

液晶表示装置 1 では、信号 V C O M の極性を水平走査期間ごとに反転させる。すなわちコモン反転駆動を行う。また、各水平走査期間では、対応する走査線 Y が駆動され、この走査線 Y と各信号線 X との交差箇所に配置された画素に映像信号 S I G a が書き込まれる。。

#### 【 0 0 5 9 】

図 2 に示した各画素が n 番目の水平走査期間で映像信号を書き込まれるとすると、例えば画素 R 1 と画素 R 2 では、前フレームの書き込みで画素電圧 V R 1 と画素電圧 V R 2 が50

定まり、各画素電圧 V R 1 , V R 2 と信号 V C O M の電圧との差に相当する各液晶印加電圧が n - 1 番目の水平走査期間まで維持される。

#### 【 0 0 6 0 】

そして、n 番目の水平走査期間では、通常は低電圧である書込信号 W R ( R ) を高電圧に制御することで、映像信号 S I G a を赤 ( R ) の画素群、すなわち画素 R 1 , R 2 , ... に書き込む。これにより、画素電圧 V R 1 , V R 2 が映像信号 S I G a の電圧に等しくなる。

#### 【 0 0 6 1 】

次に、図示しない書込信号 W R ( G ) を同様に高電圧に制御することで、映像信号 S I G a を緑 ( G ) の画素群、すなわち画素 G 1 , G 2 , ... に書き込む。

10

#### 【 0 0 6 2 】

次に、図示しない書込信号 W R ( B ) を高電圧に制御することで、映像信号 S I G a を青 ( B ) の画素群、すなわち画素 B 1 , B 2 , ... に書き込む。このとき、図 2 に示すように、画素 B 1 に対応する信号線 X と画素 R 2 の画素電極 1 5 との間に介在する、3 つのカップリング容量 C の直列回路により、画素電圧 V R 2 が上昇する。上昇後では画素電圧 V R 1 との電圧差 V R は数 mV になる。

#### 【 0 0 6 3 】

そして、液晶容量素子 1 6 a や液晶容量素子 1 6 b により、各画素電圧 V R 1 , V R 2 と信号 V C O M の電圧との差に相当する各液晶印加電圧が、n + 1 番目の水平走査期間、n + 2 番目の水平走査期間などを経て、次フレームの書き込みまで維持される。

20

#### 【 0 0 6 4 】

そして、次フレームの書き込みでは、画素電圧 V R 2 は、一旦は映像信号 S I G a の電圧に等しくなる、つまり画素電圧 V R 1 と等しくなるが、再びカップリングにより、画素電圧 V R 1 よりも上昇する。したがって、画素電圧 V R 2 は、殆どの期間において、画素電圧 V R 1 よりも数 mV 高くなっている。

#### 【 0 0 6 5 】

図 10 は、液晶印加電圧を変化させたときの液晶における光の透過率の変化を示す図である。

#### 【 0 0 6 6 】

液晶表示装置 1 では、液晶印加電圧を低くするほど光の透過率が高くなる。図 9 で説明したように、画素電圧 V R 1 は画素電圧 V R 2 よりも低いので、画素 R 1 における液晶印加電圧は、画素 R 2 における液晶印加電圧よりも低くなっている。したがって、画素 R 1 における光の透過率は画素 R 2 における光の透過率よりも高くなる。

30

#### 【 0 0 6 7 】

液晶表示装置 1 では、図 5 , 図 6 , 図 7 および図 8 で説明したように、端の画素の開口率を、端にない画素の開口率よりも低くしたことで、端の画素においてより多く遮光することができ、よって、端の画素における光の透過量を、端にない画素における光の透過量に近づけることができる。好ましくは、端の画素における光の透過量と左端にない画素における光の透過量とが等しくなるように開口率を定めるとよい。

#### 【 0 0 6 8 】

なお、約 23 万画素の液晶表示装置 1 では、端の各画素の開口率を端にない画素の開口率に対して 5 % 程度低くすると好適であることが確認されている。

40

#### 【 0 0 6 9 】

以上説明したように、本実施の形態の液晶表示装置 1 は、複数の並列な信号線と複数の並列な走査線とが交差するように形成され、各交差箇所に画素が配置された液晶パネルと、各走査線を順次に駆動する走査線駆動手段としての走査線駆動回路 1 7 と、駆動された同一の走査線と各信号線との交差箇所に配置された各画素に映像信号を書き込む際に、端の画素を含む画素群（赤の画素群）に対し先に映像信号を書き込み、後から他の画素群（緑、青のそれぞれの画素群）に映像信号を書き込む映像信号書き込み手段を構成する、信号線駆動回路 1 8 および信号線切替回路 1 9 を備えている。

50

## 【0070】

そして、本実施の形態の液晶表示装置1は、端の画素の開口率を端にない画素の開口率よりも低くしたこと、端の画素においてより多く遮光されるので、他の色に対応する画素群に後から映像信号が書き込まれたときに、端の画素と端にない画素とで液晶印加電圧に差が生じることに起因する、端の画素と端にない画素との光の透過率の差を低減でき、よって、端の画素が輝度が高くなつて不自然に明るく見えたり、輝線として認識されるのを防止することができ、その結果、表示品質を向上させることができる。

## 【0071】

また、液晶表示装置1では、端の画素に対応する信号線を太くすることで、端の画素の開口率を低くすることができる。

10

## 【0072】

また、液晶表示装置1では、端の画素に対応する信号線の隣の信号線を太くすることで、端の画素の開口率を低くすることができる。

## 【0073】

また、液晶表示装置1では、端の画素の開口部に遮光性を有する遮光パターンを含ませることで、端の画素の開口率を低くすることができる。

## 【0074】

また、液晶表示装置1では、遮光パターンを、画素スイッチを構成するレイヤの少なくとも1つに構成することで、端の画素の開口率を低くすることができる。

20

## 【0075】

また、液晶表示装置1では、遮光パターンを、対向基板上に構成することで、端の画素の開口率を低くすることができる。

## 【図面の簡単な説明】

## 【0076】

【図1】本発明の実施の形態に係る液晶表示装置1の構成を概略的に示す図である。

【図2】水平走査方向に配置された各画素の回路図である。

【図3】信号線切替回路19の構成を説明するための図である。

【図4】液晶表示装置1において液晶層を備えた部分の断面を例示した図である。

【図5】画素R2とその周辺部を、液晶層130からアレイ基板11の方向に見たときの平面図である。

30

【図6】画素R1とその周辺部を、液晶層130からアレイ基板11の方向に見たときの平面図である。

【図7】画素R1とその周辺部を、隣の信号線Xの幅を広くして、液晶層130からアレイ基板11の方向に見たときの平面図である。

【図8】画素R1とその周辺部を、遮光パターンを設けて、液晶層130からアレイ基板11の方向に見たときの平面図である。

【図9】信号VCOMの電圧、書込信号WR(R)の電圧、画素電圧VR1、画素電圧VR2、を示す波形図である。

【図10】液晶印加電圧を変化させたときの液晶における光の透過率の変化を示す図である。

40

## 【符号の説明】

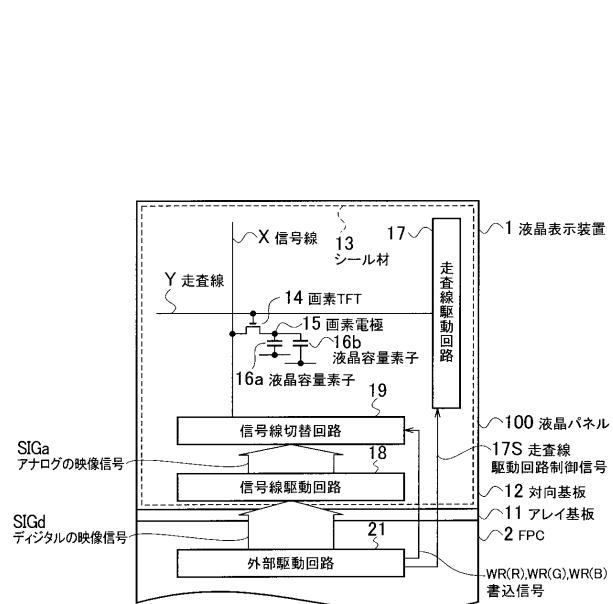
## 【0077】

- 1 液晶表示装置
- 2 FPC
- 1 1 アレイ基板
- 1 2 対向基板
- 1 3 シール材
- 1 4 画素TFT
- 1 5 画素電極
- 1 6 a 液晶容量素子

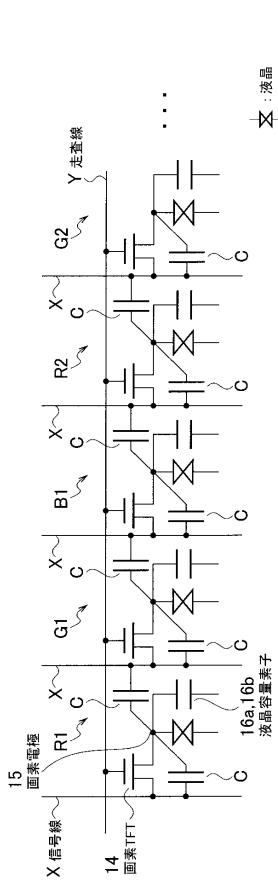
50

1 6 b	液晶容量素子	
1 7	走査線駆動回路	
1 7 S	走査線駆動回路制御信号	
1 8	信号線駆動回路	
1 9	信号線切替回路	
2 1	外部駆動回路	
1 0 0	液晶パネル	
1 1 1 , 1 2 1	ガラス基板	
1 1 2	補助容量線	10
1 1 3	有機絶縁膜	
1 1 4	電極配線	
1 1 5 , 1 2 4	配向膜	
1 2 2	フィルタ層	
1 2 3	対向電極	
1 3 0	液晶層	
1 4 0	遮光パターン	
1 9 1	切替スイッチ	
1 2 2 1	カラーフィルタ部	
1 2 2 2	遮光部	
C ...	カップリング容量	20
G 1 , G 2 , ... , R 1 , R 2 , ... , B 1 , B 2 , ...	画素	
L ...	信号線の間隔	
S I G a ...	アナログの映像信号	
S I G d ...	デジタルの映像信号	
V C O M ...	対向電極への信号	
W ...	画素電極の幅	
W R ( R ) , W R ( G ) , W R ( B )	書込信号	
X ...	信号線	
Y ...	走査線	
V R	画素電圧 V R 1 と画素電圧 V R 2 の電圧差	30

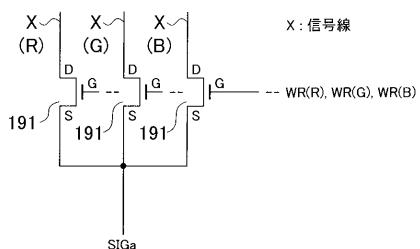
【図1】



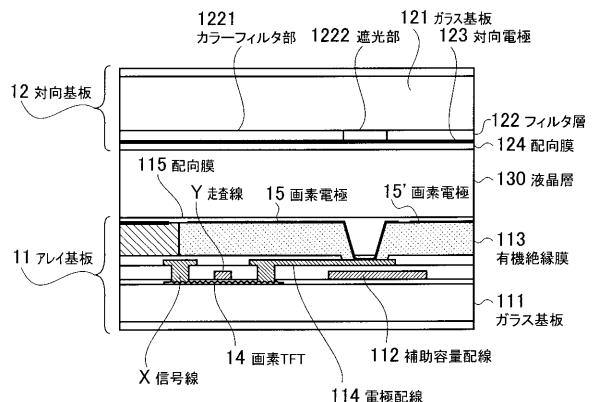
【図2】



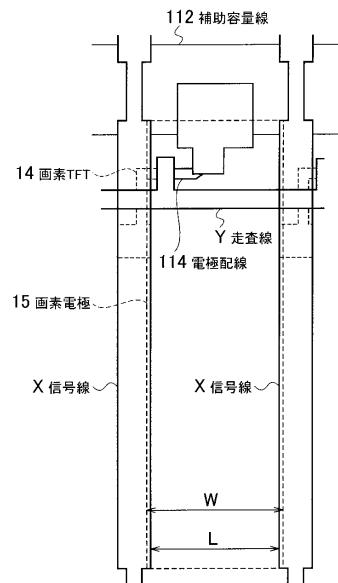
【図3】



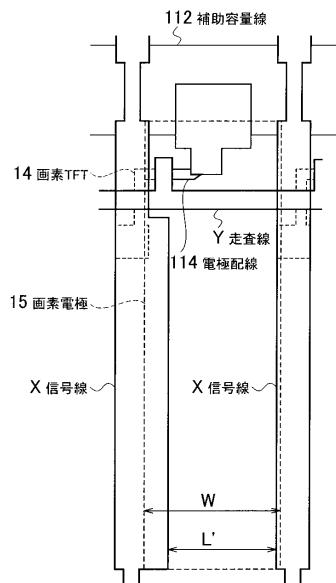
【図4】



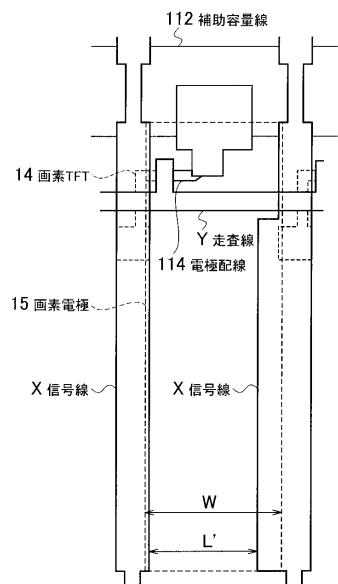
【図5】



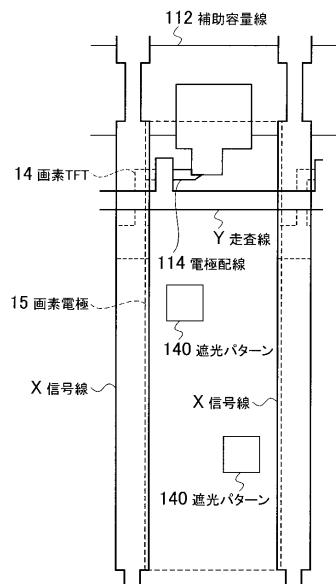
【図6】



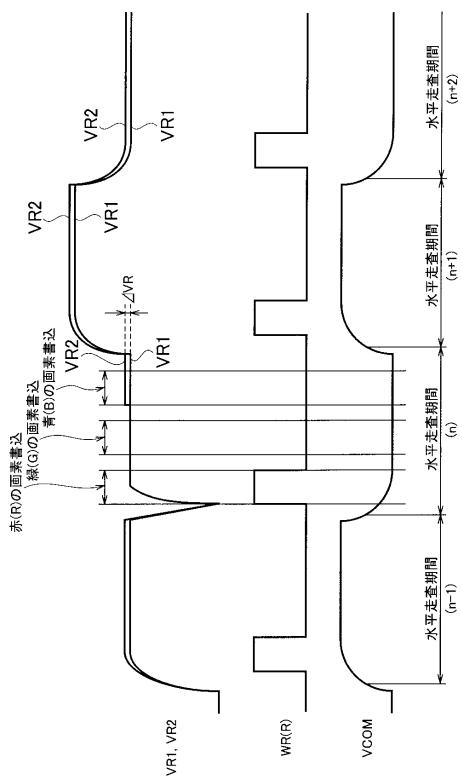
【図7】



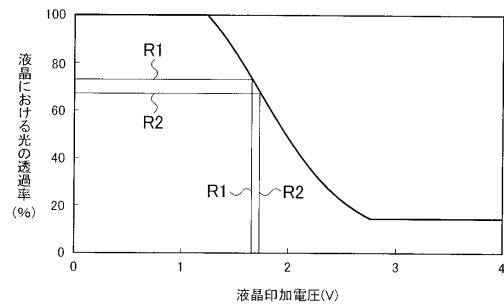
【図8】



【図9】



【図10】



---

フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/20	6 8 0 H
	G 0 9 G 3/36	

(74)代理人 100101247

弁理士 高橋 俊一

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 佐藤 清一

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 山下 礼子

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 飯塚 哲也

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H092 GA13 GA26 JA24 JB32 JB35 NA01 NA28

2H093 NA16 NA41 NC09 NC11 NC34 ND09

5C006 AA16 AA22 AC11 AC21 AC25 AC27 AC28 AF22 AF35 AF43

AF71 AF83 BB16 BC02 BC06 BC08 BC12 BC20 FA22 FA25

FA26 FA37

5C080 AA10 BB05 CC03 DD05 DD10 EE29 FF11 JJ02 JJ03 JJ04

JJ05 JJ06

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2006003623A</a>	公开(公告)日	2006-01-05
申请号	JP2004179863	申请日	2004-06-17
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	佐藤清一 山下礼子 饭塙哲也		
发明人	佐藤 清一 山下 礼子 飯塙 哲也		
IPC分类号	G02F1/1343 G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
FI分类号	G02F1/1343 G02F1/133.550 G02F1/1368 G09G3/20.611.J G09G3/20.623.D G09G3/20.642.A G09G3/20.680.H G09G3/36		
F-TERM分类号	2H092/GA13 2H092/GA26 2H092/JA24 2H092/JB32 2H092/JB35 2H092/NA01 2H092/NA28 2H093 /NA16 2H093/NA41 2H093/NC09 2H093/NC11 2H093/NC34 2H093/ND09 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF22 5C006/AF35 5C006 /AF43 5C006/AF71 5C006/AF83 5C006/BB16 5C006/BC02 5C006/BC06 5C006/BC08 5C006/BC12 5C006/BC20 5C006/FA22 5C006/FA25 5C006/FA26 5C006/FA37 5C080/AA10 5C080/BB05 5C080 /CC03 5C080/DD05 5C080/DD10 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CC57 2H192/DA12 2H192 /DA43 2H192/DA52 2H192/EA04 2H192/EA22 2H192/EA43 2H192/FB02 2H193/ZA04 2H193/ZD32		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**

要解决的问题：通过防止端像素的亮度提高来提高显示质量。

SOLUTION：使左端信号线X与相邻信号线X之间的距离L'短于像素电极15的宽度W，即，使左端像素的开口率小于而不是左端的像素。由此，在端部像素上屏蔽更多的光量，结果，防止了端部像素处的亮度增强。