

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-266361  
(P2005-266361A)

(43) 公開日 平成17年9月29日(2005.9.29)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
<b>G09G 3/36</b>	G09G 3/36	2H093
<b>G02F 1/133</b>	G02F 1/133 550	5C006
<b>G09G 3/20</b>	G02F 1/133 575	5C080
	G09G 3/20 611E	
	G09G 3/20 611F	
審査請求 未請求 請求項の数 4 O L (全 13 頁) 最終頁に続く		

(21) 出願番号 特願2004-79218 (P2004-79218)  
(22) 出願日 平成16年3月18日 (2004.3.18)

(71) 出願人 000005049  
シャープ株式会社  
大阪府大阪市阿倍野区長池町22番22号  
(74) 代理人 100080034  
弁理士 原 謙三  
(74) 代理人 100113701  
弁理士 木島 隆一  
(74) 代理人 100116241  
弁理士 金子 一郎  
(72) 発明者 田口 穂  
大阪府大阪市阿倍野区長池町22番22号  
シャープ株式会社内

最終頁に続く

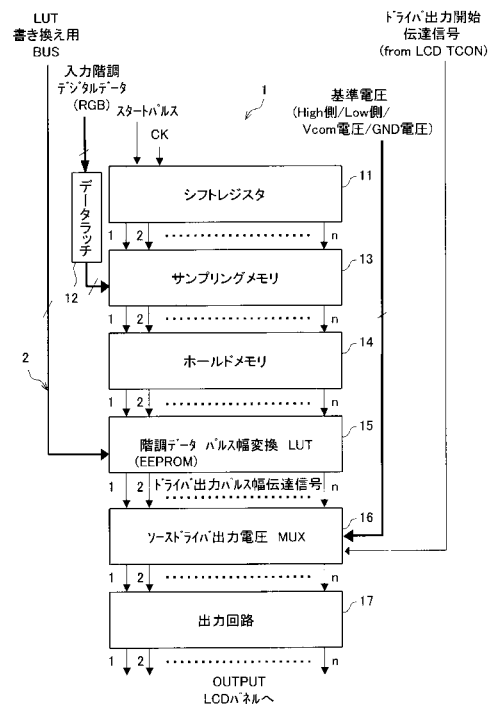
(54) 【発明の名称】 データ信号線駆動回路および液晶表示装置

(57) 【要約】

【課題】 各パネル毎に最適な多階調表示を行うことができる液晶表示装置を実現する。

【解決手段】 ソースドライバ1は、パルス幅を調整するための手段として、入力されるデジタル階調データとパルス幅情報と対応付けて格納する階調データ - パルス幅変換 LUT 15 を備えている。階調データ - パルス幅変換 LUT 15 は、例えばEEPROMにて構成されており、LUT書き換え用BUS (外部入力チャンネル) 2 によって外部からの格納データの書き換えを可能としている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

液晶パネルをパルス幅変調で駆動するためのデータ信号線駆動回路において、  
入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段を有し、  
上記格納手段は書き換え可能なメモリにて形成されているとともに、上記格納手段への  
格納データ書き換えを行うための外部入力チャンネルを有していることを特徴とするデー  
タ信号線駆動回路。

## 【請求項 2】

液晶パネルをパルス幅変調で駆動する液晶表示装置において、  
入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段を有し、  
上記格納手段は、書き換え可能なメモリにて形成されているとともに、上記格納手段へ  
の格納データ書き換えを行うための外部入力チャンネルを有していることを特徴とする液  
晶表示装置。

10

## 【請求項 3】

上記格納手段は、液晶パネルのデータバスラインの駆動を行うデータ信号線駆動回路の  
外部に設けられていることを特徴とする請求項 2 に記載の液晶表示装置。

## 【請求項 4】

液晶パネルをパルス幅変調で駆動する液晶表示装置において、  
上記液晶パネルのデータバスラインの駆動を行うデータ信号線駆動回路は、複数に分割  
されて具備されていると共に、  
上記各データ信号線駆動回路内に、入力されるデジタル階調データとパルス幅情報と対  
応付けて格納する格納手段を有し、  
上記各データ信号線駆動回路の格納手段には、駆動される箇所の階調特性に応じた格納  
データが格納されていることを特徴とする液晶表示装置。

20

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、パルス幅変調方式にて多階調表示を行うデータ信号線駆動回路および液晶表示  
装置に関するものである。

## 【背景技術】

30

## 【0002】

従来液晶表示装置において、その階調表示手法は以下の通りである。

## 【0003】

各画素における液晶容量を電荷充電するためには、一水平期間毎に変化するソースドライ  
バ出力によって各液晶容量に充電電荷が与えられる。従来、各液晶容量における階調レ  
ベルに差を与えるための駆動方式として電圧変調方式がある。電圧変調方式では、各水平  
期間における電圧印加時間を同一とし、液晶容量への出力電圧値、すなわちソースドライ  
バ出力電圧値に差を与えることで、各液晶容量における階調レベルに差を与えている。

## 【0004】

上記電圧変調方式において、多階調表示を行うための全階調の電圧を外部から与えるこ  
とは回路規模の増大を招来する。このため、電圧変調方式の液晶表示装置で用いられる多  
くのソースドライバでは、図 9 に示すように、特定の基準階調電圧のみを入力され、その  
基準階調電圧間に内部ラダー抵抗を直列に設け、未入力階調電圧を分圧によって内部生成  
している。

40

## 【0005】

また、多階調表示を行うための他の手法としてパルス幅変調方式がある。パルス幅変調  
方式は、各水平期間における液晶容量への出力電圧値を同一とし、その電圧印加時間を異  
ならせることで、各液晶容量における充電量、すなわち階調レベルを異ならせる手法であ  
る。

## 【0006】

50

ここで、従来のパルス幅変調方式について、図10を参照して以下に説明する。図10は、液晶表示装置をパルス幅変調方式で駆動するために用いられるソースドライバの一構成例を示す図である。

【0007】

このソースドライバは、シフトレジスタ101、データラッチ部102、サンプリングメモリ103、ホールドメモリ104、階調データ-パルス幅変換LUT(Look-Up Table)105、ソースドライバ出力電圧マルチプレクサ(MUX)106、出力回路107により構成されている。

【0008】

上記ソースドライバに対し、入力階調デジタルデータ(すなわち、表示データ)はデータラッチ部102に入力され、スタートパルス信号およびクロック(CK)信号はシフトレジスタ101に入力される。

10

【0009】

シフトレジスタ101は、入力されるスタートパルス信号およびクロック信号からサンプリング信号を生成し、このサンプリング信号をサンプリングメモリ103に入力する。サンプリングメモリ103では、入力されたサンプリング信号のタイミングに基づいて、データラッチ部102から入力階調デジタルデータが順次取り込まれる。サンプリングメモリ103に取り込まれた入力階調デジタルデータは、ホールドメモリ104を介して、階調データ-パルス幅変換LUT105に入力される。

【0010】

階調データ-パルス幅変換LUT105では、入力階調デジタルデータと、これに対応するパルス幅情報とが格納されており、各入力階調デジタルデータに対応するパルス幅情報が読み出され、このパルス幅情報がソースドライバ出力電圧MUX106に送られる。さらに、ソースドライバ出力電圧MUX106には、各種基準電圧(High側電圧、Low側電圧、Vcom電圧、GND電圧)およびドライバ出力開始伝達信号が入力されており、これらの基準電圧とドライバ出力開始伝達信号と上記パルス幅情報とに基づいてソース出力信号(出力パルス)が生成される。ソース出力信号は、出力回路107を介して、各ソースバスラインに出力される。

20

【0011】

すなわち、パルス幅変調方式では、階調レベルの高い画素に対しては、その液晶容量への電圧印加時間、すなわちパルス幅を大きく取り、階調レベルの低い画素に対してはパルス幅を小さく取る(ノーマリーホワイトの場合)ことで、各液晶容量への充電量を異ならせ、多階調表示を可能としている。

30

【0012】

尚、上記パルス幅変調方式を開示するものとしては、例えば特許文献1や特許文献2がある。また、特許文献3,4には、液晶の階調表示特性(特性)をEEPROM等のLUTに予め格納しておき、このLUTを用いて、CRT用の特性信号を液晶専用の電圧透過率特性に補正する技術が開示されている。

【特許文献1】特開平7-72458号公報(公開日 平成7年(1995)3月17日)

40

【特許文献2】特許第2979245号公報(公表日 平成4年(1992)5月7日)

【特許文献3】特開平9-288468号公報(公開日 平成9年(1997)11月4日)

【特許文献4】特許2002-99238号公報(公開日 平成14年(2002)4月5日)

【発明の開示】

【発明が解決しようとする課題】

【0013】

しかしながら、上記従来の構成では、以下のような問題を生じる。

【0014】

50

電圧変調方式では、回路規模縮小化を実現するため、ソースドライバへ入力する階調基準電圧を少しでも減らし、その分、ドライバ内部のラダー抵抗の分圧精度を向上する等して、多階調高表示品位を実現してきた。

【0015】

しかしながら、ドライバ開発時に、内部ラダー抵抗をある特定のLCD(Liquid Crystal Display)パネルを基準として厳密に分圧比を合わせこむのは良いが、実際には、そのドライバは、基準としたパネルのみに最適なのであって、他のサイズ、解像度のパネルに採用しようとしても厳密には階調特性及びフリッカーレベルは理想的ではない。

【0016】

よって、電圧変調方式を採用する液晶表示装置では、内部ラダー抵抗を用いることにより、ソースドライバの回路規模縮小化は図れるものの、ドライバを汎用的に多種多様なパネルに採用する上においては、階調特性及びフリッカーレベルを犠牲にする場合も多々存在する。

【0017】

また、パルス幅変調方式において、多階調高表示品位を実現するためには、階調データ-パルス幅変換LUTの格納データにおいて、表示パネルの特性に応じたデータの合わせ込みを行う必要がある。しかしながら、上記LUTの格納データがある特定のLCDパネルを基準として厳密に合わせこんだ場合、実際には、そのドライバは、基準としたパネルのみに最適なのであって、他のサイズ、解像度のパネルに採用しようとしても厳密には階調特性及びフリッカーレベルは理想的ではない。

【0018】

また、従来の電圧変調方式を採用する液晶表示装置では、上記LUTの格納データは内部固定であるため、電圧変調方式の場合と同様に、ドライバを汎用的に多種多様なパネルに採用する上においては、階調特性及びフリッカーレベルを犠牲にする場合が多々存在する。

【0019】

本発明は、上記の問題点を鑑みてなされたものであり、その目的は、各パネル毎に最適な多階調表示を行うことができる液晶表示装置を実現することにある。

【課題を解決するための手段】

【0020】

本発明に係るデータ信号線駆動回路は、上記課題を解決するために、液晶パネルをパルス幅変調で駆動するためのデータ信号線駆動回路において、入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段を有し、上記格納手段は書き換え可能なメモリにて形成されているとともに、上記格納手段への格納データ書き換えを行うための外部入力チャンネルを有していることを特徴としている。

【0021】

パルス幅変調を行う液晶表示装置では、多階調表示を行うために、入力されるデジタル階調データに基づいてデータ信号線駆動回路から出力される出力パルスのパルス幅を調整する必要がある。

【0022】

上記の構成によれば、パルス幅を調整するための手段として、入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段が備えられており、入力されたデジタル階調データに対応するパルス幅情報を上記格納手段から読み出し、読み出されたパルス幅情報に基づいてパルス幅変調を行うことができる。

【0023】

また、上記格納手段は、書き換え可能なメモリにて形成されており、上記格納手段への格納データ書き換えを行うための外部入力チャンネルを有している。このため、上記データ信号線駆動回路では、該データ信号線駆動回路の完成後も、上記格納手段の格納データを書き換えることにより、各階調特性(フリッカーも含む)を何れのパネルに対しても最適に合わせこむことを可能としている。

10

20

30

40

50

## 【0024】

また、本発明に係る液晶表示装置は、上記課題を解決するために、液晶パネルをパルス幅変調で駆動する液晶表示装置において、入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段を有し、上記格納手段は、書き換え可能なメモリにて形成されているとともに、上記格納手段への格納データ書き換えを行うための外部入力チャンネルを有していることを特徴としている。

## 【0025】

上記の構成によれば、上述のデータ信号線駆動回路と同様に、上記格納手段の格納データを書き換えることにより、各階調特性(フリッカーも含む)を何れのパネルに対しても最適に合わせこむことを可能としている。

10

## 【0026】

また、上記液晶表示装置においては、上記格納手段は、液晶パネルのデータバスラインの駆動を行うデータ信号線駆動回路の外部に設けられている構成とすることができる。

## 【0027】

上記の構成によれば、出力パルスのパルス幅調整は、データ信号線駆動回路の外部回路となる格納手段より逐次読み取り、前記と同様の動作を行う構成とし、さらに、データ信号線駆動回路内の内蔵ROMが削減され、更なるコストダウンが見込まれる。

## 【0028】

また、本発明に係る液晶表示装置は、液晶パネルをパルス幅変調で駆動する液晶表示装置において、上記液晶パネルのデータバスラインの駆動を行うデータ信号線駆動回路は、複数に分割されて具備されていると共に、上記各データ信号線駆動回路内に、入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段を有し、上記各データ信号線駆動回路の格納手段には、駆動される箇所の階調特性に応じた格納データが格納されていることを特徴としている。

20

## 【0029】

上記の構成によれば、データ信号線駆動回路の製造時に、各液晶表示パネル毎のデータ(階調データ-パルス幅の対応データ)を予め準備し、これを上記格納手段に予め記憶させておくことでデータ信号線駆動回路の汎用性が保たれる。

## 【0030】

さらに、この構成では、モジュール入力チャンネルから階調特性を書き込む信号線を削減できるだけでなく、液晶表示パネルによっては面内フリッカーがひどく同一階調特性を持つデータ信号線駆動回路では調整が難しい場合でも、フリッカーが合わなくなる箇所のみ微妙に階調特性をずらしたデータ信号線駆動回路を使用するという方法も実現でき、より表示品位の向上を図ることができる。

30

## 【発明の効果】

## 【0031】

本発明のデータ信号線駆動回路および液晶表示装置では、パルス幅を調整するための手段として、入力されるデジタル階調データとパルス幅情報と対応付けて格納する格納手段が備えられており、入力されたデジタル階調データに対応するパルス幅情報を上記格納手段から読み出し、読み出されたパルス幅情報に基づいてパルス幅変調を行うことができる。

40

## 【0032】

また、上記格納手段は、データ信号線駆動回路の完成後も、上記格納手段の格納データを書き換えることにより、各階調特性(フリッカーも含む)を何れのパネルに対しても最適に合わせこむことを可能とするといった効果を奏する。

## 【発明を実施するための最良の形態】

## 【0033】

本発明の一実施形態について図1ないし図8に基づいて説明すると以下の通りである。先ず、本実施の形態に係る液晶表示装置で用いられるソースドライバ(データ信号線駆動回路)の概略構成を、図1を参照して以下に説明する。

50

## 【 0 0 3 4 】

ソースドライバ 1 は、シフトレジスタ 1 1、データラッチ部 1 2、サンプリングメモリ 1 3、ホールドメモリ 1 4、階調データ - パルス幅変換 L U T ( Look-Up Table ) 1 5、ソースドライバ出力電圧 M U X 1 6、出力回路 1 7 により構成されている。

## 【 0 0 3 5 】

上記ソースドライバ 1 に対し、入力階調デジタルデータ ( すなわち、表示データ ) はデータラッチ部 1 2 に入力され、スタートパルス信号およびクロック ( C K ) 信号はシフトレジスタ 1 1 に入力される。

## 【 0 0 3 6 】

シフトレジスタ 1 1 は、入力されるスタートパルス信号およびクロック信号からサンプリング信号を生成し、このサンプリング信号をサンプリングメモリ 1 3 に入力する。サンプリングメモリ 1 3 では、入力されたサンプリング信号のタイミングに基づいて、データラッチ部 1 2 から入力階調デジタルデータが順次取り込まれる。サンプリングメモリ 1 3 に取り込まれた入力階調デジタルデータは、ホールドメモリ 1 4 を介して、階調データ - パルス幅変換 L U T 1 5 に入力される。

10

## 【 0 0 3 7 】

シフトレジスタ 1 1、データラッチ部 1 2、サンプリングメモリ 1 3、ホールドメモリ 1 4 の構成および動作は、従来のソースドライバ ( 図 1 0 参照 ) におけるシフトレジスタ 1 0 1、データラッチ部 1 0 2、サンプリングメモリ 1 0 3、ホールドメモリ 1 0 4 の構成および動作と同じである。

20

## 【 0 0 3 8 】

階調データ - パルス幅変換 L U T 1 5 では、入力階調デジタルデータと、これに対応するパルス幅情報とが格納されており、各入力階調デジタルデータに対応するパルス幅情報が読み出され、このパルス幅情報がソースドライバ出力電圧 M U X 1 6 に送られる。このパルス幅情報の読み出しにかかる動作は、従来のソースドライバにおける階調データ - パルス幅変換 L U T 1 0 5 と同様である。

## 【 0 0 3 9 】

一方で、本実施の形態における階調データ - パルス幅変換 L U T 1 5 は、例えば E E P R O M にて構成されており、L U T 書き換え用 B U S ( 外部入力チャンネル ) 2 によって外部からの格納データの書き換えを可能としている点で、従来の階調データ - パルス幅変換 L U T 1 0 5 と大きく異なる。

30

## 【 0 0 4 0 】

さらに、ソースドライバ出力電圧 M U X 1 6 には、各種基準電圧 ( High側電圧、Low側電圧、Vcom電圧、GND電圧 ) およびドライバ出力開始伝達信号が入力されており、これらの基準電圧とドライバ出力開始伝達信号と上記パルス幅情報とに基づいてソース出力信号 ( 出力パルス ) が生成される。ソース出力信号は、出力回路 1 7 を介して、L C D パネル 3 ( 図 5 参照 ) の各ソースバスライン ( データバスライン ) に出力される。

## 【 0 0 4 1 】

次に、パルス幅変調方式で駆動を行う液晶表示装置において、各階調レベルをデジタル的に表現する手法を以下に説明する。

40

## 【 0 0 4 2 】

T F T 液晶画素の駆動においては、図 2 に示すように、スイッチング素子となる T F T ( Thin Film Transistor ) のゲートに接続されたゲートバスラインから走査信号を与えることで T F T の O N / O F F を制御し、T F T が O N 状態とされている電極容量 C 1 c に対してソースバスラインから液晶容量充電電圧を印加する。また、電極容量 C 1 c の他端には、共通電極電圧が印加される。

## 【 0 0 4 3 】

T F T 液晶を駆動する際には、パネルの焼き付き等を防ぐために、通常、毎垂直フレームにおいて液晶容量 C 1 c への充電電圧極性が反対になるような駆動構成を取っている。

## 【 0 0 4 4 】

50

すなわち、共通電極電圧  $V_{com}$  より高い階調電圧が印加される液晶容量  $C_{lc}$  (図3 (a) および図4 (a) における + の画素) には、High 側の液晶容量充電電圧をソースドライバから出力し、共通電極電圧  $V_{com}$  より低い階調電圧が印加される液晶容量  $C_{lc}$  (図3 (a) および図4 (a) における - の画素) には、Low 側の液晶容量充電電圧をソースドライバから出力する。尚、ライン反転駆動時には、共通電極電圧  $V_{com}$  は水平期間毎に極性が反転され (図3 (b) 参照)、ドット反転駆動時には、共通電極電圧  $V_{com}$  は一定の電圧に保持される (図4 (b) 参照)。

**【0045】**

つまり、パルス幅変調では、図5に示すように、ソースドライバへ入力される液晶駆動基準電圧は、High 側が1値 (High側基準電圧)、Low 側が1値 (Low側基準電圧) の計2電源のみであるため、各極性時においてソースドライバからの電圧出力時間を調節することで各階調表示を実現する。1水平期間の一定充電時間内において、前記2基準電源出力開始タイミングは、LCDタイミングコントロールASICより各ソースドライバに供給される。

10

**【0046】**

ソースドライバからの電圧出力時間の調節は、上述したように、階調データ-パルス幅変換LUT15およびソースドライバ出力電圧MUX16にて行われる。階調データ-パルス幅変換LUT15には、入力階調デジタルデータと、パルス幅情報として例えば、出力パルスのリセットタイミングとが対応付けて格納されている。また、出力パルスのリセットタイミングは、例えば、基準クロックのクロック数によって与えられる。

20

**【0047】**

階調データ-パルス幅変換LUT15では、入力階調デジタルデータに対応する出力パルスのリセットタイミングが読み出され、このリセットタイミングがドライバ出力パルス伝達信号として、後段のソースドライバ出力電圧MUX16に送られる。

**【0048】**

ソースドライバ出力電圧MUX16において生成される出力パルスは、ドライバ出力開始伝達信号と基準クロックとを用いて各ゲートラインに対しての充電期間 (パルス幅) が設定される。具体的には、ドライバ出力開始伝達信号の入力によって出力パルスの始点が設定され、これと同時に基準クロックのカウントが開始される。

**【0049】**

そして、出力パルスの終点は、階調データ-パルス幅変換LUT15から入力されたドライバ出力パルス伝達信号 (すなわち、階調データ-パルス幅変換LUT15にて読み出された出力パルスのリセットタイミング) によって決定される。

30

**【0050】**

これを、図6を参照して説明すると以下のとおりである。ここでは、図6 (a) に示すように、 $n$ ライン目のソースバスラインにおいて、1, 2ライン目のゲートバスラインに繋がる画素の階調レベルを低く (暗く)、3, 4ライン目のゲートバスラインに繋がる画素の階調レベルを高く (明るく) して表示を行いたい場合を例示する。

**【0051】**

この場合の水平極性制御信号および1~4ライン目のゲートバスラインにおけるゲート出力信号は、図6 (b) に示すようなものとなる。

40

**【0052】**

また、ソースドライバの出力は、図6 (c) に示すようなものとなる。ここで、1, 3ライン目は、High側基準電圧によって液晶容量が充電されるが、この場合は、階調レベルが高くなる3ライン目において、電圧印加時間が短くなるように設定されている。一方、2, 4ライン目は、Low側基準電圧によって液晶容量が充電されるが、この場合は、階調レベルが低くなる2ライン目において、電圧印加時間が短くなるように設定されている。尚、電圧印加時間を調整するための規定クロックカウント終了後は、ソースドライバ出力を、High側出力時には  $V_{com}$  レベルに、Low側出力時にはGNDレベルに切り替えている。

50

## 【0053】

つまり、図6の例では、階調データ-パルス幅変換LUT15において格納されている、入力階調デジタルデータとリセットタイミングとの関係は、High側基準電圧で充電を行う場合とLow側基準電圧で充電を行う場合とで異なっており、階調データ-パルス幅変換LUT15は、High側およびLow側の2種類のリセットタイミングを格納している必要がある。また、階調データ-パルス幅変換LUT15は、上記水平極性制御信号に基づいて、High側およびLow側の何れのリセットタイミングを読み出すかを制御することができる。

## 【0054】

尚、上記説明における動作では、出力パルスの始点を固定として終点を可変としているが、これとは逆に、始点を可変として終点を固定としてもよい。

10

## 【0055】

以上のように、本実施の形態に係る液晶表示装置では、ソースドライバに内蔵されている階調データ-パルス幅変換LUT15をEEPROM等にて構成し、階調データ-パルス幅変換LUT15に、基準電圧出力開始タイミングよりどのタイミングで基準電圧をOFFするかという値をあらかじめ外部から書き込んでおく。具体的には、ソースドライバへタイミングコントロールASICによって入力されるクロックのカウント数を書き込むことにより、基準電圧出力をOFFするタイミングを決定するための時間換算が可能になる。

## 【0056】

これにより、ソースドライバは、タイミングコントロールASICより基準電圧出力開始タイミングを受けた後、表示する階調に対応して決定されるクロックカウントを階調データ-パルス幅変換LUT15から読み出し、このクロックカウント期間中のみ電圧出力を実施する。

20

## 【0057】

このように、各階調の電圧出力時間をソースドライバ内部の書き換え可能なEEPROMに保持する構成にすることで、ソースドライバをLCDパネルに実装した後も最適な階調設定を可能とする柔軟性を持たせることが可能になり、しいてはソースドライバの汎用化につながる。

## 【0058】

また、本発明に係る液晶表示装置は、さらに、以下に示すような変形例により、さらなる改善効果が期待できる。

30

## 【0059】

例えば図7に示すように、上記構成ではソースドライバ内に内蔵していたEEPROM(すなわち、階調データ-パルス幅変換LUT15)をソースドライバの外部回路として備えることが可能である。

## 【0060】

この構成では、ソース出力OFFタイミングは、外部回路のEEPROMより逐次読取り、前記と同様の動作を行う構成とする。これにより、ソースドライバ内の内蔵ROMが削減され、更なるコストダウンが見込まれる。

40

## 【0061】

また、例えば図8に示すように、ソースドライバ内には、EEPROMを内蔵しておき、ドライバ製造時に、ある種のパネルの階調特性データを予め記憶させておく構成とすることができる。この場合、各LCDパネル毎のデータ(階調データ-パルス幅の対応データ)を予め準備し、このパネル毎のデータをドライバテーピング状態時に書き込むことでソースドライバの汎用性は保たれる。

## 【0062】

この構成では、モジュール入力チャンネルから階調特性を書き込む信号線を削減できるだけでなく、LCDパネルによっては面内フリッカーがひどく同一階調特性を持つソースドライバでは調整が難しい場合でも、フリッカーが合わなくなる箇所のみ微妙に階調特性

50

をずらしたソースドライバを使用するという方法も実現でき、より表示品位の向上を図ることができる。

【図面の簡単な説明】

【0063】

【図1】本発明の実施形態を示すものであり、液晶表示装置で用いられるソースドライバの要部構成を示すブロック図である。

【図2】液晶容量への充電形態を示す図である。

【図3】図3(a)は、ライン反転駆動時のパネル充電状態を示す図であり、図3(b)は、ライン反転駆動時の充電電圧を示す波形図である。

【図4】図4(a)は、ドット反転駆動時のパネル充電状態を示す図であり、図4(b)は、ドット反転駆動時の充電電圧を示す波形図である。

10

【図5】本発明の実施形態を示すものであり、液晶表示装置の概略構成を示すブロック図である。

【図6】図6(a)は、LCDパネルにおける階調表示例を示す図であり、図6(b)は、上記階調表示を行う場合の水平制御信号およびゲート出力信号を示す波形図であり、図6(c)は、上記階調表示を行う場合のソース出力を示す波形図である。

【図7】本発明の図5とは異なる実施形態を示すものであり、液晶表示装置の概略構成を示すブロック図である。

【図8】本発明の図5、図7とは異なる実施形態を示すものであり、液晶表示装置の概略構成を示すブロック図である。

20

【図9】電圧変調方式によるソースドライバの階調基準電圧生成手段を示すブロック図である。

【図10】パルス幅変調方式による従来のソースドライバの要部構成を示すブロック図である。

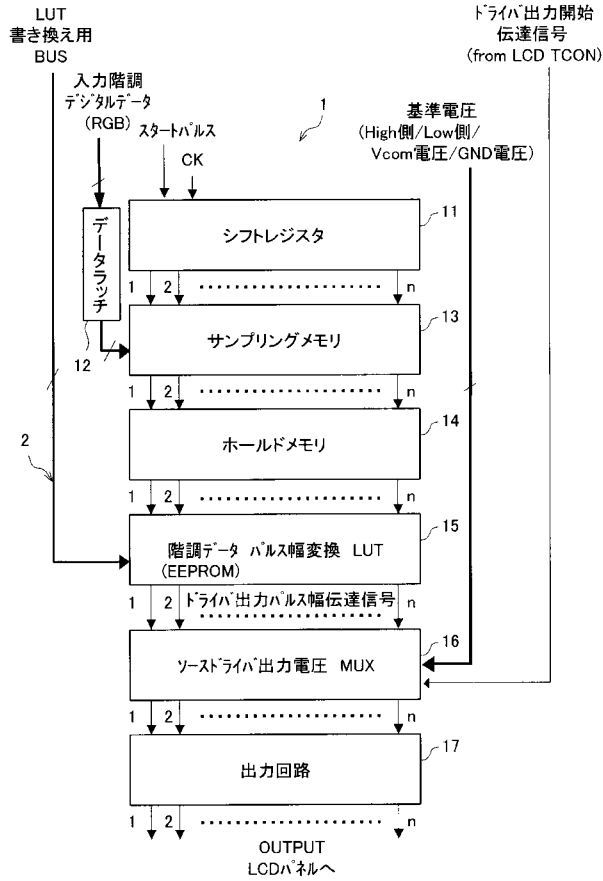
【符号の説明】

【0064】

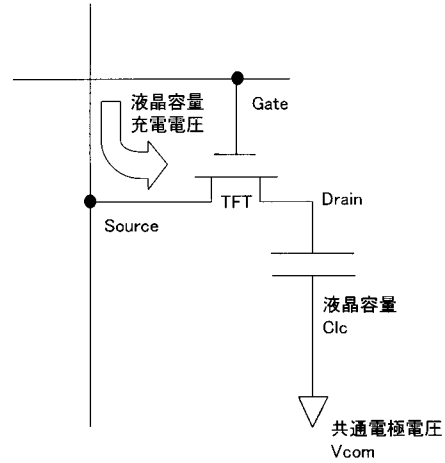
- 1 ソースドライバ(データ信号線駆動回路)
- 2 LUT書き換え用BUS(外部入力チャンネル)
- 3 液晶パネル
- 15 階調データ-パルス幅変換LUT(格納手段)

30

【 図 1 】



【 図 2 】



【 図 3 】

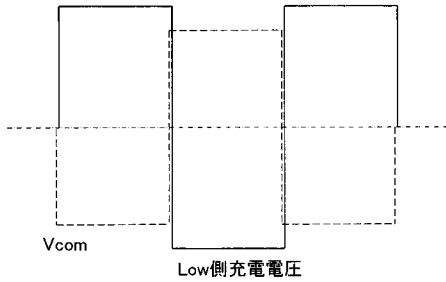
(a)

ライン反転時

+	+	+	+	+	+	+
-	-	-	-	-	-	-
+	+	+	+	+	+	+
-	-	-	-	-	-	-

(b)

High側充電電圧



【 図 4 】

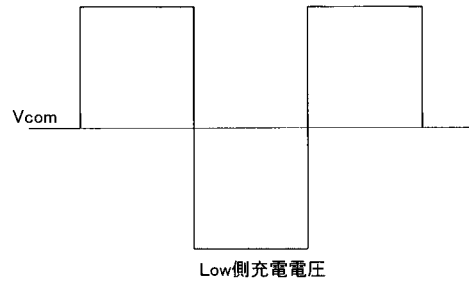
(a)

ドット反転時

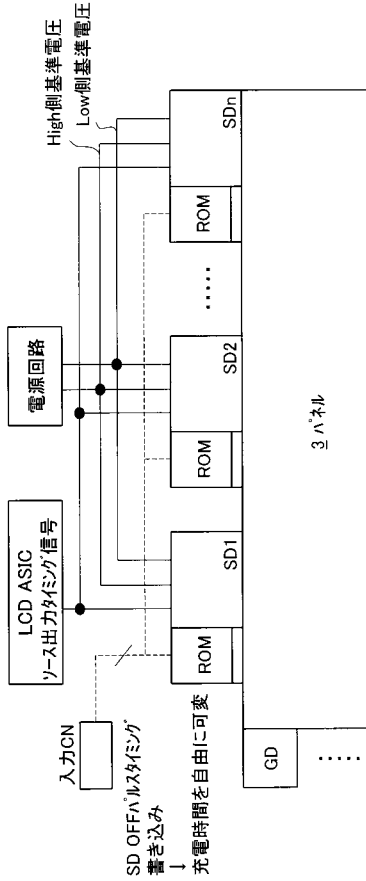
+	-	+	-	+	-	+
-	+	-	+	-	+	-
+	-	+	-	+	-	+
-	+	-	+	-	+	-

(b)

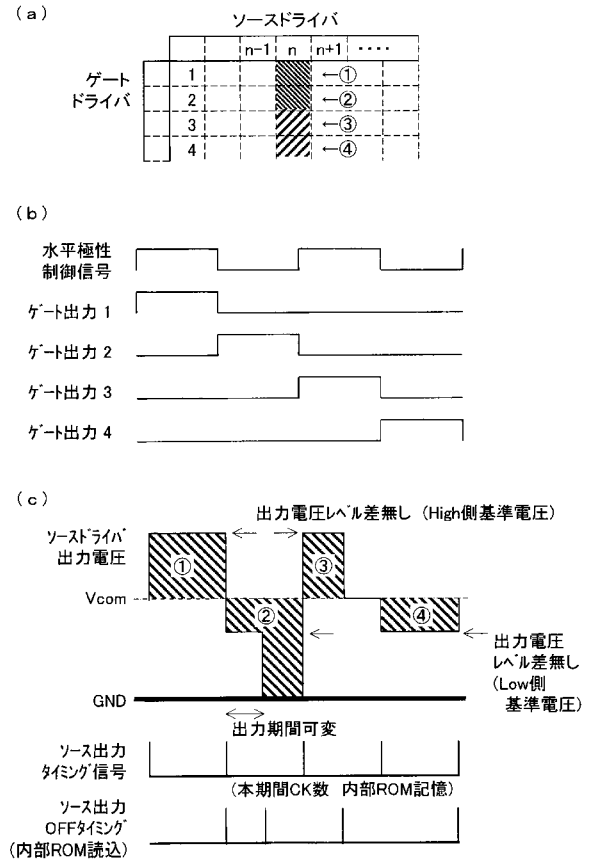
High側充電電圧



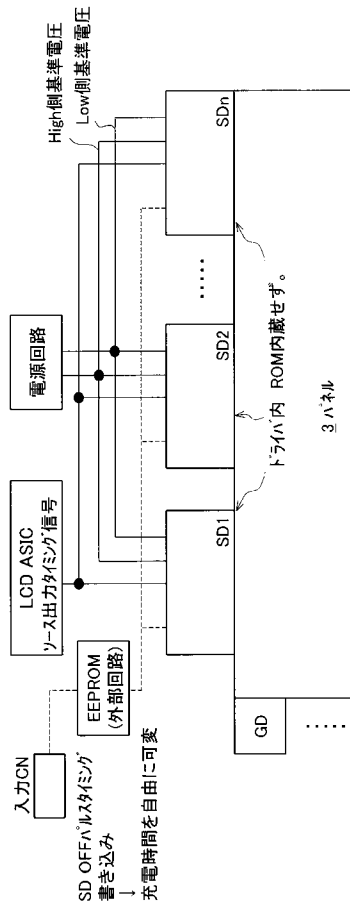
【 図 5 】



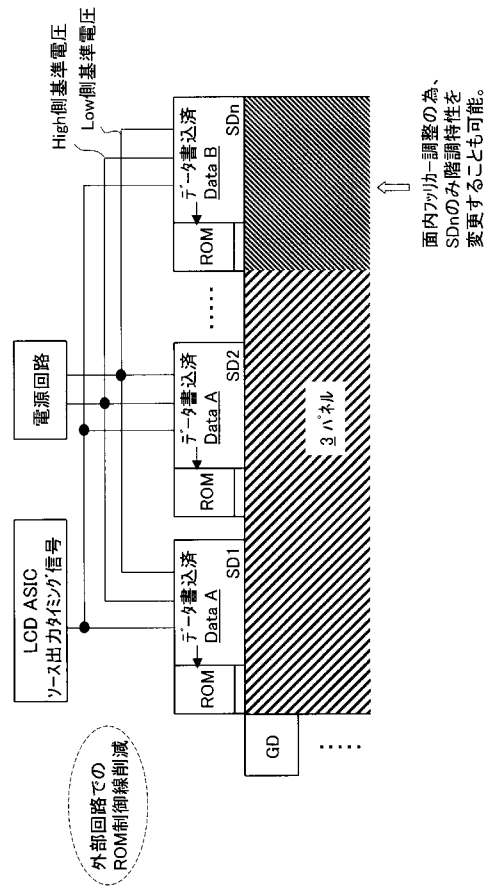
【 図 6 】



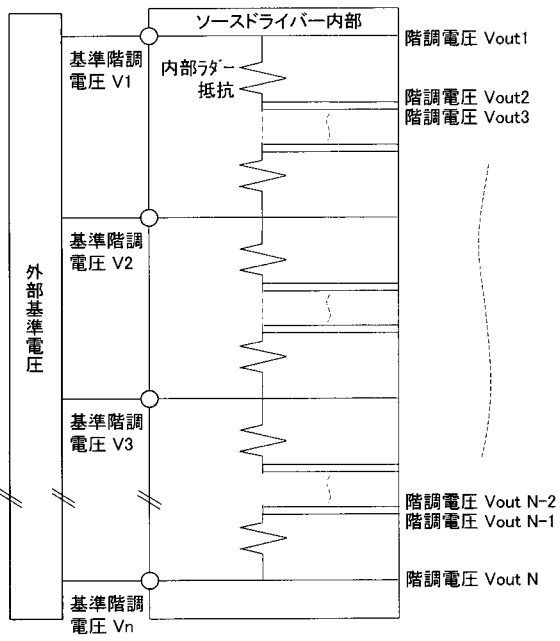
【 図 7 】



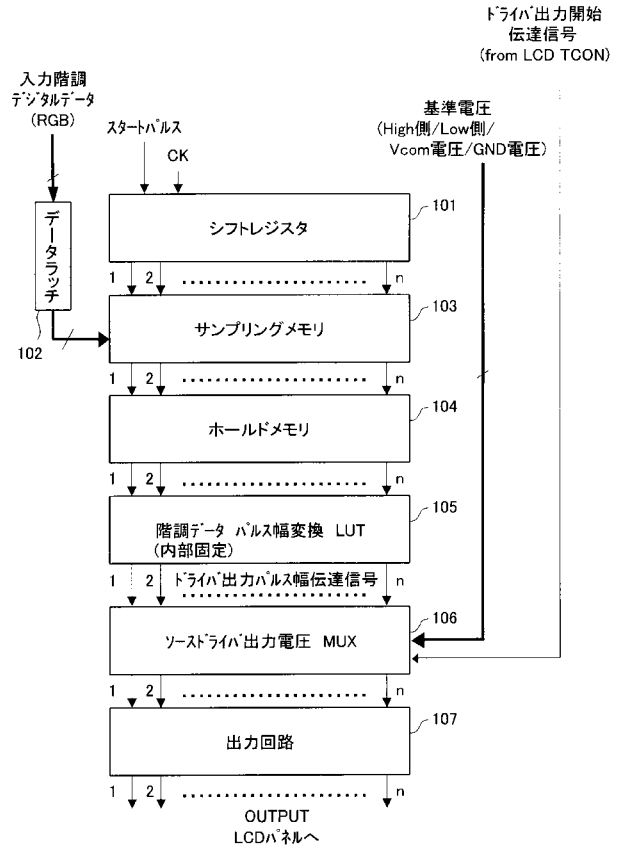
【 図 8 】



【 図 9 】



【 図 10 】



---

 フロントページの続き
(51) Int.Cl.<sup>7</sup>

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 3 X
G 0 9 G	3/20	6 3 1 K
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 8 0 G

F ターム(参考)	2H093	NA16	NA32	NA43	NA56	NC03	NC10	NC13	NC22	NC25	NC26
		NC28	NC34	NC49	NC65	NC67	NC68	NC71	ND05	ND06	ND08
		ND10	ND58								
	5C006	AA15	AC25	AC27	AC28	AF11	AF43	AF51	AF52	AF72	BB16
		BC02	BC12	BC23	BC24	BF03	BF04	BF08	BF09	BF11	BF22
		BF25	BF43	EB05	FA01	FA16	FA22	FA23	FA33	FA44	FA51
		FA56									
	5C080	AA10	BB05	DD06	DD25	DD27	DD29	EE29	FF11	GG12	JJ01
		JJ02	JJ03	JJ04							

专利名称(译)	数据信号线驱动电路和液晶显示装置		
公开(公告)号	<a href="#">JP2005266361A</a>	公开(公告)日	2005-09-29
申请号	JP2004079218	申请日	2004-03-18
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	田口 穗		
发明人	田口 穗		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.575 G09G3/20.611.E G09G3/20.611.F G09G3/20.623.X G09G3/20.631.K G09G3/20.631.V G09G3/20.641.A G09G3/20.680.G		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA43 2H093/NA56 2H093/NC03 2H093/NC10 2H093/NC13 2H093/NC22 2H093/NC25 2H093/NC26 2H093/NC28 2H093/NC34 2H093/NC49 2H093/NC65 2H093/NC67 2H093/NC68 2H093/NC71 2H093/ND05 2H093/ND06 2H093/ND08 2H093/ND10 2H093/ND58 5C006/AA15 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF11 5C006/AF43 5C006/AF51 5C006/AF52 5C006/AF72 5C006/BB16 5C006/BC02 5C006/BC12 5C006/BC23 5C006/BC24 5C006/BF03 5C006/BF04 5C006/BF08 5C006/BF09 5C006/BF11 5C006/BF22 5C006/BF25 5C006/BF43 5C006/EB05 5C006/FA01 5C006/FA16 5C006/FA22 5C006/FA23 5C006/FA33 5C006/FA44 5C006/FA51 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD25 5C080/DD27 5C080/DD29 5C080/EE29 5C080/FF11 5C080/GG12 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZC02 2H193/ZC04 2H193/ZC13 2H193/ZD26 2H193/ZD34 2H193/ZF03 2H193/ZF22 2H193/ZH40 2H193/ZH42 2H193/ZH45		
代理人(译)	木岛隆一 金子 一郎		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：实现一种能够对每个面板进行最佳的多灰度显示的液晶显示装置。源极驱动器1设置有灰度数据-脉冲宽度转换LUT 15，该灰度数据-脉冲宽度转换LUT 15将输入的灰度数据和脉冲宽度信息彼此关联地存储，作为用于调节脉冲宽度的手段。灰度数据脉冲宽度转换LUT 15例如由EEPROM构成，并且可以通过LUT重写BUS（外部输入通道）2来重写来自外部的存储数据。[选型图]图1

