

【特許請求の範囲】**【請求項 1】**

相互に並行に延びるように配設された複数の第 1 信号線と、
上記複数の第 1 信号線の延びる方向に配設され、各々該複数の第 1 信号線のそれぞれに
接続された副画素電極によって構成された複数の表示電極ユニットと、
上記複数の第 1 信号線の延びる方向に角度をなして相互に並行に延びるように配設され
、各々上記複数の表示電極ユニットのいずれか接続された複数の第 2 信号線と、
を有する表示パネルに用いる選択回路であって、
上記表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように上記
複数の第 1 信号線を結線する結線モードと、上記表示電極ユニットを構成する複数の副画
素電極に異なる信号を供給するように該複数の第 1 信号線の信号を電氣的に独立させる独
立モードと、を選択する選択回路。

10

【請求項 2】

相互に並行に延びるように配設された複数の第 1 信号線と、
上記複数の第 1 信号線の延びる方向に配設され、各々該複数の第 1 信号線のそれぞれに
接続された副画素電極によって構成された複数の表示電極ユニットと、
上記複数の第 1 信号線の延びる方向に角度をなして相互に並行に延びるように配設され
、各々上記複数の表示電極ユニットのいずれか接続された複数の第 2 信号線と、
上記表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように上記
複数の第 1 信号線を結線する結線モードと、上記表示電極ユニットを構成する複数の副画
素電極に異なる信号を供給するように該複数の第 1 信号線の信号を電氣的に独立させる独
立モードと、を選択する選択回路と、
を備えた表示パネル。

20

【請求項 3】

請求項 2 に記載された表示パネルにおいて、
上記複数の第 1 信号線のそれぞれは、上記副画素電極にソース信号を入力し、
上記複数の第 2 信号線のそれぞれは、上記副画素電極にゲート信号を入力する表示パ
ネル。

【請求項 4】

請求項 2 に記載された表示パネルにおいて、
上記複数の第 1 信号線のそれぞれは、上記副画素電極にゲート信号を入力し、
上記複数の第 2 信号線のそれぞれは、上記副画素電極にソース信号を入力する表示パ
ネル。

30

【請求項 5】

請求項 2 に記載された表示パネルにおいて、
上記選択回路は、スイッチング素子によってモード選択するように構成されている表示パ
ネル。

【請求項 6】

請求項 2 に記載された表示パネルにおいて、
上記選択回路と上記複数の信号線とが同一基板上に形成されている表示パネル。

40

【請求項 7】

請求項 2 に記載された表示パネルを有し、
上記選択回路が、上記独立モードを選択している表示装置。

【請求項 8】

請求項 2 に記載された表示パネルを有し、
上記選択回路が、上記結線モードを選択している表示装置。

【請求項 9】

請求項 7 乃至 8 に記載された表示装置であって、
その表示形式が液晶表示形式である表示装置。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、選択回路及びそれを用いた表示パネル、及び表示装置に関するものである。

【背景技術】

【0002】

従来、高い解像度を有する高精細液晶表示装置と、低い解像度を有する低精細液晶表示装置とは、表示サイズが同じで、解像度のみが異なる場合であっても、それぞれ異なる専用設計のTFT基板を用いて生産されていた。また、カラーフィルタ基板や駆動回路についても、高精細液晶表示装置と低精細液晶表示装置とのそれぞれについて、使用するTFT基板に合わせた専用設計のものを準備する必要があった。従って、高精細液晶表示装置と低精細液晶表示装置との双方を製造する場合、高精細用及び低精細用のそれぞれについてTFT基板、駆動回路、及びカラーフィルタ基板等を設計する必要があり、製品の開発及び製造に非常に長い納期を要するという問題があった。また、高精細用および低精細用のそれぞれに使用するTFT基板、駆動回路、カラーフィルタ等の部材の在庫を保持する必要があり、在庫がかさむという問題もあった。

10

【0003】

このような問題に鑑み、例えば特許文献1には、カラーフィルタ基板及び駆動回路のみを交換することによって共通のTFT基板を用いて高精細液晶表示装置と低精細液晶表示装置とを製造する技術が開示されている。

【0004】

この技術は、高精細液晶表示装置と低精細液晶表示装置とで、共通設計のTFT基板と、TFT基板の上に設けられた第1電極と、第1電極の上に設けられた液晶層と、液晶層の上に設けられた第2電極と、を使用する。高精細用液晶表示装置を製造する際には、これらの部材に、1画素が1絵素を構成するようにRGB配列されたカラーフィルタ基板と、1画素を1絵素として駆動する駆動回路と、を組み合わせる。一方、低精細用液晶表示装置を製造する際には、これらの部材に、複数画素で1絵素を構成するようにRGB配列されたカラーフィルタ基板と、複数画素を1絵素として駆動する駆動回路と、を組み合わせる。このように1絵素を構成する副画素数を変更することにより、共通設計のTFT基板を用いて単位面積あたりの絵素数が異なる高精細液晶表示装置と低精細液晶表示装置とを製造せしめる技術である。

20

30

【0005】

このような特許文献1に記載された技術によれば、高精細液晶表示装置と低精細液晶表示装置との双方に共通設計のTFT基板を用いることができ、高精細液晶表示装置と低精細液晶表示装置との製造を、後半工程の変更のみで行うことが可能となり、短納期が可能となり、部材の共通化が計れるため、生産効率が上がるということが記載されている。

【特許文献1】特開2001-272689号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

このように特許文献1に記載された技術では、高精細液晶表示装置と低精細液晶表示装置とで、共通設計のTFT基板を使用することができる。しかしながら、高精細液晶表示装置と低精細液晶表示装置とのそれぞれについて専用設計の駆動回路を設計、準備する必要がある。従って、短納期化、生産効率の向上、在庫の低減が十分に図れないという問題がある。

40

【0007】

本発明は、係る点に鑑みてなされたものであり、その目的とするところは、カラーフィルタ基板のみを変更することのみによって高精細液晶表示装置と低精細液晶表示装置との両方を実現することができる表示パネルを提供することにある。

【課題を解決するための手段】

【0008】

50

本発明に係る選択回路は、相互に並行に延びるように配設された複数の第1信号線と、上記複数の第1信号線の延びる方向に配設され、各々該複数の第1信号線のそれぞれに接続された副画素電極によって構成された複数の表示電極ユニットと、

上記複数の第1信号線の延びる方向に角度をなして相互に並行に延びるように配設され、各々上記複数の表示電極ユニットのいずれか接続された複数の第2信号線と、を有する表示パネルに用いるものである。

【0009】

そして、上記表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように上記複数の第1信号線を結線する結線モードと、上記表示電極ユニットを構成する複数の副画素電極に異なる信号を供給するように該複数の第1信号線の信号を電氣的に独立させる独立モードと、を選択するものである。 10

【0010】

本発明に係る表示パネルは、相互に並行に延びるように配設された複数の第1信号線と、

上記複数の第1信号線の延びる方向に配設され、各々該複数の第1信号線のそれぞれに接続された副画素電極によって構成された複数の表示電極ユニットと、

上記複数の第1信号線の延びる方向に角度をなして相互に並行に延びるように配設され、各々上記複数の表示電極ユニットのいずれか接続された複数の第2信号線と、

上記表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように上記複数の第1信号線を結線する結線モードと、上記表示電極ユニットを構成する複数の副画素電極に異なる信号を供給するように該複数の第1信号線の信号を電氣的に独立させる独立モードと、を選択する選択回路と、を備えたものである。 20

【0011】

本発明に係る表示パネルは、表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように複数の第1信号線を結線する結線モードと、表示電極ユニットを構成する複数の副画素電極に異なる信号を供給するように複数の第1信号線の信号を電氣的に独立させる独立モードと、を選択する選択回路を有する。この選択回路が結線モードを選択した場合は、表示電極ユニットを構成する複数の副画素電極が一絵素を構成する。一方、選択回路が独立モードを選択した場合は、表示電極ユニットを構成する複数の副画素電極のそれぞれが一絵素を構成する。すなわち、選択回路によって、表示する絵素の大きさを選択変更することができる。従って、本発明に係る表示パネルを用いることにより、TFT基板と駆動回路との双方を共通設計とし、カラーフィルタ基板のみを変更することにより高精細液晶表示装置と低精細液晶表示装置との双方を実現することができる。従って、高精細液晶表示装置と低精細液晶表示装置との双方について専用設計のTFT基板や駆動回路等を設計、在庫する必要がない。その結果、本発明に係る表示パネルによれば、液晶表示装置の生産効率の向上、短納期化、在庫削減を実現することができる。 30

【0012】

また、本発明に係る表示パネルは、上記複数の第1信号線のそれぞれは、上記副画素電極にソース信号を入力し、 40

上記複数の第2信号線のそれぞれは、上記副画素電極にゲート信号を入力するものであっても構わない。

【0013】

また、本発明に係る表示パネルは、上記複数の第1信号線のそれぞれは、上記副画素電極にゲート信号を入力し、

上記複数の第2信号線のそれぞれは、上記副画素電極にソース信号を入力するものであっても構わない。

【0014】

また、本発明に係る表示パネルは、上記選択回路は、スイッチング素子によってモード選択するように構成されているものであっても構わない。 50

【 0 0 1 5 】

また、本発明に係る表示パネルは、上記選択回路と上記複数の信号線とが同一基板上に形成されているものであっても構わない。

【 0 0 1 6 】

本発明に係る表示装置は、相互に並行に延びるように配設された複数の第 1 信号線と、上記複数の第 1 信号線の延びる方向に配設され、各々該複数の第 1 信号線のそれぞれに接続された副画素電極によって構成された複数の表示電極ユニットと、

上記複数の第 1 信号線の延びる方向に角度をなして相互に並行に延びるように配設され、各々上記複数の表示電極ユニットのいずれか接続された複数の第 2 信号線と、

上記表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように上記複数の第 1 信号線を結線する結線モードと、上記表示電極ユニットを構成する複数の副画素電極に異なる信号を供給するように該複数の第 1 信号線の信号を電氣的に独立させる独立モードと、を選択する選択回路と、

を備えた表示パネルを有し、

上記選択回路が、上記独立モードを選択している高精細な表示が可能なものである。

【 0 0 1 7 】

また、本発明に係る表示装置は、相互に並行に延びるように配設された複数の第 1 信号線と、

上記複数の第 1 信号線の延びる方向に配設され、各々該複数の第 1 信号線のそれぞれに接続された副画素電極によって構成された複数の表示電極ユニットと、

上記複数の第 1 信号線の延びる方向に角度をなして相互に並行に延びるように配設され、各々上記複数の表示電極ユニットのいずれか接続された複数の第 2 信号線と、

上記表示電極ユニットを構成する複数の副画素電極に同一の信号を供給するように上記複数の第 1 信号線を結線する結線モードと、上記表示電極ユニットを構成する複数の副画素電極に異なる信号を供給するように該複数の第 1 信号線の信号を電氣的に独立させる独立モードと、を選択する選択回路と、

を備えた表示パネルを有し、

上記選択回路が、上記結線モードを選択している低精細な表示が可能なものである。

【 0 0 1 8 】

また、本発明に係る表示装置は、その表示形式が液晶表示形式であっても構わない。

【 発明の効果 】

【 0 0 1 9 】

以上説明したように、本発明の表示パネルによれば、結線モードと独立モードとを選択する選択回路を有するので、T F T 基板と駆動回路とを共通設計とする高精細液晶表示装置と低精細液晶表示装置とを実現することができる。

【 発明を実施するための最良の形態 】

【 0 0 2 0 】

以下、本発明の実施形態を図面に基づいて詳細に説明する。

【 0 0 2 1 】

(実施形態 1) 図 1 は、実施形態 1 に係る液晶表示装置 1 の全体構造を示すブロック図である。

【 0 0 2 2 】

また、図 2 は、図 1 中 I I - I I で示す部分の概略断面図である。

【 0 0 2 3 】

この液晶表示装置 1 は、表示画像に応じた信号を出力するコントローラ 4 0 0 と、そのコントローラ 4 0 0 に接続されたソース駆動回路 2 0 0 と、ゲート駆動回路 3 0 0 と、ソース駆動回路 2 0 0 とゲート駆動回路 3 0 0 とに接続された液晶表示パネル 1 0 0 と、液晶表示パネル 1 0 0 とソース駆動回路 2 0 0 とを接続するソース入力線 1 0 8 (ソース入力線 1 0 8 a、1 0 8 b、1 0 8 c、1 0 8 d、・・・) と、を有する。

【 0 0 2 4 】

そして、この液晶表示パネル 100 は、素子基板 101 上に形成されたソース入力線 108 を入力としソース信号線 105 を出力とする選択回路 500 と、副画素 X がマトリクス状に配列された表示領域 100a と、を備えている。

【0025】

液晶表示パネル 100 の表示領域 100a は、図 2 に示すように、第 1 偏光板 190 と、第 1 偏光板 190 の上を覆うように設けられた TFT 基板 110 と、TFT 基板 110 の上に、副画素 X のそれぞれについて設けられた下部電極 120 と、下部電極 120 の上に設けられた液晶層 140 と、液晶層 140 を挟持するように設けられた第 1 配向膜 130 と、第 2 配向膜 150 と、第 2 配向膜 150 の上を覆うように設けられた上部共通電極 160 と、上部共通電極 160 の上を覆うように設けられたカラーフィルタ基板 170 と、カラーフィルタ基板 170 の上を覆うように設けられた第 2 偏光板 180 とを有する。 10

【0026】

そして、TFT 基板 110 は、素子基板 101 と、ゲート駆動回路 300 から相互に並行に伸びるように設けられた複数のゲート信号線 102 と、ゲート信号線 102 の上を覆うように設けられたゲート絶縁膜 103 と、ゲート絶縁膜 103 の上に設けられた島状半導体 104 と、ゲート信号線 102 の伸びる方向に直行する方向に相互に並行に伸びるように設けられた複数のソース信号線 105 (ソース信号線 105a、105b、105c、105d、105e、105f、・・・) と、島状半導体 104 に接続されたドレイン電極 109 と、TFT 基板 110 を平坦化する平坦化膜 106 と、を備えている。尚、TFT 107 と下部電極 120 とは、平坦化膜 106 に形成されたスルーホールを介して 20 接続されている。

【0027】

また、液晶層 140 には、液晶層 140 のセルギャップを均一にするためのスペーサ 141 が配置されている。

【0028】

この液晶表示装置 1 では、副画素 X のそれぞれに設けられた一組の TFT 107 と下部電極 120 とが副画素電極を構成しており、また、隣接する 2 個の副画素 X に設けられた副画素電極が表示電極ユニット Y を形成している。

【0029】

図 3 は、ソース駆動回路 200 から伸びるソース入力線 108 とソース信号線 105 と 30 のを接続する選択回路 500 の一部分を示す回路図である。

【0030】

この選択回路 500 は、TFT 501 及び 502 と、トランジスタ 516 ~ 523 と、からなり、ソース入力線 108 を入力とし、ソース信号線 105 を出力とするものである。尚、図 3 には、図 1 に示したソース入力線 108 のうち、最も左に位置する 3 本 (108a ~ c) のみ、図 1 に示したソース信号線 105 のうち、最も左に位置する 6 本 (105a ~ 105f) のみを示している。ここで、ソース入力線 108a、108b、及び 108c は、それぞれ表示色が R、G、及び B である信号を入力するものである。

【0031】

この選択回路 500 は、TFT 501 及び 502 のオン/オフを切り替えることにより 40 、ソース入力線 108 とソース信号線 105 との接続モードを選択する機能を有するものである。

【0032】

図 4 は、選択回路 500 が、独立モードを選択した場合を説明する回路図である。

【0033】

また、図 5 は、選択回路 500 が、結線モードを選択した場合を説明する回路図である。

【0034】

また、図 6 は、選択回路 500 が独立モードを選択した場合の絵素及び画素構成を説明する平面図である。

【 0 0 3 5 】

また、図 7 は、選択回路 5 0 0 が結線モードを選択した場合の絵素及び画素構成を説明する平面図である。

【 0 0 3 6 】

図 4 に示すように、選択回路 5 0 0 が独立モードを選択した場合、T F T 5 0 1 はオフに、T F T 5 0 2 はオンに設定される。従って、トランジスタ 5 1 7、5 1 8、5 2 0、及び 5 2 3 は電流を流さず、トランジスタ 5 1 6、5 1 9、5 2 1、及び 5 2 2 のみが電流を流す。そのため、ソース入力線 1 0 8 a は、ソース信号線 1 0 5 a 及び 1 0 5 d に接続される。また、ソース入力線 1 0 8 b は、ソース信号線 1 0 5 b 及び 1 0 5 e に接続される。そして、ソース入力線 1 0 8 c は、ソース信号線 1 0 5 c 及び 1 0 5 f に接続される。 10

【 0 0 3 7 】

よって、選択回路 5 0 0 が独立モードを選択した場合、表示電極ユニット Y を構成する 2 個の副画素電極のそれぞれにソース信号を入力するソース信号線 1 0 5 は、相互に異なるソース信号を供給するソース入力線 1 0 8 に接続される。

【 0 0 3 8 】

このように、選択回路 5 0 0 が独立モードを選択する場合、例えば、図 6 中点線で示した表示電極ユニット Y を構成する 2 つの副画素電極には、それぞれ表示色が R のソース信号と、表示色が G のソース信号と、が入力される。従って、図 6 に示すように、選択回路 5 0 0 が独立モードを選択した場合は、副画素 X のそれぞれが絵素 Z を構成し、隣接する 3 個の副画素 X により画素 P が構成される。 20

【 0 0 3 9 】

一方、図 5 に示すように、選択回路 5 0 0 が結線モードを選択した場合、T F T 5 0 1 はオンに、T F T 5 0 2 はオフに設定される。従って、トランジスタ 5 1 7、5 1 8、5 2 0、及び 5 2 3 のみが電流を流し、トランジスタ 5 1 6、5 1 9、5 2 1、及び 5 2 2 は電流を流さない。そのため、ソース入力線 1 0 8 a は、ソース信号線 1 0 5 a 及び 1 0 5 b に接続される。また、ソース入力線 1 0 8 b は、ソース信号線 1 0 5 c 及び 1 0 5 d に接続される。そして、ソース入力線 1 0 8 c は、ソース信号線 1 0 5 e 及び 1 0 5 f に接続される。 30

【 0 0 4 0 】

よって、選択回路 5 0 0 が結線モードを選択した場合、表示電極ユニット Y を構成する 2 個の副画素電極のそれぞれにソース信号を入力するソース信号線 1 0 5 は、同じソース信号を供給するソース入力線 1 0 8 に接続される。

【 0 0 4 1 】

このように、選択回路 5 0 0 が結線モードを選択する場合、例えば、図 7 中点線で示した表示電極ユニット Y を構成する 2 つの副画素電極には、双方とも表示色が R のソース信号が入力される。従って、図 7 に示すように、選択回路 5 0 0 が結線モードを選択した場合は、隣接する 2 個の副画素 X が絵素 Z を構成し、隣接する 6 個の副画素 X により画素 P が構成される。 40

【 0 0 4 2 】

このように、液晶表示パネル 1 0 0 は、選択回路 5 0 0 により独立モードを選択することにより、隣接する 3 個の副画素 X により画素 P を構成することができ、一方、選択回路により結線モードを選択することにより、隣接する 6 個の副画素 X により画素 P を構成することができる。すなわち、この液晶表示装置 1 は、副画素 X のそれぞれが絵素 Z を構成するように設計されたカラーフィルタ基板 1 7 0 を用い、選択回路 5 0 0 を独立モードとすることにより高精細液晶表示装置として用いることができる。一方、隣接する 2 個の副画素が絵素 Z を構成するように設計されたカラーフィルタ基板 1 7 0 を用い、選択回路 5 0 0 を結線モードとすることにより低精細液晶表示装置として用いることができる。 50

【 0 0 4 3 】

その結果、選択回路 5 0 0 を備えた液晶表示パネル 1 0 0 を有する液晶表示装置 1 では

、カラーフィルタ基板 170 のみを変更することにより、TFT 基板 110 と、駆動回路（選択回路 500 等）を共通として高精細液晶表示装置と低精細液晶表示装置との双方を実現することができる。

【0044】

従って、液晶表示パネル 100 を用いることにより、高精細液晶表示装置と低精細液晶表示装置との双方を製造する場合においても、高精細液晶表示装置用の専用設計の TFT 基板及び駆動回路、低精細液晶表示装置用の専用設計の TFT 基板及び駆動回路を別個設計する必要はなく、また、在庫する必要もない。よって、この液晶表示パネル 100 を用いることによって、低精細液晶表示装置用と高精細液晶表示装置用との双方の生産効率の向上、短納期化、在庫削減を実現することができる。

10

【0045】

尚、液晶表示装置 1 では、駆動回路 500 は、ソース信号線 105 等が形成されている素子基板 101 に形成されているものであるが、何らこの構成に限定されるものではない。すなわち、駆動回路 500 を素子基板 101 の外側に形成してももちろん構わない。

【0046】

また、液晶表示装置 1 では、ソース駆動回路 200 とソース信号線 105 との間に選択回路 500 が設けられているが、本発明は何らこの構成に限定されない。例えば、ゲート駆動回路 300 とゲート信号線 102 との間に選択回路 500 を配設しても構わない。

【0047】

また、液晶表示装置 1 では、選択回路 500 は、TFT をスイッチング素子として構成したが、何らこれに限定されるものではない。すなわち、スイッチング素子を MIM (Metal In Metal liquid crystal) 等の二端子素子により構成しても構わず、また、スイッチング素子を用いずに構成するものであっても勿論構わない。

20

【0048】

また、本実施形態では、アクティブマトリクス方式の液晶表示装置 1 を例として説明したが、本発明は何らこれに限定されるものではなく、パッシブマトリクス方式の液晶表示装置であっても構わない。

【0049】

また、本実施形態では、本発明に係る表示装置の例として、液晶表示装置 1 を例に挙げて説明したが、本発明に係る表示装置は、表示形式が液晶表示形式であるものに限定されるものではなく、例えば、有機エレクトロルミネッセンス表示形式、無機エレクトロルミネッセンス表示形式、プラズマ表示形式、フィールドエミッション表示形式、LED 表示形式等であっても勿論構わない。

30

【0050】

（実施形態 2）図 8 は、実施形態 2 に係る液晶表示装置 1' のブロック図である。

【0051】

図 9 は、ソース側選択回路 500s' の回路図である。

【0052】

図 10 は、ゲート側選択回路 500g' の回路図である。

40

【0053】

図 11 は、ゲート側選択回路 500g' が独立モードを選択した場合を説明する回路図である。

【0054】

図 12 は、ゲート側選択回路 500g' が結線モードを選択した場合を説明する回路図である。

【0055】

図 13 は、選択回路 500s' 及び 500g' が独立モードを選択した場合の絵素及び画素構成を説明する平面図である。

【0056】

50

また、図 14 は、選択回路 500s' 及び 500g' が結線モードを選択した場合の絵素及び画素構成を説明する平面図である。

【0057】

この液晶表示装置 1' は、表示画像に応じた信号を出力するコントローラ 400' と、そのコントローラ 400' からの信号を入力とするソース駆動回路 200' と、ゲート駆動回路 300' と、ソース駆動回路 200' とゲート駆動回路 300' とに接続された液晶表示パネル 100' と、液晶表示パネル 100' とソース駆動回路 200' とを接続するソース入力線 108' (ソース入力線 108a'、108b'、108c'、108d'、・・・) と、液晶表示パネル 100' とゲート駆動回路 300' とを接続するゲート入力線 109' (ゲート入力線 109a'、109b'、109c'、109d'、・・・) と、を有する。 10

【0058】

そして、この液晶表示パネル 100' は、素子基板 101' 上に形成され、ソース入力線 108' から信号の入力を受けソース信号線 105' に信号を出力するソース側選択回路 500s' と、ゲート入力線 109' から信号の入力を受けゲート信号線 102' に信号を出力するゲート側選択回路 500g' と、副画素 X がマトリクス状に配列された表示領域 100a' と、を備えている。

【0059】

表示領域 100a' には相互に並行に延びる複数のソース信号線 105' と、その複数のソース信号線 105' の延びる方向に垂直な方向に相互に並行に延びる複数のゲート信号線 102' とが形成されている。複数のソース信号線 105' と複数のゲート信号線 102' との交差点近傍のそれぞれには複数のソース信号線 105' のいずれかと複数のゲート信号線 102' のいずれかとに接続された TFT 107' が配設されている。そして、その TFT 107' は、下部電極 120' (図示せず) に接続されている。 20

【0060】

そして、液晶表示装置 1' では、下部電極 120' (図示せず) の上に設けられた液晶層 140' (図示せず) と、液晶層 140' を挟持するように設けられた第 1 配向膜 130' (図示せず) と、第 2 配向膜 150' (図示せず) と、第 2 配向膜 150' の上を覆うように設けられた上部共通電極 160' (図示せず) と、上部共通電極 160' の上を覆うように設けられたカラーフィルタ基板 170' (図示せず) と、カラーフィルタ基板 170' の上を覆うように設けられた第 2 偏光板 180' (図示せず) とを備えている。 30

【0061】

すなわち、この液晶表示装置 1' は、ゲート側にゲート側選択回路 500g' が配設されている以外は、実施形態 1 に係る液晶表示装置 1 と同一の形態を有するものである。

【0062】

図 9 に示すように、ソース側選択回路 500s' は、TFT 501' 及び 502' と、トランジスタ 516' ~ 523' と、からなり、ソース入力線 108' を入力とし、ソース信号線 105' を出力とするものである。尚、ソース入力線 108a'、108b'、及び 108c' は、それぞれ表示色が R、G、及び B である信号を入力するものである。

【0063】

このソース側選択回路 500s' は、TFT 501' 及び 502' のオン/オフを切り替えることにより、ソース入力線 108' とソース信号線 105' との接続モードを選択する機能を有するものである。 40

【0064】

ソース側選択回路 500s' が独立モードを選択した場合、TFT 501' はオフに、TFT 502' はオンに設定される。従って、トランジスタ 517'、518'、520'、及び 523' は電流を流さず、トランジスタ 516'、519'、521'、及び 522' のみが電流を流す。そのため、ソース入力線 108a' は、ソース信号線 105a' 及び 105d' に接続される。また、ソース入力線 108b' は、ソース信号線 105b' 及び 105e' に接続される。そして、ソース入力線 108c' は、ソース信号線 1 50

05c'及び105f'に接続される。

【0065】

よって、ソース側選択回路500s'が独立モードを選択した場合、表示電極ユニットYを構成する2個の副画素電極のそれぞれにソース信号を入力するソース信号線105'は、相互に異なるソース信号を供給するソース入力線108'に接続される。

【0066】

一方、ソース側選択回路500s'が結線モードを選択した場合、TF T501'はオンに、TF T502'はオフに設定される。従って、トランジスタ517'、518'、520'、及び523'のみが電流を流し、トランジスタ516'、519'、521'、及び522'は電流を流さない。そのため、ソース入力線108a'は、ソース信号線105a'及び105b'に接続される。また、ソース入力線108b'は、ソース信号線105c'及び105d'に接続される。そして、ソース入力線108c'は、ソース信号線105e'及び105f'に接続される。

【0067】

よって、ソース側選択回路500s'が結線モードを選択した場合、表示電極ユニットYを構成する2個の副画素電極のそれぞれにソース信号を入力するソース信号線105'は、同じソース信号を供給するソース入力線108'に接続される。

【0068】

図10に示すように、ゲート側選択回路500g'は、TF T531'及び532'と、トランジスタ533'～538'と、を有するものであり、ゲート入力線109'を入力とし、ゲート信号線102'を出力とするものである。尚、図10には説明の便宜上、ゲート入力線109'のうち最もソース駆動回路200'に近いゲート入力線109a'～109f'のみを描画している。また、ゲート信号線102'に関してもゲート信号線102a'～102f'のみを描画している。

【0069】

このゲート側選択回路500g'は、TF T531'及び532'のオン/オフを切り替えることにより、ゲート入力線109'とゲート信号線102'との接続モードを選択する機能を有するものである。

【0070】

図11に示すように、ゲート側選択回路500g'が独立モードを選択した場合、TF T532'はオフに、TF T531'はオンに設定される。従って、トランジスタ536'～538'は電流を流さず、トランジスタ533'～535'のみが電流を流す。そのため、ゲート入力線109a'は、ゲート信号線102a'に、ゲート入力線109b'は、ゲート信号線102b'に、ゲート入力線109c'は、ゲート信号線102c'に、ゲート入力線109d'は、ゲート信号線102d'に、ゲート入力線109e'は、ゲート信号線102e'に、ゲート入力線109f'は、ゲート信号線102f'にそれぞれ接続される。

【0071】

よって、ゲート側選択回路500g'が独立モードを選択した場合、複数のゲート信号線102'のそれぞれは、相互に異なるゲート入力線109'に接続される。

【0072】

一方、図12に示すように、ゲート側選択回路500g'が結線モードを選択した場合、TF T532'はオンに、TF T531'はオフに設定される。トランジスタ536'～538'のみが電流を流し、トランジスタ533'～535'は電流を流さない。そのため、ゲート入力線109a'はゲート信号線102a'及び102b'に、ゲート入力線109c'はゲート信号線102c'及び102d'に、ゲート入力線109e'はゲート信号線102e'及び102f'にそれぞれ接続される。そして、ゲート入力線109b'、109d'、及び109f'は、いずれもゲート信号線102'に接続されない。

【0073】

このように、液晶表示パネル 100' は、選択回路 500s' 及び 500g' により独立モードを選択することにより、図 13 に示すように、隣接する 3 個の副画素 X により画素 P を構成することができ、一方、選択回路 500s' 及び 500g' により結線モードを選択することにより、図 14 に示すように隣接する 12 個の副画素 X により画素 P を構成することができる。すなわち、この液晶表示装置 1' は、副画素 X のそれぞれが絵素 Z を構成するように設計されたカラーフィルタ基板 170' を用い、選択回路 500s' 及び 500g' を独立モードとすることにより高精細液晶表示装置として用いることができる。一方、隣接する 4 個の副画素が絵素 Z を構成するように設計されたカラーフィルタ基板 170' を用い、選択回路 500s' 及び 500g' を結線モードとすることにより低精細液晶表示装置として用いることができる。

10

【0074】

また、例えばゲート側選択回路 500g' により結線モードを選択し、ソース側選択回路 500s' により独立モードを選択することによって、隣接する 6 個の副画素 X により画素 P を構成することもできる。すなわち、この液晶表示装置 1' は、隣接する 2 個の副画素が絵素 Z を構成するように設計されたカラーフィルタ基板 170' を用い、ゲート側選択回路 500g' により結線モードを選択し、ソース側選択回路 500s' により独立モードを選択することによって、上記の高精細液晶表示装置と低精細液晶表示装置との中間の中精細液晶表示装置として用いることができる。

【0075】

その結果、選択回路 500s' 及び 500g' を備えた液晶表示パネル 100' を有する液晶表示装置 1' では、カラーフィルタ基板 170' のみを変更することにより、TFT 基板 110' と、駆動回路（選択回路 500' 等）を共通として高精細液晶表示装置と、低精細液晶表示装置と、中精細液晶表示装置とを実現することができる。

20

【0076】

従って、液晶表示パネル 100' を用いることにより、高精細液晶表示装置と低精細液晶表示装置と中精細液晶表示装置とを製造する場合においても、それぞれの液晶表示装置に専用の TFT 基板及び駆動回路を別個設計する必要はなく、また、在庫する必要もない。よって、この液晶表示パネル 100' を用いることによって、低精細液晶表示装置用と高精細液晶表示装置用と中精細液晶表示装置との生産効率の向上、短納期化、在庫削減を実現することができる。

30

【0077】

また、この液晶表示装置 1' は、ゲート信号線 102' は線順次駆動される。そのため、ゲート側選択回路 500g' により結線モードを選択した低精細液晶表示装置 1' は、高い生産歩留まりを有する。

【0078】

例えば、ゲート信号線 102d' に接続された副画素 X のうち最もゲート駆動回路 300' 側（図 14 で最も右側）に設けられた表示色が R の副画素 X が結線不良を起こしていた場合であっても、画素 P を構成する他の表示色が R の副画素 X は画像を表示することができる。このように、この構成によれば一部の副画素 X で結線不良が発生した場合であっても、画像表示することができない絵素 Z が発生することが効果的に抑制される。その結果、ゲート側選択回路 500g' により結線モードを選択した低精細液晶表示装置 1' は、高い生産歩留まりを実現することができる。

40

【図面の簡単な説明】

【0079】

【図 1】実施形態 1 に係る液晶表示装置 1 の全体構造を示すブロック図である。

【図 2】図 1 中 II-II で示す部分の概略断面図である。

【図 3】ソース駆動回路 200 とソース信号線 105 との間に設けられた選択回路 500 の一部分を示す回路図である。

【図 4】選択回路 500 が、独立モードを選択した場合を説明する回路図である。

【図 5】選択回路 500 が、結線モードを選択した場合を説明する回路図である。

50

【図 6】選択回路 500 が独立モードを選択した場合の絵素及び画素構成を説明する平面図である。

【図 7】選択回路 500 が結線モードを選択した場合の絵素及び画素構成を説明する平面図である。

【図 8】実施形態 2 に係る液晶表示装置 1' のブロック図である。

【図 9】ソース側選択回路 500s' の回路図である。

【図 10】ゲート側選択回路 500g' の回路図である。

【図 11】ゲート側選択回路 500g' が独立モードを選択した場合を説明する回路図である。

【図 12】ゲート側選択回路 500g' が結線モードを選択した場合を説明する回路図である。 10

【図 13】選択回路 500s' 及び 500g' が独立モードを選択した場合の絵素及び画素構成を説明する平面図である。

【図 14】選択回路 500s' 及び 500g' が結線モードを選択した場合の絵素及び画素構成を説明する平面図である。

【符号の説明】

【0080】

1、1' 液晶表示装置

100、100' 液晶表示パネル

100a、100a' 表示領域 20

101、101' 素子基板

102、102' ゲート信号線

103 ゲート絶縁膜

104 島状半導体

105、105' ソース信号線

106 平坦化膜

107、107' TFT

108、108' ソース入力線

109' ゲート入力線

110 TFT 基板 30

120 下部電極

121 スルーホール

130 第 1 配向膜

140 液晶層

141 スペース

150 第 2 配向膜

160 上部共通電極

170 カラーフィルタ基板

180 第 2 偏光板

190 第 1 偏光板 40

200、200' ソース駆動回路

300、300' ゲート駆動回路

400、400' コントローラ

500 選択回路

500s' ソース側選択回路

500d' ゲート側選択回路

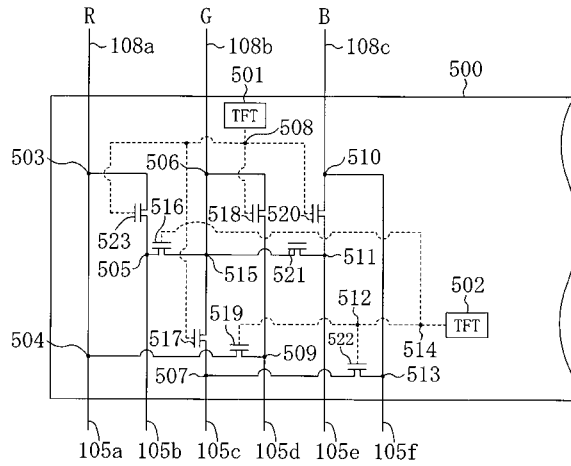
501、502、501'、502' TFT

503～515 ノード

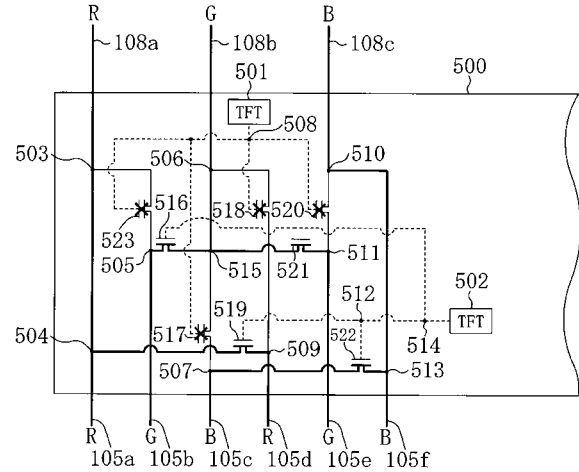
516～523、516'～523' トランジスタ

P 画素 50

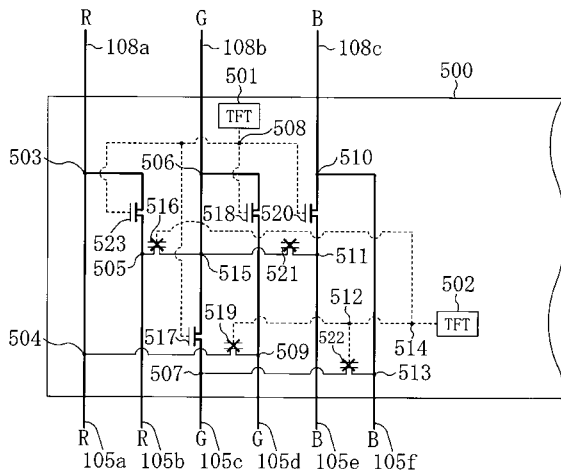
【図 3】



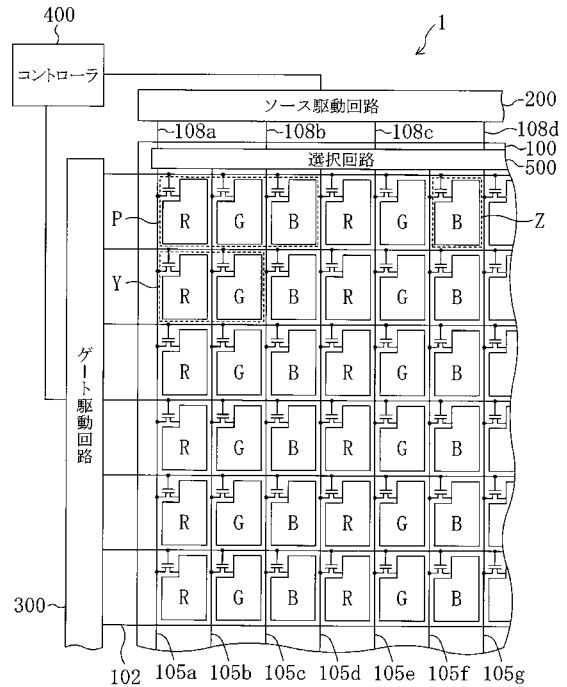
【図 4】



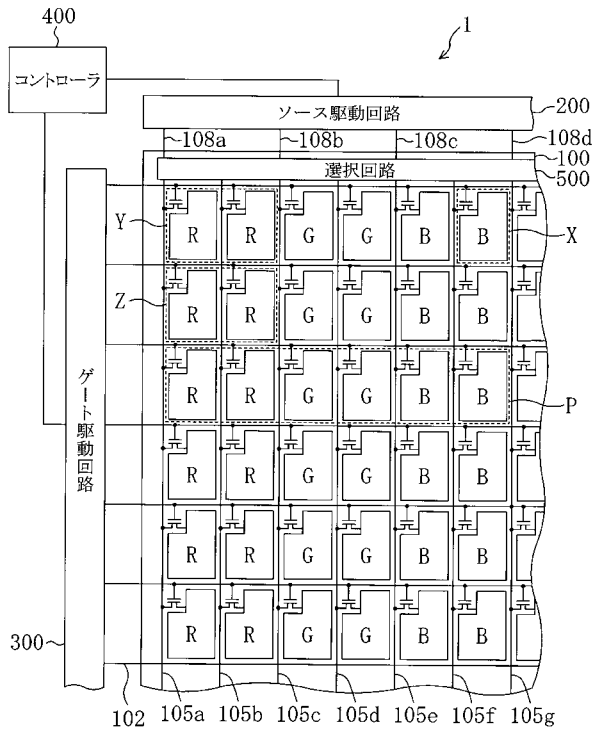
【図 5】



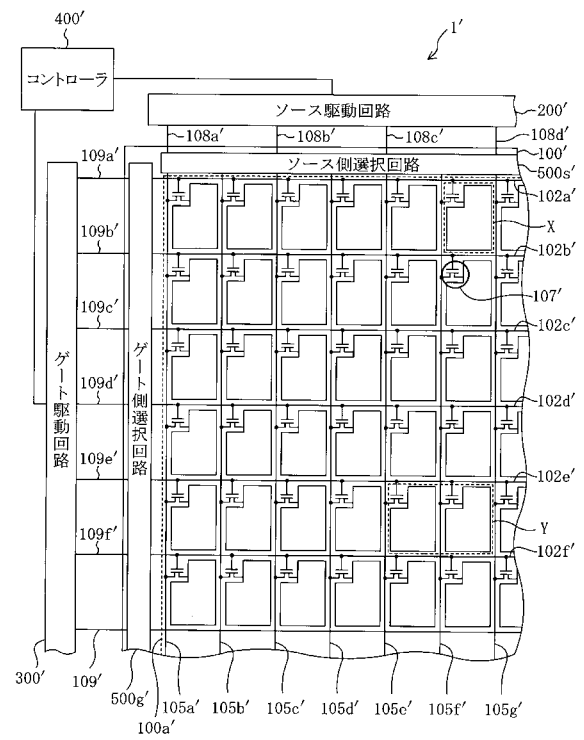
【図 6】



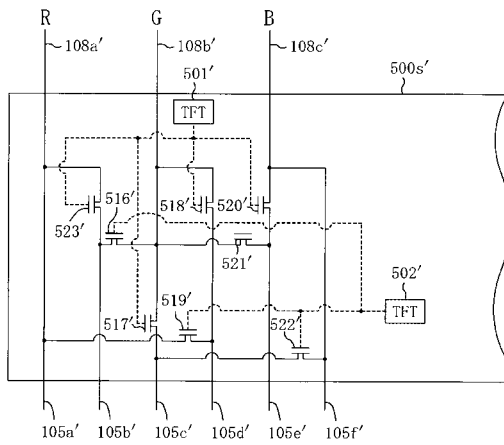
【図 7】



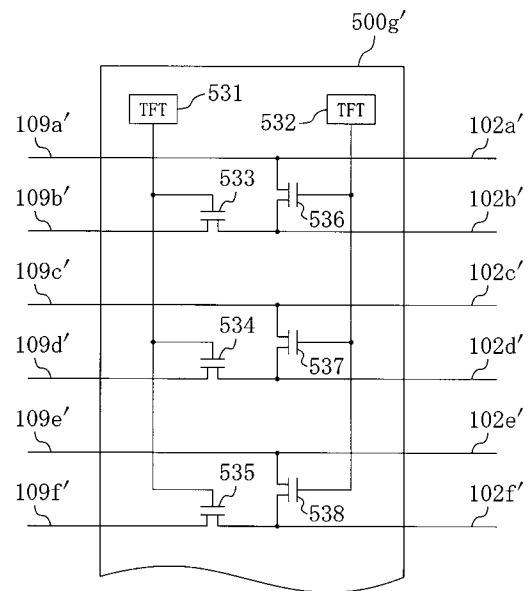
【図 8】



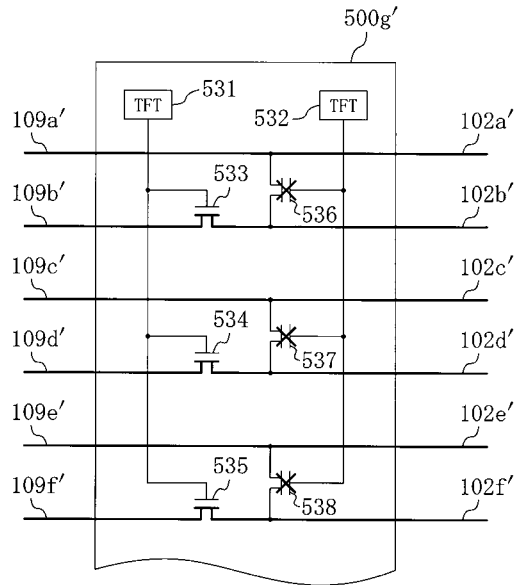
【図 9】



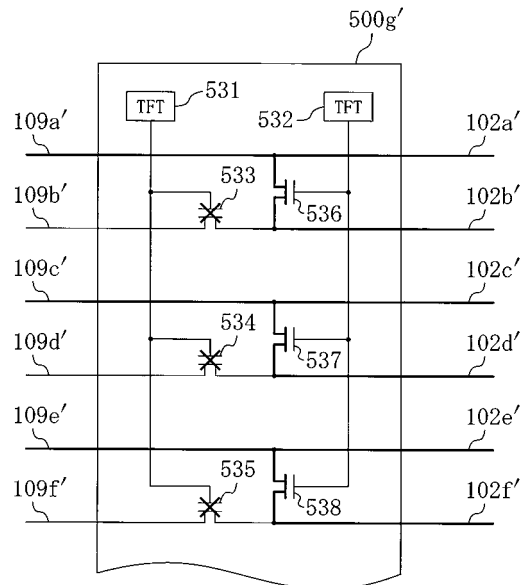
【図 10】



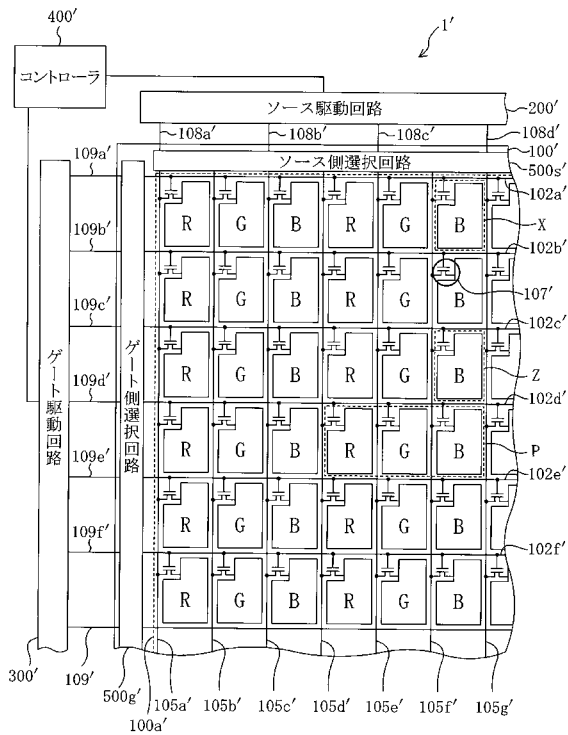
【図 1 1】



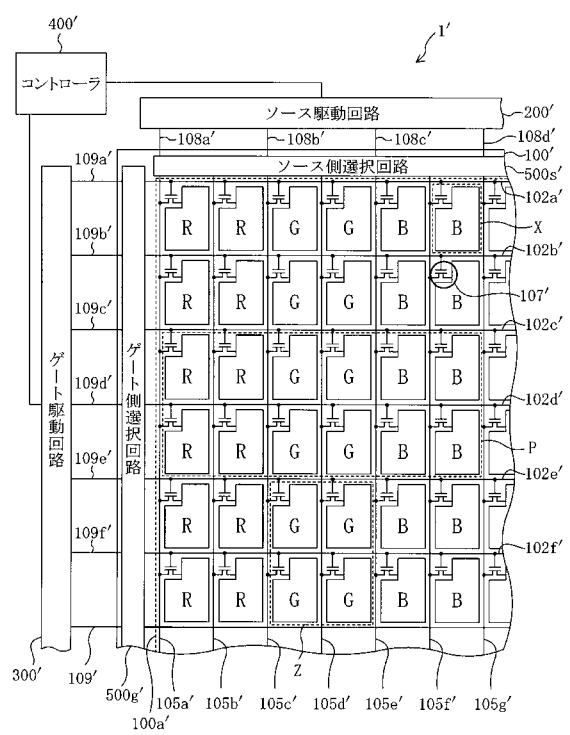
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/36	

F ターム(参考) 5C006 AF51 AF53 BB16 BC02 BC03 BC11 BC20 BF24 BF50 EB04
EB05 FA01
5C080 AA06 AA10 BB05 DD27 DD28 JJ02 JJ03 JJ06

【要約の続き】

を備えている。

【選択図】図 1

专利名称(译)	选择电路，使用相同的显示面板和显示装置		
公开(公告)号	JP2006058594A	公开(公告)日	2006-03-02
申请号	JP2004240303	申请日	2004-08-20
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	福田和郎		
发明人	福田 和郎		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
FI分类号	G02F1/1345 G02F1/133.550 G02F1/1368 G09G3/20.621.M G09G3/20.670.Q G09G3/20.680.G G09G3/36		
F-TERM分类号	2H092/GA59 2H092/JA24 2H092/NA27 2H092/PA06 2H092/PA08 2H093/NA16 2H093/NC12 2H093/NC34 2H093/ND50 2H093/ND52 2H093/ND54 2H093/NE03 2H093/NE07 5C006/AF51 5C006/AF53 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF24 5C006/BF50 5C006/EB04 5C006/EB05 5C006/FA01 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD27 5C080/DD28 5C080/JJ02 5C080/JJ03 5C080/JJ06 2H192/AA24 2H192/BC01 2H192/BC12 2H192/BC24 2H192/BC31 2H192/CB05 2H192/EA43 2H192/EA67 2H192/FB03 2H192/FB05 2H192/FB09 2H192/FB13 2H192/GD61 2H192/HB43 2H193/ZA04 2H193/ZF36 2H193/ZP03		
代理人(译)	前田弘 竹内雄二		
外部链接	Espacenet		

摘要(译)

要解决的问题：仅通过改变滤色器基板来实现高精度液晶显示器和低精度液晶显示器。ZSOLUTION：显示面板100配备有多个源信号线105，这些源信号线105布置成彼此平行地延伸；多个显示电极单元Y，沿多个源极信号线105的延伸方向排列，并由子像素电极构成，分别连接到多个源极信号线105中的每一个；多条栅极信号线102，布置成彼此平行延伸，并与多条源极信号线105的延伸方向形成角度，并分别连接到多个显示电极单元中的一条Y；选择电路，用于在连接多个源信号线105的连接模式之间进行选择，以便向构成显示电极单元Y的多个子像素电极提供相同的信号和独立模式，以产生信号多个源极信号线105相互电气独立地提供给多个源极信号线105，以便向构成显示电极单元Y的多个子像素电极提供不同的信号。

