

【特許請求の範囲】

【請求項1】走査電極および信号電極がマトリクス状に形成された液晶表示パネルと、

前記走査電極を駆動する走査電極駆動回路群と、

前記信号電極を駆動する信号電極駆動回路群と、

前記各電極駆動回路群にデータ信号を供給する信号処理回路とを具備する液晶表示装置であって、

前記信号処理回路が、画像データを取り込む画像データ取り込み制御回路と、前記画像データ取り込み制御回路により取り込まれた画像データを保持するM×N画素L

ビット(M、N、L；正数)で構成される画像データメモリと、

前記画像データメモリからM×N画素Kビットの画像データ(1 K L)を選択抽出し、M×N画素Kビットの画像データとして出力する画像データ抽出回路と、

前記画像データ抽出回路から出力された前記M×N画素Kビットの画像データを基に、任意のLビットからなる信号電極駆動信号を生成し、前記信号電極駆動回路群に供給するテーブルとから構成されることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶パネルの駆動回路および液晶パネルと駆動回路を組み合わせた表示装置に関する。より詳しくは、低階調のビットで構成される数フレーム分の画像データを1フレーム周期で取り込み、残りの数フレーム周期の間は画像メモリに取り込まれた画像データを基に独立に動作することが可能となる液晶表示装置に関する。

【0002】

【従来の技術】図2は従来のデジタル方式の液晶表示装置を示す模式的なブロック図である。

【0003】この液晶表示装置は、走査電極および信号電極がマトリクス状に形成された液晶パネル109と、液晶パネル109の走査電極を駆動する走査電極駆動回路107と、液晶パネル109の信号電極を駆動する信号電極駆動回路108と、各電極駆動回路にデータ信号を供給する信号処理回路101とから構成される。

【0004】そして、この信号処理回路101は、画像メモリ103と、テーブル106と、画像メモリから40の画像データをテーブル106に転送するバス117と、画像データ取り込み制御回路102と、画像データ取り込み制御信号を画像データ取り込み制御回路102に供給する入力制御バス111と、画像信号入力バス110と、画像データ取り込み制御回路102からの制御信号を供給する制御バス116と、信号電極・走査電極駆動制御回路105とを備えている。

【0005】また、テーブル106と信号電極駆動回路108は信号バス112で接続され、信号電極・走査電極駆動制御回路105と信号電極駆動回路108は制

御バス113で接続され、信号電極・走査電極駆動制御回路105と走査電極駆動回路107は制御バス114で接続されている。

【0006】例えば、携帯電話やPDAなど、従来の液晶パネルにおいては、パネルのカラー化が進み、6万5000色、26万色といった高解像度のものが世に出始めている。しかしながら、自然画以外の待ち受けモードなどでは、低解像度のモードと切替え、液晶パネルへの表示色数を削減し、低消費電力化を図る試みが行われている。

【0007】図5は従来の液晶表示装置の入力信号および信号電極駆動回路および走査電極駆動回路へ供給される制御信号のタイミングチャート図である。

【0008】131はフレーム周期の入力制御同期信号、132はRGBフォーマット画像データ信号、133は画像データ有効領域指定信号を示している。134は信号電極・走査電極駆動制御回路で使用される液晶パネルへ表示する際のフレーム周期の制御同期信号、135は液晶パネルへ表示する際のテーブル118から信号駆動回路108へ供給される画像信号を示している。

【0009】画像メモリへの書き込み時の136は第一のフレーム周期、137は第二のフレーム周期、138は第三のフレーム周期、139は第四のフレーム周期、140は第五のフレーム周期、141は第六のフレーム周期を示している。

【0010】次に図6は本液晶表示装置に供給される画像信号多値モード時のフォーマットを示している。

【0011】本従来例ではRGB各々の6ビット、トータル18ビットの画像信号を入力信号としている。図6ではR[5]～R[0]の添え字の数値は入力バスのビット位置を示しており、18ビットで1画素の信号を形成している。R0は画素Rの0ビット目の画素信号を示し、R1は画素Rの1ビット目の画素信号を示している。以下、順次、RGBの0～5ビット目の画素信号が各々R0～R5、G0～G5、B0～B5で示されている。本従来例においては5ビット目の画素信号の値を参照し、低解像度の画像表示を行う1ビットモードとの切り替えを制御信号もしくは信号処理回路101内にモード切替レジスタを設けることにより実現している。

【0012】このように構成される従来の液晶表示装置において、画像表示を行う場合の動作をタイミングチャート図5と画像データのフォーマット図6とブロック構成図2を用いて動作説明を行う。以下、6ビット、1ビットモード間では供給する画像データ以外は同一なので、1ビットモードでの動作を説明する。

【0013】1ビットモード時は図5に示したフォーマット図5でRGB画像データはR[5]、G[5]、B[5]の値のみで構成するモードであり、R、G、B各々R[5]、G[5]、B[5]の設定値が1の場合、液晶パネル109を構成する画素表示素子がONとなり、0の場合、OFFとなり、8色

表示する1ビットモードとなる。

【0014】この1ビットモード時には動作としては他の5ビットのRGBデータは信号駆動回路108では無視される。この処理は画像メモリから出力され、117バスを通過して、テーブル106に供給され、テーブル106内で行われる。順次、動作説明を行う。

【0015】まず、136で示される第一のフレーム周期では制御バス111を經由して、画像データ取り込み制御回路102に入力制御同期信号131と画像データ有効領域指定信号133が入力される。同時に、画像信号入力バス110を經由して、画像メモリ103に画像データ信号132が1フレーム分ずつ順次、供給される。

【0016】このとき、画像データ有効領域指定信号133がLow Levelで示す有効領域データのみを画像メモリ103に取り込む制御信号が画像データ取り込み制御回路102から画像メモリ103に送られる。画像メモリ103では1画素あたりRGB6ビットずつ、トータル18ビットの情報を1画素分ずつ、トータル1フレーム分順次、書き込みを行う。このとき、1ビットモード時でも、画像メモリには有効ではないR[4]~R[0]、G[4]~G[0]、B[4]~B[0]のデータも格納される。

【0017】次に画像メモリ103に格納された1フレーム分の画像データは入力制御同期信号131を基に信号電極・走査電極駆動回路105にて生成された内部制御同期信号133を基に信号電極駆動回路108へ信号バス112を經由して供給するデータ信号を、テーブル106から出力する制御信号を出力し、第2フレームのデータが画像メモリ103にバス110を經由して供給されはじめるまでに1画素分のデータずつ信号電極駆動回路108へ供給する。

【0018】ここで、テーブル106では図8に示すように入力RGB各々6ビットのデータに対して、出力画像データ値を規定している。本従来例では1ビットモードでの動作を説明するが、多値モードでは図8に示すように入力6ビットのデータ(0~63を示す)に対して同一の値を出力するように制御している。図9に示すように1ビットモードの場合は、このテーブルではR[5]、G[5]、B[5]のみが1の場合には、テーブルにて出力を63とし、R[5]、G[5]、B[5]が0の時には0として、変換する。すなわち、テーブルへの入力値に対し、出力値が図9に示すようにR=63または0、G=63または0、B=63または0となるように変換し、変換後の出力画像データを信号電極駆動回路108に送っている。

【0019】信号電極駆動回路108では、テーブル106から供給された画像データ値に基づいて、1ライン分のデータがそろった時点で各々の選択した電圧値を液晶パネル109を構成する画素への信号値を印加する。走査電極駆動回路107では信号電極駆動回路108

で、1ライン分のデータが揃い、液晶パネル109に信号値を印加した後、走査信号を液晶パネル109に印加し、液晶パネル109を構成する画素への書き込みを実行し、順次1ラインづつ、データがそろった毎に走査電極駆動回路107から液晶パネル109の画素への走査信号出力を行い、液晶パネル109への画像データ表示を実現している。

【0020】以上、同様にして2フレーム目以降の画像データも液晶パネル109へデータ供給を行い、画像データ表示を実現している。

【0021】

【発明が解決しようとする課題】図2に示すような従来の液晶表示装置の方式では1フレーム周期に1フレーム分の1ビット画像データしか液晶パネルに転送することができないため、毎フレーム毎に液晶表示装置に1ビット画像データを転送する必要があった。本発明は、数フレーム分の低階調画像データを1フレーム周期に転送可能とし、転送していない残りの数フレーム期間の間は本体側の処理から液晶パネルの駆動制御を分離することができるため、本体処理性能を別処理に割り当てることが可能となる液晶表示装置を提供することを目的とする。

【0022】

【課題を解決するための手段】上記課題を解決する本発明の液晶表示装置は、走査電極および信号電極がマトリクス状に形成された液晶表示パネルと、前記走査電極を駆動する走査電極駆動回路群と、前記信号電極を駆動する信号電極駆動回路群と、各電極駆動回路群にデータ信号を供給する信号処理回路とを具備する液晶表示装置であって、前記信号処理回路が、画像データを取り込む画像データ取り込み制御回路と、前記画像データ取り込み制御回路により取り込まれた画像データを保持するM×N画素Lビット(M、N、L;正数)で構成される画像データメモリと、前記画像データメモリからM×N画素Kビットの画像データ(1<K<L)を選択抽出し、M×N画素Kビットの画像データとして出力する画像データ抽出回路と、前記画像データ抽出回路から出力された前記M×N画素Kビットの画像データを基に、任意のLビットからなる信号電極駆動信号を生成し、前記信号電極駆動回路群に供給する、テーブルとから構成されることを特徴とする。

【0023】

【発明の実施の形態】図1は本実施の形態の液晶表示装置を示す模式的なブロック図である。

【0024】この液晶表示装置は、走査電極および信号電極がマトリクス状に形成された液晶パネル9と、液晶パネル9の走査信号線を駆動する走査電極駆動回路7と、液晶パネル9の信号電極を駆動する信号電極駆動回路8と、各電極駆動回路にデータ信号を供給する信号処理回路1とから構成される。

【0025】そして、この信号処理回路1は、画像メモ

り3と、画像データ抽出回路4と、テーブル6と、画像メモリ3からの画像データを画像データ抽出回路4へ転送するバス17と、画像データ抽出回路4からテーブル6に転送するバス18と、画像データ取り込み制御回路2と、画像データ取り込み制御信号を画像データ取り込み制御回路2に供給する入力制御バス11と、1ビットモード動作切り替え制御入力端子19と、画像信号入力バス10と、画像データ取り込み制御回路2からの制御信号を信号電極・走査電極駆動制御回路5へ供給する制御バス16と、画像データ取り込み制御回路2から10の制御信号を画像データ抽出回路4へ転送する制御バス20と、信号電極・走査電極駆動制御回路5とを備えている。

【0026】また、テーブル6と信号電極駆動回路8とは信号バス12で接続され、信号電極・走査電極駆動制御回路5と信号電極駆動回路8とは制御バス13で接続され、信号電極・走査電極駆動制御回路5と走査電極駆動回路7とは制御バス14で接続されている。

【0027】図3および図4は液晶表示装置の入力信号および信号電極駆動回路および走査電極駆動回路へ供給される制御信号のタイミングチャート図である。

【0028】30は1ビットモード動作切り替え信号、31はフレーム周期の入力制御同期信号、32はRGBフォーマット画像データ信号、33は画像データ有効領域指定信号を示している。34は信号電極・走査電極駆動制御回路で使用される液晶パネルへ表示する際のフレーム周期の制御同期信号、35はテーブル6から画像信号駆動回路8へ供給される画像信号を示している。

【0029】36は第一のフレーム周期、37は第二のフレーム周期、38は第三のフレーム周期、39は第四のフレーム周期、40は第五のフレーム周期、41は第六のフレーム周期を示している。図3は本実施の形態での2値データ圧縮格納時の動作を示しており、1ビットモード動作切り替え制御入力端子19からの入力信号1ビットモード動作切り替え信号30がオンとなっている状態を示している。図4は1ビットモード動作切り替え信号30がオフとなっている状態を示しており、2値データ通常格納時の動作を示している。

【0030】以下、1ビットモード動作切り替え信号30がオフの場合は従来例と同様の動作となるので、ここでは1ビットモード動作切り替え信号30がオンの場合の動作を説明する。

【0031】図7は上記1ビットモード動作切り替え信号30がオンの場合の液晶表示装置に供給される画像信号RGBのフォーマットを示している。本実施の形態での液晶表示装置ではRGB各々の6ビット、トータル18ビットの画像信号を入力信号としている。R[5]~R[0]の添え字の数値は入力バスのビット位置を示しており、18ビットで1画素の信号を形成している。RR1は画素Rの1フレーム目の画素値を示し、RR2は画素Rの2フレーム

目の画素値を示している。以下、順次、RGBの3~6フレーム目の画素値がRR3~RR6、GG3~GG6、BB3~BB6で示されている。

【0032】このように構成される本実施の形態の液晶表示装置において、画像表示を行う場合の動作をタイミングチャート図3と画像データのフォーマット図7とブロック構成図1を用いて1ビットモード動作時の動作について、動作説明する。

【0033】1ビットモードと6ビットモードの切り替えは制御信号もしくは信号処理回路1内にモード切替レジスタを設けることにより実現している。

【0034】以下、6ビット、1ビットモード間では供給する画像データ以外は同一なので、1ビットモードでの動作で、なおかつ1ビットモード動作切り替え信号30をオンにした場合の動作を中心に説明する。

【0035】まず、36で示される第一のフレーム周期では制御バス11を經由して、画素データ取り込み制御回路2に入力制御同期信号31と画像データ有効領域指定信号33が入力される。同時に、画像信号入力バス10を經由して、画像メモリ3に画像データ信号32が1フレーム分ずつ順次、供給される。このとき、画像データ有効領域指定信号33のLow Levelが示す有効領域データのみを画像メモリ3に取り込む制御信号が画像データ取り込み制御回路2から画像メモリ3に送られる。画像メモリ3では1画素あたり図7のフォーマットで示されるRGB6フレーム分のデータを第1フレームの書き込み周期時に書き込みを行う。このあと第2~第6フレーム周期ではデータ書き込みを行わない。

【0036】第1フレームの書き込み周期時に画像メモリ3に格納された1フレーム分の画像データは入力制御同期信号31を基に信号電極・走査電極駆動回路5にて生成された内部制御同期信号33を基に画像データ抽出回路4にて第1フレームの画像データを抽出し、信号バス18を經由してテーブル6に供給される。テーブル6では入力画像データを基に図9に示すようにデータ変換を行い、変換データを画像データとして信号バス12を經由して信号電極駆動回路8へ供給する。

【0037】第2フレーム目の入力制御信号31が入力されると、画像データ抽出回路4にて第2フレームの画像データを抽出し、信号バス18を經由してテーブル6に供給される。テーブル6では入力画像データを基に図9に示すようにデータ変換を行い、変換データを画像データとして信号バス12を經由して、信号電極駆動回路8へ供給する。

【0038】以下、順次第6フレームまでの画像データを順次抽出し、信号バス12を經由して信号電極駆動回路8へ供給する。

【0039】信号電極駆動回路8ではテーブル6から供給された画像データ値に基づいて、1ライン分のデータがそろった時点で各々の選択した電圧値を液晶パネル

9を構成する画素への信号値として印加する。走査電極駆動回路7では信号電極駆動回路8で、1ライン分のデータが揃い、液晶パネル9に信号値を印加した後、走査信号を液晶パネル9に印加し、液晶パネル9を構成する画素への書き込みを実行し、順次1ラインづつ、データがそろそろ毎に走査信号出力を行い、液晶パネル9への画像データ表示を実現している。

【0040】以上、同様にして7フレーム目以降の画像データも6フレーム分のデータを一度に液晶パネル9へデータ供給を行い、画像データ表示を実現している。

【0041】このようにして第2フレームから第6フレームの間は液晶表示装置へのデータ書き込みを行わなくても画像表示を実現することが可能となる。

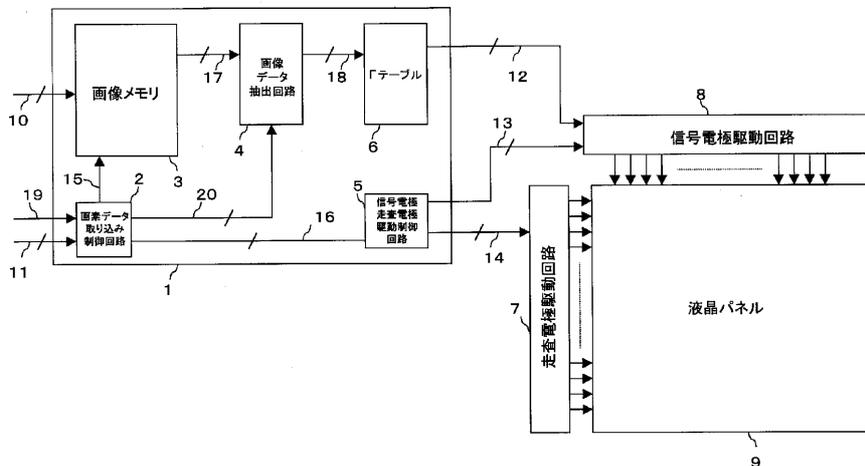
【0042】なお、本実施の形態では、6ビットモードと1ビットモードの切り替えにより、1ビットモード時に6フレーム分の1ビット画像データを保持することを前提に説明を行ったが、入力データに対して、低階調のデータを表示するのであれば、入力バスの構成をRGB各々6ビットに限定し、1ビットモード時に6フレームを保持する構成でなくともかまわない。

【0043】

【発明の効果】本発明の液晶表示装置によれば、数フレーム分の低階調ビットの画像データを1フレーム周期に転送可能となり、転送していない残りの数フレーム期間の間は液晶パネルの接続本体側の処理から液晶パネルの駆動制御を分離することができるため、処理性能を別処理に割り当てることを可能となり、全体としてシステム性能を向上することができる。

【図面の簡単な説明】

【図1】本実施の形態における液晶パネルの画像表示装置のブロック構成図



【図1】

【図2】従来例における液晶パネルの画像表示装置のブロック構成図

【図3】本実施の形態における画像表示装置の動作タイミングチャート

【図4】本実施の形態における画像表示装置の動作タイミングチャート

【図5】従来例における画像表示装置の動作タイミングチャート

【図6】従来例における入力画像データのフォーマットを示す図

【図7】本実施の形態における入力画像データのフォーマットを示す図

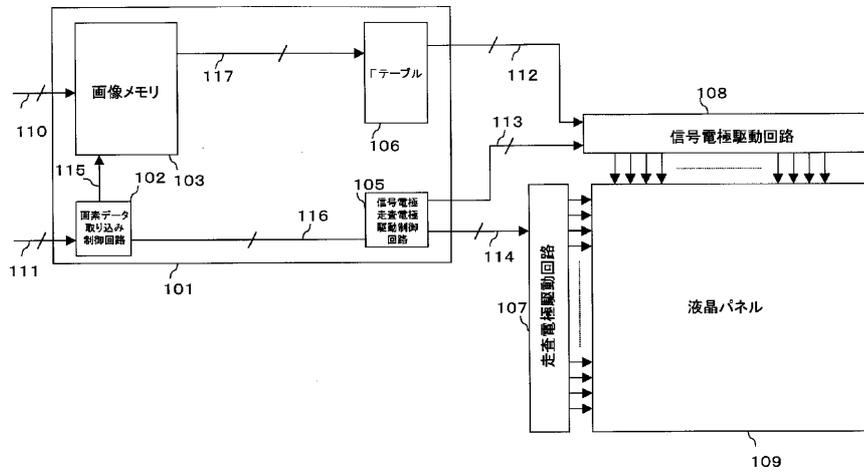
【図8】従来例における テーブルを示す図

【図9】本実施の形態における テーブルを示す図

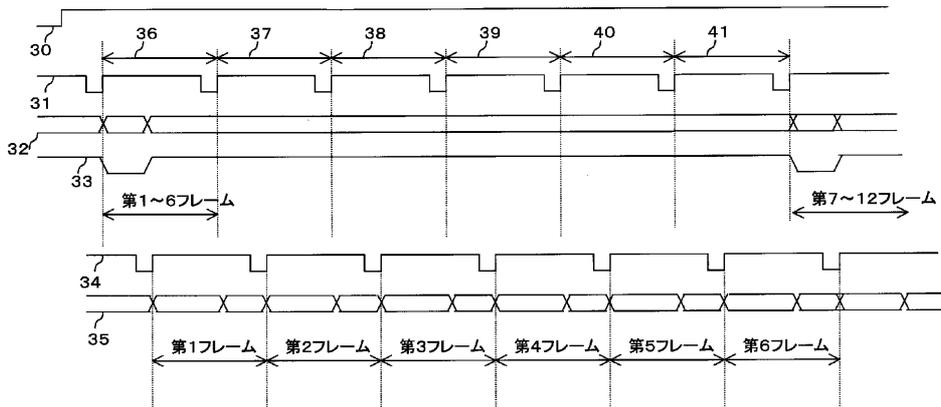
【符号の説明】

- 1 信号処理回路
- 2 画像データ取り込み制御回路
- 3 画像メモリ
- 4 画像データ抽出回路
- 5 信号電極・走査電極駆動制御回路
- 6 テーブル
- 7 走査電極駆動回路
- 8 信号電極駆動回路
- 9 液晶パネル
- 10 画像信号入力バス
- 11 入力制御バス
- 12、18 信号バス
- 13、14、16、20 制御バス
- 17 バス
- 19 1ビットモード動作切り替え制御入力端子

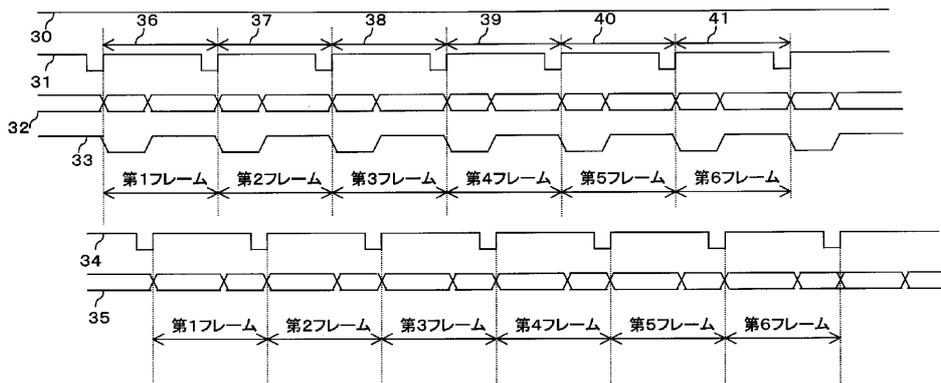
【図2】



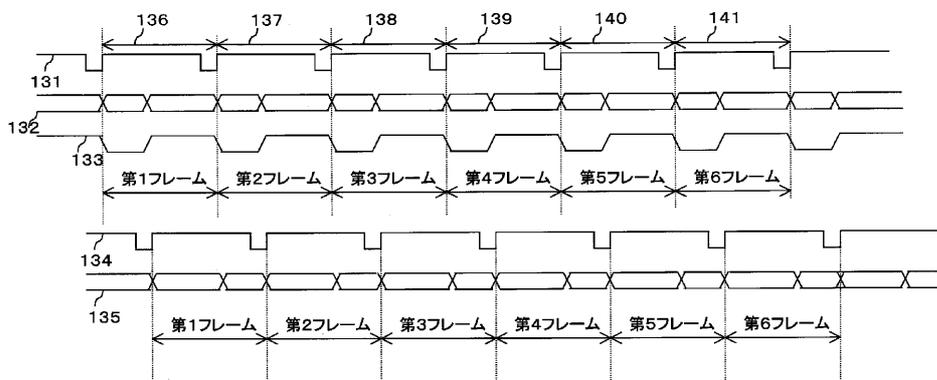
【図3】



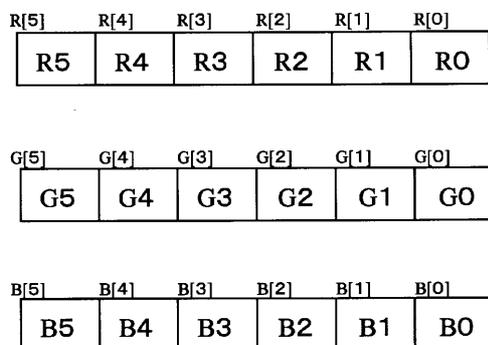
【図4】



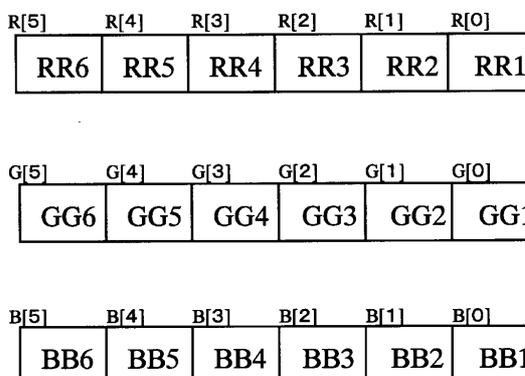
【図5】



【図6】



【図7】



【図8】

入力データ	出力データ	入力データ	出力データ	入力データ	出力データ
Rin	Rout	Gin	Gout	Bin	Bout
0	0	0	0	0	0
1	1	1	1	1	1
2	2	2	2	2	2
3	3	3	3	3	3
4	4	4	4	4	4
5	5	5	5	5	5
6	6	6	6	6	6
7	7	7	7	7	7
.
.
.
55	55	55	55	55	55
56	56	56	56	56	56
57	57	57	57	57	57
58	58	58	58	58	58
59	59	59	59	59	59
60	60	60	60	60	60
61	61	61	61	61	61
62	62	62	62	62	62
63	63	63	63	63	63

【図9】

入力データ	出力データ	入力データ	出力データ	入力データ	出力データ
Rin	Rout	Gin	Gout	Bin	Bout
0	0	0	0	0	0
1	0	0	1	1	0
2	0	0	2	2	0
3	0	0	3	3	0
4	0	0	4	4	0
5	0	0	5	5	0
6	0	0	6	6	0
7	0	0	7	7	0
.
.
.
55	63	63	55	55	63
56	63	63	56	56	63
57	63	63	57	57	63
58	63	63	58	58	63
59	63	63	59	59	63
60	63	63	60	60	63
61	63	63	61	61	63
62	63	63	62	62	63
63	63	63	63	63	63

フロントページの続き

(51)Int.Cl.⁷

G 0 9 G 3/20
H 0 4 N 5/66

識別記号

6 4 1
1 0 1

F I

G 0 9 G 3/20
H 0 4 N 5/66

テ-マ-コ-ド⁴ (参考)

6 4 1 Q
1 0 1 B

Fターム(参考) 2H093 NA11 NA34 NA55 NC13 NC15
NC16 NC29 ND02 ND42 ND43
ND49 ND52
5C006 AA01 AA11 AA22 AF03 AF04
AF13 AF44 AF46 AF51 AF53
AF61 AF69 AF71 BB11 BC16
BF02 BF24 FA16 FA41 FA47
5C058 AA07 AA08 BA07 BA13 BB03
BB13 BB14
5C080 AA10 BB05 CC03 DD24 DD26
EE29 EE30 FF09 GG12 JJ02
JJ04

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003173171A	公开(公告)日	2003-06-20
申请号	JP2001372264	申请日	2001-12-06
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	岸田武		
发明人	岸田 武		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
FI分类号	G09G3/36 G02F1/133.545 G09G3/20.631.B G09G3/20.631.U G09G3/20.632.Z G09G3/20.641.Q H04N5/66.101.B		
F-TERM分类号	2H093/NA11 2H093/NA34 2H093/NA55 2H093/NC13 2H093/NC15 2H093/NC16 2H093/NC29 2H093/ND02 2H093/ND42 2H093/ND43 2H093/ND49 2H093/ND52 5C006/AA01 5C006/AA11 5C006/AA22 5C006/AF03 5C006/AF04 5C006/AF13 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF69 5C006/AF71 5C006/BB11 5C006/BC16 5C006/BF02 5C006/BF24 5C006/FA16 5C006/FA41 5C006/FA47 5C058/AA07 5C058/AA08 5C058/BA07 5C058/BA13 5C058/BB03 5C058/BB13 5C058/BB14 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD24 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF09 5C080/GG12 5C080/JJ02 5C080/JJ04 2H193/ZC20 2H193/ZD25		
外部链接	Espacenet		

摘要(译)

在传统的液晶显示装置中，必须以1位模式每帧传输图像数据，这使得不可能将液晶面板的控制与安装有该液晶显示装置的设备分开，从而提高了系统性能。 我不知道 图像数据提取电路，其配备有能够存储多个帧的低灰度位图像数据的图像存储器，并且在液晶面板显示期间从图像存储器中提取低灰度位图像数据 配备有液晶显示装置。

