

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参 考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	623		623 C
			623 F

審査請求 未請求 請求項の数 2 O L (全 13数) 最終頁に続く

(21)出願番号	特願2002－30503(P2002－30503)	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成14年2月7日(2002.2.7)	(72)発明者	中村 哲哉 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72)発明者	峯 秀樹 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74)代理人	100097445 弁理士 岩橋 文雄 (外 2 名)

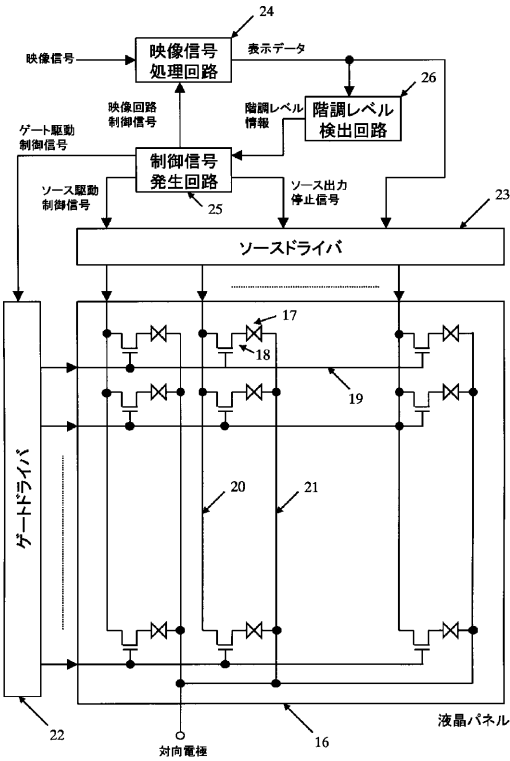
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 液晶表示装置の消費電力を削減する。

【解決手段】 行方向と列方向に配列された複数の液晶セル17を持つ液晶パネル16に対して、ゲートドライバ22とソースドライバ23を設ける。映像信号処理回路24は、映像信号をソースドライバ23で処理可能な表示データに変換し、階調レベル検出回路26、およびソースドライバ23に出力する。階調レベル検出回路26では表示データの階調レベルを検出し、階調レベル情報として制御信号発生回路25へ出力する。制御信号発生回路25ではこの階調レベル情報に基づき、ソース出力停止信号を制御する。



【特許請求の範囲】

【請求項1】 映像信号を液晶パネルに表示する液晶表示装置であって、前記液晶パネルの行方向、及び列方向に配列された複数の液晶セルと、前記液晶セルに接続された、制御出力端と選択走査信号が入力される第1の制御入力端と行方向走査の画素信号が与えられる第2の制御入力端と、を有しており、前記液晶パネルのマトリクス位置に配置された複数のスイッチング素子と、前記スイッチング素子の同一走査行の第1の制御入力端に夫々接続された複数の行方向信号線と、前記スイッチング素子の同一列位置の第2の制御入力端に夫々接続された複数の列方向信号線と、前記複数の行方向信号線に選択走査信号を順次に出力する行方向駆動回路と、前記複数の列方向信号線に表示データに対応した画素信号を出力する列方向駆動回路と、前記列方向駆動回路に、前記液晶パネルへの表示データを出力する映像信号処理回路と、前記行方向駆動回路と前記列方向駆動回路とに対する動作クロックを含む制御信号と、前記映像信号処理回路に対する制御信号と、前記列方向駆動回路に対する前記表示データに対応した画素信号の出力を停止する列方向信号出力停止信号と、を出力する制御信号発生回路と、前記表示データの階調レベルに関する情報を検出して、前記制御信号発生回路にその情報を出力する階調レベル検出回路と、を有し、前記制御信号発生回路は、前記階調レベルに関する情報を元に、前記列方向信号出力停止信号を制御することを特徴とする液晶表示装置。

【請求項2】 請求項1の液晶表示装置であって、前記階調レベル検出回路は、前記列方向駆動回路の各出力端子毎に、前記表示データの階調レベルを検出し、前記制御信号発生回路は、前記階調レベル検出回路からの階調レベルに関する情報を元に、前記列方向駆動回路の各出力端子毎に、その出力停止信号を制御することを特徴とする液晶表示装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、液晶表示装置の消費電力を低減する技術に関する。

【0002】

【従来の技術】 近年カラーの動画像等を表示する携帯端末用の表示装置として、高視野角化と高精細化による画質向上、および応答速度短縮のため、アクティブマトリックス型の液晶表示装置が多く用いられている。

【0003】 以下に、従来のアクティブマトリックス型の液晶表示装置について説明する。

【0004】 図6は、従来のアクティブマトリックス型液晶表示装置の構成図である。同図において、1はアクティブマトリックス型の液晶パネルで、液晶セル2、スイッチング素子3、走査信号線4、データ信号線5、対向電極6より構成されている。

【0005】 液晶セル2は、行方向と列方向に対してマ

トリックス状に配置されている。走査信号線4は、同一行方向の画素を選択する走査信号線であり、液晶パネル1の列方向に沿ってp本設けられているとする。データ信号線5は、同一列方向の画素に、表示データに応じた印加電圧を伝達する信号線であり、液晶パネル1の行方向に沿ってq本設けられているとする。スイッチング素子3は、走査信号線4からの走査信号により、データ信号線5のデータを液晶セル2の画素に伝えるもので、例えばTFTで構成される。対向電極6は、各液晶セルの共通電圧を供給するための電極である。

【0006】 ゲートドライバ7は、液晶パネル1内の走査信号線4に走査信号を印加する。またソースドライバ10は表示データに応じた印加電圧を生成し、液晶パネル1内のデータ信号線5より画素信号として出力する。映像信号処理回路14は外部から映像信号を入力し、それをソースドライバ10で処理可能な表示データに変換して、同ドライバ10へ出力する。制御信号発生回路15は、ゲートドライバ7、ソースドライバ10、および映像信号処理回路15を制御する信号を出力する。

【0007】 次に液晶パネル1に画像を表示する動作について、説明する。

【0008】 制御信号発生回路15は、ゲート駆動制御信号によりゲートドライバ7を制御して、液晶パネル1の任意の行の走査信号線4に、走査信号を印加する。するとその行のスイッチング素子3はオン状態となり、各列のデータ信号線5と液晶セル2とが導通する。映像信号処理回路14は、走査信号を供給している行の各列の画素に与えるデータを、予めソースドライバ10に供給しておく。そしてソースドライバ3は、スイッチング素子3がオン状態となっている間に表示データを、各液晶セル2への印加電圧に変換して出力する。そして制御信号発生回路15は、液晶パネル1の最上行($i=1$)から最下行($i=p$)にかけて順次走査を行なうことで、全画面に画像を表示する。

【0009】 ここで、ゲートドライバ7、およびソースドライバ10の内部構成例を、それぞれ図7、8に示す。図7に示すようにゲートドライバ7は、シフトレジスタ回路8、出力回路9より構成される。シフトレジスタ回路8は、各行の走査信号線4を順次走査するための記憶回路である。出力回路9は、スイッチング素子3がオン状態になる電圧とオフ状態になる電圧とを、シフトレジスタ回路8の記憶状態に応じて、選択して出力する。

【0010】 またソースドライバ10は、図8に示すようにシフトレジスタ回路11、ラッチ回路12、デジタル／アナログ変換回路(以下、DA変換回路と称す)13より構成される。シフトレジスタ回路11は、各列の液晶セル2への表示データを、画素列の数だけ入力し、順次シフトして記憶する。ラッチ回路12は、走査信号線4に走査信号が印加されてスイッチング素子3がオン

状態の間、各列の液晶セル2への表示データを記憶しておく。DA変換回路13は、ラッチ回路12に記憶されている各列の画素への表示データを、印加電圧に変換してスイッチング素子3へ出力する。ここで映像信号処理回路14から出力される表示データをnビットとすると、シフトレジスタ回路11とラッチ回路12は、それぞれnビットのデータを記憶する。

【0011】シフトレジスタ回路11は、制御信号発生回路15からのソース駆動制御信号の中のスタート信号、およびクロック信号を用いて走査行の各画素への表示データを順次記憶する。次にラッチ回路12は、前記のソース駆動制御信号の中のロード信号により、シフトレジスタ回路11に記憶している表示データをラッチし、DA変換回路13に入力する。DA変換回路13は、各列の液晶セル2へのnビットの表示データを、液晶セル2の特性に応じたアナログ電圧に変換し、各スイッチング素子3の制御入力端に与える。その間シフトレジスタ回路11は、次の走査行の表示データを順次記憶する。

【0012】このような液晶表示装置において、各行のスイッチング素子3をオンさせ、ソースドライバ10がデータ信号線5に電圧を印加一走査期間は、液晶パネル1の走査信号線数pと、次の画像への更新周期から決まる。この各行の走査信号線4の走査期間が、スイッチング素子3のオン特性と、液晶セル2の充電特性とから決まる液晶セルの必要最小充電時間に対して長いときは、データ信号線5への電圧印加の途中でソースドライバ10の出力を停止することにより、ソースドライバの消費電力を削減できる。このような制御は、制御信号発生回路15からソース出力停止信号をソースドライバ10に

入力し、同ドライバ内のDA変換回路13の出力段回路の動作を停止させることで実現している。

【0013】図9は上述の、液晶セルの充電特性、およびそれに基づくソース出力停止信号(PS)を示す。以下このソース出力停止信号を、PS(Power Save)信号とする。

【0014】なお液晶パネル1は、液晶セル2に充電がされないかまたはほとんどされない場合に白表示となるノーマリホワイト型の場合を例にとる。

【0015】同図のグラフは、ソースドライバ10にnビットの表示データが入力されるとし、液晶セル2に白レベル、中間調レベル、黒レベル各々の電圧が印加されたときの、液晶セル2の充電特性を示している。表示データがnビットの場合、白レベル、中間調レベル、黒レベルの各階調は、それぞれ、 2^n 、 2^{n-1} 、0となる。同図で T_H は、ソースドライバ10がデータ信号線5に電圧を印加する一走査期間、 T_w 、 V_w は、液晶セル2に白レベルの電圧が印加されたときに、同セル2の充電が完了するまでの時間、およびそのときの充電電圧、 T_M 、 V_M は、中間調レベルの電圧が印加されたときに、充電

が完了するまでの時間、およびそのときの充電電圧、 T_B 、 V_B は、黒レベルの電圧が印加されたときに、充電が完了するまでの時間、およびそのときの充電電圧である。この充電特性より液晶セル2に白レベルの電圧が印加されているときは、一走査期間 T_H 中、 T_w から T_H 間は、ソースドライバ10の出力を停止できることになる。同様に中間調レベル、黒レベルの電圧が印加されたときは各々、 T_M から T_H 、 T_B から T_H 間、停止できる。しかし実際は様々な階調レベルの電圧が印加されるため、すべての表示データに対して十分な充電を行なう必要がある。したがって大抵の場合は充電時間が最も長くなる黒レベル時の T_B から T_H ぐらいを、ソース出力停止期間としている。すなわち表示データの階調に関係なく、図9のPS信号がハイレベルになっている期間、ソースドライバ10の出力が停止される。

【0016】図10は、以上説明した従来の液晶表示装置の動作タイミング図を示す。同図で X_i ($i=1, 2, \dots, p$)は、ゲートドライバ7の出力信号、 Y_j ($j=1, 2, \dots, q$)は、ソースドライバ10の出力信号である。また V_{gon} は、スイッチング素子3がオンするときの、走査信号線4の電圧、 V_{goff} は、同素子3が完全にオフするときの、走査信号線4の電圧、 V_{ij} ($i=1, 2, \dots, p, j=1, 2, \dots, q$)は、ゲートドライバ2が走査信号線 X_i を走査しているときに、ソースドライバ10がデータ信号線5に印加する電圧を示す。 T_v は、液晶表示装置が全画面を順次走査するのに要する時間、 T_H は、一本の走査信号線 X_i を走査する時間、 T_{on} は一走査期間中に、ソースドライバ10がデータ信号線5に出力電圧を印加している期間、 T_{off} は、一走査期間中に、ソースドライバ10がデータ信号線5への出力を、停止している期間である。PSは、ソースドライバ10の出力を停止させる信号で、前記の T_{off} の期間ハイレベルとなり、この間出力を停止させる。

【0017】ここで液晶表示装置各々の用途により、全画面走査時間 T_v が決まり、走査信号線の数から、一走査信号線の走査時間 T_H が決まる。また液晶セル2の特性により、ソースドライバ10の出力電圧印加時間 T_{on} と、出力電圧停止時間 T_{off} が決まる。

【0018】

【発明が解決しようとする課題】アクティブマトリクス型の液晶表示装置ではソースドライバの消費電力が、装置全体の消費電力の数分の1から2分の1程度を占める。したがって携帯端末のような、バッテリーで動作する機器を想定した場合、端末の使用時間を長くするためには、ソースドライバの消費電力を削減する必要がある。

【0019】液晶には前述の従来の技術で説明したように、印加されるデータの階調によって、充電特性が異なるという性質がある。すなわちノーマリホワイト型の液晶パネル1において、表示データが白レベルの場合、充

電に要する時間は短くなり、中間調、黒レベルと階調が下がるにつれて、充電時間は長くなる。したがってソースドライバ10からデータ信号線5への印加電圧停止期間は、白レベルのような高階調ほど長く、黒レベルのような低階調ほど短くすることができ、それによってソースドライバ10の消費電力を削減することが出来る。

【0020】しかしながら従来の液晶表示装置では、全ての表示データに対して十分な充電を確保させるため、ソースドライバ10からデータ信号線5への印加電圧停止期間は、充電に最も時間を要する黒レベルのような、低階調に対応した短めで固定されている。

【0021】このため高階調から中間調の表示データが入力されているときは、印加電圧停止期間を長くできるにもかかわらず短めになっていて、ソースドライバ10で電力が無駄に消費されている。本発明はこのような課題に鑑み、表示データの階調レベルに応じてソースドライバの出力停止期間を可変させることにより、消費電力を削減できる液晶表示装置を提供することを目的とする。

【0022】

【課題を解決するための手段】上記の課題を解決するために、本発明は、映像信号を液晶パネルに表示する液晶表示装置であって、液晶パネルの行方向、及び列方向に配列された複数の液晶セルと、液晶セルに接続された、制御出力端と選択走査信号が入力される第1の制御入力端と行方向走査の画素信号が与えられる第2の制御入力端と、を有しており、液晶パネルのマトリクス位置に配置された複数のスイッチング素子と、スイッチング素子の同一走査行の第1の制御入力端に夫々接続された複数の行方向信号線と、スイッチング素子の同一列位置の第2の制御入力端に夫々接続された複数の列方向信号線と、複数の行方向信号線に選択走査信号を順次に出力する行方向駆動回路と、複数の列方向信号線に表示データに対応した画素信号を出力する列方向駆動回路と、列方向駆動回路に、液晶パネルへの表示データを出力する映像信号処理回路と、行方向駆動回路と列方向駆動回路とに対する動作クロックを含む制御信号と、映像信号処理回路に対する制御信号と、列方向駆動回路に対する表示データに対応した画素信号の出力を停止する列方向信号出力停止信号と、を出力する制御信号発生回路と、表示データの階調レベルに関する情報を検出して、制御信号発生回路にその情報を出力する階調レベル検出回路と、を有し、制御信号発生回路は、階調レベルに関する情報を元に、列方向信号出力停止信号を制御することを特徴とする液晶表示装置である。

【0023】また、本発明は、階調レベル検出回路は、列方向駆動回路の各出力端子毎に、表示データの階調レベルを検出し、制御信号発生回路は、階調レベル検出回路からの階調レベルに関する情報を元に、列方駆動回路の各出力端子毎に、その出力停止信号を制御することを

特徴とする液晶表示装置である。

【0024】

【発明の実施の形態】本発明の実施の形態における液晶表示装置について、図面を参照しながら説明する。

【0025】図1は、本発明の液晶表示装置の構成図である。液晶パネル16はアクティブマトリクス型の液晶パネルであり、 $p \times q$ 個の液晶セル17、P本の走査信号線19（行方向信号線）、q本のデータ信号線20（列方向信号線）、 $p \times q$ 個のスイッチング素子18、共通の対向電極21より構成される。

【0026】液晶セル17は、行方向と列方向のマトリクス状に配置され、スイッチング素子18がTFTの場合は、ドレイン電極（制御出力端）に接続されている。走査信号線19は同一方向の画素を選択する走査信号線であり、TFTのゲート電極（第1の制御入力端）に接続され、液晶パネルの列方向に沿って、p本設けられている。データ信号線20は同一列方向の液晶セルに、表示データに応じた印加電圧を伝達するデータ信号線であり、TFTのソース電極（第2の制御入力端）に接続され、液晶パネルの行方向に沿ってq本設けられている。スイッチング素子18は走査信号により、データ信号線20のデータを液晶セルに伝えるアクティブ素子で、ここではTFTで構成される。対向電極21は、各液晶セル17の共通電圧を供給するための電極である。

【0027】ゲートドライバ22は、液晶パネル16内のp本の走査信号線19に走査信号を順次に印加する行方向駆動回路である。ソースドライバ23は、液晶パネル16内のデータ信号線20に、表示データに応じた印加電圧を画素信号として供給する列方向駆動回路である。ゲートドライバ22およびソースドライバ23は、それぞれ従来例のゲートドライバ7、およびソースドライバ10と同様の回路で構成され、同様に動作する。

【0028】映像信号処理回路24は、外部から映像信号を入力し、それをソースドライバ23で処理可能な表示データに変換して、同ドライバ23へ出力する。制御信号発生回路25は、ゲートドライバ25に対してスタート信号、および動作クロック信号を含むゲート駆動制御信号を、ソースドライバ23に対してスタート信号、動作クロック、およびロード信号を含むソース駆動制御信号を、さらに映像信号処理回路24に対して映像回路制御信号を出力する。また後述の階調レベル検出回路26より階調レベル情報を入力し、それに基づいたソース出力停止信号を、ソースドライバ23に出力する。ソース出力停止信号は、ソースドライバ23内のDA変換回路13の出力段回路の動作を停止させ、データ信号線20への印加電圧出力を停止する。ソース出力停止信号の詳細については、後述する。

【0029】ゲート駆動制御信号は、ゲートドライバ22の動作を制御する。ソース駆動制御信号は、ソースドライバ23の動作を制御する。映像回路制御信号は、映

像信号処理回路24を制御する。

【0030】階調レベル検出回路26は、映像信号処理回路24からの表示データの階調レベルに関する情報を検出し、制御信号発生回路25に出力する。以下にその動作を説明する。

【0031】図2は、階調レベル検出回路26の内部構成を示し、階調データ検出部27と、検出情報出力部28より構成されている。映像信号処理回路24から階調レベル検出回路26へ表示データが入力されると、階調データ検出部27では前述の一走査期間 T_H 中に入力される表示データの内、階調が最も低いデータを検出する。階調が最も低いデータを検出するのは、 T_H 中のすべての表示データに対して、液晶セル17の十分な充電を確保するためである。そして検出情報出力部28ではこの検出されたデータの階調を階調レベル情報として、制御信号発生回路25に出力する。表示データを n ビットとすると、階調レベルは 2^n 通りある。したがって検出されたデータの階調に対応し、 2^n 通りの階調レベル情報が、制御信号発生回路25へ出力される。制御信号発生回路25ではこの階調レベル情報に基づき、ソース

ドライバ23に出力するソース出力停止信号(PS信号)を制御する。このPS信号は以下に述べるように、 2^n 通りの階調に対応し、 2^n 通り出力されるものとする。

【0032】図3は、液晶セル17の充電特性、および制御信号発生回路25よりソースドライバ23に出力されるPS信号を示す。液晶パネル16は、従来の技術における液晶パネル1同様、ノーマリホワイト型とする。したがって充電特性のグラフは、従来の技術で説明した図9と同様である。ただし同図の T_N 、 V_N は、液晶セル17に白レベルと中間調レベルの間の電圧が印加されたときに、同セル17の充電が完了するまでの時間、およびそのときの充電電圧、また T_K 、 V_K は、液晶セル17に中間調レベルと黒レベルの間の電圧が印加されたときに、同セル17の充電が完了するまでの時間、およびそのときの充電電圧である。グラフの下各信号 PS_W 、 PS_N 、 PS_M 、 PS_K 、 PS_B は、階調レベル検出回路26からの階調レベル情報に基づき、一走査期間 T_H 中に制御信号発生回路25より、ソースドライバ23に出力されるソース出力停止信号である。この内 PS_W は、 T_H 中のデータの階調がすべて白レベル(階調 2^n)であったとき、 PS_M は、 T_H 中の最も階調の低いデータの階調が中間調レベル(階調 2^{n-1})であったとき、 PS_B は、 T_H 中の最も階調の低いデータの階調が黒レベル(階調0)であったときの、ソース出力停止信号を示している。また PS_N は、 T_H 中の最も階調の低いデータの階調が、白レベルと中間調レベルの間にあるとき、 PS_K は、 T_H 中の最も階調の低いデータの階調が、黒レベルと中間調レベルの間にあるときの、ソース出力停止信号を示している。これらの信号は前述のように、 2^n 通

りの階調レベルに対応して 2^n 通り出力される。また各信号 PS_W 、 PS_N 、 PS_M 、 PS_K 、 PS_B において、ハイレベルとなっている期間は、ソースドライバ23からデータ信号線20への印加電圧出力を停止する。すなわち一走査期間 T_H 中のデータがすべて白レベルである場合、同図の T_W から T_H 期間は液晶セル17の充電が完了しているため、ソースドライバ23からの印加電圧は必要なく、出力を停止する。同様に T_H 中の最も階調の低いデータの階調が中間調レベル、黒レベルの場合はそれぞれ、 T_M から T_H 、 T_B から T_H の期間、印加電圧出力を停止する。また T_H 中の最も階調の低いデータの階調が白レベルと中間調レベルの間、および中間調レベルと黒レベルの間にあるときは、それぞれ T_N から T_H 、 T_K から T_H の期間、印加電圧出力を停止する。

【0033】図4は上記の本発明の一実施例の形態による液晶表示装置における、消費電力削減の効果を示す図である。横軸はソースドライバ23の出力を停止する時間、縦軸はソースドライバ23の消費電力を示す。同図で T_B' 、 T_M' 、 T_W' はそれぞれ、 $T_B' = T_H - T_B$ 、 $T_M' = T_H - T_M$ 、 $T_W' = T_H - T_W$ の関係がある。そしてそれらは各々、 T_H 中のデータが、最も階調の低いデータの階調が黒レベル、最も階調の低いデータの階調が中間調レベル、すべて白レベルである場合の、ソースドライバ23の出力停止時間を示している。また P_B 、 P_M 、 P_W はそれぞれの場合の、ソースドライバ23の消費電力を示している。同図より表示データの階調が高いほどソースドライバの出力停止時間を長くとることができ、消費電力を削減できることになる。

【0034】図5は、以上説明した本発明の液晶表示装置の動作タイミング図を示す。

【0035】同図で X_i ($i=1, 2, \dots, p$) は、ゲートドライバ22の出力信号、 Y_j ($j=1, 2, \dots, q$) は、ソースドライバ23の出力信号である。また V_{gon} は、スイッチング素子18がオンするときの、走査信号線19の電圧、 V_{goff} は、同素子18が完全にオフするときの、走査信号線19の電圧、 V_{ij} ($i=1, 2, \dots, p, j=1, 2, \dots, q$) は、ゲートドライバ22が走査信号線19を走査しているときに、ソースドライバ23がデータ信号線20に印加する電圧を示す。

【0036】 T_v は、液晶装置全体が全画面を順次走査するのに要する時間、 T_{Hk} は、一本の走査信号線 X_i を走査する時間、 T_{onk} ($k=1, 2, \dots, p$) は、ゲートドライバ22が走査信号線 X_k を走査しているとき、その走査期間 T_H 中に、ソースドライバ23がデータ信号線20に出力電圧を印加している期間、 T_{offk} ($k=1, 2, \dots, p$) は、ゲートドライバ22が走査信号線 X_k を走査しているとき、その走査期間 T_H 中に、ソースドライバ23がデータ信号線20への出力電圧の印加を停止している期間である。またPSは、ソ

ースドライバ23の出力を停止させる信号で、上述の各 T_{offk} の期間中ハイレベルとなり、この間出力を停止させる。

【0037】同図において、第1行目(X_1)のソースドライバ出力 Y_j ($j=1, 2, \dots, q$)の出力電圧 V_{1j} ($j=1, 2, \dots, q$)はいずれも白レベルであるとする。したがってPS信号も白レベルに対応した図3の PS_w となり、ソースドライバ23の出力電圧が停止される期間 T_{off1} は全階調の中で、最も長くなる。また第2行目(X_2)の同出力電圧 V_{2j} ($j=1, 2, \dots, q$)は、 V_{21} 、および V_{2q} が白レベル、 V_{22} 、および V_{2j} が中間調レベル、それ以外の出力電圧は、白レベルと中間調レベルの間にあるものとする。このとき T_H 中の最も低い階調は、中間調レベルとなる。したがってPS信号は中間調レベルに対応した図3の PS_M となり、ソースドライバ23の出力電圧が停止される期間 T_{off2} は、 T_{off1} よりも短くなる。そして第 $p-1$ 行目(X_{p-1})のソースドライバ出力 Y_j の出力電圧 V_{p-1j} は、 V_{p-11} 、および V_{p-1q} が白レベル、 V_{p-12} が黒レベル、 V_{p-1j} が中間調レベル、それ以外の出力電圧は黒レベルか、それ以外のレベルであるとする。このとき T_H 中の最も低い階調は、黒レベルとなる。したがってPS信号は黒レベルに対応した図3の PS_B となり、ソースドライバ23の出力電圧が停止される期間 T_{offp-1} は、全階調の中で最も短くなる。最後に第 p 行目(X_p)のソースドライバ出力 Y_j の出力電圧 V_{pj} は、 V_{p1} 、および V_{pq} が白レベル、 V_{p2} が中間調レベル、 V_{pj} が黒レベルと中間調レベルの間、それ以外の出力は、 V_{pj} よりも上のレベルであるとする。このとき T_H 中の最も低い階調は、 V_{pj} の階調となる。したがってPS信号はこのレベルに対応した図3の PS_K となり、ソースドライバ23の出力電圧が停止される期間 T_{offp} は T_{offp-1} よりも長く、 T_{off2} よりも短くなる。すなわち T_{off1} 、 T_{off2} 、 T_{offp-1} 、 T_{offp} の間には、 $T_{offp-1} < T_{offp} < T_{off2} < T_{off1}$ の関係が成り立つ。

【0038】 T_{offk} ($k=1, 2, \dots, p$)の期間はPS信号がハイレベルとなる期間であり、上記よりPS信号のハイレベル期間、すなわちソースドライバ23の出力電圧が停止される期間は、表示データの階調レベルに応じて各行毎に可変され、ソースドライバ23の消費電力が低減されることになる。

【0039】なお本発明では表示データの階調レベルの検出を一走査期間 T_H 毎に行ない、PS信号のハイレベル期間もそれに対応して T_H 毎に可変しているが、これらの処理をソースドライバ23の各出力端子 Y_j ($j=1, 2, \dots, q$)毎に行ない、PSのハイレベル期間もそれら各出力端子毎に可変してもよい。この場合階調データ検出部27では、ソースドライバ23の各出力端子毎の表示データの階調レベルを検出する。検出情報出力部28は各出力端子毎の2ⁿ通りの階調レベル情報

*を、制御信号発生回路25に出力する。そして制御信号発生回路25ではこの各出力端子毎の階調レベル情報に対応した、図3に示す2ⁿ通りのPS信号を、ソースドライバ23に出力する。ソースドライバ23ではこれらのPS信号に基づき、各出力端子毎にその出力期間を停止する。

【0040】一走査期間 T_H 毎のPS信号制御では、 T_H 中のすべての表示データに対して、液晶セル17の十分な充電を確保する必要がある。このため T_H 中に黒レベルのデータが一つでもあると、残りはすべて白レベルのデータであってもソースドライバの出力停止期間は、黒レベルのデータに対応した長めになる。これに対してソースドライバの各出力端子毎のPS制御では、各出力端子毎の表示データの階調に対応したPS信号で、各出力端子の出力停止期間を制御する。これにより一走査期間 T_H の場合よりもより精密に、ソースドライバ23の消費電力を削減できる。

【0041】このように本発明の一実施例による液晶表示装置では、表示データの階調レベルに応じてソースドライバ23の出力停止期間を可変することにより、ソースドライバの消費電力を削減することが可能となる。特に前述のようにアクティブマトリックス型の液晶表示装置では、ソースドライバの消費電力は装置全体の数分の1から2分の1程度を占めているため、その効果は、大である。

【0042】

【発明の効果】以上のように本発明の液晶表示装置によれば、装置全体の大部分を占めるソースドライバの消費電力を、表示データの階調レベルに応じて削減することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施例の形態による液晶表示装置の全体構成図

【図2】本発明の一実施例の形態による液晶表示装置における、階調レベル検出回路の内部構成を示す図

【図3】液晶の充電特性と、本発明の一実施例の形態による液晶表示装置における、ソースドライバ出力停止信号を示す図

【図4】本発明の一実施例の形態による液晶表示装置における、消費電力の削減効果を示す図

【図5】本発明の一実施例の形態による液晶表示装置の動作タイミング図

【図6】従来の液晶表示装置の全体構成図

【図7】従来の液晶表示装置に用いられるゲートドライバの回路構成図

【図8】従来の液晶表示装置に用いられるソースドライバの回路構成図

【図9】液晶の充電特性と、従来の液晶表示装置におけるソースドライバ出力停止信号を示す図

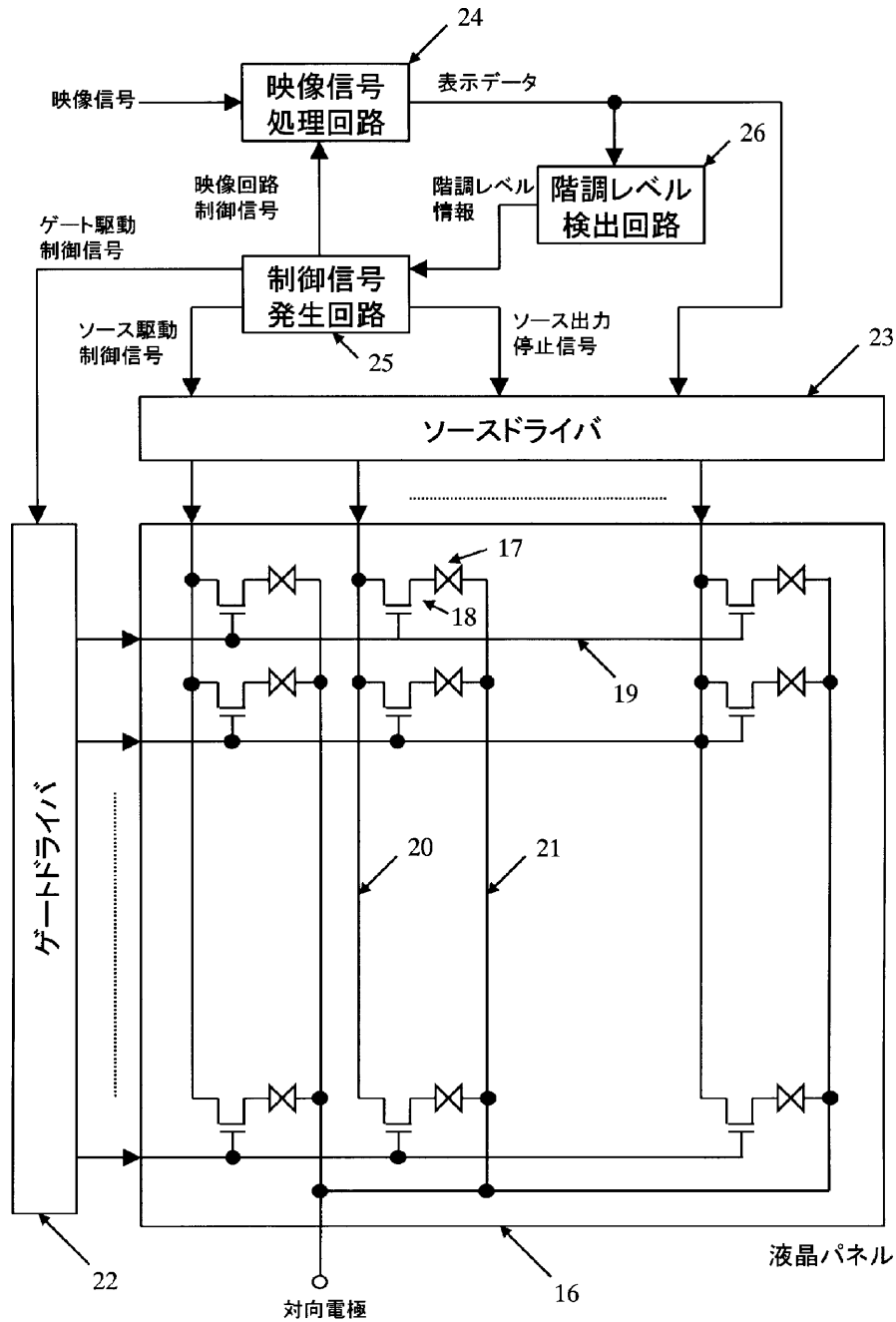
【図10】従来の液晶表示装置の動作タイミング図

【符号の説明】

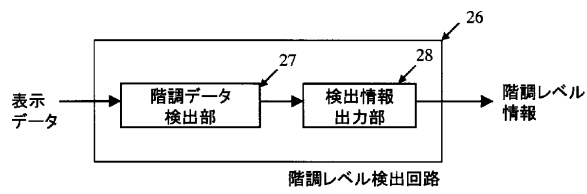
16 液晶パネル
17 液晶セル
18 スイッチング素子
19 走査信号線
20 データ信号線
21 対向電極

22 ゲートドライバ
23 ソースドライバ
24 映像信号処理回路
25 制御信号発生回路
26 階調レベル検出回路
27 階調データ検出部
28 検出情報出力部

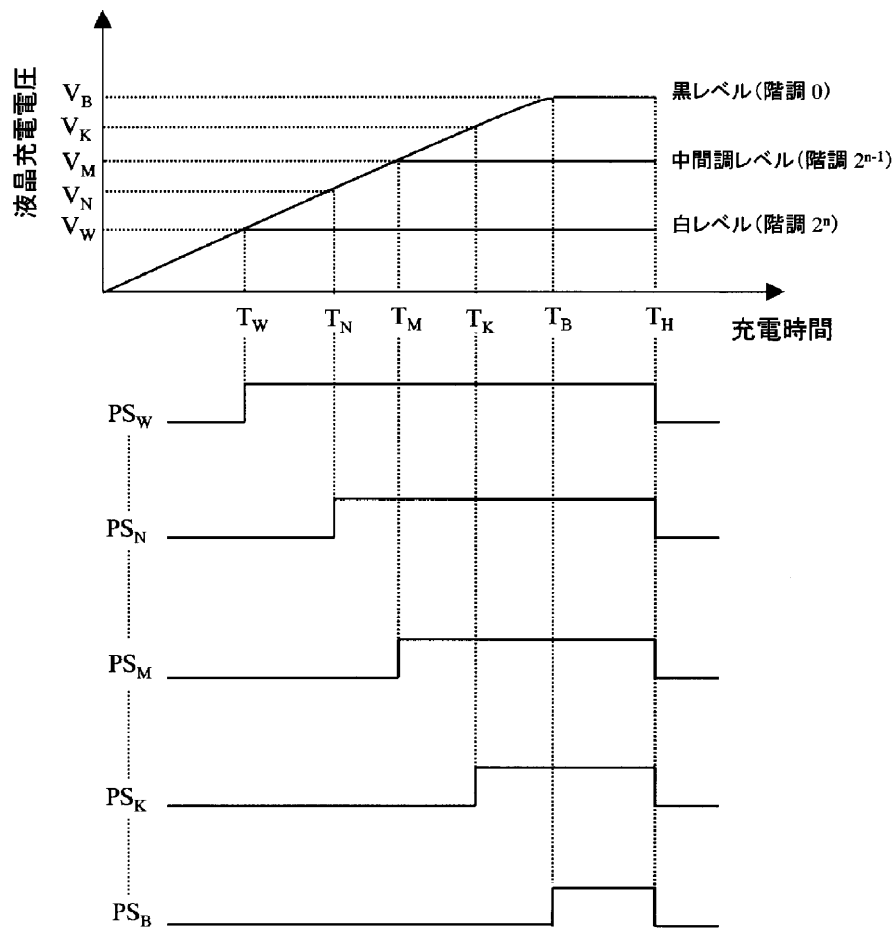
【図1】



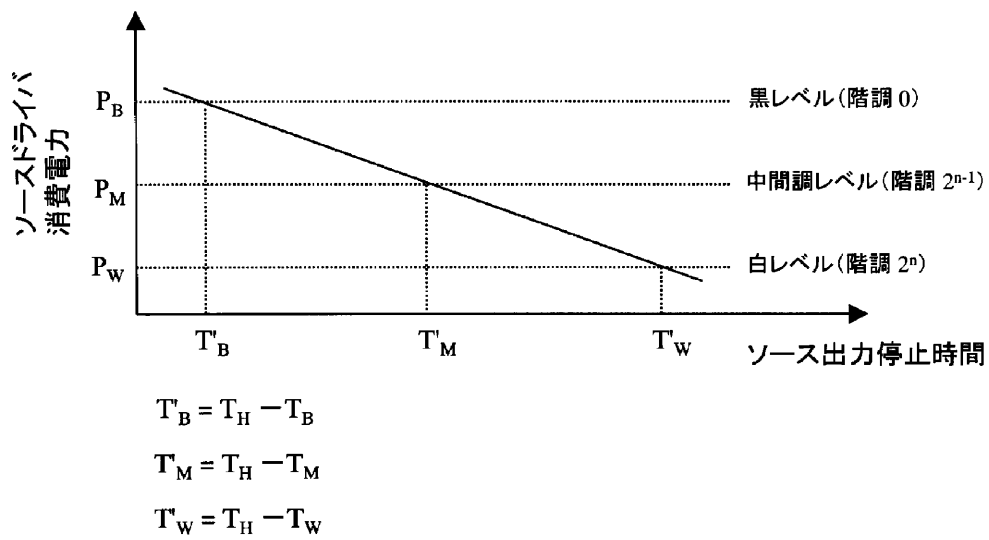
【図2】



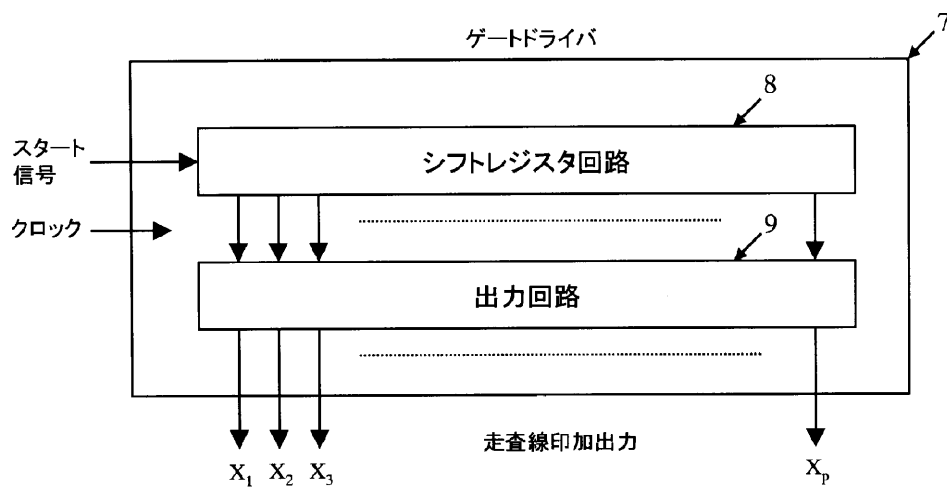
【図3】



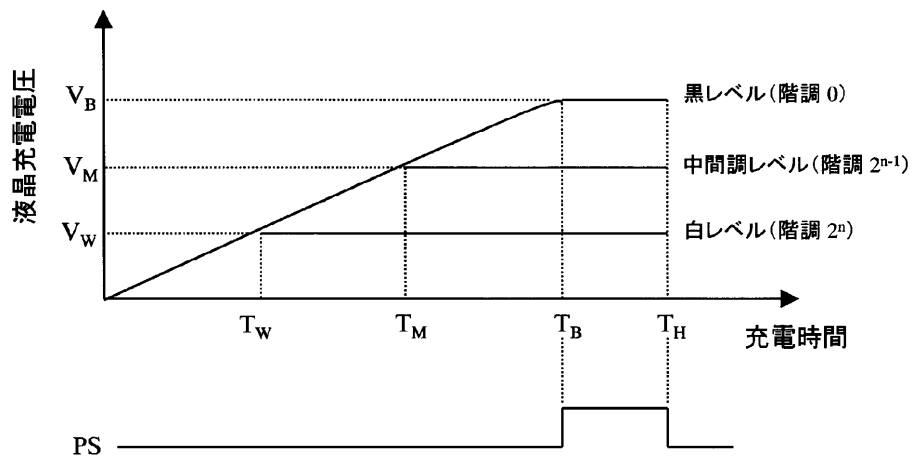
【図4】



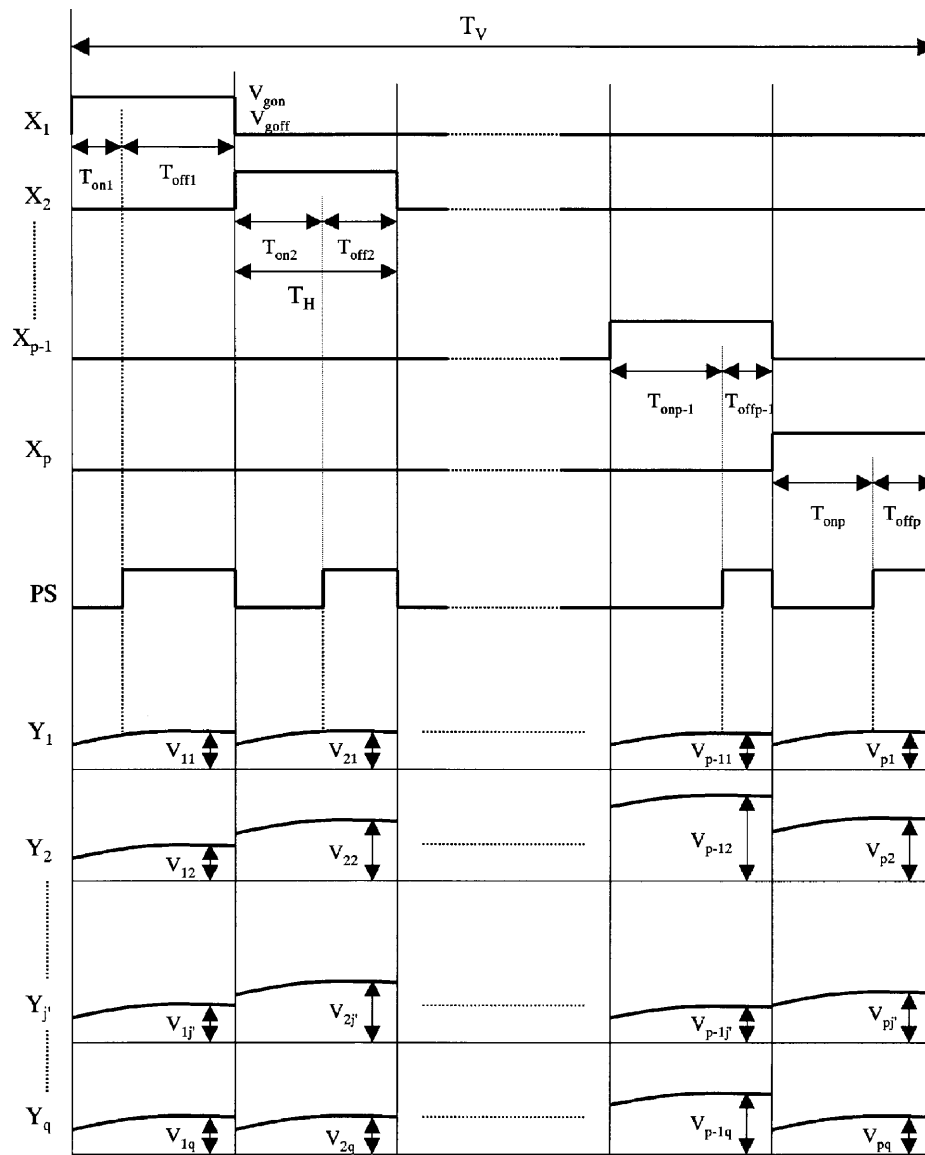
【図7】



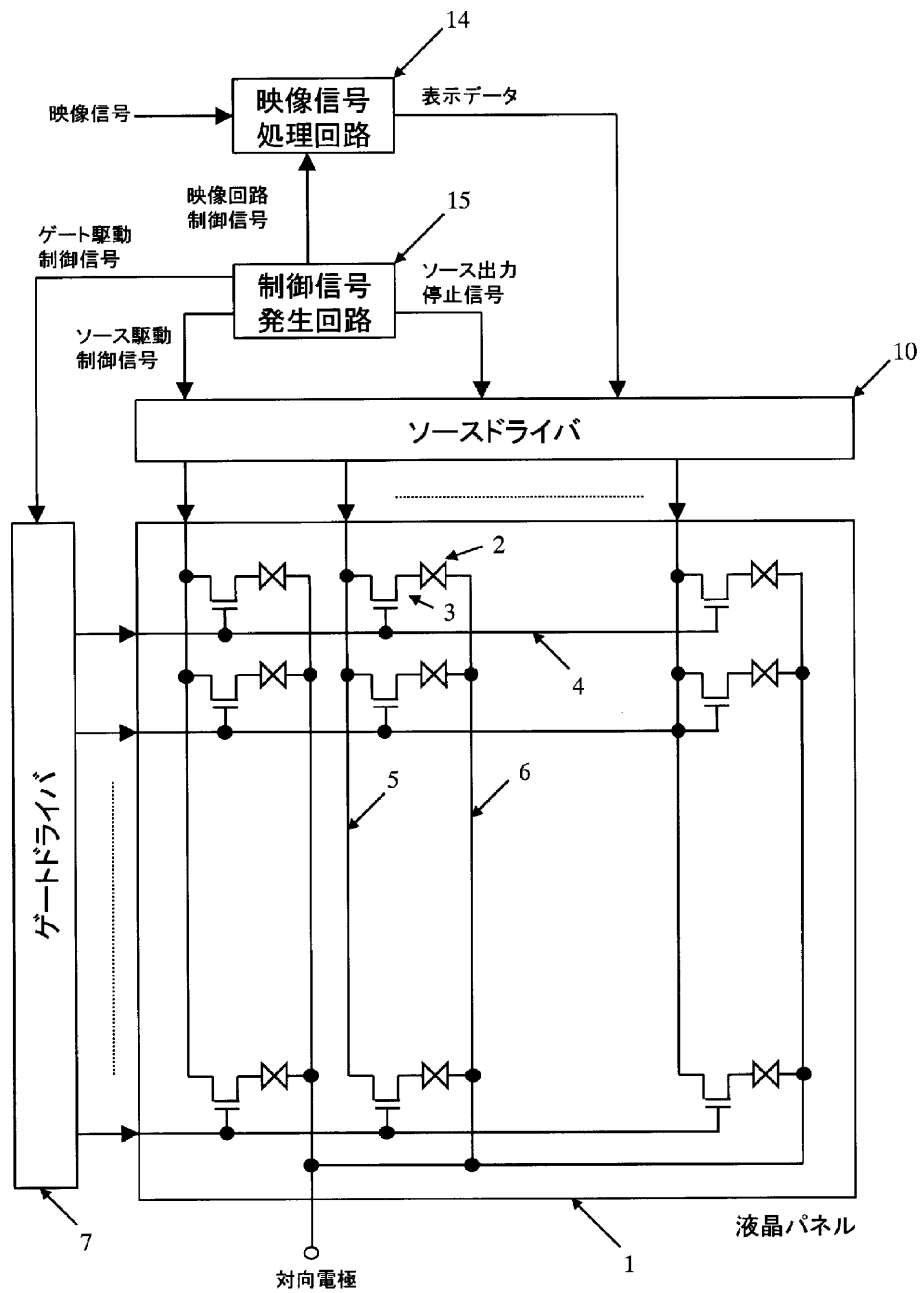
【図9】



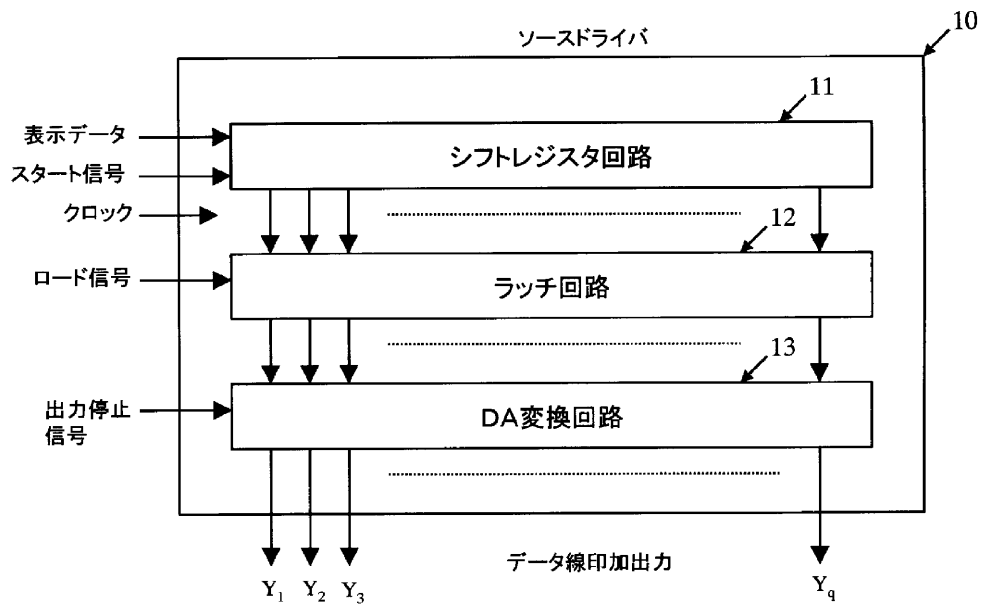
【図5】



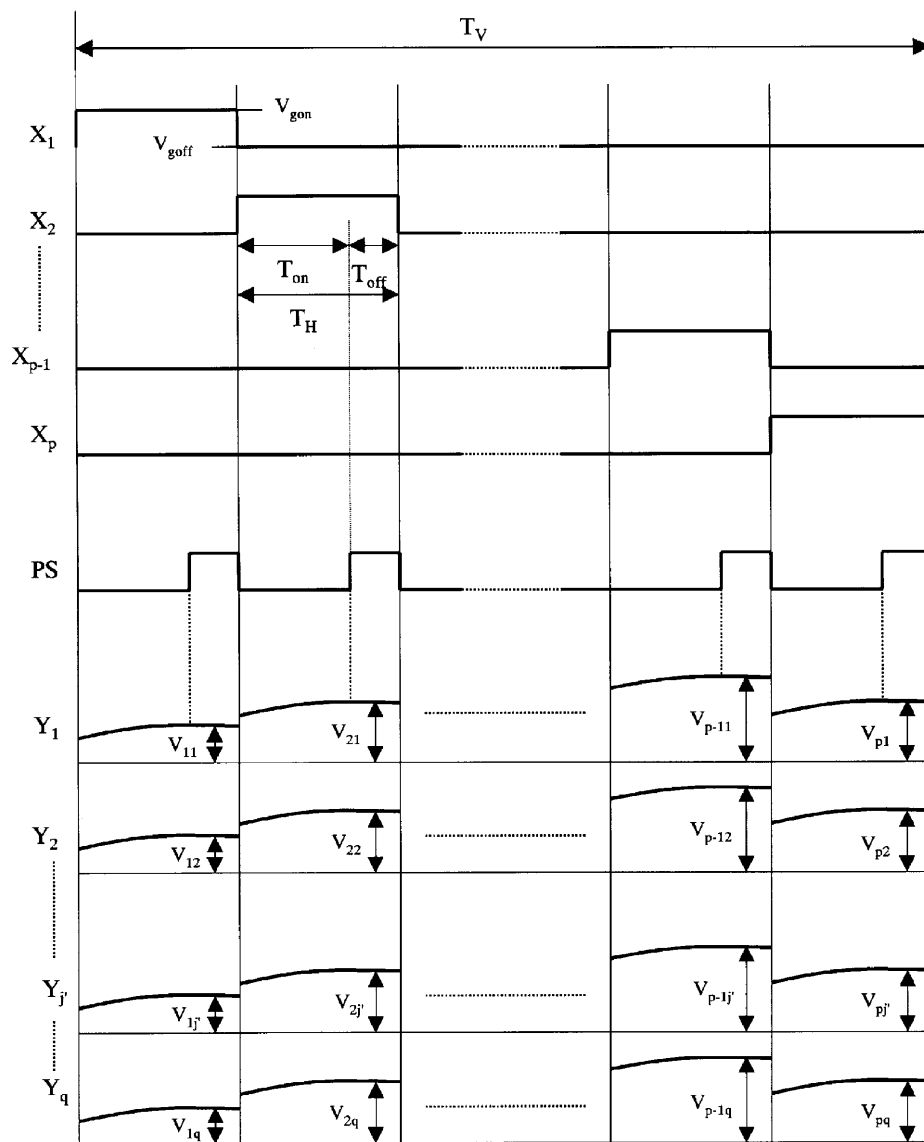
【図6】



【図8】



【図10】



フロントページの続き

(51)Int.Cl.⁷

G 0 9 G 3/20

識別記号

6 4 1

F I

G 0 9 G 3/20

テーマコード^{*} (参考)

6 4 1 C

(72)発明者 塚田 敬

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 2H093 NA16 NC13 NC25 NC26 NC34

ND39 ND42 ND49 ND56 NE03
NE075C006 AA01 AA16 AC11 AC21 AF42
AF45 AF51 AF52 AF53 AF61
AF69 AF71 BB16 BC11 BF14
BF24 FA475C080 AA10 BB05 DD26 FF11 JJ02
JJ04 JJ05 KK07 KK47

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003233349A	公开(公告)日	2003-08-22
申请号	JP2002030503	申请日	2002-02-07
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	中村哲哉 峯秀樹 塚田敬		
发明人	中村 哲哉 峯 秀樹 塚田 敬		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.623.C G09G3/20.623.F G09G3/20.641.C		
F-TERM分类号	2H093/NA16 2H093/NC13 2H093/NC25 2H093/NC26 2H093/NC34 2H093/ND39 2H093/ND42 2H093/ND49 2H093/ND56 2H093/NE03 2H093/NE07 5C006/AA01 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AF42 5C006/AF45 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BC11 5C006/BF14 5C006/BF24 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/KK07 5C080/KK47 2H193/ZA04 2H193/ZH23 2H193/ZK01 2H193/ZP03		
外部链接	Espacenet		

摘要(译)

降低液晶显示装置的功耗。为具有以行和列布置的多个液晶单元17的液晶面板16设置有栅极驱动器22和源极驱动器23。视频信号处理电路24将视频信号转换为可以由源极驱动器23处理的显示数据，并且将显示数据输出到灰度级检测电路26和源极驱动器23。灰度等级检测电路26检测显示数据的灰度等级，并且将其作为灰度等级信息输出到控制信号生成电路25。控制信号生成电路25基于该灰度等级信息来控制源输出停止信号。

