

【特許請求の範囲】

【請求項 1】

画素電極と該画素電極に接続される能動素子回路よりなる表示画素がマトリクス状に配置されると共に、前記画素電極の表面に無機材料よりなる第 1 配向膜が形成され、前記能動素子回路に電氣的に接続される複数のボンディングパッド部が前記画素電極の周辺部に配置されてなる第 1 基板と、

共通電極上に無機材料よりなる第 2 配向膜が積層されると共に、前記第 1 基板に所定の間隙をもって対向配置される第 2 基板と、

前記第 1 配向膜と前記第 2 配向膜との間に封入される液晶層と、

よりなる液晶表示装置において、

前記ボンディングパッド部の表面には、前記無機材料よりなる第 1 配向膜を指向性の高い蒸着法で形成する際に部分的に無機材料を付着させる部分と付着させない部分を発生させるための凹凸部が形成されていることを特徴とする液晶表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ビデオプロジェクタ等の大画面ディスプレイや光コンピュータ等に用いられる液晶表示装置に関するものである。

【背景技術】

20

【0002】

一般に大画面の映像を表示するビデオプロジェクタや光コンピュータ等においては、画像情報を有する電気信号を画像に変換したり、光情報を電気信号に変換することなしに加工（演算）するデバイスとして、液晶表示装置が用いられている。この液晶表示装置においては高解像と高輝度が性能上特に重要であるが、それを両立させることが可能なものとして反射方式の液晶表示装置が知られている。

ここで、従来の一般的な反射型の液晶表示装置について説明する。図 5 は従来の液晶表示装置の一例を示す平面図、図 6 は図 5 中の A - A 線矢視断面図、図 7 は 1 つの表示画素を示す断面図、図 8 は配向膜形成時のボンディングパッド部の状況を示す拡大断面図である。

30

【0003】

図 5 乃至図 7 に示すように、この液晶表示装置 2 は、例えば半導体材料であるシリコン基板よりなる第 1 基板 4 と、この第 1 基板 4 に対して所定の隙間をもって対向配置される、例えばガラス板等の透明な材料よりなる第 2 基板 6 と、これらの第 1 基板 4 と第 2 基板 6 との間に、その周辺部をシール材 10 でシールして封入される液晶層 8 とにより主に構成されている。上記第 1 基板 4 の表面（液晶層 8 側）には、表示画素 $P \times$ が縦横にマトリクス状に多数個配置されている。各表示画素 $P \times$ は、表面側に位置する光反射性の画素電極 12 と、この画素電極 12 の下部に位置する能動素子回路 14（図 7 参照）とよりなり、上記能動素子回路 14 は画素電極 12 に電氣的に接続される。

【0004】

40

そして、上記画素電極 12 を含む第 1 基板 4 の表面（図中において上面）には、第 1 配向膜 16 が形成されている。また上記第 2 基板 6 の表面（図中において下面）には、例えば ITO よりなる透明な共通電極 18 が形成されており、更に、この共通電極 18 の表面（下面）に第 2 配向膜 20 が形成されている。そして、上記各画素電極 12 と共通電極 18 との間に個別に表示信号を印加することにより各表示画素 $P \times$ 毎に液晶層 8 を駆動し、第 2 基板 6 側より入射される読出し光を変調して反射光として出力するようになっている。

【0005】

ここで上記第 1 基板 4 側には、各能動素子回路 4 へ接続されて表示信号を供給する水平信号線や画素選択を行う垂直走査線（図示せず）が形成されると共に、第 1 基板 4 の周辺

50

部にはこれらの水平信号線や垂直走査線に接続された水平走査駆動回路や垂直走査駆動回路（図示せず）が設けられ、更に、外部より上記水平走査駆動回路や垂直走査駆動回路へ各種の信号（電力も含む）を供給するためのボンディングパッド部 22 が周辺部に配置されている。

【0006】

このボンディングパッド部 22 は、例えば第 1 基板 4 の周辺部に沿って所定のピッチで多数個設けられている。そして、ボンディングパッド部 22 は、その下部で上記水平走査駆動回路や垂直走査駆動回路へ接続されている配線電極 26 上に積層して接合されている。このようなボンディングパッド部 22 に、例えばフレキシブルプリント基板（図示せず）を溶着により接続し、外部よりこの第 1 基板 4 へ信号等を供給し得るようになっている。

10

ここで各表示画素 P x の具体的構成について図 7 を参照してより詳しく説明する。図 7 に示すように、シリコン基板よりなる第 1 基板 4 上には、半導体プロセスによって MOS - FET よりなるスイッチングトランジスタ 30 と電荷蓄積容量 32 が形成されている。34 は絶縁体層、36 はスイッチングトランジスタ 30 のドレイン、38 はゲート、40 はソースである。

【0007】

また、上記絶縁体層 34 の上には Al 製の反射型の画素電極 12 が形成されており、その下側の一部がスイッチングトランジスタ 30 のソース 40 に接続されていると共に、その接続部分から板状の信号検出部 42 を側方へ延在せしめ、信号検出部 42 と第 1 基板 4

20

の間には SiO₂ の絶縁膜 44 を介在させることで上記電荷蓄積容量 32 を構成している。従って、第 1 基板 4 に対して一画素単位で MOS - FET よりなるスイッチングトランジスタ 30 と電荷蓄積容量部 32 からなる前記能動素子回路 14 が形成されている。また、ガラス基板よりなる第 2 基板 6 の片面に透明な共通電極 18 が全面に亘って形成されている。そして、第 1 基板 4 側の画素電極 12 と絶縁体層 34 が現れた表面と、透明な第 2 基板 6 側の透明な共通電極 18 の表面にはそれぞれ第 1 及び第 2 配向膜 16、20 が形成されており、各基板 4、6 の配向膜 16、20 の間に負の誘電異方性を有する液晶層 8 を封止して、液晶表示装置を構成している。

【0008】

30

上記したような構成の液晶表示装置は、種々の駆動方式が存在しているが、液晶の複屈折を利用し、初期配向状態が配向膜の表面に対してほぼ垂直で、電界をかけることで液晶を第 1 及び第 2 配向膜 16、20 の表面に平行に寝かせる方式はコントラスト比や応答速度に優れ、反射型の液晶プロジェクタ用に最適な方式であると考えられている。

しかし、この方式では液晶は完全に垂直ではなく、わずかに傾斜させる（プレチルト角を持たせる）必要がある（例えば、特許文献 1 参照）。上記第 1、第 2 配向膜 16、20 の形成方法としては、有機材料のポリイミド膜のラビング法、無機材料の斜方蒸着法、イオンアシスト斜方蒸着法などが知られている。

【0009】

上記ポリイミド配向膜ではポリイミド材料と使用する液晶材料によってプレチルト角の大きさがほぼ決まってしまう、成膜条件やラビング条件を変化させても、プレチルト角をほとんど変えることが出来ない。一般にプレチルト角は大きなものが得られ難く、大きくできた場合でも、膜の表面状態が悪いために、ムラやラビング筋が発生し易い。また、配向膜が有機物なので、耐光性、耐熱性に問題がある。

40

これに対して、無機材料の斜方蒸着法等は耐光性、耐熱性がよく、歩留り低下の原因となるラビングが不要で、なおかつ所望の配向特性が得られることから注目されている。

【0010】

ところで、反射型の液晶表示装置の製造方法は、一般的にはシリコン基板に能動素子回路と、画素電極を多数個形成した後に、各チップ毎に切断した後、配向膜を形成し、これと透明な第 2 基板とを貼り合わせ、液晶を注入後に封止するという手順がとられている。

50

ところが、近年、液晶プロジェクタの低価格化に伴い、液晶表示装置は小型化の傾向にある。すなわち液晶表示装置のコストは、歩留りの向上も含めチップサイズが小さいほど単価が下がると言われている。特にシリコン基板上にMOS回路を形成して、液晶を駆動させるアクティブマトリックスタイプの反射型の液晶表示装置においては、半導体プロセスとほぼ同等のコスト関係が成立する。よって、このチップサイズを如何に小さくすることが出来るかがコストの低減には重要となる。

【0011】

しかし、チップサイズの小型化とともに、分断後のチップである第1基板のハンドリングの領域が狭くなり、従来のハンドリング方法ではハンドリングが困難になってきている。そのため、新たな製造方法として、MOS回路を形成した大口径のシリコン基板をチップサイズに分断することなく、このシリコン基板と同サイズの透明な第2基板に、配向膜をそれぞれ形成した後、両基板を貼り合わせ、これに液晶を注入した後、最後に各チップサイズに分断する方法が採用されている。

10

【0012】

【特許文献1】特許第2944226号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

ところで、上述の製造方法において第1基板4に対する第1配向膜16の形成を斜方蒸着法で行なう場合、ボンディングパッド部22へ絶縁性の配向膜が付着すると、配線不良を引き起こすことから、ボンディングパッド部上に配向膜が付着しないように、図8に示すようにボンディングパッド部22上にマスク48を配置して配向膜の成膜を行う。そして、配向膜の形成後に、信号線用の例えばフレキシブルプリント基板を、間に異方性導電性樹脂を介在させて上記ボンディングパッド部22へ熱圧着することにより、外部から信号等を入力できるようにしている。しかし、チップサイズの小型化に伴い、マスクするエリアも狭くなってマスク48の設置位置を誤差に起因してボンディングパッド部22に配向膜が付着したり、或いはマスク48に付いていた異物が落下して基板に付着したりし、この結果、歩留まりを低下させる原因となっていた。

20

【0014】

本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、第1基板に対して第1配向膜の形成の際に、異物付着の原因となる成膜時のマスクを用いることなく第1配向膜を形成し、なおかつ配線不良の原因となるボンディングパッド部上への第1配向膜の付着を極力防止することが可能な液晶表示装置を提供することにある。

30

【課題を解決するための手段】

【0015】

請求項1に係る発明は、画素電極と該画素電極に接続される能動素子回路よりなる表示画素がマトリクス状に配置されると共に、前記画素電極の表面に無機材料よりなる第1配向膜が形成され、前記能動素子回路に電氣的に接続される複数のボンディングパッド部が前記画素電極の周辺部に配置されてなる第1基板と、共通電極上に無機材料よりなる第2配向膜が積層されると共に、前記第1基板に所定の間隙をもって対向配置される第2基板と、前記第1配向膜と前記第2配向膜との間に封入される液晶層と、よりなる液晶表示装置において、前記ボンディングパッド部の表面には、前記無機材料よりなる第1配向膜を指向性の高い蒸着法で形成する際に部分的に無機材料を付着させる部分と付着させない部分を発生させるための凹凸部が形成されていることを特徴とする液晶表示装置である。

40

【発明の効果】

【0016】

本発明に係る液晶表示装置によれば、ボンディングパッド部の表面に凹凸部を形成するようにしたので、第1配向膜の形成の際にマスクを用いることが不要となるため、配向膜の形成時に第1基板であるICチップへの異物の付着やボンディングパッド部全面への配

50

向膜の付着を防止でき、この結果、歩留まりを向上させることができる。

【発明を実施するための最良の形態】

【0017】

以下に、本発明に係る液晶表示装置の一実施形態について図面を参照して説明する。

図1は本発明に係る液晶表示装置の一例を示す平面図、図2は図1中の第1配向膜を形成する前のボンディングパッド部を示す拡大断面図、図3は図1中の第1配向膜を形成した後のボンディングパッド部を示す拡大断面図である。尚、図5～図8にて説明した構成部分と同一構成部分については同一参照符号を付してその説明を省略する。

【0018】

図1及び図2に示すように、本発明の液晶表示装置50は、ボンディングパッド部以外の構造は、先に説明した従来の液晶表示装置20と同じである。すなわち、この液晶表示装置50は、例えば半導体材料であるシリコン基板よりなる第1基板4と、この第1基板4に対して所定の隙間をもって対向配置される、例えばガラス板等の透明な材料よりなる第2基板6と、これらの第1基板4と第2基板6との間に、その周辺部をシール材10でシールして封入される液晶層8とにより主に構成されている。そして、図6及び図7に示したように、上記第1基板4の表面（液晶層8側）には、表示画素Pxが縦横にマトリクス状に多数個配置されている。各表示画素Pxは、表面側に位置する光反射性の画素電極12と、この画素電極12の下部に位置する能動素子回路14（図7参照）とよりなり、上記能動素子回路14は画素電極12に電氣的に接続される。

【0019】

そして、上記画素電極12を含む第1基板4の表面（図中において上面）には、第1配向膜16が形成されている。また上記第2基板6の表面（図中において下面）には、例えばITOよりなる透明な共通電極18が形成されており、更に、この共通電極18の表面（下面）に第2配向膜20が形成されている。そして、上記各画素電極12と共通電極18との間に個別に表示信号を印加することにより各表示画素Px毎に液晶層8を駆動し、第2基板6側より入射される読出し光を変調して反射光として出力するようになっている。

【0020】

ここで上記第1基板4側には、各能動素子回路4へ接続されて表示信号を供給する水平信号線や画素選択を行う垂直走査線（図示せず）が形成されると共に、第1基板4の周辺部にはこれらの水平信号線や垂直走査線に接続された水平走査駆動回路や垂直走査駆動回路（図示せず）が設けられ、更に、外部より上記水平走査駆動回路や垂直走査駆動回路へ各種の信号（電力も含む）を供給するための本発明の特徴とするボンディングパッド部52が周辺部に配置されている。

【0021】

このボンディングパッド部52は、例えば第1基板4の周辺部に沿って所定のピッチで多数個、例えば実際には数10個程度設けられている。そして、ボンディングパッド部52は、その下部で上記水平走査駆動回路や垂直走査駆動回路へ接続されている配線電極26上に積層して接合されている。

ここで上記ボンディングパッド部52の表面には、上記ボンディングパッド部52の表面には、上記無機材料よりなる第1配向膜16を指向性の高い蒸着法で形成する際に部分的に無機材料が付着しない部分を発生させるための凹凸部54が形成されている。

【0022】

具体的には、上記ボンディングパッド部52は、配線電極26上に所定の隙間を隔てて複数条に亘って形成された例えばSiO₂よりなる層間絶縁膜56と、この層間絶縁膜56の上面及び側面を含む表面全体に亘って形成した例えばAl等の導電性材料よりなるボンディングパッド薄膜58とにより構成されている。従って、1つのボンディングパッド部52の上面は、断面矩形の凸部54Aと凹部54Bとが交互に繰り返すパルス状になった凹凸部54が形成されている。

【0023】

10

20

30

40

50

上記ボンディングパッド部 5 2 の形成方法は、例えば A l をスパッタして配線電極 2 6 を形成し、その上に S i O₂ 膜を例えば C V D (C h e m i c a l V a p o r D e p o s i t i o n) 法により成膜する。そして、この S i O₂ 膜をパターニングした後、不要部分をエッチングにより除去して断面凹凸状の層間絶縁膜 5 6 を形成し、最後に A l をスパッタにてパターニングすることによりボンディングパッド薄膜 5 8 を形成して、ボンディングパッド部 5 2 の全体が完成されることになる。ここで上記層間絶縁膜 5 6 の厚さ H 1 は例えば 1 μ m 程度、ボンディングパッド薄膜 5 8 の厚さ H 2 は 0 . 2 μ m 程度、1 つのボンディングパッド部 5 2 の幅 L 1 は 1 m m 程度、凹凸部 5 4 のピッチ P は 2 μ m 程度、凸部 5 4 A 間の間隔 L 2 は 1 μ m 程度である。尚、図 2 においては、1 つのボンディングパッド部 5 2 に 8 個の凸部 5 4 A が設けられているが、実際には更に多くの凸部 5 4 A が設けられるのは勿論である。

10

【 0 0 2 4 】

このように、ボンディングパッド部 5 2 の表面に凹凸部 5 4 を形成することにより、斜方蒸着法により第 1 配向膜 1 6 を成膜する際に、蒸着源から凸部 5 4 A の陰になる部分には配向膜が付着しなくなるようにしている。図 3 は第 1 配向膜 1 6 が斜法蒸着法により形成された状態を示し、ここで蒸着源の方向は、第 1 基板 4 に対する鉛直線から左方向へ角度 だけ傾いた斜め上方向からマスクを用いることなく蒸着を行うようにしている。従って、上記斜め上方向に対して凸部 5 4 A の陰となっている部分には、第 1 配向膜 1 6 が付着されず、その部分ではボンディングパッド薄膜 5 8 の露出状態が維持されている。

上述のようにして図 3 に示すような形状で第 1 配向膜 1 6 が部分的に付着しているような状態のボンディングパッド部 5 2 にフレキシブルプリント基板を、間に異方性導電性樹脂を介在させて熱圧着したところ、導通不良は発生せず、良好な導通状態であることが確認できた。尚、上記導電性樹脂中には、粒状の導通材が混入されており、この導通材が熱により溶融して配向膜 1 6 の付着していない露出状態のボンディングパッド薄膜 5 8 と接続され、電気的な導通が図られることになる。

20

【 0 0 2 5 】

このように、ボンディングパッド部 5 2 の表面に凹凸部 5 4 を形成するようにしたので、第 1 配向膜 1 6 の形成の際にマスクを用いることが不要となるため、配向膜の形成時に第 1 基板 4 である I C チップへの異物の付着やボンディングパッド部全面への配向膜の付着を防止でき、この結果、歩留まりを向上させることができる。

30

この場合、角度 は凹凸部 5 4 のピッチ P と凸部 5 4 A の高さ H 1 等に基づいて最適になるように設定され、例えば 3 0 ~ 8 0 度の範囲が好ましい。

【 0 0 2 6 】

また上記実施例ではボンディングパッド部 5 4 の断面形状は矩形パルス状としたが、この形成に限定されず、斜方蒸着法を用いた時に配向膜が付着しない部分が生じるような形状ならばどのような形状でもよく、例えば図 4 に示すように断面三角形のノコギリ歯状となるように形成してもよい。

更に、本発明は、例えば大口径のシリコン基板をチップサイズに切り出す前に適用してもよいし、ハンドリングは難しくなるがチップサイズに切り出した後に適用するようにしてもよい。

40

【 図面の簡単な説明 】

【 0 0 2 7 】

【 図 1 】 本発明に係る液晶表示装置の一例を示す平面図である。

【 図 2 】 図 1 中の第 1 配向膜を形成する前のボンディングパッド部を示す拡大断面図である。

【 図 3 】 図 1 中の第 1 配向膜を形成した後のボンディングパッド部を示す拡大断面図である。

【 図 4 】 ボンディングパッド部の変形例の断面形状を示す図である。

【 図 5 】 従来の液晶表示装置の一例を示す平面図である。

【 図 6 】 図 5 中の A - A 線矢視断面図である。

50

【図 7】 1 つの表示画素を示す断面図である。

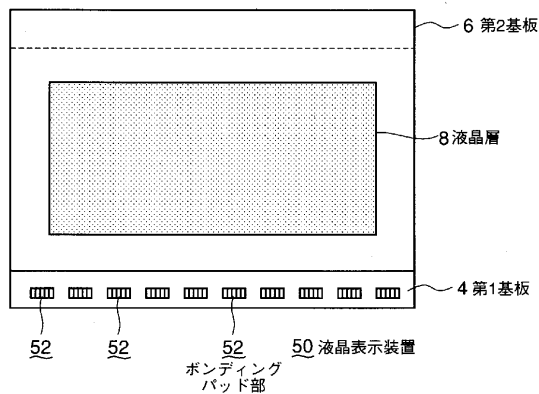
【図 8】 配向膜形成時のボンディングパッド部の状況を示す拡大断面図である。

【符号の説明】

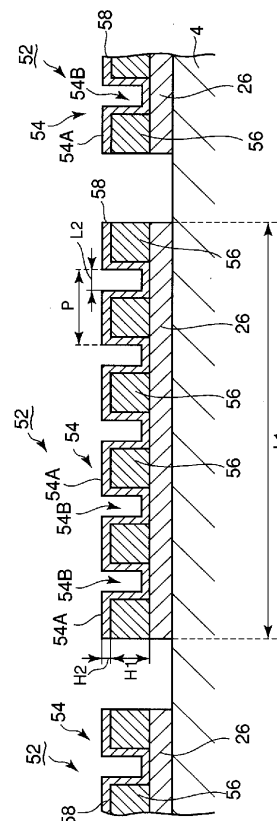
【 0 0 2 8 】

4 ... 第 1 基板、 6 ... 第 2 基板、 8 ... 液晶層、 1 2 ... 画素電極、 1 4 ... 能動素子回路、 1 6 ... 第 1 配向膜、 1 8 ... 共通電極、 2 0 ... 第 2 配向膜、 5 0 ... 液晶表示装置、 5 2 ... ボンディングパッド部、 5 4 ... 凹凸部、 5 4 A ... 凸部、 5 4 B ... 凹部、 5 6 ... 層間絶縁膜、 5 8 ... ボンディングパッド薄膜、 P x ... 表示画素。

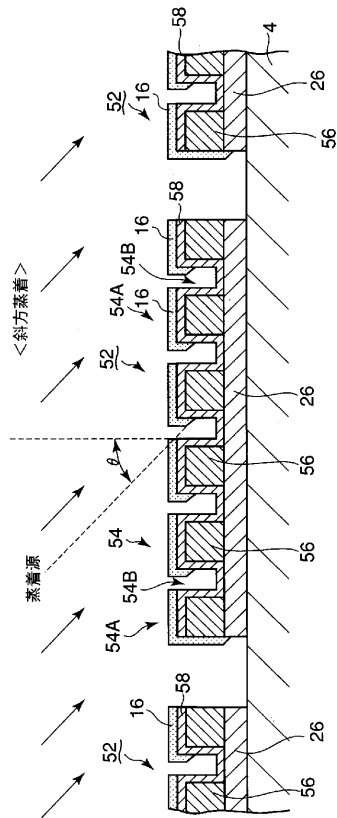
【 図 1 】



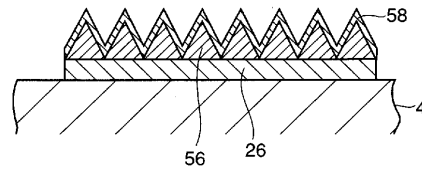
【 図 2 】



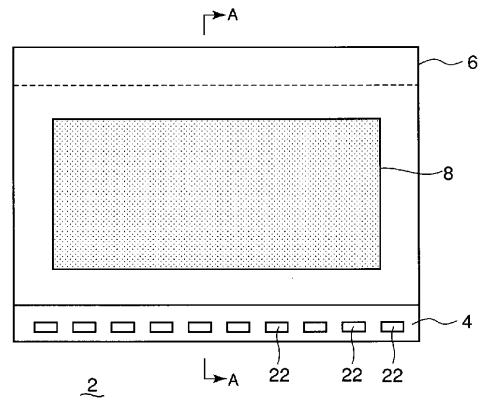
【図 3】



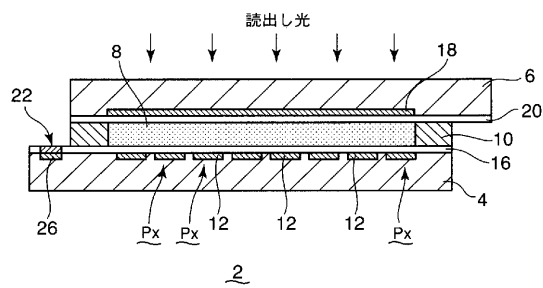
【図 4】



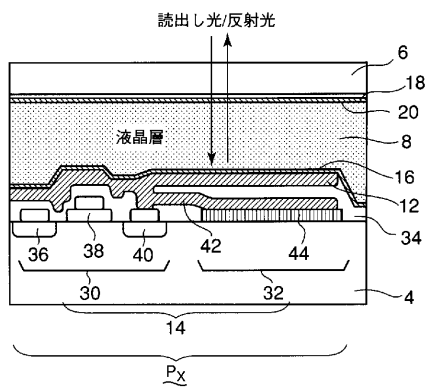
【図 5】



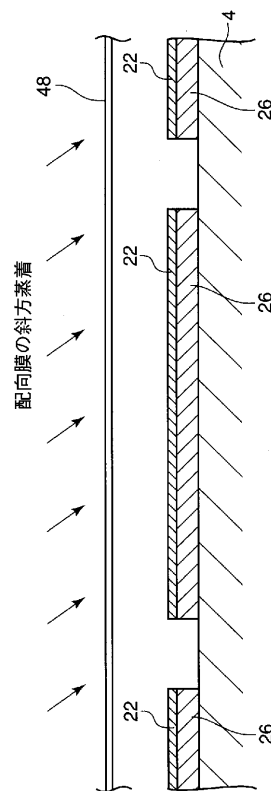
【図 6】



【図 7】



【図 8】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2006276508A	公开(公告)日	2006-10-12
申请号	JP2005096366	申请日	2005-03-29
[标]申请(专利权)人(译)	日本胜利株式会社		
申请(专利权)人(译)	日本有限公司Victor公司		
[标]发明人	諸星孝		
发明人	諸星 孝		
IPC分类号	G02F1/1337 G02F1/1345		
FI分类号	G02F1/1337.515 G02F1/1345		
F-TERM分类号	2H090/HB03Y 2H090/HC02 2H090/HD14 2H090/LA01 2H090/LA04 2H090/MA02 2H090/MB06 2H092/GA43 2H092/HA04 2H092/JA24 2H092/MA04 2H092/NA04 2H092/NA27 2H092/PA02 2H092/PA06 2H290/AA35 2H290/BE12 2H290/BF04 2H290/CA33 2H290/CA46 2H290/CA48 2H290/CB02 2H290/CB22		
外部链接	Espacenet		

摘要(译)

解决的问题：通过在形成膜的时候形成第一取向膜而不使用掩模，以防止第一取向膜在导致焊盘故障的键合焊盘部分上的粘附，所述第一取向膜导致异物的粘附。提供了一种可能的液晶显示装置。形成多个键合，其中布置了像素电极12和包括有源元件电路14的显示像素Px，由无机材料制成的第一取向膜16，并且将其电连接至有源元件电路。层压具有布置在外围部分中的焊盘部分52的第一基板4和由无机材料制成的第二取向膜20，布置成以预定间隙面对第一基板的第二基板和两个取向膜。在包括被包围在两者之间的液晶层8的液晶显示装置中，当通过高方向性的气相沉积法形成由无机材料制成的第一取向膜时，一部分无机材料部分地形成在接合垫的表面上。形成凹凸部54以产生要被附着的部分和不被附着的部分。[选择图]图3

