

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-215312

(P2005-215312A)

(43) 公開日 平成17年8月11日(2005.8.11)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G02F 1/1343	G02F 1/1343	2H090
G02F 1/1335	G02F 1/1335 500	2H091
G02F 1/1337	G02F 1/1337	2H092

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号	特願2004-21742 (P2004-21742)	(71) 出願人	000001443
(22) 出願日	平成16年1月29日 (2004.1.29)		カシオ計算機株式会社
			東京都渋谷区本町1丁目6番2号
		(72) 発明者	檀上 信二
			東京都八王子市石川町2951番地の5
			カシオ計算機株式会社八王子研究所内
		Fターム(参考)	2H090 HD14 LA01 LA04 LA05 MA11
			2H091 FA34Y FB08 FD04 GA02 GA13
			KA05 LA03
			2H092 JA24 JB54 JB64 NA04 NA07
			PA09

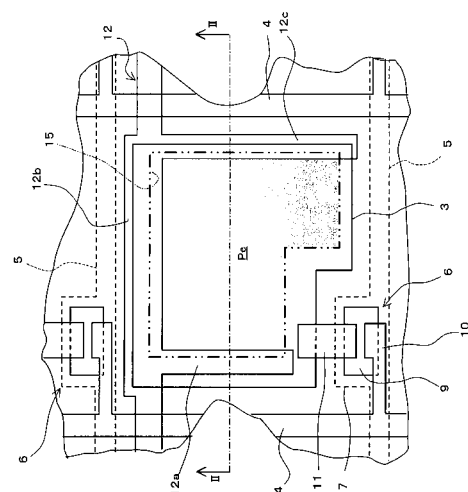
(54) 【発明の名称】 アクティブマトリックス型液晶表示素子

(57) 【要約】

【課題】 広範囲に発生したディスクリネーション領域も補助容量電極を拡張することなく確実に被い隠され、開口率の低下を最小限度に抑えてディスクリネーションによる表示不良が解消されたアクティブマトリックス型液晶表示素子を提供する。

【解決手段】 ソースライン4とゲートライン5が格子状に配設されたアクティブマトリックス型液晶表示素子において、広範囲に発生したディスクリネーション領域を覆い隠すため、補助容量電極12aを、その全体が対応する画素電極3の端面よりも画素中央側に位置するように配置し、これにより補助容量電極12aにより覆われなくなった画素電極3の縁部を、対応するブラックマトリクス15の縁部を画素中央側に延出させて覆い、その画素電極3縁部からの光漏れを防止する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

液晶層を間に挟持して対向配置された一对の基板のうちの一方の基板の対向側表面に複数の画素電極がマトリックス配置され、これら各画素電極に対応させて遮光材料からなる補助容量ラインが配設され、他方の基板の対向側表面には、少なくとも前記画素電極間に対応させてブラックマスクが配設されてなるアクティブマトリックス型液晶表示素子であって、

前記補助容量ラインは、その一部に対応する各画素電極の縁に沿って延出させて補助容量電極を形成し、前記補助容量電極が前記各画素電極の縁より内側に配設され、且つ、前記補助容量電極の一部と前記対応する画素電極の縁との間隙には、他方の基板の前記ブラックマスクを延出して対向配置させたことを特徴とするアクティブマトリックス型液晶表示素子。

10

【請求項 2】

前記液晶層の液晶分子の初期配向状態におけるプレチルト角が 2° 以下であることを特徴とする請求項 1 に記載のアクティブマトリックス型液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、所謂ディスクリネーションによる表示不良を解消したアクティブマトリックス型液晶表示素子に関するものである。

20

【背景技術】

【0002】

アクティブマトリックス型液晶表示素子においては、ソースライン等の配線ラインと画素電極との間に形成される横電界により、画素電極の縁部に液晶分子の配向状態が配向膜の配向規制力により配向した初期配向状態とは異なる異常配向領域が発生する。この異常配向領域が所謂ディスクリネーション領域であり、そのディスクリネーション領域と初期配向領域とは光の透過率が異なるため、その境界に輝度の差に基づくディスクリネーションラインが生じ、表示不良を引き起こす。

【0003】

上述のディスクリネーションによる表示不良対策としては、従来、ディスクリネーション領域をブラックマスクで被ったり、特許文献 1 に示されるように補助容量電極で被う方法が提案されている。

30

【0004】

しかるに、アクティブマトリックス型液晶表示素子における液晶分子のプレチルト角が 2° 以下と低い場合や、薄膜トランジスタ部や配線が配設されている非表示領域と画素電極が設けられている表示領域との段差が大きい場合は、ディスクリネーション領域が通常よりも広い領域にわたり発生する傾向がある。

【0005】

このように通常よりも広い範囲にわたり発生したディスクリネーション領域をブラックマスクで被う場合、対向基板側に設けるブラックマスクは基板を接合する際の位置合せ誤差を見込んで大きく形成する必要があるから、その分、開口率が低下してしまう。

40

【0006】

そこで、TFT 基板側に設けられるため画素電極との位置合せ精度を高く確保できる補助容量電極で広いディスクリネーション領域を被うことが好ましいが、補助容量電極を拡張すると補助容量が増えすぎ、これに伴い、画素電極を駆動する薄膜トランジスタが大きくなり、開口率の低下やコストアップを招く。

【特許文献 1】特開平 10-161102 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

50

本発明の課題は、開口率の低下やコストアップの上昇を最小限度に抑えてディスクリネーションによる表示不良が確実に解消されたアクティブマトリックス型液晶表示素子を提供することである。

【課題を解決するための手段】

【0008】

上記課題を解決するため、本発明のアクティブマトリックス型液晶表示素子は、液晶層を間に挟持して対向配置された一对の基板のうちの一方の基板の対向側表面に複数の画素電極がマトリックス配置され、これら各画素電極に対応させて遮光材料からなる補助容量ラインが配設され、他方の基板の対向側表面には、少なくとも前記画素電極間に対応させてブラックマスクが配設されてなるアクティブマトリックス型液晶表示素子であって、

10

前記補助容量ラインは、その一部に対応する各画素電極の縁に沿って延出させて補助容量電極を形成し、前記補助容量電極が前記各画素電極の縁より内側に配設され、且つ、前記補助容量電極の一部と前記対応する画素電極の縁との間隙には、他方の基板の前記ブラックマスクを延出して対向配置させたことを特徴とするものである。

【発明の効果】

【0009】

本発明のアクティブマトリックス型液晶表示素子によれば、ディスクリネーション発生領域に対応させて補助容量電極を移動させ、補助容量電極で被いつくせないディスクリネーション領域をブラックマスクで被うから、広い範囲にわたり発生したディスクリネーションに対しても、補助容量を大きくすることなく、確実に覆い隠すことができ、薄膜トランジスタのサイズを大きくすることなく開口率の低下を最小限度に抑えてディスクリネーションによる表示不良の問題を解消することができる。

20

【発明を実施するための最良の形態】

【0010】

本発明は、液晶分子のプレチルト角が2度以下と小さくディスクリネーション領域が大きく発生する傾向があるアクティブマトリックス型液晶表示素子に、特に好適である。

【0011】

以下、本発明の好適な実施形態について説明する。

図1は本発明の一実施形態としてのアクティブマトリックス型液晶表示パネルのうちの薄膜トランジスタを設けた基板（以下、TFT側基板という）を示す平面図、図2は液晶表示パネルを図1におけるII-II線で切断して示す模式的断面図である。

30

【0012】

図2に示すように、一对のガラス基板1、2が枠状に配置されたシール材（不図示）を介し所定の間隙を保って接合されている。これら一对のガラス基板1、2間には、液晶LCが封入されている。

【0013】

TFT側基板1の対向側基板2に対向する表面側（以下、内面側という）には、図1に示すように、画素電極3がマトリックス配置され、これら画素電極3間には、ソースライン4とゲートライン5が格子状に互いに直交方向に延在させて配設されている。これら配線ライン4、5は、各画素電極3にスイッチング素子としての薄膜トランジスタ6を介して電気接続されている。

40

【0014】

各薄膜トランジスタ6は、ゲート電極7とゲート絶縁膜8（図2参照）、半導体層9、及びソース電極10とドレイン電極11を順次積層し形成されている。ゲート電極7とソース電極10は、ゲートライン5とソースライン4をそれぞれ延出して形成されている。

【0015】

画素電極3が配設されている各画素領域においては、ガラス基板1の表面に補助容量ライン12が設置されている。この補助容量ライン12はクロムやアルミニウム等の金属膜からなり十分に遮光性を備えている。そして、補助容量ライン12は、画素電極3の3辺の縁端に沿って延出させて補助容量電極12a～12cを形成し、これら補助容量電極1

50

2 a～1 2 c は誘電体層であるゲート絶縁膜 8 を介した画素電極 3 の縁辺とのオーバーラップ部で補助容量を形成している。

【0016】

ここで、画素電極 3 の 3 辺の縁端に沿ってそれぞれ配設した同じ幅の 3 本の補助容量電極 1 2 a～1 2 c のうち、本実施形態では薄膜トランジスタ 6 に近い補助容量電極 1 2 a が、その全幅にわたり画素電極 3 の対応する端面よりも画素電極 3 の中央側に位置している。つまり、補助容量電極 1 2 a はその全体が画素電極 3 とオーバーラップしている。

【0017】

上述したように、補助容量電極 1 2 a を画素電極 3 の中央側に寄せてその全体を画素電極 3 とオーバーラップさせたのは、本実施形態の液晶表示素子においては図 3 に示すように画素電極 3 の補助容量電極 1 2 a が配設される縁辺にディスクリネーション領域 D d が広範囲にわたり発生し、この広範囲に発生したディスクリネーション領域 D d を覆い隠すためである。

【0018】

このように、本発明においては、広範囲に発生したディスクリネーション領域を覆い隠すために、対応する縁辺に設ける補助容量電極 1 2 a の位置をずらただけで面積は拡張されていない。従って、この場合の補助容量の増加は画素電極 3 とオーバーラップしていなかった面積分の容量が増えるだけであり、薄膜トランジスタ 6 のサイズを大きくしなくてもカバーできる程度である。

【0019】

なお、図 2 に示すように、マトリックス配設された画素電極 3 上には、液晶分子の配向を規制するための配向膜 1 3 が一様に被着されている。

【0020】

一方、対向側基板 2 の対向面には、各画素電極 3 に対応させてカラーフィルタの色要素 1 4 がそれぞれ配設されている。カラーフィルタ色要素 1 4 は、赤、緑、青の 3 種類の各色要素からなり、それら各色要素 1 4 が所定の配列で配置されている。

【0021】

各カラーフィルタ色要素 1 4 間には、画素領域間からの光漏れを防止するためブラックマトリクス 1 5 が配設されている。ブラックマトリクス 1 5 は樹脂ブラック等の遮光材料を用いて印刷法等により形成されている。この場合、ブラックマトリクス 1 5 は、補助容量電極 1 2 a～1 2 c が配設されている領域に対応する端面は補助容量電極 1 2 a～1 2 c の画素中央側端面よりも外側（画素間側）に位置し、その他の端面は画素電極 3 の端面よりも画素中央側に位置するように、形成されている。従って、実際に表示に寄与する有効画素領域 P e は、ブラックマトリクス 1 5 の端面と補助容量電極 1 2 a～1 2 c の端面とで囲まれた領域となる。

【0022】

ここで、補助容量電極 1 2 a に対応するブラックマトリクス 1 5 の端面 1 5 a は、補助容量電極 1 2 a が広範囲に発生したディスクリネーション d を覆い隠すため画素中央側に位置がずらされているため、これに追従させて、同程度だけ画素中央側へ移動させてある。これは、図 4 に示すように、ディスクリネーションを隠す為に補助容量電極 1 2 a を画素中央側へ移動させたただけだと、対応するブラックマトリクス 1 5 の端面との間に間隙 C が発生してこの間隙 C から光が漏れるから、この間隙 C を無くするためである。

【0023】

図 2 に戻り、カラーフィルタ色要素 1 4 及びブラックマトリクス 1 5 を被って、平坦化保護膜 1 6 が一様に被着されている。この平坦化保護膜 1 6 上には、一枚シート状の対向電極 1 7 が積層され、対向電極 1 7 上には配向膜 1 8 が一様に被着されている。この場合、対向する配向膜 1 3、1 8 間に挟持されている液晶 L c の液晶分子は、双方の配向膜 1 3、1 8 の各配向規制力を受けて所定の方向に 2 ° 以下のプレチルト角で初期配向するように、配向規制されている。

【0024】

10

20

30

40

50

以上のように、本実施形態の液晶表示素子においては、広範囲に発生したディスクリネーション領域D dを覆い隠すために補助容量電極1 2 aを画素中央側へ移動させると共にこれに追従させて対応するブラックマトリクス of 端部も画素中央側に延出させるから、補助容量電極1 2 aを移動させても光が漏れる間隙を発生させない。その結果、補助容量を増加させず且つ光漏れを派生させることもなく広範囲に発生したディスクリネーション領域も確実に覆い隠すことができ、薄膜トランジスタのサイズを大きくすることなく開口率の低下を最小限度に抑えてディスクリネーションによる表示不良の問題を解消することができる。

【0025】

なお、本発明は、上述した実施形態に限定されるものではない。

10

例えば、薄膜トランジスタがボトムゲート型である場合に限らずトップゲート型である場合にも、本発明は好適に適用される。

【図面の簡単な説明】

【0026】

【図1】本発明の一実施形態としての液晶表示素子におけるT F T側基板を示す平面図である。

【図2】上記T F T側基板を用いたアクティブマトリックス型液晶表示素子を図1のII-II線で切断して示す模式的断面図である。

【図3】従来のアクティブマトリックス型液晶表示素子において広範囲にディスクリネーションが発生した状態を示す平面図である。

20

【図4】上述の広範囲に発生したディスクリネーションを補助容量電極で覆い隠した状態を示す平面図である。

【符号の説明】

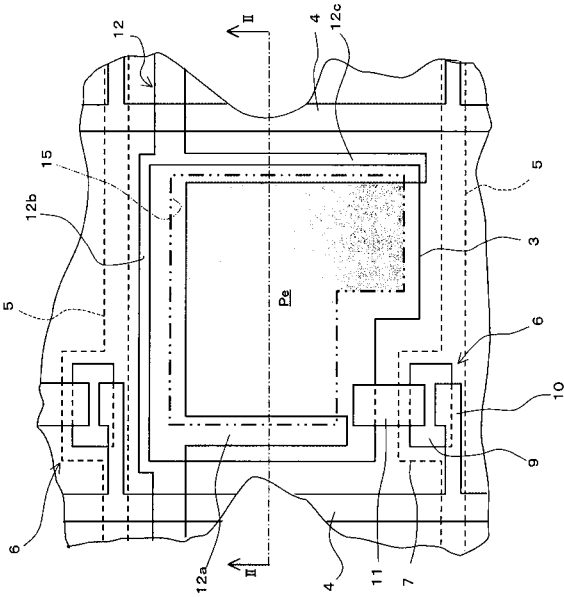
【0027】

1、2	ガラス基板
3	画素電極
4	ソースライン
5	ゲートライン
6	薄膜トランジスタ
7	ゲート電極
8	ゲート絶縁膜
9	半導体層
10	ソース電極
11	ドレイン電極
12	補助容量ライン
12 a ~ 12 c	補助容量電極
13、18	配向膜
14	色要素（カラーフィルタ）
15	ブラックマトリクス
16	平坦化保護膜
17	対向電極
P e	有効画素領域
D d	ディスクリネーション領域

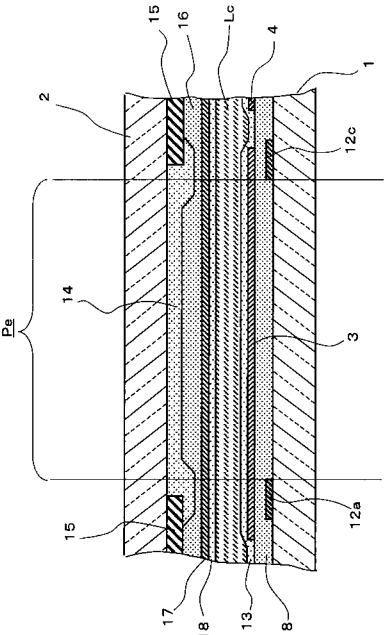
30

40

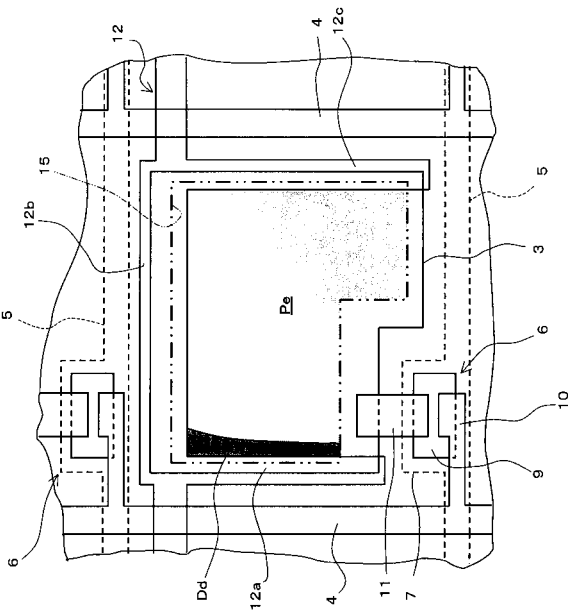
【図 1】



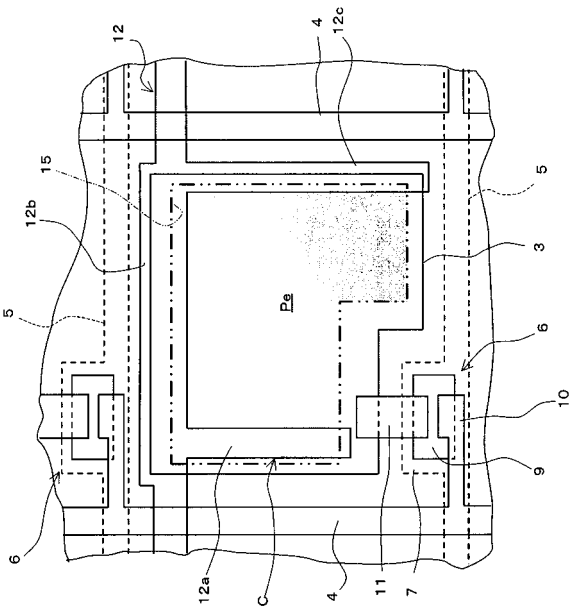
【図 2】



【図 3】



【図 4】



专利名称(译)	有源矩阵型液晶显示元件		
公开(公告)号	JP2005215312A	公开(公告)日	2005-08-11
申请号	JP2004021742	申请日	2004-01-29
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	檀上信二		
发明人	檀上 信二		
IPC分类号	G02F1/1337 G02F1/1335 G02F1/1343		
FI分类号	G02F1/1343 G02F1/1335.500 G02F1/1337		
F-TERM分类号	2H090/HD14 2H090/LA01 2H090/LA04 2H090/LA05 2H090/MA11 2H091/FA34Y 2H091/FB08 2H091/FD04 2H091/GA02 2H091/GA13 2H091/KA05 2H091/LA03 2H092/JA24 2H092/JB54 2H092/JB64 2H092/NA04 2H092/NA07 2H092/PA09 2H191/FA13Y 2H191/FB14 2H191/FD04 2H191/GA04 2H191/GA19 2H191/KA06 2H191/LA03 2H290/BA12 2H290/CA15 2H290/CA46 2H291/FA13Y 2H291/FB14 2H291/FD04 2H291/GA04 2H291/GA19 2H291/KA06 2H291/LA03		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种有源矩阵液晶显示元件，其中通过确实隐藏甚至广泛产生的旋错区域来解决由向错引起的显示缺陷，而不扩展辅助电容电极并且抑制孔径比降低到最小。ŽSOLUTION：在有源矩阵液晶显示元件中，其中设置有源极线4和栅极线5，栅极线5设置在其中，为了覆盖广泛产生的向错区域，辅助电容电极12a设置成使得其整体像素电极3放置在对对应像素电极3的中心更靠近其端面的一侧。由此不再被辅助电容电极12a覆盖的像素电极3的周边部分通过使其延伸到像素的中心侧而再次被相应的黑色矩阵15的周边部分覆盖，从而防止光从像素电极3的周边部分泄漏

