

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 319591

(P2002 - 319591A)

(43)公開日 平成14年10月31日(2002.10.31)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード [*] (参考)
H 0 1 L 21/336		G 0 2 F 1/13 101	2 H 0 8 8
G 0 2 F 1/13	101	1/1368	2 H 0 9 2
1/1368		H 0 1 L 27/08 331 E	5 F 0 4 8
H 0 1 L 21/265		29/78 627 B	5 F 1 1 0
27/08	331	627 Z	

審査請求 未請求 請求項の数 6 O L (全 6 数) 最終頁に続く

(21)出願番号 特願2001 - 123302(P2001 - 123302)

(22)出願日 平成13年4月20日(2001.4.20)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 寺田 正孝

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 生田 茂雄

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100095555

弁理士 池内 寛幸 (外 5 名)

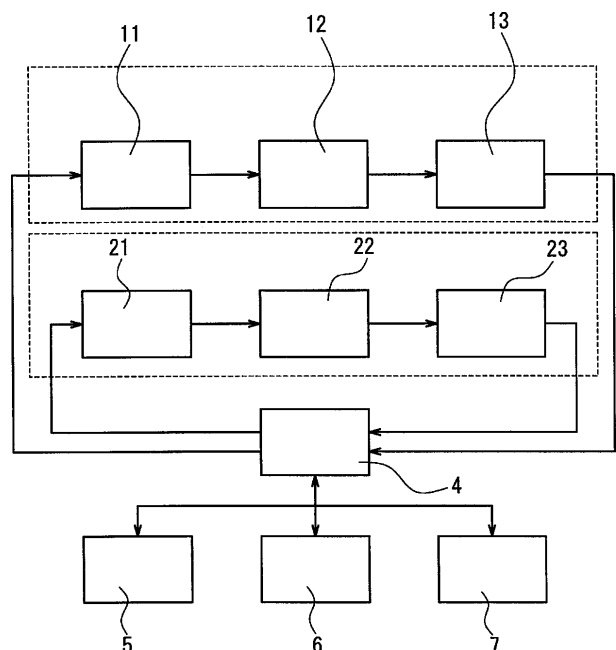
最終頁に続く

(54)【発明の名称】 薄膜トランジスタの製造装置及び方法、並びに当該装置及び方法により製造された薄膜トランジスタを用いる液晶表示装置

(57)【要約】

【課題】 イオン注入処理直後に基板表面に残留する余剰なドーパント成分あるいは生成物を除去することができる薄膜トランジスタの製造方法及び装置を提供する。

【解決手段】 絶縁基板上に薄膜トランジスタを形成する薄膜トランジスタの製造方法であって、イオン状態であるn型又はp型の不純物を電界によって加速して半導体膜に注入し、続いて不純物の注入によって熱硬化したレジストの表面をアッシングして削り取り、その直後にレジストを洗浄により完全に剥離するとともに、製造対象となる絶縁基板ごとに、専用の搬送カセットに収納して製造処理を行うことによって、他の絶縁基板と独立して製造処理を行う。



【特許請求の範囲】

【請求項1】 絶縁基板上に薄膜トランジスタを形成する薄膜トランジスタの製造方法であって、イオン状態であるn型又はp型の不純物を電界によって加速して半導体膜に注入する第1の工程と、前記不純物の注入によって熱硬化したレジストの表面をアッシングして削り取る第2の工程と、前記レジストを洗浄により完全に剥離する第3の工程とを含み、前記第1の工程、前記第2の工程、及び前記第3の工程を連続して行うことを特徴とする薄膜トランジスタの製造方法。

【請求項2】 連続して行われる前記第1の工程、前記第2の工程、及び前記第3の工程において、製造対象となる前記絶縁基板ごとに、専用の搬送カセットに収納して製造処理を行うことによって、他の前記絶縁基板と独立して製造処理を行う請求項1記載の薄膜トランジスタの製造方法。

【請求項3】 イオン状態である不純物を電界によって加速して半導体膜に注入するイオンシャワー方式のイオン注入機と、前記不純物の注入によって熱硬化したレジストの表面をアッシングして削り取るアッシングチャンバと、そのままレジストを完全に剥離する洗浄機とを含み、製造対象となる基板ごとに専用の搬送カセットに収納し、他の前記基板とは独立して、前記イオン注入機によりイオン状態であるn型又はp型の不純物を注入し、続いて前記アッシングチャンバによりレジスト表面を削り取り、直後に前記洗浄機によりレジストを剥離することを特徴とする薄膜トランジスタの製造装置。

【請求項4】 外部から隔離された独立した雰囲気中で、製造対象となる基板ごとに専用の搬送カセットに収納し、他の搬送カセットとは独立して、前記イオン注入機によりイオン状態であるn型又はp型の不純物を注入し、前記アッシングチャンバによりレジスト表面を削り取り、前記洗浄機によりレジストを剥離する請求項3記載の薄膜トランジスタの製造装置。

【請求項5】 請求項1又は2記載の薄膜トランジスタの製造方法により製造された薄膜トランジスタを用いることを特徴とする液晶表示装置。

【請求項6】 請求項3又は4記載の薄膜トランジスタの製造装置により製造された薄膜トランジスタを用いることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス方式の液晶表示装置等に用いられる薄膜トランジスタの製造方法及びその製造装置に関する。

【0002】

【従来の技術】従来の薄膜トランジスタの製造方法につ

いて図2及び図3を参照しながら説明する。図2は、薄膜トランジスタの製造装置における各機能装置相互間の関係を模式的に示した図であり、図3は製造される薄膜トランジスタの工程断面図の1つである。

【0003】まず、マルチチャンバタイプのプラズマCVD装置6を用いて、ガラス基板31上にSiO₂膜32を形成し、その上に連続してアモルファスシリコン膜を形成する。次に、アニール炉において脱水素処理を施した後、エキシマレーザアニール5によってアモルファスシリコン膜をポリシリコン膜33として結晶化させる。

【0004】次に、フォトリソ工程7において、トランジスタを形成する領域をレジストパターンで覆い、ドライエッチング装置を用いてレジストで覆われていない部分のポリシリコン膜33を除去した後、レジストを完全に取り除きトランジスタを形成するポリシリコン領域を確保する。

【0005】そして、プラズマCVD装置6を用いて、トランジスタのゲート絶縁膜34となるSiO₂膜を形成する。その後、スパッタ装置（図示せず）を用いてゲートメタル35を堆積させた後、フォトリソ工程7を経て、ゲート配線を形成する部分をレジスト36で覆い、ドライエッチング装置を用いてレジスト36で覆われていない部分のゲートメタル35を除去した後レジスト36を完全に除去する。

【0006】次に、図3に示すように、フォトリソ工程においてpチャネルトランジスタを作る部分をレジストで覆い、イオン注入装置1において原料ガスを分解してイオン化したイオンシャワーによって、nチャネル部分に不純物としてP（リン）を注入する。

【0007】次に、アッシング装置2においてレジストの表面を削り取ってから、レジスト剥離洗浄装置3においてレジストを完全に取り除くことになる。そして、フォトリソ工程7においてnチャネルトランジスタを作る部分をレジストによって覆い、イオン注入装置1においてpチャネル部分に不純物としてB（ホウ素）を注入する。その後、活性化処理を行い、層間絶縁膜及び配線電極を形成してから、プラズマ水素化処理を行うことによって、CMOS構造の薄膜トランジスタが完成する。

【0008】

【発明が解決しようとする課題】しかしながら、図2に示すような従来の製造装置においては、1から7までに示した各機能装置間を、製造対象となる基板を基板搬送用の搬送カセットに収納して、各搬送カセットごとに搬送ロボット4を用いて搬送していた。そして、イオン注入によって焼き付き、あるいは硬化したレジスト膜の表面のみをアッシングによって削り取った後に、有機溶剤を用いたレジスト剥離洗浄装置3によってドーピングする際のマスクとなるレジスト膜の除去をする処理を行っていた。

【0009】この場合、イオン注入工程においてドーピングチャンバから基板が出てくる際に、基板表面に残留しているドーパントの成分によって、基板表面がドーパントそのもの、あるいは大気によって生成されるコンタミによって汚染されるおそれがある。また、基板を収納する搬送カセットや搬送カセットを運搬する搬送ロボット4等が汚染され、これが再び他の基板を汚染することとも考えられる。かかる基板の汚染によって、トランジスタ特性がシフトしてしまい、特性バラツキが生じることも考えられ、それによって歩留まり率が低下してしまうという問題が生じていた。

【0010】本発明は、上記問題を解決するために、イオン注入処理直後に基板表面に残留する余剰なドーパント成分あるいは生成物を除去することができる薄膜トランジスタの製造方法及び装置を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するために本発明にかかる薄膜トランジスタの製造方法は、絶縁基板上に薄膜トランジスタを形成する薄膜トランジスタの製造方法であって、イオン状態であるn型又はp型の不純物を電界によって加速して半導体膜に注入する第1の工程と、不純物の注入によって熱硬化したレジストの表面をアッシングして削り取る第2の工程と、レジストを洗浄により完全に剥離する第3の工程とを含み、第1の工程、第2の工程、及び第3の工程を連続して行うことを特徴とする。

【0012】かかる構成により、薄膜トランジスタの製造過程のpチャネルトランジスタ、あるいはnチャネルトランジスタを形成するイオン注入工程において、注入処理後からアッシング、洗浄を連続して処理することによって、処理した基板表面に残留するドーパントの成分、あるいは生成物を完全に除去することができ、基板表面の汚染を未然に防止することができることから、トランジスタの特性シフトが低下して、歩留まり率の向上が可能となる。

【0013】また、本発明にかかる薄膜トランジスタの製造方法は、連続して行われる第1の工程、第2の工程、及び第3の工程において、製造対象となる絶縁基板ごとに、専用の搬送カセットに収納して製造処理を行うことによって、他の絶縁基板と独立して製造処理を行うことが好ましい。搬送するカセットやロボット等を基板ごとに独立したものとすることによって、たとえば基板表面が汚染された場合であっても、他の基板を搬送するカセット・ロボット等への汚染を未然に防止することができ、結果としてトランジスタの特性シフトが低下して、歩留まり率の向上が可能となるからである。

【0014】次に、上記目的を達成するために本発明にかかる薄膜トランジスタの製造装置は、イオン状態である不純物を電界によって加速して半導体膜に注入するイ

オンシャワー方式のイオン注入機と、不純物の注入によって熱硬化したレジストの表面をアッシングして削り取るアッシングチャンバと、そのままレジストを完全に剥離する洗浄機とを含み、製造対象となる基板ごとに専用の搬送カセットに収納し、他の基板とは独立して、イオン注入機によりイオン状態であるn型又はp型の不純物を注入し、続いてアッシングチャンバによりレジスト表面を削り取り、直後に洗浄機によりレジストを剥離することを特徴とする。

【0015】かかる構成により、薄膜トランジスタの製造過程のpチャネルトランジスタ、あるいはnチャネルトランジスタを形成するイオン注入工程において、注入処理後からアッシング、洗浄を連続して処理することによって、処理した基板表面に残留するドーパントの成分、あるいは生成物を完全に除去することができ、基板表面の汚染を未然に防止することができることから、トランジスタの特性シフトが低下して、歩留まり率の向上が可能となる。

【0016】また、搬送するカセットやロボット等を基板ごとに独立したものとすることによって、たとえば基板表面が汚染された場合であっても、他の基板を搬送するカセット・ロボット等への汚染を未然に防止することができ、結果としてトランジスタの特性シフトが低下して、歩留まり率の向上が可能となる。

【0017】また、本発明にかかる薄膜トランジスタの製造装置は、外部から隔離された独立した雰囲気中で、製造対象となる基板ごとに専用の搬送カセットに収納し、他の搬送カセットとは独立して、イオン注入機によりイオン状態であるn型又はp型の不純物を注入し、アッシングチャンバによりレジスト表面を削り取り、洗浄機によりレジストを剥離することが好ましい。たとえば基板表面が汚染された場合であっても、より確実に他の基板を搬送するカセット・ロボット等への汚染を防止することができるからである。

【0018】次に、上記目的を達成するために本発明にかかる液晶表示装置は、上述したような薄膜トランジスタの製造方法又は製造装置により製造された薄膜トランジスタを用いることを特徴とする。

【0019】かかる構成により、薄膜トランジスタの製造過程のpチャネルトランジスタ、あるいはnチャネルトランジスタを形成するイオン注入工程において、注入処理後からアッシング、洗浄を連続して処理することによって、処理した基板表面に残留するドーパントの成分、あるいは生成物を完全に除去することができ、基板表面の汚染を未然に防止することができることから、トランジスタの特性シフトが低下して、表示品質の保持された液晶表示装置を提供することが可能となる。

【0020】また、搬送するカセットやロボット等を基板ごとに独立したものとするによって、たとえば基板表面が汚染された場合であっても、他の基板を搬送する

カセット・ロボット等への汚染を未然に防止することができ、結果としてトランジスタの特性シフトが低下して、表示品質の保持された液晶表示装置を提供することが可能となる。

【0021】

【発明の実施の形態】以下、本発明の実施の形態にかかる薄膜トランジスタの製造方法について、図面を参照しながら説明する。図1は本発明の実施の形態にかかる薄膜トランジスタの製造装置における各機能装置相互間の関係を模式的に示した図である。

【0022】図1において、まずマルチチャンバタイプのプラズマCVD装置6を用いて、ガラス基板上にSiO₂膜を形成し、別のチャンバによって連続してアモルファスシリコン膜を形成する。次に、アニール炉にて脱水素処理を施した後、エキシマレーザアニール5によってアモルファスシリコン膜をポリシリコン膜に結晶化させる。

【0023】次に、フォトリソ工程において、トランジスタを形成する領域をレジストパターンで覆い、ドライエッチング装置を用いてレジストで覆われていない部分のポリシリコンを除去した後、レジストを完全にに取り除きトランジスタを形成するポリシリコン領域を確保する。

【0024】そして、プラズマCVD装置6を用いて、トランジスタのゲート絶縁膜となるSiO₂膜を形成する。その後、スパッタ装置（図示せず）を用いてゲートメタルを堆積させた後、フォトリソ工程7を経て、ゲート配線を形成する部分をレジストで覆い、ドライエッチング装置を用いてレジストで覆われていない部分のゲートメタルを除去した後、レジストを完全に除去する。

【0025】次に、フォトリソ工程7において、pチャンネルトランジスタを作る部分をレジストで覆う。ここで、原料ガスを分解してイオン化し、加速電圧を印加することによって生じるイオンシャワーの状態で、イオン注入装置11によって不純物としてP（リン）を注入する。

【0026】次に、アッシング装置22によってレジストの表面をアッシングしてから、レジスト剥離洗浄装置23によってイオン注入処理によって熱硬化したレジストを完全にに取り除くまでの処理を、インラインで外部から完全に独立した雰囲気中であり、かつ専用の搬送カセットや搬送ロボットを有する装置を用いて連続して処理を行う。

【0027】次に、フォトリソ工程7において、nチャンネルトランジスタを作る部分をレジストで覆い、pチャンネル部分に不純物としてB（ホウ素）をイオン注入装置21で注入する。不純物の注入後は、アッシング装置22によってイオン注入処理によって熱硬化したレジストの表面をアッシングしてから、レジスト剥離洗浄装置23によってレジストを完全にに取り除くまでの処理を、

*他の搬送系から完全に独立した雰囲気中であり、かつ専用の搬送カセットや搬送ロボットを有する装置を用いて連続して処理を行い、その後層間絶縁膜、配線電極の形成、水素プラズマ処理を経て薄膜トランジスタを作成する。

【0028】以上のように本実施の形態によれば、薄膜トランジスタの製造過程のpチャンネルトランジスタ、あるいはnチャンネルトランジスタを形成するイオン注入工程において、注入処理後からアッシング、洗浄を連続して処理することによって、処理した基板表面に残留するドーパントの成分、あるいは生成物を完全に除去することができ、基板表面の汚染を未然に防止することが可能となる。また、搬送するカセットやロボット等を基板ごとに独立したものとすることによって、たとえ基板表面が汚染された場合であっても、他の基板を搬送するカセット・ロボット等への汚染を未然に防止することができ、結果としてトランジスタの特性シフトが低下して、歩留まり率の向上が可能となる。

【0029】

【発明の効果】以上のように本発明にかかる薄膜トランジスタの製造方法によれば、薄膜トランジスタの製造過程におけるイオン注入工程において、注入処理後からアッシング、洗浄を連続して処理することができ、処理した基板表面に残留するドーパントの成分や生成物を完全に除去することができ、基板表面の汚染を未然に防止することが可能となる。

【0030】また、搬送するカセットやロボット等を基板ごとに独立したものとすることによって、たとえ基板表面が汚染された場合であっても、他の基板を搬送するカセット・ロボット等への汚染を未然に防止することができ、結果としてトランジスタの特性シフトが低下して、歩留まり率の向上が可能となる。

【図面の簡単な説明】

【図1】 本発明の実施の形態にかかる薄膜トランジスタの製造装置における各機能装置相互間の関係模式図

【図2】 従来の薄膜トランジスタの製造装置における各機能装置相互間の関係模式図

【図3】 従来の薄膜トランジスタの製造方法における一工程断面図

【符号の説明】

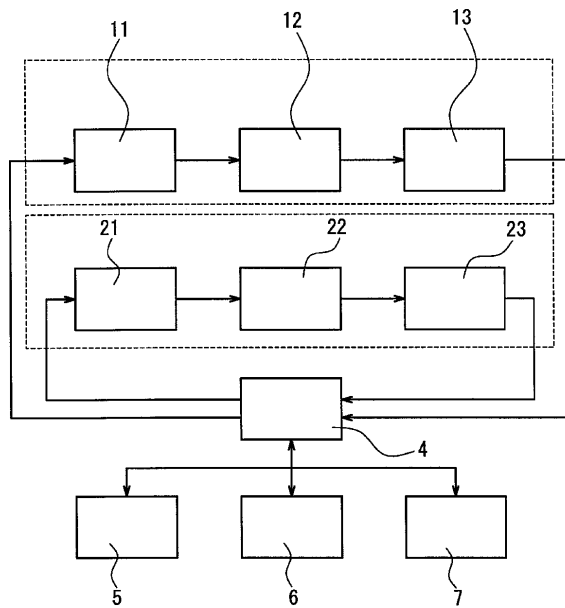
- 1 イオン注入装置
- 2 アッシング装置
- 3 レジスト剥離洗浄装置
- 4 搬送カセット・搬送ロボット
- 5 レーザアニール装置
- 6 CVD装置
- 7 フォトリソ工程
- 11 イオン注入装置（B注入用）
- 12 アッシング装置（B用）
- 13 レジスト剥離洗浄装置（B用）

7
 2 1 イオン注入装置 (P 注入用)
 2 2 アッシング装置 (P 用)
 2 3 レジスト剥離・洗浄装置 (P 用)
 3 1 基板
 3 2 SiO_2 膜

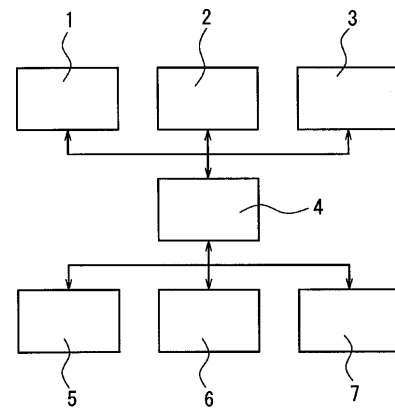
* 3 3 ポリシリコン膜
 3 4 ゲート絶縁膜
 3 5 ゲート金属
 3 6 レジスト

*

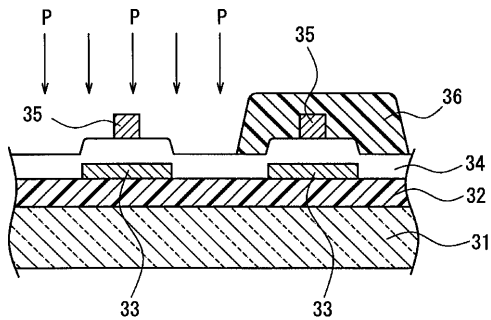
【図 1】



【図 2】



【図 3】



フロントページの続き

(51)Int.Cl.⁷
 H 0 1 L 29/786

識別記号

F I
 H 0 1 L 21/265

テ-マ-ド' (参考)
 Z

F ターム(参考) 2H088 FA17 FA21 FA23
2H092 KA10 MA19 MA27 MA48 NA29
5F048 AA07 AC04 BA16 BB05 BC16
BE03
5F110 AA26 BB01 BB04 CC02 DD02
DD13 EE44 FF02 FF30 GG02
GG13 GG45 HJ01 HJ12 HJ13
PP03 PP35 QQ09 QQ11

专利名称(译)	用于制造薄膜晶体管的装置和方法，使用由该装置和方法制造的薄膜晶体管的液晶显示装置		
公开(公告)号	JP2002319591A	公开(公告)日	2002-10-31
申请号	JP2001123302	申请日	2001-04-20
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	寺田正孝 生田茂雄		
发明人	寺田 正孝 生田 茂雄		
IPC分类号	G02F1/13 G02F1/1368 H01L21/265 H01L21/336 H01L27/08 H01L29/786		
FI分类号	G02F1/13.101 G02F1/1368 H01L27/08.331.E H01L29/78.627.B H01L29/78.627.Z H01L21/265.Z H01L27/088.331.E		
F-TERM分类号	2H088/FA17 2H088/FA21 2H088/FA23 2H092/KA10 2H092/MA19 2H092/MA27 2H092/MA48 2H092/NA29 5F048/AA07 5F048/AC04 5F048/BA16 5F048/BB05 5F048/BC16 5F048/BE03 5F110/AA26 5F110/BB01 5F110/BB04 5F110/CC02 5F110/DD02 5F110/DD13 5F110/EE44 5F110/FF02 5F110/FF30 5F110/GG02 5F110/GG13 5F110/GG45 5F110/HJ01 5F110/HJ12 5F110/HJ13 5F110/PP03 5F110/PP35 5F110/QQ09 5F110/QQ11 2H192/AA24 2H192/CB02 2H192/HA84 2H192/HA91		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种用于制造薄膜晶体管的方法和设备，该方法和设备能够在离子注入工艺之后立即去除残留在基板表面上的过量掺杂剂成分或产物。一种制造薄膜晶体管的方法，其中在绝缘基板上形成薄膜晶体管，其中通过电场加速离子态的n型或p型杂质注入到半导体膜中，然后注入杂质以加热该膜。将硬化后的抗蚀剂的表面灰化并刮除，然后立即通过清洁将抗蚀剂完全剥离，将要制造的每个绝缘基板存储在专用的运输盒中，并执行制造过程，以 制造工艺独立于绝缘基板执行。

