

【特許請求の範囲】

【請求項 1】

スイッチングトランジスタと保持容量と画素電極とを有する画素をマトリクス状に配置したシリコン基板と、光透過性電極が形成された光透過性基板とを、前記画素電極と前記光透過性電極とが対向するように配置し、前記シリコン基板と前記光透過性基板との間に液晶層を有する反射型液晶表示素子において、

前記保持容量は、下層より前記シリコン基板に形成された拡散層よりなる下側容量電極と、シリコン酸化膜よりなる絶縁層と、ポリシリコン層よりなる上側容量電極とを有し、前記下側容量電極と前記スイッチングトランジスタの出力端であるソースとの間に前記絶縁層よりも厚くなされたフィールド酸化膜を有し、

前記上側容量電極の周縁部は前記フィールド酸化膜上に乗り上げるように形成されており、且つ該周縁部とその上に形成される金属層との間隔が表示に用いる光源波長以下であることを特徴とする反射型液晶表示素子。

10

【請求項 2】

前記上側容量電極の周縁部は、前記フィールド酸化膜の最も厚い位置まで乗り上げるように形成されていることを特徴とする請求項 1 記載の反射型液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ホームシアタ等に使用される投射型液晶表示装置に用いるアクティブマトリクス型の反射型液晶表示素子に係り、特に、画素サイズを小さくして高密度に配置した場合に、不要な侵入光が増加して、表示品質が低下するのを防止するのに好適な素子構造を有する反射型液晶表示素子に関するものである。

20

【0002】

【従来の技術】

従来、投射型液晶表示装置等に用いる液晶表示素子としてアクティブマトリクス型の反射型液晶表示素子が知られている（例えば特許文献 1、特許文献 2）。

図 4 は、アクティブマトリクス型の液晶表示素子の構成を示すブロック図である。同図に示すように、アクティブマトリクス型の液晶表示素子 30 は、マトリクス状に配置された複数の画素 40 から構成される。この画素 40 は、スイッチングトランジスタ 33、保持容量 34、画素電極 37、これに対向する対向電極 36、及び両電極 37、36 間に封止・保持された液晶 35 とにより主に構成される。

30

【0003】

上記スイッチングトランジスタ 33 のゲート G には、選択線 32 が接続されており、ドレイン D には、データ線 31 が接続されている。選択線 32 には、図示しない垂直シフトレジスタより選択信号が出力され、データ線 31 には、図示しない水平シフトレジスタより、画像に対応した画像信号電圧が出力される。

上記保持容量 34 の一端は、スイッチングトランジスタ 33 のソース S 及び画素電極 37 に接続されており、他端はアースされている。

【0004】

次に、上記液晶表示素子 30 の動作について説明する。

上記選択線 32 に出力される選択信号により選択された上記スイッチングトランジスタ 33 がオンすると、このとき、データ線 31 に出力された画像信号電圧は、スイッチングトランジスタ 33 のドレイン D 及びソース S を経て、保持容量 34 に印加・蓄積される。この画像信号電圧は、同時に画素電極 37 に印加される。これにより、所定の電圧に保持されている対向電極 36 と画像信号電圧が印加される画素電極 37 との間に生じる電圧により液晶 35 は駆動される。これを全ての画素 40 について、1 フレームごとに繰り返し行い、これにより液晶表示素子 30 に画像が表示されることになる。

40

【0005】

次に、図 4 に示した液晶表示素子 30 の素子構造を、従来の反射型液晶表示素子を例に説

50

明する。図5は従来の反射型液晶表示素子を示す概略断面構成図である。同図には、反射型液晶表示素子30の略1画素分の構造を示してある。

P型シリコン基板1の表面には、所定サイズのN型拡散層2D、2S、2Cが形成されている。このN型拡散層2D、2S、2Cの内の拡散層2Cが上記保持容量34の下側容量電極となる(図4参照)。

【0006】

上記シリコン基板1を蔽って、 SiO_2 よりなる第1の絶縁層3が形成されている。この第1の絶縁層3の上には、ポリシリコンからなるそれぞれ所定の形状の電極部4G、4Cが形成されている。一方の電極部4Gは、N型拡散層2DとN型拡散層2Sとの間の上方に、他方の電極部4CはN型拡散層2Cの上方にそれぞれ配置されている。この電極部4G、4Cには、例えばN型の不純物がドーピングされている。また、一方の電極部4Cは、上記保持容量34の上側容量電極となる。そして、上記電極部4G、4Cを蔽って SiO_2 からなる第2の絶縁層5が形成されている。

10

【0007】

上記N型拡散層2D、2S、2C上にある第1の絶縁層3及び第2の絶縁層5の一部、及び電極部4C上にある第2の絶縁層5の一部はそれぞれエッチング除去されて、それらにAlからなるコンタクト6D、6S、6C、6C'が形成されている。

上記第2の絶縁層5、コンタクト6D、6S、6C、6C'を蔽って、Alからなる第1のメタル層が形成され、その一部がエッチングにより除去されており、コンタクト6Dに接続する第1のメタル層7D、コンタクト6S及びコンタクト6Cに接続する第1のメタル層7S、及びコンタクト6C'に接続する第1のメタル層7Cが形成されている。

20

【0008】

上記各第1のメタル層7D、7S、7C及びそれらの間隙部を蔽って、 SiO_2 からなる第3の絶縁層8及び埋め込み絶縁層20CD、20DS、20SCが形成されている。そして、上記第1のメタル層7S上の第3の絶縁層8の一部をエッチング除去して、そこにAlからなるコンタクト21が形成されている。

上記第3の絶縁層8及びコンタクト21上に、所定の形状の第2のメタル層9、9Sが形成されている。ここで一方の第2のメタル層9は、後述する侵入光15Sを減衰する遮光層として機能する。

【0009】

また、上記第2のメタル層9と第2のメタル層9Sの間隙部には SiO_2 からなる埋め込み絶縁層18が形成されている。そして、第2のメタル層9、9S及び埋め込み絶縁層18を蔽って、 SiO_2 からなる第4の絶縁層10が形成されている。また、上記第2のメタル層9S上の第4の絶縁層10の一部はエッチングにより除去されて、そこにAlからなるコンタクト22が形成されている。

30

また、第4の絶縁層10及びコンタクト22上にAlからなる第3のメタル層を形成し、それを所定の形状に加工して画素電極37が形成されている。そして、互いに隣り合う画素電極37間には、 SiO_2 からなる埋め込み絶縁層24が形成されている。また、画素電極37及び埋め込み絶縁層24を蔽って配向層(図示しない)が形成されている。

【0010】

一方、光透過性基板14上(図示例では下方)には、光透過性共通電極(対向電極)36が形成されている。さらに、この光透過性共通電極36上(図示例では下方)には配向層(図示しない)が形成されている。上記光透過性基板14とシリコン基板1とは、光透過性共通電極36と画素電極37とを向かい合わせて配置され、その間には液晶35が封入されており、これにより液晶表示素子30が形成される。

40

【0011】

ここで、反射型液晶表示素子30においては、光透過性共通電極13は、全画素に共通する対向電極36であり、画素電極37は光を反射する機能を有する反射電極である。スイッチングトランジスタ33(図4参照)は、ドレインDであるN型拡散層2D、ソースSであるN型拡散層2S、選択線32に接続するゲート電極Gである電極部4Gと、ソ

50

ースSとドレインD間の半導体領域より構成される。第1のメタル層7Dはデータ線31に接続する。第1のメタル層7CはN型拡散層2Cに接続され、アース電位を与えられる。画素電極37は、第1のメタル層7Sを介して、N型拡散層2S及び電極部4Cに接続している。また、電極部(上側容量電極)4Cと、N形拡散層(下側容量電極)2Cと、これらの両電極間に配置された第1の絶縁層3とで保持容量34を形成する。

【0012】

このように構成された素子において、読出し光15は、光透過性基板14側より入射し、画素電極37で反射されて出射する。この読出し光15は、液晶35中を通過する際に、光透過性共通電極36と画素電極37との間に印加された画像信号に対応した変調(偏光状態を変える)を受ける。

10

このような反射型液晶表示素子30の利点としては、画素電極37の下に上記スイッチングトランジスタ33等を構成できるため高密度に画素を配置できる点が上げられる。

【0013】

【特許文献1】

特開平7-120774号公報(第4頁、図2)

【特許文献2】

特開2000-193994号公報(第3、4頁、図1)

【0014】

【発明が解決しようとする課題】

ところで、上述した従来の反射型液晶表示素子30においては、上記したように画像を表示する間、読出し光15が、光透過性基板14を通して液晶35中に照射され、画素電極37にて反射し、再び液晶35中を通過して、光透過性基板14から外部に出射する。そして、この場合、明るい表示画像を得る為に、読出し光15としては非常に強い光が用いられている。

20

しかしながら、このように読出し光15として強い光が用いられると、この読出し光15の一部が侵入光15Sとなって、光透過性なSiO₂から構成される開口部10K、第4の絶縁層10、埋め込み絶縁層18、第3の絶縁層8、埋め込み絶縁層20DS、20SC、第2の絶縁層5及び第1の絶縁層3をそれぞれ反射しながら伝っていくことになり、この侵入光15は減衰・吸収されることなく、シリコン基板1中に侵入する。

【0015】

30

このように侵入光(以下、散乱光とも、不要光ともいう)15Sがシリコン基板1中に入射すると、ここで電荷キャリアを発生し、スイッチングトランジスタ33の誤動作を引き起こし、表示品質の劣化を招く場合がある。

そのため、この侵入光15Sをなくすために、遮光膜として第2のメタル層9を設けることによって、隣接する埋め込み絶縁層18の横方向の長さをできるだけ小さくしてある。また、画素電極37の下面上及び第2のメタル層9の上面上に、光吸収効果の優れたTiN等の薄膜を形成する場合もある。

【0016】

しかしながら、上記した構造を採用しても液晶表示素子の小型化のため、または表示画像の高解像度化のために、画素電極37のサイズをより小さくすると、遮光膜として作用する第2のメタル層9の長さも短くなるため、上記した侵入光15Sが増加してしまっていて、これを十分に抑制することができず、上記スイッチングトランジスタ33の誤動作の発生を十分に抑制することができない、という問題があった。

40

この侵入光15Sを少なくするために、第2のメタル層9の長さの減少を補う目的で、第4の絶縁層10及び第3の絶縁層8の厚さを薄くすることも考えられるが、この場合にはこれら第3又は第4の絶縁層8、10の形成時に、層中に塵埃などが巻き込まれて、画素電極37と第2のメタル層9との間に、及び、第2のメタル層9と第1のメタル層7D、7Cとの間に、短絡を引き起こし易くなり、液晶表示素子の製造歩留まりを低下させるという問題があった。

【0017】

50

本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、画素を高密度に配置した場合でも、アクティブマトリクス基板の機能を有するシリコン基板に入射する侵入光を抑制して、画素表示の際に良好な表示品質を得ることが可能な反射型液晶表示素子を提供することにある。

【0018】

【課題を解決するための手段】

請求項1に係る発明は、スイッチングトランジスタと保持容量と画素電極とを有する画素をマトリクス状に配置したシリコン基板と、光透過性電極が形成された光透過性基板とを、前記画素電極と前記光透過性電極とが対向するように配置し、前記シリコン基板と前記光透過性基板との間に液晶層を有する反射型液晶表示素子において、前記保持容量は、下層より前記シリコン基板に形成された拡散層よりなる下側容量電極と、シリコン酸化膜よりなる絶縁層と、ポリシリコン層よりなる上側容量電極とを有し、前記下側容量電極と前記スイッチングトランジスタの出力端であるソースとの間に前記絶縁層よりも厚くなされたフィールド酸化膜を有し、前記上側容量電極の周縁部は前記フィールド酸化膜上に乗り上げるように形成されており、且つ該周縁部とその上に形成される金属層との間隔が表示に用いる光源波長以下であることを特徴とする反射型液晶表示素子である。

10

この場合、例えば請求項2に規定するように、前記上側容量電極の周縁部は、前記フィールド酸化膜の最も厚い位置まで乗り上げるように形成されている。

【0019】

【発明の実施の形態】

20

以下に、本発明に係る反射型液晶表示素子の一実施例を添付図面に基づいて詳述する。

図1は本発明に係る反射型液晶表示素子を示す概略断面構成図、図2は保持容量の上部電極の部分のレイアウトを主体的に示す平面図である。

本発明の液晶表示素子50の構成は、保持容量の周縁部がフィールド酸化膜上に乗り上げるように形成される点を除き、図4及び図5に示した従来素子の構造と全く同様である。すなわち、図1には、反射型液晶表示素子50の略1画素分の構造を示してあり、P型シリコン基板1の表面には、所定サイズのN型拡散層2D、2S、2Cが形成されている。このN型拡散層2D、2S、2Cの内の拡散層2Cが上記保持容量34の下側容量電極となる(図4参照)。

【0020】

30

上記シリコン基板1を蔽って、 SiO_2 よりなる第1の絶縁層3が形成されている。ここで上記3つのN型拡散層の内の中央のN型拡散層2Sは、マッチングトランジスタ33の出力端であるソースSとなり、このソースSと上記下側容量電極となるN型拡散層2Cとの間の第1の絶縁層3及び上記下側容量電極となるN型拡散層2Cと隣りの画素(図中右側)のドレインとなるN型拡散層2Dとの間の第1の絶縁層3は、電気的絶縁性を高くとるためにこの第1の絶縁層3の他の部分よりも例えば紡錘状に厚く成形されており、それぞれフィールド酸化膜52、54となっている。

【0021】

上記第1の絶縁層3の上には、ポリシリコンからなるそれぞれ所定の形状の電極部4G、4Cが形成されている。一方の電極部4Gは、N型拡散層2DとN型拡散層2Sとの間の上方に、他方の電極部4CはN型拡散層2Cの上方にそれぞれ配置されている。この電極部4G、4Cには、例えばN型の不純物がドーピングされている。また、一方の電極部4Cは、上記保持容量34の上側容量電極となる。

40

ここで上記上側容量電極となる電極部4Cの周縁部は、上記フィールド酸化膜52上に乗り上げるように形成されて乗り上げ部分4C'となっている。この場合、侵入光の前進を阻止するためには、上記フィールド酸化膜52の最も高い位置まで、図示例ではフィールド酸化膜52の幅の半分程度まで電極部4Cの周縁部が乗り上げるように形成されている。そして、上記電極部4G、4Cを蔽って SiO_2 からなる第2の絶縁層5が形成されている。ここで、この乗り上げ部分4C'とこの上方に形成される最初の金属層である後述する第1のメタル層7Sとの間隔dは、光源より放射される読出し光15の波長以下の

50

間隔に設定されており、後述するようにここで侵入光のそれ以上の進行を阻止するようになっている。

【0022】

上記N型拡散層2D、2S、2C上にある第1の絶縁層3及び第2の絶縁層5の一部、及び電極部4C上にある第2の絶縁層5の一部はそれぞれエッチング除去されて、それらにAlからなるコンタクト6D、6S、6C、6C'が形成されている。

上記第2の絶縁層5、コンタクト6D、6S、6C、6C'を蔽って、Alからなる第1のメタル層が形成され、その一部がエッチングにより除去されており、コンタクト6Dに接続する第1のメタル層7D、コンタクト6S及びコンタクト6Cに接続する第1のメタル層7S、及びコンタクト6C'に接続する第1のメタル層7Cが形成されている。

10

【0023】

上記各第1のメタル層7D、7S、7C及びそれらの間隙部を蔽って、SiO₂からなる第3の絶縁層8及び埋め込み絶縁層20CD、20DS、20SCが形成されている。そして、上記第1のメタル層7S上の第3の絶縁層8の一部をエッチング除去して、そこにAlからなるコンタクト21が形成されている。

上記第3の絶縁層8及びコンタクト21上に、所定の形状の第2のメタル層9、9Sが形成されている。ここで一方の第2のメタル層9は、後述する侵入光15Sを減衰する遮光層として機能する。

【0024】

また、上記第2のメタル層9と第2のメタル層9Sの間隙部にはSiO₂からなる埋め込み絶縁層18が形成されている。そして、第2のメタル層9、9S及び埋め込み絶縁層18を蔽って、SiO₂からなる第4の絶縁層10が形成されている。また、上記第2のメタル層9S上の第4の絶縁層10の一部はエッチングにより除去されて、そこにAlからなるコンタクト22が形成されている。

20

また、第4の絶縁層10及びコンタクト22上にAlからなる第3のメタル層を形成し、それを所定の形状に加工して画素電極37が形成されている。そして、互いに隣り合う画素電極37間には、SiO₂からなる埋め込み絶縁層24が形成されている。また、画素電極37及び埋め込み絶縁層24を蔽って配向層(図示しない)が形成されている。

【0025】

一方、光透過性基板14上(図示例では下方)には、光透過性共通電極(対向電極)36が形成されている。さらに、この光透過性共通電極36上(図示例では下方)には配向層(図示しない)が形成されている。上記光透過性基板14とシリコン基板1とは、光透過性共通電極36と画素電極37とを向かい合わせて配置され、その間には液晶35が封入されており、これにより液晶表示素子30が形成される。

30

【0026】

ここで、反射型液晶表示素子50においては、光透過性共通電極13は、全画素に共通する対向電極36であり、画素電極37は光を反射する機能を有する反射電極である。スイッチングトランジスタ33(図4参照)は、ドレインDであるN型拡散層2D、ソースSであるN型拡散層2S、選択線32に接続するゲート電極Gである電極部4Gと、ソースSとドレインD間の半導体領域より構成される。第1のメタル層7Dはデータ線31に接続する。第1のメタル層7CはN型拡散層2Cに接続され、アース電位を与えられる。画素電極37は、第1のメタル層7Sを介して、N型拡散層2S及び電極部4Cに接続している。また、電極部(上側容量電極)4Cと、N型拡散層(下側容量電極)2Cと、これらの両電極間に配置された第1の絶縁層3とで保持容量34を形成する。

40

【0027】

このように構成された素子50において、読出し光15は、光透過性基板14側より入射し、画素電極37で反射されて出射する。この読出し光15は、液晶35中を通過する際に、光透過性共通電極36と画素電極37との間に印加された画像信号に対応した変調(偏光状態を変える)を受ける。

この場合、読出し光15の一部が侵入光15Sとなって、光透過性なSiO₂から構成

50

される開口部 10K、第4の絶縁層 10、埋め込み絶縁層 18、第3の絶縁層 8、埋め込み絶縁層 20DS、20SC、第2の絶縁層 5及び第1の絶縁層 3をそれぞれ反射しながら伝っていくことになる。

【0028】

しかしながら、本実施例では、上述したように、保持容量 34の上側容量電極を形成する電極部 4Cの周縁部が、フィールド酸化膜 52上に乗り上げるように形成されて乗り上げ部分 4C'を形成しているため、この部分で侵入光 15がそれ以上前進することは阻止されることになる。すなわち、この乗り上げ部分 4C'とこの上方の第1のメタル層 7Sとの間隔は、この侵入光 15Sの波長以下の間隔となっているため、侵入光 15Sはここで侵入が阻止され、これ以上進むことはない。従って、シリコン基板 1側へ侵入光が入射することを極力抑制することができるので、スイッチングトランジスタ 33の誤動作等が発生することを防止し、画像の表示品質を向上させることが可能となる。

10

特に、上述のようにフィールド酸化膜 52の最も厚い位置まで上側容量電極 4Cの周縁部を乗り上げるように形成することにより、より効率的に侵入光 15のそれ以上の前進を抑制することができる。

【0029】

また、この場合、図2に示すように上側容量電極(電極部) 4Cが、フィールド酸化膜 52を介してソース 2Sの3辺を取り囲むようにして配置されているため、ソース 2Cの3辺の部分でフィールド酸化膜 52上に乗り上げるようにして上側容量電極 4Cを形成するのが、侵入光 15Sの侵入防止の上から好ましい。図2中においては、斜線の部分が上側容量電極 4Cが乗り上げている部分を示す。

20

また、スイッチングトランジスタ 33と上側容量電極 4Cとの配列(レイアウト)が図3に示すようになされており、上側容量電極 4Cがフィールド酸化膜 52を介してソース 2Sの2辺を取り囲むようにして配置されている場合には、ソース 2Sの2辺の部分でフィールド酸化膜 52上に乗り上げるようにして上側容量電極 4Cを形成する。この場合には、図2に示す場合よりは、侵入光の阻止効果はやや劣るが、前述したと同様な作用効果を発揮することができる。

【0030】

ちなみに保持容量 34の上側容量電極 4Cとソース 2S(S)の第1のメタル層 7Sは電気的に接続されているため、仮に上側容量電極 4Cの乗り上げ部分が第1のメタル層 7Sと接触しても問題は生じない。

30

なお、上側容量電極 4Cの乗り上げ部分 4C'とこの上の第1のメタル層 7Sとの間隔(距離) dがあまり大きい場合は、当然ながら遮光効果はほとんど生じない。従って、その間隔 dは小さい方が望ましいが、一般にスリット構造では、光の波長(投射に用いる可視光の最短波長であれば 400nm)以下になると透過率が低下するため、前述したように、本実施例の構造でも間隔 dを投射に用いる最短波長以下としている。

【0031】

【発明の効果】

以上説明したように、本発明の反射型液晶表示素子によれば、画素を高密度に配置した場合でも、アクティブマトリクス基板の機能を有するシリコン基板に入射する侵入光を抑制して、画像表示の際に良好な表示品質を得ることができる。

40

【図面の簡単な説明】

【図1】本発明に係る反射型液晶表示素子を示す概略断面構成図である。

【図2】保持容量の上部電極の部分のレイアウトを主体的に示す平面図である。

【図3】保持容量の上部電極の部分の他のレイアウトを主体的に示す平面図である。

【図4】アクティブマトリクス型の液晶表示素子の構成を示すブロック図である。

【図5】従来の反射型液晶表示素子を示す概略断面構成図である。

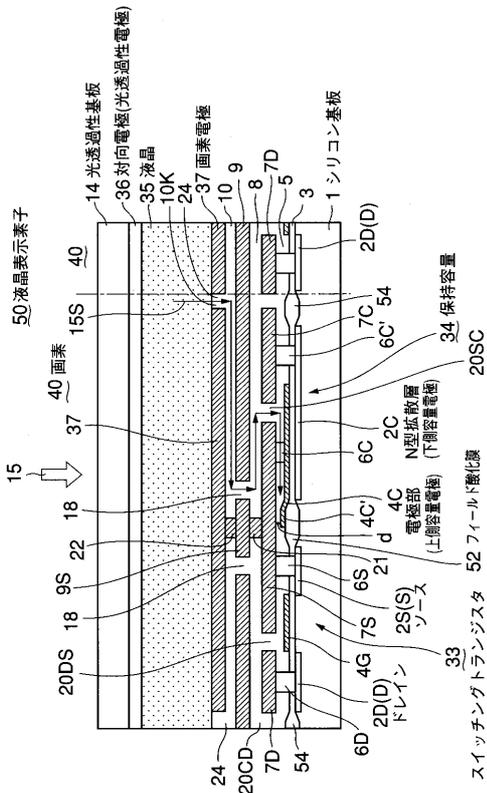
【符号の説明】

1...シリコン基板、2C...下側容量電極(N型拡散層)、3...第1の絶縁層、4C...上側容量電極(電極部)、14...光透過性基板、33...スイッチングトランジスタ、34...保

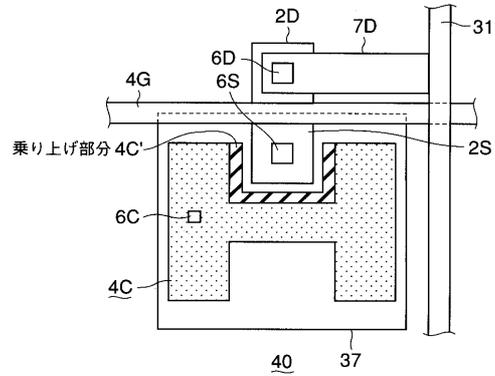
50

持容量、35...液晶、36...対向電極（光透過性電極）、37...画素電極、40...画素、50...液晶表示素子、52...フィールド酸化膜、2D(D)...ドレイン、4G(G)...ゲート電極、2S(S)...ソース。

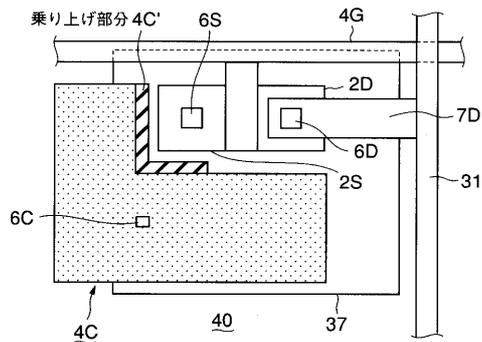
【 図 1 】



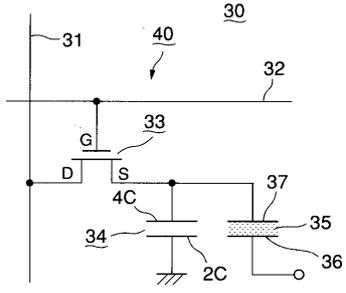
【 図 2 】



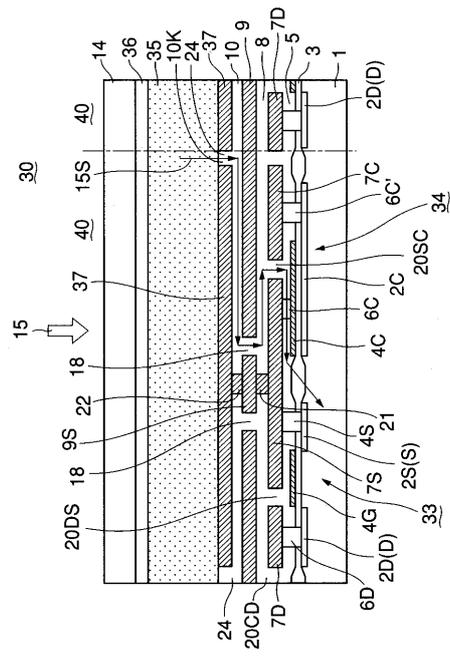
【 図 3 】



【 図 4 】



【 図 5 】



专利名称(译)	反射型液晶表示素子		
公开(公告)号	JP2004126180A	公开(公告)日	2004-04-22
申请号	JP2002289485	申请日	2002-10-02
[标]申请(专利权)人(译)	日本胜利株式会社		
申请(专利权)人(译)	日本有限公司Victor公司		
[标]发明人	山崎哲広		
发明人	山崎 哲広		
IPC分类号	G02F1/1368		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA29 2H092/JA25 2H092/JA46 2H092/JB07 2H092/JB54 2H092/JB62 2H092/KA10 2H092 /KB25 2H092/MA17 2H092/NA01 2H092/NA16 2H092/NA25 2H092/PA01 2H092/RA05 2H192/AA24 2H192/BC42 2H192/BC72 2H192/CB02 2H192/DA12 2H192/DA44 2H192/EA04 2H192/EA13 2H192 /EA14 2H192/EA72 2H192/EA74 2H192/GD03 2H192/JB02		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种反射型液晶显示装置，该反射型液晶显示装置能够抑制入射到硅基板上的入射光并在像素显示时获得良好的显示质量。
 解决方案：硅基板1，其中分别具有开关晶体管33，存储电容器34和像素电极37的像素排列成矩阵，以及其上形成有透光电极36的透光基板14，在在透光性基板与辅助电容之间具有液晶层的反射型液晶显示元件中，辅助电容具有在下部电容电极2C与上部电容电极4C之间夹有绝缘层的结构。然后，形成作为开关晶体管的输出端子的源极2S(S)，形成场氧化膜52，并以骑在场氧化膜上的方式形成上部电容器电极的周缘部以及周缘部。距在其上形成的金属层的距离设置为用于显示的光源的波长或更小。[选型图]图1

