

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4148876号
(P4148876)

(45) 発行日 平成20年9月10日 (2008.9.10)

(24) 登録日 平成20年7月4日 (2008.7.4)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G02F 1/133 550

G09G 3/20 611A

G09G 3/20 611E

G09G 3/20 621B

請求項の数 9 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2003-375328 (P2003-375328)
(22) 出願日 平成15年11月5日 (2003.11.5)
(65) 公開番号 特開2005-140891 (P2005-140891A)
(43) 公開日 平成17年6月2日 (2005.6.2)
審査請求日 平成16年11月4日 (2004.11.4)

(73) 特許権者 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(74) 代理人 100104695
弁理士 島田 明宏
(72) 発明者 細谷 幸彦
大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内

審査官 濱本 禎広

最終頁に続く

(54) 【発明の名称】 液晶表示装置ならびにその駆動回路および駆動方法

(57) 【特許請求の範囲】

【請求項 1】

表示すべき画像を表わす複数の映像信号をそれぞれ伝達するための複数の映像信号線と、前記複数の映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差部にそれぞれ対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は、対応する交差点を通過する走査信号線が選択されているときに、対応する交差点を通過する映像信号線によって伝達される映像信号の電圧で充電されるアクティブマトリクス型液晶表示装置の駆動回路であって、

連続する所定数のフレーム期間を1極性平衡期間としてグループ化することにより得られる各極性平衡期間において、前記各画素形成部につき前記電圧の極性が正になるフレーム期間数と負になるフレーム期間数とが等しくなるように、かつ、前記各画素形成部につき前記電圧の極性が正になるフレーム期間と負になるフレーム期間とが不規則に現れるように、前記各画素形成部に印加すべき電圧の極性を示す極性指示信号を出力する極性指示手段と、

前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と、

前記極性指示信号に基づいて生成された前記映像信号を前記映像信号線に供給する映像信号線駆動回路とを備える駆動回路。

【請求項 2】

前記極性指示手段は、

所定本数の走査信号線と前記複数の映像信号線との交差部にそれぞれ対応する前記画

素形成部について印加すべき前記電圧の極性が正であるか負であることを示す互いに異なる極性パターンテーブルを、前記極性平衡期間に含まれる前記フレーム期間の数と等しい数だけ備え、

前記極性パターンテーブルを前記極性平衡期間にそれぞれ 1 回ずつ不規則な順序で選択し、

前記複数の画素形成部の極性が決定されるように、前記選択された極性パターンテーブルに基づき前記極性指示信号を生成することを特徴とする、請求項 1 に記載の駆動回路。

【請求項 3】

前記極性指示手段は、

前記極性パターンテーブルの数と等しい数の互いに異なる数値を前記極性平衡期間にそれぞれ 1 回ずつ不規則な順序で出力する乱数生成手段を更に備え、

前記乱数生成手段が出力した数値に基づいて前記極性パターンテーブルを選択することを特徴とする、請求項 2 に記載の駆動回路。

【請求項 4】

前記極性パターンテーブルは、前記複数の画素形成部のうち印加すべき前記電圧の極性が同一になる画素形成部が前記映像信号線の延びる方向については 2 以上連続するように設定されていることを特徴とする、請求項 2 に記載の駆動回路。

【請求項 5】

請求項 1 から 4 までのいずれか 1 項に記載の駆動回路を備える液晶表示装置。

【請求項 6】

表示すべき画像を表わす複数の映像信号をそれぞれ伝達するための複数の映像信号線と、前記複数の映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は、対応する交差点を通過する走査信号線が選択されているときに、対応する交差点を通過する映像信号線によって伝達される映像信号の電圧で充電されるアクティブマトリクス型液晶表示装置の駆動方法であって、

連続する所定数のフレーム期間を 1 極性平衡期間としてグループ化することにより得られる各極性平衡期間において、前記各画素形成部につき前記電圧の極性が正になるフレーム期間数と負になるフレーム期間数とが等しくなるように、かつ、前記各画素形成部につき前記電圧の極性が正になるフレーム期間と負になるフレーム期間とが不規則に現れるように、前記各画素形成部に印加すべき電圧の極性を示す極性指示信号を出力する極性指示ステップと、

前記極性指示信号に基づいて前記映像信号を生成する映像信号生成ステップとを含むことを特徴とする駆動方法。

【請求項 7】

前記極性指示ステップは、

所定本数の走査信号線と前記複数の映像信号線との交差点にそれぞれ対応する前記画素形成部について印加すべき前記電圧の極性が正であるか負であることを示す、前記極性平衡期間に含まれる前記フレーム期間の数と等しい数だけあらかじめ保持された互いに異なる極性パターンテーブルを、前記極性平衡期間にそれぞれ 1 回ずつ不規則な順序で選択するテーブル選択ステップと、

前記複数の画素形成部の極性が決定されるように、前記選択された極性パターンテーブルに基づき前記極性指示信号を生成する極性指示信号生成ステップとを含むことを特徴とする、請求項 6 に記載の駆動方法。

【請求項 8】

前記極性指示ステップは、

前記極性パターンテーブルの数と等しい数の互いに異なる数値を前記極性平衡期間にそれぞれ 1 回ずつ不規則な順序で出力する乱数生成ステップと、

前記乱数生成ステップで出力された数値と対応づけられた、前記極性パターンテーブ

10

20

30

40

50

ルを識別するための識別子を読み込む識別子読み込みステップとを含むことを特徴とする、請求項 7 に記載の駆動方法。

【請求項 9】

前記極性指示ステップは、

前記複数の画素形成部のうち印加すべき前記電圧の極性が同一になる画素形成部が前記映像信号線の延びる方向については 2 以上連続するように設定する極性設定ステップを含むことを特徴とする、請求項 7 に記載の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置の駆動回路および駆動方法に関し、特に、アクティブマトリクス型液晶表示装置における、画素に印加される電圧の極性反転に関する。

【背景技術】

【0002】

近年、スイッチング素子として TFT (Thin Film Transistor: 薄膜トランジスタ) を備えるアクティブマトリクス型液晶表示装置が知られている。この液晶表示装置は、互いに対向する 2 枚の絶縁性の基板から構成される液晶パネルを備えている。液晶パネルの一方の基板には、走査信号線 (ゲートバスライン) と映像信号線 (ソースバスライン) とが格子状に設けられ、走査信号線と映像信号線との交差点近傍に TFT が設けられている。TFT は、走査信号線から分岐しているゲート電極、映像信号線から分岐しているソース電極、およびドレイン電極とから構成される。ドレイン電極は、画像を形成するために基板上にマトリクス状に配置された画素電極と接続されている。また、液晶パネルの他方の基板には、液晶層を介して画素電極との間に電圧を印加するための電極 (以下「対向電極」という) が設けられており、画素電極と対向電極と液晶層とによって個々の画素が形成されている (なお、このようにひとつの画素が形成されている領域のことを便宜上「画素形成部」という)。そして、各 TFT のゲート電極が走査信号線からアクティブな走査信号 (ゲート信号) を受けたときに当該 TFT のソース電極が映像信号線から受ける映像信号 (ソース信号) に基づいて、画素形成部に電圧が印加される。これにより液晶が駆動され、画面上に所望の画像が表示される。なお、以下、アクティブな走査信号のことを「選択信号」という。

【0003】

ところで、液晶には、直流電圧が加わり続けると劣化するという性質がある。このため、液晶表示装置では、液晶層には交流電圧が印加される。この液晶層への交流電圧の印加は、各画素形成部に印加する電圧 (以下、画素形成部に印加する電圧を「画素電圧」という) の極性を 1 フレーム期間毎に反転させることによって、すなわち、対向電極の電圧を基準とした場合のソース電極の電圧 (映像信号電圧) の極性を 1 フレーム期間毎に反転させることによって実現されている。これを具現化する技術として、ライン反転駆動と呼ばれる駆動方式やドット反転駆動と呼ばれる駆動方式が知られている。

【0004】

ライン反転駆動とは、画素電圧の極性を 1 フレーム期間毎かつ所定本数の走査信号線毎に反転させる駆動方式である。例えば、画素電圧の極性を 1 フレーム期間毎かつ 2 走査信号線毎に反転させる駆動方式は、2 H 反転駆動 (2 ライン反転駆動) と呼ばれている。一方、ドット反転駆動とは、画素電圧の極性を 1 フレーム期間毎に反転させ、かつ、1 フレーム期間内において横 (水平) 方向に隣接する画素間の極性をも反転させる駆動方式である。画素電圧の極性を所定本数の走査信号線毎に反転させる駆動方式はドット反転駆動にも適用され、例えば、画素電圧の極性を 2 水平走査線毎に反転させるドット反転駆動は「2 H ドット反転駆動 (2 ラインドット反転駆動)」と呼ばれている。

【0005】

図 12 は、1 H 反転駆動および 1 H ドット反転駆動における画素電圧の極性の変化を示す極性図である。また、図 13 は、2 H 反転駆動および 2 H ドット反転駆動における画素

10

20

30

40

50

電圧の極性の変化を示す極性図である。図 1 2 および図 1 3 には、1 行目から 4 行目までの走査信号線と 1 列目の映像信号線との交差部にある画素形成部に印加される、フレーム期間毎の画素電圧の極性が示されている。「GL 1 ~ GL 4」は走査信号線を示し、「1 番目 ~ 1 6 番目」はフレーム期間を示している。また、「+」および「-」は画素電圧の極性を示している。図 1 2 および図 1 3 に示すように、各画素形成部の画素電圧の極性は 1 フレーム期間毎に反転している。なお、ライン反転駆動とドット反転駆動の違いは、1 フレーム期間内における、表示画面上で横（水平）方向に隣接する画素間の画素電圧の極性反転の有無である。従って、個々の画素形成部に着目すると、ライン反転駆動であってもドット反転駆動であっても、フレーム期間毎の画素電圧の極性は同じように変化する。

【0006】

10

上述した 1 H 反転駆動によると、例えば走査信号線 1 本毎に白とグレー（灰色）を交互に表示した場合にフリッカーが視認される。これは、グレーを表示する走査信号線における全ての画素形成部の画素電圧の極性が同じになり、フリッカー成分が平均化されないからである。また、2 H 反転駆動においても、例えば走査信号線 2 本毎に白とグレーとを交互に表示した場合に、1 H 反転駆動の場合と同様の理由によりフリッカーが視認される。

【0007】

以上のような問題を解消するため、特開 2002 - 149117 号公報には、所定数のフレーム期間毎に 1 H 反転駆動と 2 H 反転駆動とを切り替える液晶表示装置が提案されている。図 1 4 は、この液晶表示装置における画素電圧の極性の変化を示す極性図である。図 1 4 に示すように、1 番目から 4 番目までのフレーム期間には 1 H 反転駆動が行われ、5 番目から 8 番目までのフレーム期間には 2 H 反転駆動が行われる。そして、この 1 番目から 8 番目までのフレーム期間における画素電圧の極性の変化（以下、複数のフレーム期間における画素電圧の極性の変化を「極性変化パターン」という）と同様の極性変化パターンが 9 番目以降のフレーム期間にも繰り返される。この駆動方式によると、所定数の走査信号線毎に白とグレーを表示する場合にも、グレーを表示する走査信号線における全ての画素形成部の画素電圧の極性が同じになることはない。このため、フリッカー成分は平均化され、フリッカーの発生が抑止される。

20

【特許文献 1】特開 2002 - 149117 号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0008】

ところが、上述のいずれの駆動方式によっても、各画素形成部の画素電圧の極性は規則的に変化している。このため、極性変化パターンそのものがフリッカーとして視認されるような画像データ（一般に「キラーパターン」と呼ばれている）が存在する。これにより、表示品位の低下が不可避であった。

【0009】

そこで、本発明では、極性変化パターンそのものに起因するフリッカーの発生を抑止し良好な表示品位を得ることが出来る、液晶表示装置ならびにその駆動回路および駆動方法を提供することを目的とする。

【課題を解決するための手段】

40

【0010】

第 1 の発明は、表示すべき画像を表わす複数の映像信号をそれぞれ伝達するための複数の映像信号線と、前記複数の映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差部にそれぞれ対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は、対応する交差点を通過する走査信号線が選択されているときに、対応する交差点を通過する映像信号線によって伝達される映像信号の電圧で充電されるアクティブマトリクス型液晶表示装置の駆動回路であって、

連続する所定数のフレーム期間を 1 極性平衡期間としてグループ化することにより得られる各極性平衡期間において、前記各画素形成部につき前記電圧の極性が正になるフレーム期間数と負になるフレーム期間数とが等しくなるように、かつ、前記各画素形成部につ

50

き前記電圧の極性が正になるフレーム期間と負になるフレーム期間とが不規則に現れるように、前記各画素形成部に印加すべき電圧の極性を示す極性指示信号を出力する極性指示手段と、

前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と、

前記極性指示信号に基づいて生成された前記映像信号を前記映像信号線に供給する映像信号線駆動回路とを備える。

【0011】

第2の発明は、第1の発明において、

前記極性指示手段は、

所定本数の走査信号線と前記複数の映像信号線との交差点にそれぞれ対応する前記画素形成部について印加すべき前記電圧の極性が正であるか負であることを示す互いに異なる極性パターンテーブルを、前記極性平衡期間に含まれる前記フレーム期間の数と等しい数だけ備え、

前記極性パターンテーブルを前記極性平衡期間にそれぞれ1回ずつ不規則な順序で選択し、

前記複数の画素形成部の極性が決定されるように、前記選択された極性パターンテーブルに基づき前記極性指示信号を生成することを特徴とする。

【0012】

第3の発明は、第2の発明において、

前記極性指示手段は、

前記極性パターンテーブルの数と等しい数の互いに異なる数値を前記極性平衡期間にそれぞれ1回ずつ不規則な順序で出力する乱数生成手段を更に備え、

前記乱数生成手段が出力した数値に基づいて前記極性パターンテーブルを選択することを特徴とする。

【0013】

第4の発明は、第2の発明において、

前記極性パターンテーブルは、前記複数の画素形成部のうち印加すべき前記電圧の極性が同一になる画素形成部が前記映像信号線の延びる方向については2以上連続するように設定されていることを特徴とする。

【0014】

第5の発明は、第1から第4までの発明のいずれかの駆動回路を備えていることを特徴とする液晶表示装置である。

【0015】

第6の発明は、表示すべき画像を表わす複数の映像信号をそれぞれ伝達するための複数の映像信号線と、前記複数の映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差点にそれぞれ対応してマトリクス状に配置された複数の画素形成部とを備え、各画素形成部は、対応する交差点を通過する走査信号線が選択されているときに、対応する交差点を通過する映像信号線によって伝達される映像信号の電圧で充電されるアクティブマトリクス型液晶表示装置の駆動方法であって、

連続する所定数のフレーム期間を1極性平衡期間としてグループ化することにより得られる各極性平衡期間において、前記各画素形成部につき前記電圧の極性が正になるフレーム期間数と負になるフレーム期間数とが等しくなるように、かつ、前記各画素形成部につき前記電圧の極性が正になるフレーム期間と負になるフレーム期間とが不規則に現れるように、前記各画素形成部に印加すべき電圧の極性を示す極性指示信号を出力する極性指示ステップと、

前記極性指示信号に基づいて前記映像信号を生成する映像信号生成ステップとを含むことを特徴とする。

【0016】

第7の発明は、第6の発明において、

前記極性指示ステップは、

所定本数の走査信号線と前記複数の映像信号線との交差部にそれぞれ対応する前記画素形成部について印加すべき前記電圧の極性が正であるか負であることを示す、前記極性平衡期間に含まれる前記フレーム期間の数と等しい数だけあらかじめ保持された互いに異なる極性パターンテーブルを、前記極性平衡期間にそれぞれ 1 回ずつ不規則な順序で選択するテーブル選択ステップと、

前記複数の画素形成部の極性が決定されるように、前記選択された極性パターンテーブルに基づき前記極性指示信号を生成する極性指示信号生成ステップとを含むことを特徴とする。

【0017】

第 8 の発明は、第 7 の発明において、

前記極性指示ステップは、

前記極性パターンテーブルの数と等しい数の互いに異なる数値を前記極性平衡期間にそれぞれ 1 回ずつ不規則な順序で出力する乱数生成ステップと、

前記乱数生成ステップで出力された数値と対応づけられた、前記極性パターンテーブルを識別するための識別子を読み込む識別子読み込みステップとを含むことを特徴とする。

【0018】

第 9 の発明は、第 7 の発明において、

前記極性指示ステップは、

前記複数の画素形成部のうち印加すべき前記電圧の極性が同一になる画素形成部が前記映像信号線の延びる方向については 2 以上連続するように設定する極性設定ステップを含むことを特徴とする。

【発明の効果】

【0019】

上記第 1 の発明によれば、各画素形成部につき画素電圧の極性が正になる回数と負になる回数とは所定数のフレーム期間毎に等しくなる。これにより、各画素形成部の画素電圧の極性に偏りが生じることはない。一方、各画素形成部につき画素電圧の極性が正になるフレーム期間と負になるフレーム期間とは不規則に現れる。これにより、表示画面上の画素形成部の極性は、時間的にも空間的にも不規則に発生する。以上より、液晶を劣化させることなくフリッカーの発生を抑止することができる。

【0020】

上記第 2 の発明によれば、所定本数の走査信号線がグループ化された 1 ブロック内の全ての画素形成部についての画素電圧の極性を示す極性パターンテーブルがあらかじめ複数個保持される。そして、不規則に選択される極性パターンテーブルに基づいて、画素形成部に電圧が印加される。これにより、表示画面上で映像信号線が延びる方向について、或るブロックの極性パターンテーブルによって示される極性パターンと同様の極性パターンを繰り返し発生させることにより、表示画面上の全ての画素形成部の画素電圧の極性を不規則に変化させることができる。また、極性パターンテーブルは所定の期間内にそれぞれ 1 回ずつ選択される。これにより、各画素形成部の画素電圧の極性に偏りが生じることはない。このため、容易に、液晶を劣化させることなくフリッカーの発生を抑止することができる。

【0021】

上記第 3 の発明によれば、上記第 2 の発明と同様、容易に、液晶を劣化させることなく、フリッカーの発生を抑止することができる。

【0022】

上記第 4 の発明によれば、表示画面上で映像信号線の延びる方向に連続する画素形成部の画素電圧の極性は、同一極性の画素形成部が複数連続した後に反転する。これにより、第 1 から第 3 までの発明の効果に加え、1 走査信号線毎に画素電圧の極性を反転させる場

10

20

30

40

50

合に生じる画素容量の充電率不足が解消される効果および消費電力が低減される効果を奏する。

【発明を実施するための最良の形態】

【0023】

以下、添付図面を参照しつつ本発明の一実施形態について説明する。

【0024】

< 1. 液晶表示装置の構成 >

図1は、本発明の一実施形態に係る液晶表示装置300の全体構成を示すブロック図である。この液晶表示装置300は、映像信号線駆動回路31と走査信号線駆動回路32と表示パネル34と表示制御回路36とを備えている。表示パネル34の内部には、複数の走査信号線GL1～GLmと複数の映像信号線SL1～SLnとが互いに格子状に設けられており、その複数の走査信号線と映像信号線との交差部にそれぞれ対応して表示素子33が設けられている。そして、個々の表示素子33と液晶層等によってひとつの画素形成部が構成されている。画素形成部には画素容量が形成されており、画素容量には画素の画素値を示す電圧が保持される。走査信号線GL1～GLmは走査信号線駆動回路32と接続され、映像信号線SL1～SLnは映像信号線駆動回路31と接続されている。なお、本説明では、m本の走査信号線とn本の映像信号線とが設けられているものとする。

【0025】

表示制御回路36は、画像情報を示す画像データDvや、タイミングを取るための水平同期信号Hsynおよび垂直同期信号Vsyn等をこの液晶表示装置300の外部の信号源から受け取り、走査信号線駆動回路32を制御するためのゲート制御信号Cgと、映像信号線駆動回路31を制御するためのソース制御信号Csと、画像情報を示す映像信号DATと、画素電圧の極性を指示するための極性指示信号REVsとを出力する。ゲート制御信号Cgには、各走査信号線GL1～GLmに順次選択信号を供給するためのタイミング信号等が含まれている。ソース制御信号Csには、各映像信号線SL1～SLnに映像信号を供給するためのタイミング信号等が含まれている。走査信号線駆動回路32は、表示制御回路36が出力したゲート制御信号Cgを受け取り、各走査信号線GL1～GLmに走査信号を出力する。映像信号線駆動回路31は、表示制御回路36が出力した映像信号DATとソース制御信号Csと極性指示信号REVsとを受け取り、表示パネル34に画像を表示するための映像信号（以下「駆動用映像信号」という）を各映像信号線SL1～SLnに出力する。上記のように、走査信号線駆動回路32から走査信号が出力され、映像信号線駆動回路31から駆動用映像信号が出力されることにより、各画素形成部に駆動用映像信号に応じた電圧が印加され、所望の画像が表示パネル34に表示される。

【0026】

図2は、本実施形態における表示制御回路36の詳細な構成を示すブロック図である。この表示制御回路36には、タイミングジェネレータ2と極性指示信号生成回路3とが含まれている。極性指示信号生成回路3には、更に乱数生成回路4とルックアップテーブル(Look Up Table)（以下「LUT」という）5とが含まれている。LUT5には、各画素形成部に印加する電圧の極性を示す極性指示ビットデータREVDが保持されている。タイミングジェネレータ2は、1フレーム期間に相当する所定の周期で極性指示タイミング信号REVTを出力する。極性指示信号生成回路3は、極性指示タイミング信号REVTを受け取り、乱数生成回路4が出力した乱数値Nに応じてLUT5から読み込んだ極性指示ビットデータREVDに基づき、極性指示信号REVsを出力する。なお、極性指示信号生成回路3の詳細な動作については後述する。また、タイミングジェネレータ2と極性指示信号生成回路3とによって極性指示手段が実現されている。

【0027】

< 2. 極性変化パターンおよび極性パターン >

次に、図3を参照しつつ、本実施形態における画素電圧の極性変化パターンについて説明する。なお、図3では、走査信号線を示す参照符号GL1～GLmにより行を表わしている。また、説明の便宜上、図3には1行目から4行目までの走査信号線GL1～GL4

10

20

30

40

50

と 1 列目の映像信号線 S L 1 との交差部にそれぞれ対応して配置された画素形成部の画素電圧の極性だけを示している。5 行目以降の極性については、1 行目から 4 行目までと同様の極性変化パターンが繰り返される。なお、本説明では 4 行を 1 ブロックとしているが、ブロックのサイズについては 3 行以下でも良く、また 5 行以上でも構わない。以下、j 行目の走査信号線 G L j と 1 列目の映像信号線 S L 1 との交差部に対応して配置された画素形成部の説明に際し、「j 行目の画素電圧」「j 行目の極性」等と略記する (j = 1, 2, ..., m)。

【 0 0 2 8 】

図 3 に示すように、例えば、1 番目のフレーム期間には、1 行目 G L 1 と 2 行目 G L 2 の極性はプラスになり、3 行目 G L 3 と 4 行目 G L 4 の極性はマイナスになる。また、2 番目のフレーム期間には、1 行目 G L 1 と 3 行目 G L 3 の極性はプラスになり、2 行目 G L 2 と 4 行目 G L 4 の極性はマイナスになる。

【 0 0 2 9 】

ここで、1 番目から 4 番目までのフレーム期間に着目する。この期間中における 1 行目 G L 1 の極性に着目すると、1 番目と 2 番目のフレーム期間にはプラスになっており、3 番目と 4 番目のフレーム期間にはマイナスになっている。したがって、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、それぞれ 2 フレーム期間ずつある。2 行目 G L 2 の極性については、1 番目と 4 番目のフレーム期間にはプラスになっており、2 番目と 3 番目のフレーム期間にはマイナスになっている。したがって、1 行目 G L 1 と同様、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、それぞれ 2 フレーム期間ずつある。3 行目 G L 3 および 4 行目 G L 4 についても、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、それぞれ 2 フレーム期間ずつある。このように、全ての行 (走査信号線) において、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、2 フレーム期間ずつある。

【 0 0 3 0 】

次に、5 番目から 8 番目までのフレーム期間に着目する。この期間中における 1 行目 G L 1 の極性に着目すると、5 番目と 8 番目のフレーム期間にはプラスになっており、6 番目と 7 番目のフレーム期間にはマイナスになっている。したがって、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、それぞれ 2 フレーム期間ずつある。同様に、2 行目 G L 2 から 4 行目 G L 4 についても、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、それぞれ 2 フレーム期間ずつある。

【 0 0 3 1 】

さらに、9 番目から 12 番目までのフレーム期間についても、また、13 番目から 16 番目のフレーム期間についても、全ての行 (走査信号線) において、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間は、それぞれ 2 フレーム期間ずつある。

【 0 0 3 2 】

次に、1 行目 G L 1 の極性変化パターンに着目する。1 番目から 4 番目までのフレーム期間には、1 行目 G L 1 の極性変化パターンは「+、+、-、-」となっている。また、5 番目から 8 番目までのフレーム期間には「+、-、-、+」、9 番目から 12 番目までのフレーム期間には「-、+、-、+」、13 番目から 16 番目までのフレーム期間には「-、+、-、+」となっている。このように、「+」と「-」の発生順序に規則性は見られない。同様に 2 行目 G L 2、3 行目 G L 3、4 行目 G L 4 の極性変化パターンに着目しても、「+」と「-」の発生順序に規則性は見られない。

【 0 0 3 3 】

以上のように、本実施形態においては、各画素形成部について 4 フレーム期間毎に、極性がプラスになるフレーム期間と極性がマイナスになるフレーム期間とがそれぞれ 2 フレーム期間ずつ発生する。しかし、各画素形成部の極性変化パターンに規則性はない。

【 0 0 3 4 】

次に、或る 1 フレーム期間における表示画面上の全ての画素形成部についての極性の設

10

20

30

40

50

定について説明する。本実施形態では、走査信号線 4 本を 1 ブロックとしてそのブロックに含まれる画素形成部の極性が設定される。そして、そのブロック毎に指定された極性と同様の極性が表示画面上で映像信号線の延びる方向に繰り返されることで、表示画面上の全ての画素形成部についての極性が設定される。すなわち、1 行目から 4 行目までの極性の並びと 5 行目から 8 行目までの極性の並びは同じである。同様に、1 行目から 4 行目までの極性の並びと 9 行目から 12 行目までの極性の並びは同じである。13 行目以降についても同様である。図 4 (a) ~ (d) は、ブロック内の画素形成部の極性を示す極性図であり、(a) ~ (d) はそれぞれ異なるフレーム期間の極性図を示している。説明の便宜上、走査信号線の延びる方向については 1 列目から 4 列目までの極性だけを示している。このように表示画面上の画素形成部に発生する極性の並びを示した極性図を「極性パターン」という。

10

【0035】

上述の極性パターンは、走査信号線の延びる方向については画素形成部毎に極性が反転するように設定される。一方、映像信号線の延びる方向については、プラス極性の数とマイナス極性の数とは異なってもよいが、典型的にはプラス極性の数とマイナス極性の数とは等しくなるように設定される。

【0036】

本実施形態においては、各フレーム期間には、図 4 (a) ~ (d) に示す極性パターンのうちのいずれかの極性パターンが発生する。ここで、図 3 における 1 番目から 4 番目までのフレーム期間に着目すると、図 4 に示す 4 個の極性パターンが、「(a)、(c)、(b)、(d)」の順序でそれぞれ 1 回ずつ発生している。また、5 番目から 8 番目までのフレーム期間には「(c)、(d)、(b)、(a)」、9 番目から 12 番目までのフレーム期間には「(b)、(a)、(d)、(c)」、13 番目から 16 番目までのフレーム期間には「(d)、(a)、(b)、(c)」の順序で極性パターンがそれぞれ 1 回ずつ発生している。このように、図 4 に示す 4 個の極性パターンが 4 フレーム期間毎にそれぞれ 1 回ずつ発生しているが、(a) ~ (d) の発生順序については、規則性は見られない。さらに、図 4 に示す 4 個の極性パターンは、各極性パターンが 1 回ずつ発生すると全ての画素形成部につきプラス極性とマイナス極性の発生回数が等しくなるように設定されている。なお、このような極性パターンを発生させるための情報は、後述するようにあらかじめ極性指示信号生成回路 3 に保持されている。また、あらかじめ保持された全ての極性パターンが 1 回ずつ発生する期間（本説明では 4 フレーム期間）のことを、以下「極性平衡期間」という。

20

30

【0037】

以上のように、本実施形態では、1 フレーム期間における 1 ブロック内の画素形成部の極性を示す互いに異なる極性パターンが 4 個保持されている。そして、その 4 個の極性パターンが 1 極性平衡期間内にそれぞれ 1 回ずつ発生する。また、その極性パターンの発生順序は極性平衡期間毎に異なっている。これにより、各画素形成部の画素電圧の極性は不規則に変化するが、各極性平衡期間内においては、その極性がプラスになる期間とマイナスになる期間とが等しくなる。

【0038】

40

< 3. 駆動回路の構成および動作 >

次に、上述のように、極性平衡期間内において全ての極性パターンを 1 回ずつ発生させ、かつ、その極性パターンを極性平衡期間毎に異なる順序で発生させる駆動回路の詳細な構成と動作について説明する。

< 3. 1 極性パターンテーブル >

図 5 は、LUT5 の構成図である。本実施形態では、この LUT5 に、各極性パターンを発生させるための情報が保持されている。図 5 において「00H」~「03H」で示す各行のデータそれぞれが、ひとつの極性パターンを表わしている。このように、ひとつの極性パターンを表わすために保持される情報を「極性パターンテーブル」という。例えば、図 5 に示す LUT5 には、4 個の極性パターンテーブルが保持されていることになる。

50

【0039】

ここで、本実施形態に係る液晶表示装置の駆動方式はドット反転駆動であるので、或る行の画素電圧に着目すると、1フレーム期間内におけるその画素電圧の極性は1列毎に反転している。したがって、ひとつの極性パターンを表わすためには1列目の極性の情報だけ保持されていれば足りる。例えば、図4(a)に示す極性パターンを表わすためには、1列目SL1の極性の情報である「+、+、-、-」という情報が保持されていればよい。そこで、その「+、+、-、-」という極性の情報が、図5に示すように、LUT5の「Bit0」から「Bit3」にそれぞれ格納される。なお、LUT5の「Bit0」から「Bit3」には、極性がプラスの場合には「1」が、極性がマイナスの場合には「0」が格納される。

10

【0040】

本実施形態では、図4に示す4個の極性パターンを発生させるために、図5に示すように、4ビットで構成される4個の極性パターンテーブルがLUT5に保持されている。また、LUT5には、保持されている極性パターンテーブルをそれぞれ識別するために識別子Kが設けられている。例えば、図5で、1行目(Bit0)と3行目(Bit2)の極性がプラスで2行目(Bit1)と4行目(Bit3)の極性がマイナスになっている極性パターンテーブルは、「01H」という識別子Kにより特定される。

【0041】

<3. 2 乱数生成回路>

次に、乱数生成回路4について説明する。この乱数生成回路4は、上述したLUT5に格納された極性パターンテーブルに基づく極性パターンを1極性平衡期間内にそれぞれ1回ずつ発生させるために設けられている。この乱数生成回路4は、あらかじめ設定された数の数値を、所定の期間内にそれぞれ1回ずつ出力する。出力される数値の出力順に規則性はなく、所定の期間毎の出力順も異なる。

20

【0042】

本実施形態においては、乱数生成回路4は0から3までのうちのいずれかの数値を乱数値Nとして出力する。この乱数生成回路4が乱数値Nを4回出力した時点では、0から3までの数値はいずれも1回ずつ出力されている。例えば、1回目に出た数値が「2」であったとすると、2回目に出た数値は「0」「1」「2」「3」のうち「2」を除く「0」「1」「3」のいずれかである。そして、2回目「0」が出力されると、3回目に出た数値は「0」「1」「2」「3」のうち「0」「2」を除く「1」「3」のいずれかである。このようにして、0から3までの数値がいずれも1回ずつ出力されるが、その4個の数値の出力順に規則性はない。

30

【0043】

<3. 3 極性指示信号生成回路の動作>

次に、極性指示信号生成回路3の動作について説明する。極性指示信号生成回路3には、上述した乱数生成回路4とLUT5とが含まれている。極性指示信号生成回路3は、極性指示タイミング信号REVtを受け取ると、それと同期して、乱数生成回路4から乱数値Nを受け取る。乱数値NとLUT5の識別子Kとは図6に示すように対応付けられており、乱数値Nが出力されると、極性指示信号生成回路3は、その乱数値Nと対応づけられている識別子Kに基づいてLUT5から極性パターンテーブルを選択する。そして、その選択された極性パターンテーブルの4ビットのデータを極性指示ビットデータREVDとして取得する。さらに、極性指示信号生成回路3は、取得した極性指示ビットデータREVDに基づいて極性指示信号REVsを出力する。そして、映像信号線駆動回路31により、その極性指示信号REVsに基づく極性の電圧が各画素形成部に印加されるように駆動用映像信号が出力される。

40

【0044】

次に、図5および図6を参照しつつ、或る極性平衡期間において乱数生成回路4から「1、3、0、2」の順に乱数値Nが出力された場合の駆動回路の動作について説明する。極性指示信号生成回路3は、まず、乱数値N = 「1」に対応する識別子K = 「01H」に

50

基づいて、LUT5から極性指示ビットデータREVdを受け取る。したがって、その極性指示ビットデータREVdは「1 0 1 0」という4ビットのデータである。極性指示信号生成回路3は、この極性指示ビットデータREVdに基づいて極性指示信号REVsを出力する。映像信号線駆動回路31は、その極性指示信号REVsに基づいて駆動用映像信号を出力する。これにより、表示画面上の各画素形成部にはそれぞれ極性パターンテーブルに基づく極性の電圧が印加され、その極性の電圧が1フレーム期間保持される。続いて、極性指示信号生成回路3は、乱数値N = 「3」に対応する識別子K = 「03H」に基づいて、LUT5から極性指示ビットデータREVdを受け取る。このとき、極性指示ビットデータREVdは「0 1 0 1」という4ビットのデータである。表示画面上の各画素形成部には、上記と同様に、この極性指示ビットデータREVdに基づく極性の電圧が印加される。極性指示信号生成回路3は、さらに、乱数値N = 「0」、乱数値N = 「2」に基づいて動作し、4フレーム期間（1極性平衡期間）が終了する。

10

【0045】

図7は、上述した1極性平衡期間における、極性図および信号波形図である。図7(a)には、1行目から4行目までのフレーム期間毎の極性が示されている。図7(b)には、1行目から4行目までのフレーム期間毎の極性を信号波形図で示している。また、図8は、この4フレーム期間における各画素形成部の極性を示す極性図である。このように、全ての画素形成部において、極性がプラスになるフレーム期間数と極性がマイナスになるフレーム期間数とが同じになる。

【0046】

20

液晶表示装置300の動作中、上述のような4フレーム期間（1極性平衡期間）が繰り返される。但し、上述のように乱数生成回路4からは不規則な順序で乱数値Nが出力されるので、極性平衡期間毎に極性変化パターンは異なる。なお、LUT5に1極性平衡期間のフレーム期間数と同数の互いに異なる極性パターンテーブルが格納され、LUT5の各列につき極性がプラスに設定されたテーブル数と極性がマイナス設定されたテーブル数とが同じになるように設定されていれば、1極性平衡期間は4フレーム期間には限定されない。また、このとき乱数生成回路4からは、極性パターンテーブルの数と同数の乱数値Nが上記と同様に不規則に出力されればよい。

【0047】

<4. 効果>

30

以上説明したように、本実施形態では、1フレーム期間中の表示画面上の1ブロック内の画素形成部の極性を示す極性パターンテーブルが複数個保持される。その極性パターンテーブルは、1ブロック内の画素形成部について、極性がプラスである極性パターンテーブルの数と極性がマイナスである極性パターンテーブルの数とが同じになるように設定されている。そのブロック毎に設定された極性と同様の極性が、表示画面上で映像信号線の延びる方向に繰り返し設定される。1極性平衡期間は、保持されている極性パターンテーブルのテーブル数と同数のフレーム期間からなり、各フレーム期間では保持されている極性パターンテーブルのうちのいずれかに基づいて各画素形成部の極性が決定される。そのいずれの極性パターンテーブルに基づいて各画素形成部の極性が決定されるかは、乱数生成回路が出力する乱数値による。また、1極性平衡期間内に乱数生成回路からは極性パターンテーブルのテーブル数と同数の乱数値がそれぞれ1回ずつ出力され、各乱数値はそれぞれ互いに重複しないように極性パターンテーブルと対応づけられている。さらに、乱数生成回路から出力される乱数値の発生順序は、極性平衡期間毎に異なっている。

40

【0048】

以上より、表示画面上の画素形成部の極性は、時間的にも空間的にも不規則に発生する。これにより、所定の輝度を表示する全ての画素形成部について、それぞれの極性が全て同じになるということがなく、フリッカーの発生が抑制される。また、カラーパターンと呼ばれる、各画素形成部の極性変化パターンそのものがフリッカーとして視認される画像パターンが生じることもない。さらに、所定の期間内においては、全ての画素形成部について、極性がプラスになる期間の長さで極性がマイナスになる期間の長さは同じになる。

50

このため、液晶を劣化させることなくフリッカーの発生を抑制することができ、良好な表示品位が得られる液晶表示装置を提供することができる。

【 0 0 4 9 】

なお、極性反転のブロック (L U T) のサイズが大きい場合にはその L U T が規則的な変化を行ったとしても L U T の極性反転のパターンが複雑となるように設定すればキラーパターンが見つけにくくなり、不規則に変化した場合と同様に良好な表示品位を得ることが出来る。

【 0 0 5 0 】

< 5 . 変形例 >

< 5 . 1 変形例 1 >

上記実施形態では、L U T 5 より取得される極性指示ビットデータ R E V d の各ビットは或る 1 行 (1 走査信号線) の極性を示すものであったが、本発明はこれに限定されない。各ビットが複数行の極性を示すものであってもよい。例えば、図 5 に示す L U T 5 の各ビットが 2 行分の極性を示す場合について説明する。上記実施形態で説明した図 3 に示す場合と同様の順序で乱数生成回路 4 から乱数値 N が出力されると、極性変化パターンは図 9 に示すとおりとなる。図 9 において、各列につき映像信号線の延びる方向の極性の変化に着目すると、プラス極性もマイナス極性も少なくとも 2 行以上連続して発生している。このように、極性指示ビットデータ R E V d の 1 ビットが複数行の極性を示す構成にすることにより、複数行毎に画素電圧を反転させることができる。これにより、1 行毎に画素電圧を反転させる場合に生じる画素容量の充電率不足が解消され、消費電力も低減される。

【 0 0 5 1 】

< 5 . 2 変形例 2 >

また、上記実施形態では、表示画面上で走査信号線が延びる方向については 1 列毎に極性が反転するドット反転駆動を例に挙げて説明したが、本発明はこれに限定されず、ライン反転駆動にも適用される。図 1 0 は、本変形例における 1 極性平衡期間内での極性パターンの発生順の一例を示す図である。図 1 0 において、各行につき横方向の極性に着目すると、全ての列の画素形成部の極性は同じである。したがって、1 列目 S L 1 の極性が決まれば、その他の列 S L 2 ~ S L 4 の極性も決まることになる。このため、L U T 5 の構成や乱数生成回路 4 から出力される乱数値 N は上記実施形態と同様でよい。

【 0 0 5 2 】

< 5 . 3 変形例 3 >

さらに、上記実施形態では、L U T 5 に格納された極性パターンテーブルが 1 極性平衡期間内にそれぞれ 1 回ずつ選択されるようにするために、乱数生成回路 4 は L U T 5 に格納された極性パターンテーブルの数と同数の互いに異なる数値を 1 極性平衡期間内にそれぞれ 1 回ずつ出力するように構成されていたが、本発明はこれに限定されない。図 1 1 は、本変形例における L U T 5 の構成図である。図 5 に示す L U T 5 に比して、「 B i t R 」で示す列が追加されている。図 1 1 に示す L U T 5 の各行の B i t R には、この液晶表示装置の起動時に「 0 」が格納される。そして、乱数生成回路 4 が出力した乱数値 N に基づいて極性パターンテーブルが選択されると、L U T 5 において、当該極性パターンテーブルを示す行の B i t R は「 1 」に設定される。L U T 5 の全ての行の B i t R が「 1 」になったとき、B i t R は全て「 0 」に再設定される。また、乱数生成回路 4 が出力した乱数値 N に対応づけられた極性パターンテーブルを示す行の B i t R が既に「 1 」に設定されているとき、当該極性パターンテーブルから極性指示ビットデータ R E V d は読み込まれない。この場合には、B i t R が「 0 」に設定された極性パターンテーブルに対応づけられている乱数値 N が次に出力されたときに、当該極性パターンテーブルから極性指示ビットデータ R E V d が読み込まれる。このように、B i t R は、1 極性平衡期間内において各極性パターンテーブルが既に選択されたか否かを識別するためのフラグとしての意味を有する。例えば、図 1 1 に示す L U T 5 からは、或る極性平衡期間において、識別子 K = 「 0 0 H 」で特定される極性パターンテーブルと識別子 K = 「 0 2 H 」で特定される

10

20

30

40

50

極性パターンテーブルとが既に読み込まれていることが把握される。

【 0 0 5 3 】

以上の構成によれば、乱数生成回路 4 からは或る乱数値 N が 1 極性平衡期間内に複数回出力されてもよい。これにより、乱数生成回路 4 の回路構成が簡単になる。このため、容易に不規則な極性パターンを発生することができる。

【図面の簡単な説明】

【 0 0 5 4 】

【図 1】本発明の一実施形態に係る液晶表示装置の全体構成を示すブロック図である。

【図 2】上記実施形態における表示制御回路の詳細な構成を示すブロック図である。

【図 3】上記実施形態における画素電圧の極性の変化を示す極性変化図である。

10

【図 4】上記実施形態におけるフレーム期間毎のブロック内の画素形成部の極性を示す極性図である。

【図 5】上記実施形態における L U T の構成図である。

【図 6】上記実施形態における乱数値と L U T の識別子との対応づけを示す図である。

【図 7】上記実施形態における 1 極性平衡期間内の極性変化図および信号波形図である。

【図 8】上記実施形態における 1 極性平衡期間内の各画素形成部の極性を示す極性図である。

【図 9】第 1 の変形例における画素電圧の極性の変化を示す極性変化図である。

【図 10】第 2 の変形例における 1 極性平衡期間内の各画素形成部の極性を示す極性図である。

20

【図 11】第 3 の変形例における L U T の構成図である。

【図 12】1 H 反転駆動および 1 H ドット反転駆動における画素電圧の極性の変化を示す極性変化図である。

【図 13】2 H 反転駆動および 2 H ドット反転駆動における画素電圧の極性の変化を示す極性変化図である。

【図 14】1 H 反転駆動と 2 H 反転駆動とを切り替える駆動方式における画素電圧の極性の変化を示す極性変化図である。

【符号の説明】

【 0 0 5 5 】

2 ... タイミングジェネレータ

30

3 ... 極性指示信号生成回路

4 ... 乱数生成回路

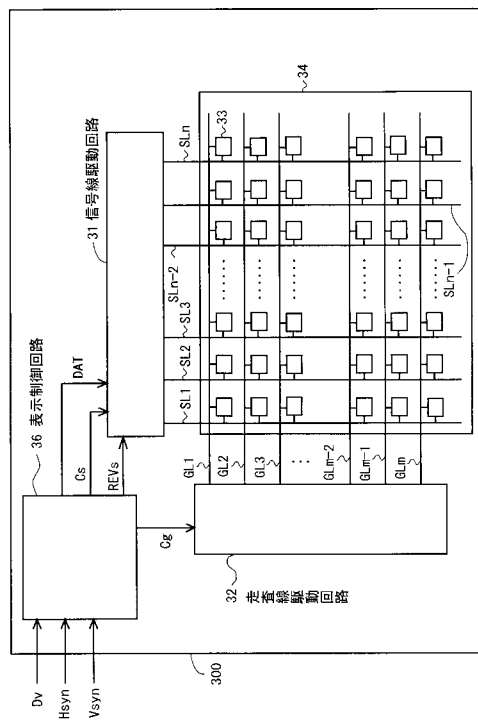
5 ... ルックアップテーブル (L U T)

3 1 ... 映像信号線駆動回路

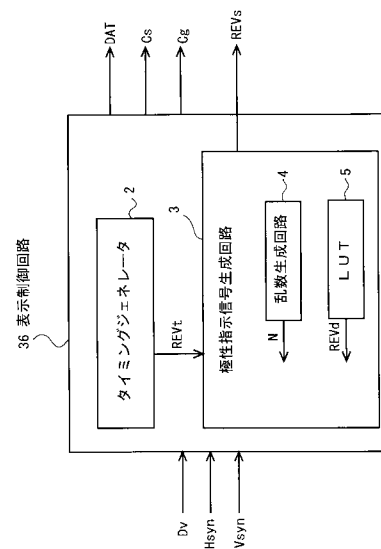
3 2 ... 走査信号線駆動回路

3 6 ... 表示制御回路

【図 1】



【図 2】



【図 3】

	1 画素	2 画素	3 画素	4 画素	5 画素	6 画素	7 画素	8 画素	9 画素	10 画素	11 画素	12 画素	13 画素	14 画素	15 画素	16 画素	...
GL1	+	+	-	-	+	-	-	+	-	+	-	+	-	+	-	+	...
GL2	+	-	-	+	-	+	-	+	-	+	-	+	-	+	-	+	...
GL3	-	+	+	-	+	-	+	-	+	-	+	-	+	-	+	-	...
GL4	-	-	+	+	-	+	+	-	+	-	+	-	+	-	+	-	...

各フレームでの極性変化

【図 4】

(a)	SL1	SL2	SL3	SL4
GL1	+	-	+	-
GL2	+	-	+	-
GL3	-	+	-	+
GL4	-	+	-	+

(b)	SL1	SL2	SL3	SL4
GL1	-	+	-	+
GL2	-	+	-	+
GL3	+	-	+	-
GL4	+	-	+	-

(c)	SL1	SL2	SL3	SL4
GL1	+	-	+	-
GL2	-	+	-	+
GL3	+	-	+	-
GL4	-	+	-	+

(d)	SL1	SL2	SL3	SL4
GL1	-	+	-	+
GL2	+	-	+	-
GL3	-	+	-	+
GL4	+	-	+	-

[illegible]

フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 1 K
G 0 9 G 3/20 6 2 3 D
G 0 9 G 3/20 6 3 1 V
G 0 9 G 3/20 6 4 1 C
G 0 9 G 3/20 6 7 0 K

(56)参考文献 特開昭 6 3 - 0 7 4 0 3 6 (J P , A)
特開 2 0 0 0 - 2 3 5 3 7 5 (J P , A)
特開平 1 1 - 2 0 2 2 8 8 (J P , A)
特開 2 0 0 2 - 2 4 4 6 2 1 (J P , A)
特開平 1 0 - 2 5 3 9 3 9 (J P , A)
特開平 1 1 - 2 8 2 4 3 4 (J P , A)
特開 2 0 0 2 - 1 4 9 1 1 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置，驱动电路及其驱动方法		
公开(公告)号	JP4148876B2	公开(公告)日	2008-09-10
申请号	JP2003375328	申请日	2003-11-05
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	細谷幸彦		
发明人	細谷 幸彦		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3614 G09G3/2092 G09G2320/0204 G09G2320/0247		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.611.E G09G3/20.621.B G09G3/20.621.K G09G3/20.623.D G09G3/20.631.V G09G3/20.641.C G09G3/20.670.K G09G3/20.611.J G09G3/20.631.U		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA33 2H093/NA34 2H093/NA43 2H093/NC28 2H093/NC34 2H093/NC41 2H093/ND10 2H193/ZA04 2H193/ZC02 2H193/ZC04 2H193/ZC05 2H193/ZC13 2H193/ZC14 2H193/ZC15 2H193/ZC20 5C006/AA16 5C006/AC11 5C006/AC26 5C006/AC27 5C006/AC28 5C006/AF06 5C006/AF13 5C006/AF44 5C006/AF51 5C006/BC11 5C006/BF24 5C006/BF27 5C006/BF42 5C006/FA04 5C006/FA23 5C006/FA37 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/EE26 5C080/GG14 5C080/GG17 5C080/JJ02 5C080/JJ04		
代理人(译)	岛田彰		
其他公开文献	JP2005140891A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过在驱动液晶时抑制由于施加到每个像素形成部分的电压的极性改变图案本身引起的闪烁，在有源矩阵型液晶显示装置中实现良好的显示质量。解决方案：用于在显示屏上设置像素形成部分的像素电压极性的多个极性模式表预先存储在LUT5中，并且每个表以这样的方式设置：产生正极性和负极性相同的数量的当为每个选择多个极性模式表时，每个像素形成部分的次数。极性指示信号生成电路3基于随机值生成电路4输出的随机值N来选择极性模式表，并基于极性模式表输出极性指示信号REV_s。视频信号线驱动电路输出视频信号，使得具有基于极性指示信号REV_s的极性的电压被施加到每个像素形成部分。Z

16 像素	+	-	+	-
15 像素	-	-	+	+
14 像素	+	+	-	-
13 像素	-	+	-	+
12 像素	+	-	+	-
11 像素	-	+	-	+
10 像素	+	+	-	-
9 像素	-	-	+	+
8 像素	+	+	-	-
7 像素	-	-	+	+
6 像素	-	+	-	+
5 像素	+	-	+	-
4 像素	-	+	-	+
3 像素	-	-	+	+
2 像素	+	-	+	-
1 像素	+	+	-	-