

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-184578  
(P2006-184578A)

(43) 公開日 平成18年7月13日(2006.7.13)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G02F 1/133 (2006.01)</b>	G02F 1/133 520	2H093
<b>G09F 9/35 (2006.01)</b>	G02F 1/133 550	5C006
<b>G09G 3/20 (2006.01)</b>	G09F 9/35	5C080
<b>G09G 3/36 (2006.01)</b>	G09G 3/20 612D	5C094
	G09G 3/20 670Q	

審査請求 未請求 請求項の数 5 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願2004-378260 (P2004-378260)  
(22) 出願日 平成16年12月27日 (2004.12.27)

(71) 出願人 302020207  
東芝松下ディスプレイテクノロジー株式会社  
東京都港区港南4-1-8  
(74) 代理人 100058479  
弁理士 鈴江 武彦  
(74) 代理人 100091351  
弁理士 河野 哲  
(74) 代理人 100088683  
弁理士 中村 誠  
(74) 代理人 100108855  
弁理士 蔵田 昌俊  
(74) 代理人 100075672  
弁理士 峰 隆司

最終頁に続く

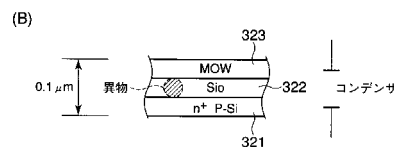
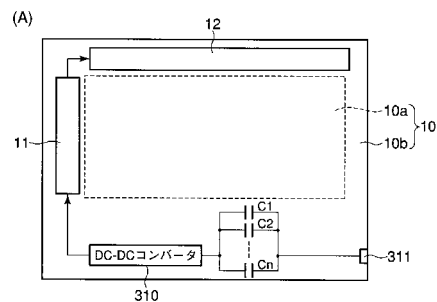
(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】

【課題】 致命的なダメージを与える電源系統の回路で不良が発生しても、回復可能な対策を施し、致命的な不良率を格段と抑えることができるようにする。

【解決手段】 アレイ基板10の周辺領域には、走査線駆動回路11、信号線駆動回路12、DC-DCコンバータ310が構築される液晶表示装置において、前記DC-DCコンバータの入力端、前記ガラス基板の外の入力端子との間には、並列に複数の結合コンデンサC1-Cnを形成するものである。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

ガラス基板上に表示領域と周辺領域とが設定され、表示領域には複数の走査線と複数の信号線とが交差し、この交差部の近傍には、画素が構築されており、前記周辺領域には、前記複数の走査線を駆動するための走査線駆動回路、及び前記複数の信号線に信号を与えるための信号線駆動回路、及び前記走査線駆動回路、前記信号線駆動回路に対して電源を供給するためのDC-DCコンバータが構築される液晶表示装置において、

前記DC-DCコンバータの入力端、前記ガラス基板外の入力端子との間には、並列に複数の結合コンデンサを形成していることを特徴とする液晶表示装置。

## 【請求項 2】

前記複数の結合コンデンサは、全体容量をC1ナノファラッド(nF)であり、個数がn又は(n+1)であるとする、個々の結合コンデンサの容量が(C1/n)であることを特徴とする請求項1記載の液晶表示装置。

## 【請求項 3】

前記DC-DCコンバータは、並列の複数の小DC-DCコンバータから構成され、それぞれの小DC-DCコンバータの入力端と前記ガラス基板外の入力端子との間には、それぞれ小結合コンデンサを形成していることを特徴とする請求項1記載の液晶表示装置。

## 【請求項 4】

ガラス基板上に表示領域と周辺領域とが設定され、表示領域には複数の走査線と複数の信号線とが交差し、この交差部の近傍には、画素が構築されており、前記周辺領域には、前記複数の走査線を駆動するための走査線駆動回路、及び前記複数の信号線に信号を与えるための信号線駆動回路、及び前記走査線駆動回路、前記信号線駆動回路に対して電源を供給するためのDC-DCコンバータが構築される液晶表示装置の製造方法において、

前記DC-DCコンバータの入力端、前記ガラス基板外の入力端子との間には、並列に複数の結合コンデンサを形成し、

前記複数の結合コンデンサのうち不良コンデンサを検出し、

前記不良コンデンサを削除処理する

ことを特徴とする液晶表示装置の製造方法。

## 【請求項 5】

上記した不良コンデンサを削除処理し、電源系統の復活が得られた状態で、この電源系統を動作させながら、上記信号線駆動回路、走査線駆動回路の点検を行う工程を有したことを特徴とする請求項4記載の液晶表示装置の製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は液晶表示装置及びその製造方法に係わり、特に不良率を低減できるようにしたものである。

## 【背景技術】

## 【0002】

液晶表示装置は、液晶表示パネルと、この液晶表示パネルの背面側に配置されたバックライト装置と、これらバックライト装置と液晶表示パネルを一体化したフレーム筐体とで構成されている。

## 【0003】

ここでアレイ基板として、ガラス基板上に半導体物質を用いて、回路を一体に構築している。回路としては、表示領域上で2次元に配列された複数の画素群、走査線を駆動する走査線駆動回路、信号線を駆動する信号線駆動回路、これらの回路を駆動するための電源を得るためのDC-DCコンバータがある(例えば特許文献1参照)。

【特許文献1】特開2003-186045号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

10

20

30

40

50

## 【0004】

しなしながら、ガラス基板上に多くの回路ブロックを構築しようとする、それだけ不良率も多くなる。特に、電源系統の回路に不良が発生した場合は、その他の回路が正常であっても、致命的である。

## 【0005】

そこでこの発明は、致命的なダメージを与える電源系統の回路で不良が発生しても、回復可能な対策を施し、致命的な不良率を格段と抑えることができるようにした液晶表示装置とその製造方法を提供することを目的とするものである。

## 【課題を解決するための手段】

## 【0006】

ガラス基板上に表示領域と周辺領域とが設定され、表示領域には複数の走査線と複数の信号線とが交差し、この交差部の近傍には、画素が構築されており、前記周辺領域には、前記複数の走査線を駆動するための走査線駆動回路、及び前記複数の信号線に信号を与えるための信号線駆動回路、及び前記走査線駆動回路、前記信号線駆動回路に対して電源を供給するためのDC-DCコンバータが構築される液晶表示装置において、前記DC-DCコンバータの入力端、前記ガラス基板外の入力端子との間には、並列に複数の結合コンデンサを形成している。

## 【発明の効果】

## 【0007】

上記の手段により、コンデンサの1つに不良が発生しても、このコンデンサを除去或いはコンデンサのラインをカットすることで、他の残ったコンデンサによる結合容量が機能するようになり、全体回路の致命的な不良を回復させることができる。

## 【発明を実施するための最良の形態】

## 【0008】

以下、図面を参照してこの発明の実施の形態を説明する。図1はこの発明が適用された液晶表示装置の概観を示す図である。液晶表示装置は、ポリシリコンタイプであり、アレイ基板10と、アレイ基板20に対向する対向基板20と、アレイ基板10と対向基板20との間に保持される液晶層(図示せず)を備える。

## 【0009】

アレイ基板10と対向基板20とは、液晶層を取り囲む配置される外縁シール部材(図示せず)により貼り合わせられ、一体化されている。液晶層を形成する液晶組成物は、アレイ基板10と対向基板20と貼り合わせ後に、液晶注入口から注入され、この注入の後、封止部材により封止される。

## 【0010】

上記の液晶表示パネル100のアレイ基板10では、上記外縁シール部材の内側で表示領域10aを形成し、また表示領域10aの周囲には、周辺領域10bを形成している。周辺領域10bには、走査線駆動回路11、信号線駆動回路12が配置される。走査線駆動回路11は後述する走査線Yを駆動し、信号線駆動回路12は後述する信号線に画素信号を供給する。

## 【0011】

アレイ基板10は、表示領域10aにおいて、図2に示すようにマトリックス状に配置された $m \times n$ 個の画素電極51、これら画素電極51の行に沿って配置された $n$ 本の走査線Y(Y1-Yn)、これら画素電極51の列方向に沿って配置された $m$ 本の信号線X(X1-Xm)を形成されている。

## 【0012】

また、画素電極51に対応して走査線Y1-Yn、信号線X1-Xmの交差位置近傍に画素スイッチとしての薄膜トランジスタ(画素TFE)61が形成されている。さらに、画素電極51の行に沿って配置される $n$ 本の補助容量線52を有する。

## 【0013】

走査線Y1-Ynは信号線X1-Xmとほぼ直交し、補助容量線52とほぼ平行に配置

10

20

30

40

50

される。各補助容量線 5 2 は、対向電極駆動回路などから対向電位として得られる所定電位に設定されている。これにより、対応する行の画素電極 5 1 との間で容量結合が生じ、補助容量 5 3 が形成されている。2 1 0 は、対向基板 2 0 に形成されている透明な共通電極である。

#### 【0014】

走査線駆動回路 1 1 で所望のラインの走査線を選択し、画素 T F T をオンし、信号線駆動回路 2 0 から各画素に対応した R G B の画像信号を与えると、画素電極と共通電極間に電界が生じる。これにより、所望の位置の画素の液晶層を選択的に駆動することができ、表示領域全体でみるとカラー画像を形成することになる。

#### 【0015】

図 3 には、この発明の特徴的な部分を示している。周辺領域 1 0 b には、D C - D C コンバータ 3 1 0 が形成されている。この D C - D C コンバータ 3 1 0 の出力は、走査線駆動回路 1 1、信号線駆動回路 1 2 の電源或いは電圧供給部に与えられる。ここで、アレイ基板 1 0 には、D C 電源供給用の端子 3 1 1 が設けられている。そしてこの端子 3 1 1 と D C - D C コンバータ 3 1 0 の入力部との間には、結合コンデンサとして比較的容量の大きな（例えば 1 ナノファラッド = 1 n F）コンデンサが設けられる。しかしこのコンデンサは、並列接続された小コンデンサ C 1 , C 2 , ... C n として構築されている。

10

#### 【0016】

ここで、例えば小コンデンサ C 1 , C 2 , ... C n の個数は 5 個、又は 6 個であり、容量が 0 . 2 n F に設計されている。ここで、例えば 1 つの小コンデンサが不良となったとしても、5 個の場合は、全体容量は 0 . 8 n F となるし、6 個の場合は 1 n F となる。全てが正常であった場合は、5 個の場合は、全体容量は 1 . 0 n F となるし、6 個の場合は 1 . 2 n F となる。1 n F ± 0 . 2 n F は、動作上は問題ない範囲である。コンデンサが不良となる要因としては、製造 雰囲気中でほこり、ごみなどが付着することがあげられる。

20

#### 【0017】

コンデンサ形成のための状態は、例えば図 3 ( B ) にあるように、ポリシリコン層 3 2 1 とモリブデンタングステン層 3 2 3 との間にシリコン酸化膜層 3 2 2 を形成した状態である。ここで中間の層 3 2 2 に製造中に異物が混入すると、このコンデンサはショートされた状態となり、機能しなくなる。

30

#### 【0018】

そこで、このような部分は、例えばアレイ基板製造時の点検時に、レーザビームなどでカットする。つまり小コンデンサの並列回路から不良のものを除去するのである。これにより、致命的な不良品であったものを復活させることが可能となり、歩留まりを向上できる。

#### 【0019】

図 4 ( A ) には、上記した小コンデンサ C 1 - C n のうちコンデンサ C n が不良となった場合を示し、図 4 ( B ) には、コンデンサ C n の部分を削除した様子を示している。図 4 ( C ) には、アレイ基板の構築中に、検査を行う工程を示している（ステップ S T 1 - S T 4）。さらに絶縁膜・保護膜などの構築を行った後にアレイ基板を完成させる。

40

#### 【0020】

検査工程においては、最初に電源系統のチェックを行うことが好ましい（ステップ S T 2 - S T 4）。これはせっかく時間を電源系統以外の検査を行い、最後に電源系統の復活が不可能であることが分かると、多大な時間を浪費するからである。

#### 【0021】

電源系統のチェックを行い、不良コンデンサがあり、復活の可能性がある場合は、復活処理のために、不良コンデンサを削除する（ステップ S T 3、S T 4）。以後は次のチェック工程に移行する。この場合は、電源系統が復活しているので、実際にデバイスを電源系統の電位を用いて駆動しながら検査を行うことが可能となり、より現実的な動作チェックを行うことができる。つまり、上記信号線駆動回路、走査線駆動回路、画素などの点検

50

を、上記の電源系統の電源出力を用いて行うことができる。最後に絶縁膜・保護膜等の構築を行った後、アレイ基板を完成させる。

【0022】

この発明は上記の実施の形態に限定されるものではなく、図5に示すような構成であっても構わない。即ちこの実施形態は、コンデンサとDC-DCコンバータの直列回路を、複数並列接続して構成している。コンデンサC1-Cnは、DC-DCコンバータ310-1から310-nに対応している。この場合、アレイ基板10の周辺領域10bの面積は広くする必要はあるが、液晶表示装置が極小型の携帯用でなく、大型の据え置き型のものであれば、このような並列回路を構成することに関して問題はない。

【0023】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【図面の簡単な説明】

【0024】

【図1】本発明が適用された液晶表示装置の外観を説明するための概略図。

【図2】図1のアレイ基板上に形成された画素配置状態を示す説明図。

【図3】本発明の特徴部を取り出して示す説明図。

【図4】本発明の液晶表示装置の製造工程でコンデンサ回路が変化した様子を説明するために示す説明図。

【図5】本発明の他の実施の形態を示す説明図。

【符号の説明】

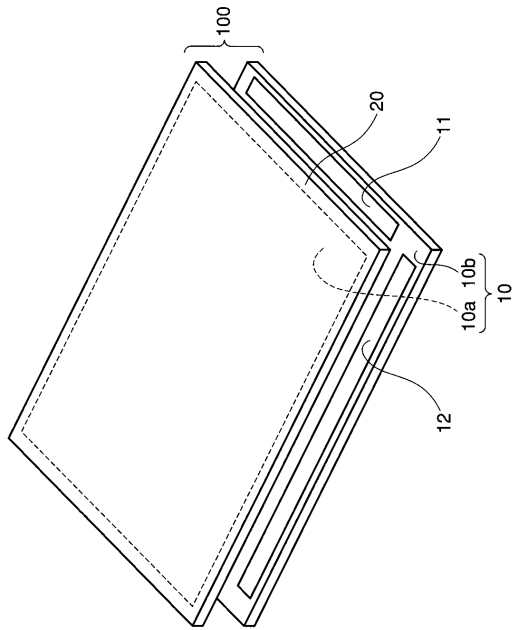
【0025】

10...アレイ基板、20...対向基板、11...走査線駆動回路、12...信号線駆動回路、310-1...DC-DCコンバータ、C1-Cn...小コンデンサ。

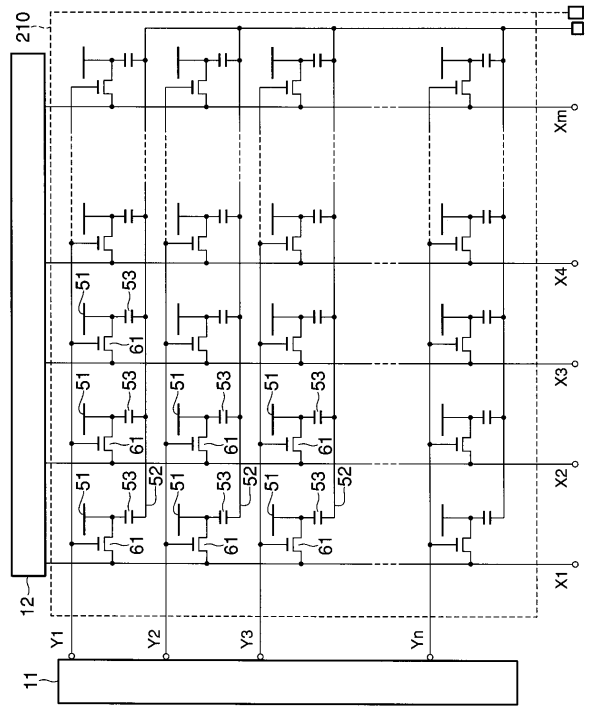
10

20

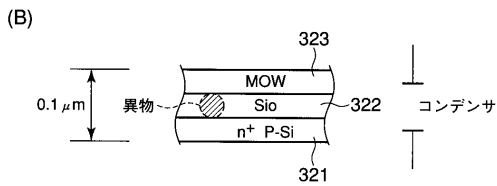
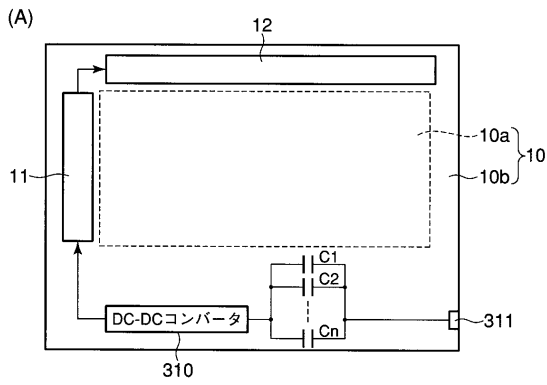
【図1】



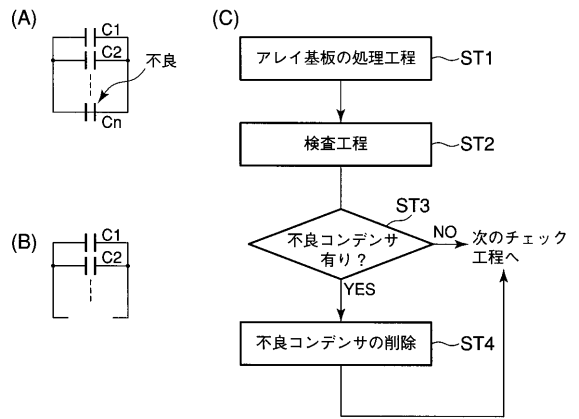
【図2】



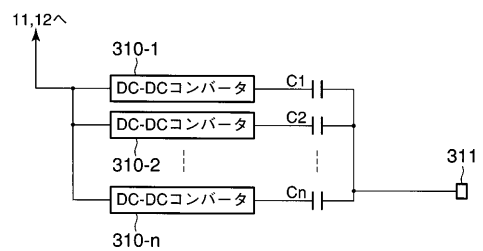
【図3】



【図4】



【図5】



## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
G 0 9 G 3/36

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 佐々木 寧

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H093 NC05 NC34 NC35 NC59 NC62 ND48 ND53 ND56

5C006 BC02 BC20 BF37 BF42 BF46 EB01 FA51

5C080 AA10 BB05 DD28 FF03 FF11 JJ02 JJ06 JJ07

5C094 AA31 AA41 BA03 BA43 CA19 DA09

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">JP2006184578A</a>	公开(公告)日	2006-07-13
申请号	JP2004378260	申请日	2004-12-27
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	佐々木 寧		
发明人	佐々木 寧		
IPC分类号	G02F1/133 G09F9/35 G09G3/20 G09G3/36		
FI分类号	G02F1/133.520 G02F1/133.550 G09F9/35 G09G3/20.612.D G09G3/20.670.Q G09G3/36		
F-TERM分类号	2H093/NC05 2H093/NC34 2H093/NC35 2H093/NC59 2H093/NC62 2H093/ND48 2H093/ND53 2H093/ND56 5C006/BC02 5C006/BC20 5C006/BF37 5C006/BF42 5C006/BF46 5C006/EB01 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD28 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ06 5C080/JJ07 5C094/AA31 5C094/AA41 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 2H193/ZA04 2H193/ZK01		
代理人(译)	河野 哲 中村 诚		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：即使在电源系统的电路中发生故障导致致命的损坏，并且显著地抑制致命部分缺陷，也采取可恢复的措施。解决方案：液晶显示装置具有扫描线驱动电路11，信号线驱动电路12和构造在阵列基板10的外围区域中的DC-DC转换器310，其中多个耦合电容器C1至Cn在DC-DC转换器的输入端子和玻璃基板的外部输入端子之间制造并联。

