

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-53793

(P2004-53793A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int.Cl.⁷

G02F 1/1345

F I

G02F 1/1345

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号 特願2002-209251 (P2002-209251)

(22) 出願日 平成14年7月18日 (2002.7.18)

(71) 出願人 000103747

オプトレックス株式会社

東京都荒川区東日暮里五丁目7番18号

(74) 代理人 100081282

弁理士 中尾 俊輔

(74) 代理人 100085084

弁理士 伊藤 高英

(74) 代理人 100115314

弁理士 大倉 奈緒子

(74) 代理人 100117190

弁理士 玉利 房枝

(74) 代理人 100120385

弁理士 鈴木 健之

最終頁に続く

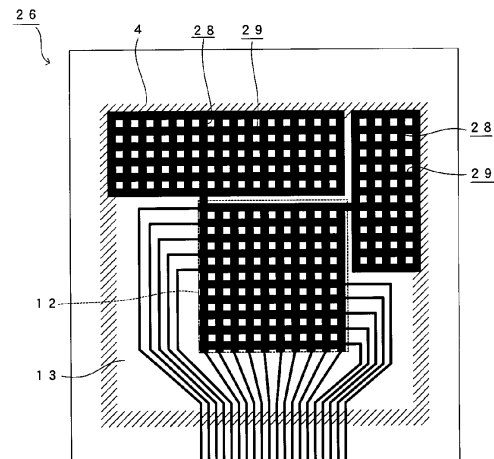
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 非表示領域における帯電解消時間が有効に短縮された液晶表示装置を提供する。

【解決手段】 両透明基板2、3上のダミー電極28、29を、両透明基板2、3を重ね合わせた状態において平面網目形状となるように形成する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

シールを介して互いに貼り合わされた二枚の透明基板の両内側表面における表示領域上に表示電極が形成され、表示領域の外側の非表示領域上に、両透明基板における少なくとも前記非表示領域を互いに同電位にするためのダミー電極が形成され、前記透明基板の外側に偏光板を備えた液晶表示装置において、
前記両透明基板上のダミー電極が、両透明基板を重ねた状態において平面網目形状となるように形成されていることを特徴とする液晶表示装置。

【請求項 2】

前記ダミー電極の外側に外部電極を対向させてなるアレスタ構造を有することを特徴とする請求項 1 に記載の液晶表示装置。 10

【請求項 3】

前記アレスタ構造の上に、表面抵抗が 1×10^8 乃至 $2 \times 10^{13} \Omega/\square$ とされた表面抵抗調整膜が形成されていることを特徴とする請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、液晶表示装置に係り、特に、液晶表示パネルを構成する二枚の透明基板の非表示領域を互いに同電位にするためのダミー電極が形成され、異常点灯や表示不良を防止するのに好適な液晶表示装置に関する。 20

【0002】

【従来の技術】

図 1 2 は、従来から採用されていた液晶表示装置の基本的構成を示した模式的断面図であり、この液晶表示装置 1 は、ガラス等からなるフロント側およびリヤ側の二枚の透明基板 2, 3 を有している。両透明基板 2, 3 は、内部に図示しない導電性のビーズが混入された枠状のシール 4 によって上下に所定の間隙を設けつつ互いに貼り合わされており、両透明基板 2, 3 および前記シール 4 によって囲繞された空間内には、液晶 5 が封入されている。

【0003】

両透明基板 2, 3 の互いに対向する両内側表面上には、ITO（酸化インジウムスズ）等からなる透明電極 7, 8 が形成されている。 30

【0004】

前記両透明基板 2, 3 のうち、一方の透明基板 2 は、他方の透明基板 3 よりも平面寸法が大きく形成されており、この大きく形成された部分は、前記透明電極 8 から引き出されたリード端子 8 a が形成された端子部 2 a とされている。この端子部 2 a の上には、図示はしないが、リード端子 8 a を介して液晶 5 に対して液晶駆動電圧を印加するための液晶駆動用 IC が接続されるようになっている。

【0005】

前記両透明電極 7, 8 の表面には、所定のラビング処理が施された配向膜 9 が形成されており、この配向膜 9 によって液晶分子の初期配向が規制されるようになっている。 40

【0006】

また、両透明基板 2, 3 の外側には、透過光の振動方向を規制するための一対の偏光板 10, 11 が配設されている。

【0007】

ところで、このような液晶表示装置 1 においては、従来から、検査工程等において発生する静電気によって表示領域や非表示領域に異常点灯あるいは表示不良が生じることが問題とされていた。かかる問題は、特に検査工程において偏光板 10 の保護膜を剥離する際に顕著なものとなっていた。

【0008】

そこで、このような問題を解決すべく、従来から、検査工程中に生じる帯電を解消するこ 50

とを目的とした設計が実用化されていた。

【0009】

図13および図14は、このような帯電の解消を目的とした従来の電極パターンの設計の一例を示したものである。

【0010】

図13および図14に示すように、両透明基板2, 3の内側表面上における中央部分の一定領域は、液晶表示を行うための表示領域12とされており、この表示領域12の外側は、非表示領域13とされている。

【0011】

前記両透明基板2, 3の表示領域12の上には、縞状の表示電極15, 16が互いに交差するように形成されており、両表示電極15, 16の交差部分によってドットマトリクスの1画素が形成されるようになっている。

【0012】

前記両透明基板2, 3における非表示領域13の上には、表示電極15, 16に接続された引き回し配線18, 19が形成されており、引き回し配線18, 19によって表示電極15, 16に液晶駆動電圧を印加することができるようになっている。

【0013】

また、前記非表示領域13の上には、前記表示電極15, 16の一部に連設された縞状のダミー電極20, 21が前記シール4のほぼ中央に至る位置まで形成されている。

【0014】

さらに、前記非表示領域13の上には、前記表示電極15, 16に連設されたダミー電極20, 21とは異なり、前記表示電極15, 16とは別体とされた縞状のダミー電極22, 23が、前記表示電極15, 16と所定の間隙を設けて前記シール4に至る位置まで形成されている。

【0015】

また、図13および図14からも分かるように、両透明基板2, 3を重ねた状態において、一方の透明基板における表示電極15, 16に連設されたダミー電極20, 21または引き回し配線18, 19と、他方の透明基板における表示電極15, 16と別体に形成されたダミー電極22, 23とは、互いに対向するようにほぼ同一の平面形状に形成されている。

【0016】

そして、両透明基板2, 3の互いに対向するダミー電極同士、または、両透明基板2, 3の前記引き回し配線18, 19と対向するダミー電極とは、シール4に混入された導電性のビーズを通じて互いに同電位にされている。

【0017】

従って、前記ダミー電極20, 21, 22, 23を介して両透明基板2, 3の表示領域12および非表示領域13を互いに同電位にすることができ、これによって、表示領域12および非表示領域13に生じる帯電を解消するようになっていた。

【0018】

【発明が解決しようとする課題】

しかし、従来においては、互いに対向する前記ダミー電極20, 21, 22, 23を縞状に形成していたことにより、図15における破線の枠内、例えばダミー電極20, 23の互いに隣位する縞状パターンの間に電荷が溜まり易くなっていた。

【0019】

この結果、従来の電極パターンの設計では非表示領域13において異常点灯が継続し、非表示領域13における異常点灯や表示不良が解消されるまでの時間である帯電解消時間を短縮するには不十分であった。

【0020】

本発明はこのような問題点に鑑みなされたもので、非表示領域における帯電解消時間を有効に短縮することができる液晶表示装置を提供することを目的とするものである。

【0021】

【課題を解決するための手段】

前記目的を達成するため本発明の請求項1に係る液晶表示装置の特徴は、前記両透明基板上のダミー電極が、両透明基板を重ね合わせた状態において平面網目形状となるように形成されている点にある。

【0022】

そして、このような構成を採用したことにより、両透明基板を重ねた状態における前記ダミー電極の平面上の占有面積を大きくすることができ、非表示領域上に帯電した電荷を逃がし易くすることができるので、非表示領域における帯電解消時間を短縮化することができる。

10

【0023】

請求項2に係る液晶表示装置の特徴は、請求項1において、前記ダミー電極の外側に外部電極を対向させてなるアレスタ構造を有する点にある。

【0024】

そして、このような構成を採用したことにより、非表示領域に帯電した電荷をアレスタ構造によってさらに効率的に除去することができる。

【0025】

請求項3に係る液晶表示装置の特徴は、請求項2において、前記アレスタ構造の上に、表面抵抗が 1×10^8 乃至 $2 \times 10^{13} \Omega/\square$ とされた表面抵抗値調整膜が形成されている点にある。

20

【0026】

そして、このような構成を採用したことにより、アレスタ構造の表面抵抗を好適な範囲まで低下させることによって非表示領域の帯電解消時間をさらに有効に短縮化することができる。

【0027】

【発明の実施の形態】

以下、本発明に係る液晶表示装置の実施形態について図1乃至図11を参照して説明する。

【0028】

なお、従来と基本的構成の同一もしくはこれに類する箇所については、同一の符号を用いて説明する。

30

【0029】

本実施形態における液晶表示装置は、表示領域の外側に、非表示領域上に帯電した電荷を除去するダミー電極が形成されている点において従来と基本的に同様である。

【0030】

ただ、図1乃至図3に示すように、本実施形態における液晶表示装置26は、両透明基板2、3のダミー電極28、29が、両透明基板2、3を重ねた状態において平面網目形状となるように形成されている点で、従来と特徴的な差異を有している。

【0031】

すなわち、図1および図2に示すように、二枚の透明基板2、3の各非表示領域13における互いに対向する位置には、ITO等からなるダミー電極28、29が形成されている。

40

【0032】

前記各ダミー電極28、29は、それぞれ、表示電極15、16に平行な縞状パターン28a、29aと、シール4の形成領域のほぼ中央位置に前記縞状パターン28a、29aに直交するように形成された帯状パターン28b、29bとからなる櫛形状に形成されている。

【0033】

そして、図1および図2の透明基板2、3を互いに重ねた状態において、前記両ダミー電極28、29は、図3に示すように、平面形状が網目形状を呈するようになっている。

50

【0034】

このようにダミー電極28, 29を平面網目形状となるように形成すれば、両透明基板2, 3を重ねた状態における前記ダミー電極28, 29の平面上の占有面積を大きくすることができる。

【0035】

これにより、例えば、図4において破線の枠で囲んだ枠内に存在する電荷を、ダミー電極28, 29に捕獲し易くすることができ、この結果、ダミー電極28, 29を介して非表示領域13に溜まった電荷を容易に除去することができる。

【0036】

従って、従来のダミー電極20, 21, 22, 23の構成に比べて帯電解消時間を短縮化することができるようになっている。 10

【0037】

なお、図1および図2に示すように、一方の透明基板の非表示領域13における他方の透明基板の引き回し配線18, 19に対向する位置にも、ITO等からなるダミー電極34, 35が引き回し配線18, 19と同一の形状に形成されている。本実施形態においては、前記ダミー電極34, 35と、これに対向する引き回し配線18, 19とを前記のように両透明基板2, 3を重ねた状態において平面網目形状になるように形成してもよい。

【0038】

この場合、非表示領域13における引き回し配線18, 19の形成部分についても帯電解消時間を有効に短縮化することができる。 20

【0039】

また、図1および図2に示すように、各ダミー電極28, 29における1本ないし複数本（図1、図2において1本）の縞状パターン28a, 29aを、これに対峙する表示電極15, 16における1本ないし複数本（図1、図2において1本）の縞状パターンと連設するようにしてもよい。

【0040】

さらに、図5乃至図7に示すように、ダミー電極28, 29をシール4の外側に至る位置まで形成するようにしてもよい。この場合、シール4の外側に表出したダミー電極28, 29の部位によって空中放電を生じさせることも可能となるため、より有効に非表示領域13における帯電解消時間を短縮化することができる。 30

【0041】

また、図8乃至図10に示すように、非表示領域13に生じた電荷を放電によって除電するアレスタ構造31を設けるようにしてもよい。

【0042】

このアレスタ構造31は、各ダミー電極28, 29の外側の近傍位置に、各ダミー電極28, 29の縞状パターン28a, 29aに沿った縞状の外部電極32, 33を有している。

【0043】

前記外部電極32, 33における前記ダミー電極28, 29に臨む内側の端部と、前記ダミー電極28, 29における前記外部電極32, 33に臨む外側の端部とは、互いに対向する突起状に形成されている。 40

【0044】

このようなアレスタ構造31によれば、非表示領域13に生じた電荷を放電によって効率的に除去することができ、この結果、非表示領域13の帯電解消時間をさらに有効に短縮化することができる。

【0045】

さらに、アレスタ構造31の上に、表面抵抗が 1×10^8 乃至 $2 \times 10^{13} \Omega/\square$ とされた表面抵抗値調整膜を形成するようにしてもよい。

【0046】

このような表面抵抗値調整膜を形成すれば、アレスタ構造31の抵抗を好適な値にするこ 50

とによって非表示領域 1 3 の帯電解消時間をさらに有効に短縮化することができる。

【0047】

次に、本実施形態における液晶表示装置に対して行った帯電解消時間の測定試験の試験結果について説明する。

【0048】

なお、本試験においては、本実施形態における液晶表示装置として、以下の実施例 1 乃至 3 に示す 3 個の試料と、比較対照として、比較例に示す 1 個の試料とを用意した。

【0049】

まず、実施例 1 の試料は、非表示領域における引き回し配線が形成された領域以外の領域に、ITO からなるダミー配線を前述のように平面網目形状に形成した後、所定の製造工程を経て完成された試料であり、電極パターンは、図 1 乃至図 3 に示したものと同様である。 10

【0050】

実施例 2 の試料は、実施例 1 におけるダミー電極の外側に外部電極を形成したアレスタ構造を有する試料であり、電極パターンは、図 8 乃至図 10 に示したものと同様である。

【0051】

アレスタの先端形状は、図 11 に示す先端角度 $\alpha = 120^\circ$ 、先端間距離 $L = 20 \mu m$ とした。

【0052】

実施例 3 の試料は、実施例 2 におけるアレスタ構造の上にさらに表面抵抗値調整膜として、絶縁膜（触媒化成社製、商品名 GETR-70B）を形成し、その上に配向膜（チッソ社製、商品名 X-407）を形成した試料である。 20

【0053】

比較例の試料は、帯電対策としてのダミー配線が形成されていない試料である。

【0054】

このような各試料を用いて、非表示領域における帯電解消時間を測定した。

【0055】

なお、帯電解消時間の測定は、ESD 試験機として ESS-200AX（ノイズ研製）を用い、+10kV の直流電圧を接触放電方式で 0.5 秒間で 2 回印加し、印加後から非表示領域の点灯が消灯するまでの時間を測定した。なお、このとき、室温は 24° 湿度は 53% であった。 30

【0056】

その結果を以下の表 1 に示す。

【0057】

【表 1】

試 料	帯電解消時間
実施例 1	33 秒
実施例 2	32 秒
実施例 3	15 秒
比較例	179 秒

【0058】

表 1 に示すように、実施例 1 乃至 3 の試料は、帯電解消時間が 15 秒、32 秒、33 秒で 50

あるのに対し、比較例の試料は、１７９秒の時間を要した。

【００５９】

この結果から、本発明を採用した場合、帯電解消時間を極めて効果的に短縮化し得ることが分かる。

【００６０】

したがって、本実施形態によれば、ダミー電極２８，２９を前記のように平面網目形状に形成することによって、非表示領域１３の帯電解消時間を有効に短縮化することができ、液晶表示装置２６の検査を効率的に行うことができる。

【００６１】

また、表示領域１２および非表示領域１３におけるＩＴＯの平面上の占有面積をほぼ同等にすることができるため、背景色差を軽減することができる。 10

【００６２】

なお、本発明は前記実施形態のものに限定されるものではなく、必要に応じて種々変更することが可能である。

【００６３】

例えば、平面網目形状のダミー配線をシールの外側に至る位置まで形成し、さらに、その外側にアレスタ構造を設けることによって、帯電解消時間を有効に短縮化し得ることは勿論である。

【００６４】

【発明の効果】

以上述べたように本発明に係る液晶表示装置によれば、非表示領域における帯電解消時間を有効に短縮化することができ、ひいては、液晶表示装置の製造効率の向上を図ることができる。 20

【図面の簡単な説明】

【図１】本発明に係る液晶表示装置の実施形態において、フロント側の透明基板におけるダミー電極の形成態様を示す平面透視図

【図２】本発明に係る液晶表示装置の実施形態において、リヤ側の透明基板におけるダミー電極の形成態様を示す平面図

【図３】本発明に係る液晶表示装置の実施形態において、図１および図２の両透明基板を重ねた状態におけるダミー電極の態様を示す平面透視図 30

【図４】本発明に係る液晶表示装置の実施形態において、ダミー電極が形成された非表示領域の部分断面図

【図５】本発明に係る液晶表示装置の実施形態において、フロント側の透明基板における図１と異なるダミー電極の形成態様を示す平面透視図

【図６】本発明に係る液晶表示装置の実施形態において、図５に示すフロント側の透明基板に対向するリヤ側の透明基板におけるダミー電極の形成態様を示す平面図

【図７】本発明に係る液晶表示装置の実施形態において、図５および図６の両透明基板を重ねた状態におけるダミー電極の態様を示す平面透視図

【図８】本発明に係る液晶表示装置の実施形態において、ダミー電極に加えてアレスタ構造を有するフロント側の透明基板を示す平面透視図 40

【図９】本発明に係る液晶表示装置の実施形態において、ダミー電極に加えてアレスタ構造を有するリヤ側の透明基板を示す平面図

【図１０】図８および図９に示す両透明基板を重ねた状態におけるダミー電極およびアレスタ構造の態様を示す平面透視図

【図１１】本発明に係る液晶表示装置の実施形態において、アレスタ構造を示す拡大平面図

【図１２】従来から採用されている液晶表示装置の一例を示す概略断面図

【図１３】従来の液晶表示装置のフロント側の透明基板におけるダミー電極の形成態様の一例を示す平面図

【図１４】従来の液晶表示装置のリヤ側の透明基板におけるダミー電極の形成態様の一例 50

を示す平面図

【図 1 5】従来の液晶表示装置における問題点を示す説明図

【符号の説明】

2, 3 透明基板

4 シール

5 液晶

10 偏光板

12 表示領域

13 非表示領域

26 液晶表示装置

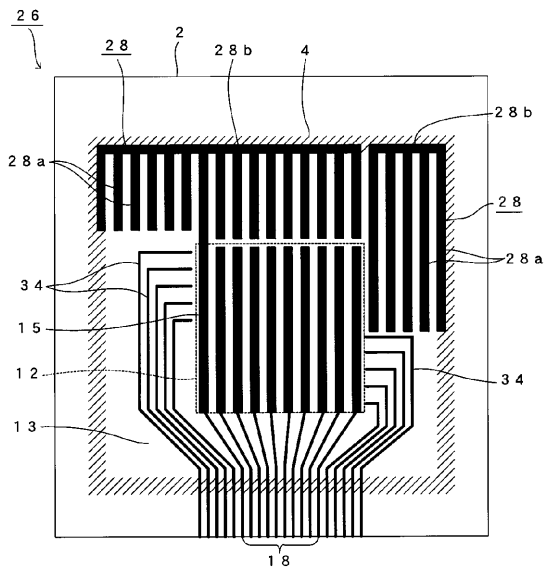
28, 29 ダミー電極

31 アレスタ構造

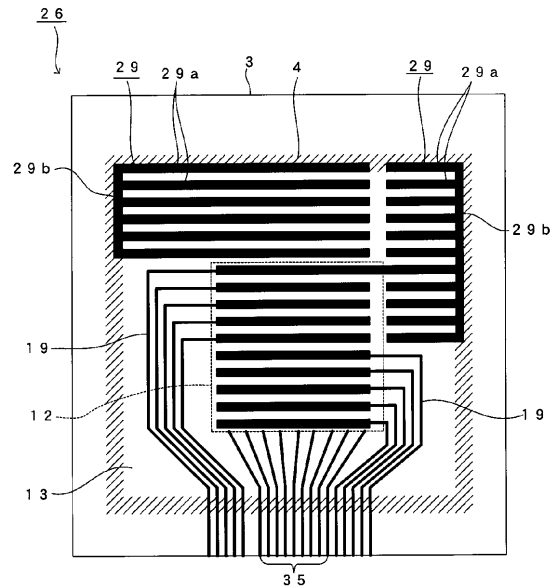
32, 33 外部電極

34, 35 ダミー電極

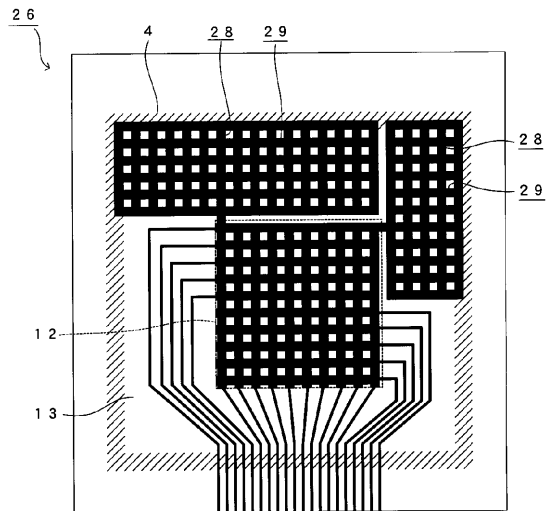
【図 1】



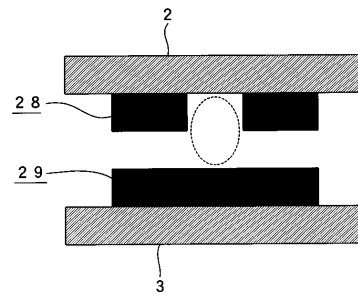
【図 2】



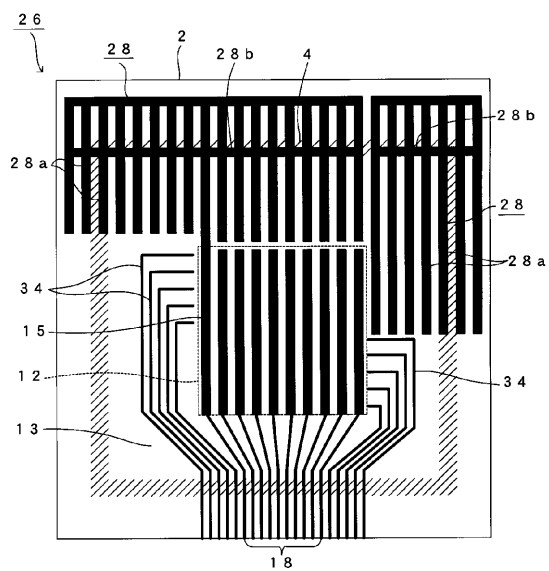
【図 3】



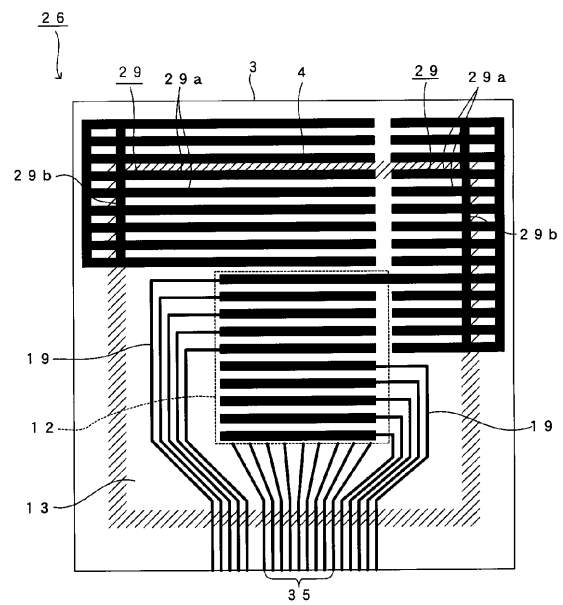
【図 4】



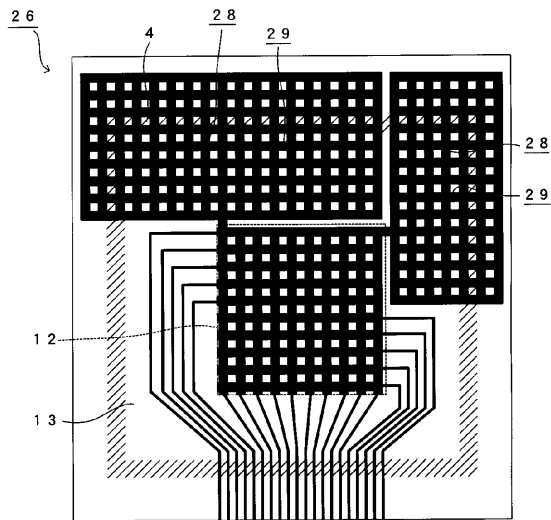
【図 5】



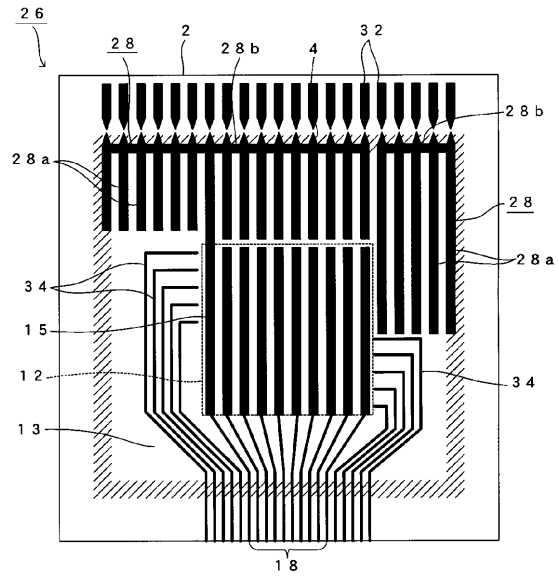
【図 6】



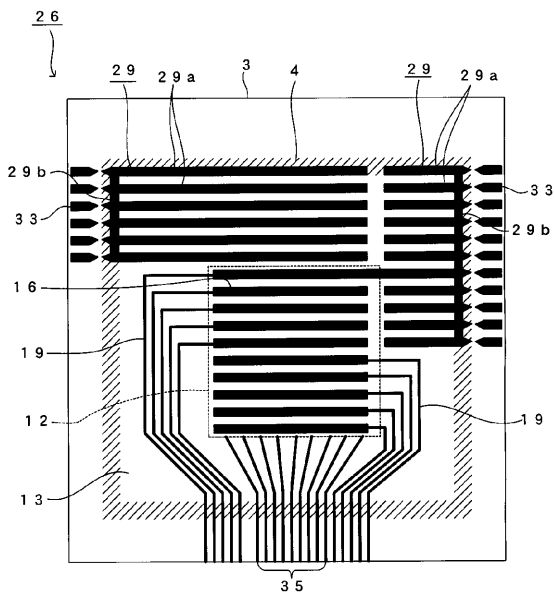
【図 7】



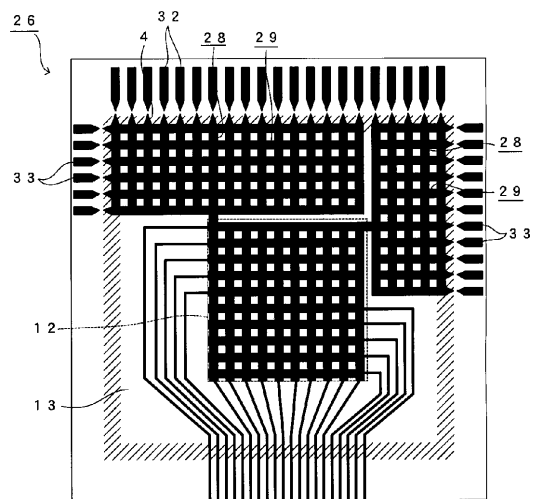
【図 8】



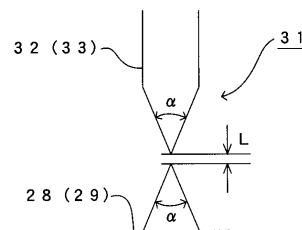
【図 9】



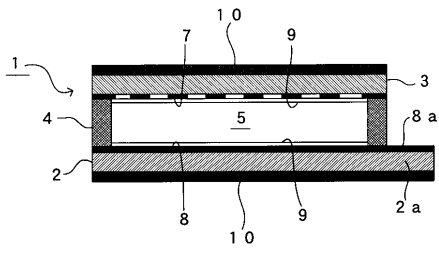
【図 10】



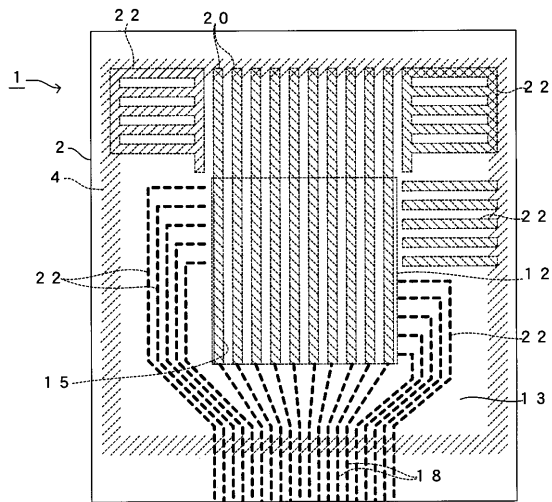
【図 11】



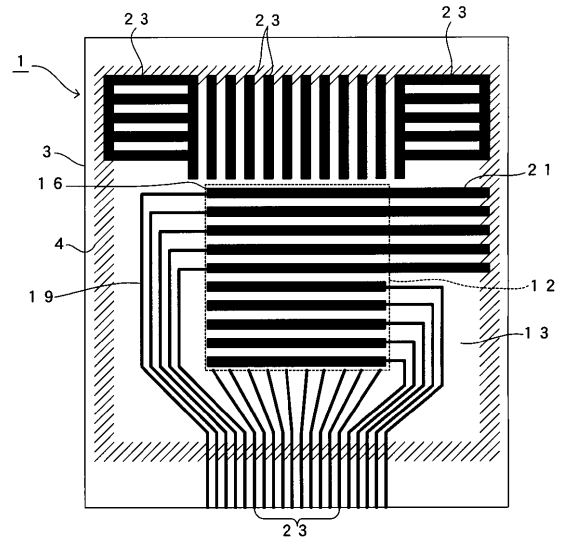
【図 1 2】



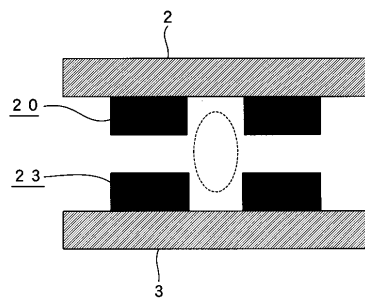
【図 1 3】



【図 1 4】



【図 1 5】



フロントページの続き

- (72)発明者 門前 和博
兵庫県尼崎市上坂部1丁目2番1号 オプトレックス株式会社内
- (72)発明者 清原 健司
兵庫県尼崎市上坂部1丁目2番1号 オプトレックス株式会社内
- (72)発明者 道浦 孝典
兵庫県尼崎市上坂部1丁目2番1号 オプトレックス株式会社内
- (72)発明者 渭原 聡
兵庫県尼崎市上坂部1丁目2番1号 オプトレックス株式会社内
- Fターム(参考) 2H092 GA33 NA12 NA27 NA29 NA30

专利名称(译)	液晶表示装置		
公开(公告)号	JP2004053793A	公开(公告)日	2004-02-19
申请号	JP2002209251	申请日	2002-07-18
申请(专利权)人(译)	光王公司		
[标]发明人	門前和博 清原健司 道浦孝典 渭原聡		
发明人	門前 和博 清原 健司 道浦 孝典 渭原 聡		
IPC分类号	G02F1/1345		
FI分类号	G02F1/1345		
F-TERM分类号	2H092/GA33 2H092/NA12 2H092/NA27 2H092/NA29 2H092/NA30		
代理人(译)	伊藤 高英 铃木 武		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，其中有效地缩短了非显示区域中的电荷消除时间。 解决方案：两个透明基板2和3上的虚拟电极28和29形成为在两个透明基板2和3叠置的状态下具有平面网格形状。 [选择图]图3

