

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-102158

(P2007-102158A)

(43) 公開日 平成19年4月19日(2007.4.19)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 623M	5C006
G02F 1/133 (2006.01)	G09G 3/20 641E	5C080
	G09G 3/20 624E	
	G09G 3/20 621F	

審査請求 未請求 請求項の数 6 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2006-52128 (P2006-52128)
 (22) 出願日 平成18年2月28日 (2006.2.28)
 (31) 優先権主張番号 特願2005-261790 (P2005-261790)
 (32) 優先日 平成17年9月9日 (2005.9.9)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000004329
 日本ビクター株式会社
 神奈川県横浜市神奈川区守屋町3丁目12番地
 (72) 発明者 越智 豊
 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内
 Fターム(参考) 2H093 NA16 NA55 NA56 NC03 NC10
 NC12 NC13 NC15 NC18 NC21
 NC22 NC23 NC34 NC49 ND04
 ND06 ND08 ND40 NG02

最終頁に続く

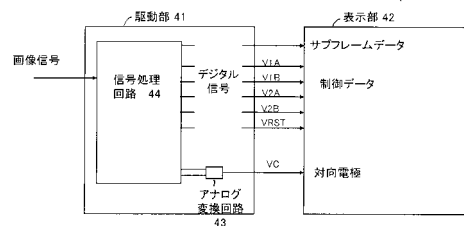
(54) 【発明の名称】 液晶画像表示装置の及びその駆動方法

(57) 【要約】

【課題】 表示画像の階調性と信頼性を両立し高め、明るさを十分得ることが可能な液晶画像表示装置の駆動方法及び駆動回路を提供する。

【解決手段】 液晶画像表示装置の表示部42において、液晶画像表示装置の画素電極には駆動回路部41からのデジタル信号を加え、液晶画像表示装置の対向電極には閾値電圧を設定したアナログ変換回路43からの信号を用いるようにする。表示画像の階調性と信頼性を両立し高め、明るさを十分得ることが可能な液晶画像表示装置を提供する。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

複数の画素電極に対して共通に対向電極を配置してマトリクス状に複数の画素を形成すると共に、前記複数の画素電極に供給する画像信号の各フレームを1フレーム期間より短期間であるサブフレームに分割し、前記サブフレームを画素電極駆動手段により前記画像信号の階調レベルに応じて選択的にオンまたはオフして、前記画像信号に基づいた各フレームの画像を表示する表示手段に表示させるようにした液晶画像表示装置において、

2本の外部電極端子が配置され、前記2本の外部電極端子には前記液晶画像表示装置の駆動回路のデジタル出力のハイレベルおよびローレベルの2値が付与され、入力側が列信号電極駆動手段に接続されると共に、その出力側が前記複数の画素電極に接続されて、前記画素電極駆動手段より入来する画像信号のデータを保持する複数のサンプルホールド部と、

10

前記各サンプルホールド部からの複数の出力を前記2本の外部電極端子の信号電圧により選択し前記画素電極に供給するスイッチ部と、

前記スイッチ部の出力を前記サンプルホールド部のデータに依存せず前記全画素電極に同時に所定の電圧を付与するリセット部と、
を備えたことを特徴とする液晶画像表示装置。

【請求項 2】

複数の画素電極に対して共通に対向電極を配置してマトリクス状に複数の画素を形成すると共に、前記複数の画素電極に供給する画像信号の各フレームを1フレーム期間より短期間であるサブフレームに分割し、前記サブフレームを画素電極駆動手段により前記画像信号の階調レベルに応じて選択的にオンまたはオフして、前記画像信号に基づいた各フレームの画像を表示する表示手段に表示させるようにした液晶画像表示装置の駆動方法であって、

20

2本の外部電極端子が配置され、前記2本の外部電極端子には前記液晶画像表示装置の駆動回路のデジタル出力のハイレベルおよびローレベルの2値が付与され、入力側が列信号電極駆動手段に接続されると共に、その出力側が前記複数の画素電極に接続されて、前記画素電極駆動手段より入来する画像信号のデータを保持する複数のサンプルホールド部からの複数の出力を前記2本の外部電極端子の信号電圧によりスイッチ部により選択し前記画素電極に供給するようにしたことを特徴とする液晶画像表示装置の駆動方法。

30

【請求項 3】

請求項2に記載の液晶画像表示装置の駆動方法であって、

前記全てのサブフレームがオンのときに前記液晶画像表示装置の透過率が最大となるよう各サブフレームの表示期間を設定することを特徴とする液晶画像表示装置の駆動方法。

【請求項 4】

請求項2に記載の液晶画像表示装置の駆動方法であって、

前記各フレームのすべての期間に前記画素電極に付与する電圧とは異なり、且つ、前記液晶画像表示装置の透過率特性の予め決められた閾値電圧に応じた電圧を前記対向電極に付与することを特徴とする液晶画像表示装置の駆動方法。

【請求項 5】

請求項2に記載の液晶画像表示装置の駆動方法であって、

前記対向基板電極に付与される電圧は前記画素電極に付与する電圧とは異なる複数からなり、それぞれの電圧付与期間を選択することにより、前記透過率特性の閾値電圧を設定することを特徴とする液晶画像表示装置の駆動方法。

40

【請求項 6】

請求項2に記載の液晶画像表示装置の駆動方法であって、

前記対向基板電極に付与される電圧は画素電極の電圧に対し正極、及び負極からなり、1個以上のサブフレーム、または複数個のフレーム期間でその正極、負極の実効電圧値は略同一であることを特徴とする液晶画像表示装置の駆動方法。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶画像表示装置及びその駆動方法に関し、特に、投射型のディスプレイやビューファインダ、ヘッドマウントディスプレイ等に設けられる液晶表示素子等の液晶画像表示装置をパルス幅変調で駆動して階調性を高くした液晶画像表示装置及びその駆動方法に関する。

【背景技術】

【0002】

一般に、液晶画像表示装置として、液晶を用いたアクティブマトリクス型の液晶画像表示装置が知られている。この液晶画像表示装置の階調表示方法として、代表的には、アナログ階調駆動方法とデジタル駆動方法とがある。アナログ階調駆動方法では、1フレーム中では連続して電圧を液晶に加え、この駆動電圧を任意に設定することにより階調表現を行う。

また、特許文献1、特許文献2、特許文献3に開示されるようなデジタル階調駆動方法においては、液晶に加える電圧はハイレベル、ローレベルと2値化された信号電圧を加え、1フレーム中で分割された複数のサブフレームからなり、その各サブフレームのオン、オフの組み合わせにより階調表現を行う。この方式はアナログ駆動方式と比較し外部ノイズの影響を受けにくく、各種配線抵抗などの不均一に基づく表示ムラが発生しにくいいため、高品質な画像表示が可能である。特に、特許文献1においては、各サブフレームにおいて、液晶を駆動する電圧を正極、負極と反転させ、いかなるデータが入力されても、1個のサブフレームにおいて液晶に加わる電圧が"0"となるようにしている。そのため、各サブフレームの表示期間は自由に設定でき、これにより階調性の高い、信頼性の高い特性を得るようにしている。

【0003】

【特許文献1】US 2004/0174328 A1

【特許文献2】US 5471225

【特許文献3】WO 01/024155

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、特許文献1において示された液晶表示装置においては、図1に示すように画像信号を信号処理回路34で所定のデジタル信号に変換するが、液晶を駆動させる電圧値はアナログ変換回路33において液晶表示装置の特性に応じて任意に設定する。

液晶に加える実効電圧と入射した光が液晶で変調され、透過または反射されて出射される光の明るさの関係を図4に示す。信号処理回路34からローレベル0VとハイレベルV_{dd}のデジタル信号が出力され、アナログ変換回路33に入力され、それぞれ駆動電圧を大きくしたときに表示部32が明るくなり始める閾値電圧V_{th}、明るさが最大となる飽和電圧V_{sat}に変換される。表示部32の外部から各画素電極に接続される第1電圧供給電極V₀、第2電圧供給電極V₁のそれぞれに閾値電圧V_{th}と飽和電圧V_{sat}を加える。また、信号処理回路34からローレベル0VとハイレベルV_{dd}のデジタル信号が出力され、アナログ変換回路33に入力され、画素電極電圧とは異なる対向電圧V_{cn}、V_{ci}が対向電極V_Cに加わる。このアナログ変換回路33は、図3に示すような構成からなり、信号処理回路34から出力されるデジタル信号をD/A変換部によりアナログ電圧に変換し、設定された閾値電圧V_{th}、飽和電圧V_{sat}をマルチプレクサを通じて選択信号により選択することにより、図6のようなデジタル信号がアナログ変換回路33において、図7に示すようなローレベルが閾値電圧V_{th}、ハイレベルが飽和電圧V_{sat}の2値化された信号に変換される。そのため、アナログ変換回路33が複雑になってコスト高になる、また駆動回路部の規模が大きくなるという問題があった。

また、図5に示すように画素部回路において黒表示期間を発生するための機能がないた

10

20

30

40

50

め、各サブフレームの液晶駆動期間を任意に設置してその組み合わせにより階調性を高めることができない、さらに電圧調整部分を含むため画素部のトランジスタ数がふえ画素ピッチを小さくできないなどの問題があった。

【0005】

特許文献2において示された液晶表示装置においては、画素部のメモリーがデジタルデータを記憶し、このデジタルデータが画素電極に直接出力されるため、アナログ変換回路のような機能は必要ではない。従って、回路構成は簡略化されるが、液晶を駆動する期間が任意に設定できないため階調精度に問題があり、液晶に加える電圧を正極、負極と交互に設定しDC成分をキャンセルすることができないため、信頼性に問題があった。

【0006】

特許文献3において示された液晶表示装置においては、画素電極及び対向電極に駆動回路部のデジタル信号を加える。図7に示すようにオン状態であるデジタル信号のハイレベルV_{dd}とオフ状態であるローレベル0Vを液晶に加える。1フレームにおいて、第1の期間T₁において複数のサブフレームに分割し階調に応じて各画素電極の電圧のオン、オフを制御し、第2の期間T₂においては透過率の閾値電圧V_{th}を得るように全画素の電極の電圧をオン、オフとする。この方式においては、回路系は簡素化するが、第2の期間T₂においては黒表示状態となるため、サブフレームが全部オンとなる状態の明るさは、サブフレームが1フレーム全体にわたってオンする方式に比べ暗くなり、サブフレーム数が少なくなるため階調精度の問題があった。

【0007】

本発明は、以上の点に鑑みなされたもので、液晶の画素電極に駆動回路部からのデジタル信号を加え、液晶の対向電極に簡素化されたアナログ変換回路を用いることにより、低コスト、省スペースを可能にする。また、駆動回路部から出力されるデジタル信号を直接画素電極に加え過渡応答を高速化し、液晶表示期間の合計を液晶画像表示装置の透過率の最大値が得られるように設定することにより、表示画像の階調性と信頼性を両立し高め、明るさを十分得ることが可能な液晶画像表示装置の駆動方法及び駆動回路を提供することにある。

【課題を解決するための手段】

【0008】

本発明は、上記課題を解決するために、以下の1)～6)に記載手段よりなる。

すなわち、

1) 複数の画素電極に対して共通に対向電極を配置してマトリクス状に複数の画素を形成すると共に、前記複数の画素電極に供給する画像信号の各フレームを1フレーム期間より短期間であるサブフレームに分割し、前記サブフレームを画素電極駆動手段により前記画像信号の階調レベルに応じて選択的にオンまたはオフして、前記画像信号に基づいた各フレームの画像を表示する表示手段に表示させるようにした液晶画像表示装置において、

2本の外部電極端子が配置され、前記2本の外部電極端子には前記液晶画像表示装置の駆動回路のデジタル出力のハイレベルおよびローレベルの2値が付与され、入力側が列信号電極駆動手段に接続されると共に、その出力側が前記複数の画素電極に接続されて、前記画素電極駆動手段より入来する画像信号のデータを保持する複数のサンプルホールド部と、

前記各サンプルホールド部からの複数の出力を前記2本の外部電極端子の信号電圧により選択し前記画素電極に供給するスイッチ部と、

前記スイッチ部の出力を前記サンプルホールド部のデータに依存せず前記全画素電極に同時に所定の電圧を付与するリセット部と、
を備えたことを特徴とする液晶画像表示装置。

2) 複数の画素電極に対して共通に対向電極を配置してマトリクス状に複数の画素を形成すると共に、前記複数の画素電極に供給する画像信号の各フレームを1フレーム期間より短期間であるサブフレームに分割し、前記サブフレームを画素電極駆動手段により前記画像信号の階調レベルに応じて選択的にオンまたはオフして、前記画像信号に基づいた各

10

20

30

40

50

フレームの画像を表示する表示手段に表示させるようにした液晶画像表示装置の駆動方法であって、

2本の外部電極端子が配置され、前記2本の外部電極端子には前記液晶画像表示装置の駆動回路のデジタル出力のハイレベルおよびローレベルの2値が付与され、入力側が列信号電極駆動手段に接続されると共に、その出力側が前記複数の画素電極に接続されて、前記画素電極駆動手段より入来する画像信号のデータを保持する複数のサンプルホールド部からの複数の出力を前記2本の外部電極端子の信号電圧によりスイッチ部により選択し前記画素電極に供給するようにしたことを特徴とする液晶画像表示装置の駆動方法。

3) 2)に記載の液晶画像表示装置の駆動方法であって、

前記全てのサブフレームがオンのときに前記液晶画像表示装置の透過率が最大となるよう各サブフレームの表示期間を設定することを特徴とする液晶画像表示装置の駆動方法。

10

4) 2)に記載の液晶画像表示装置の駆動方法であって、

前記各フレームのすべての期間に前記画素電極に付与する電圧とは異なり、且つ、前記液晶画像表示装置の透過率特性の予め決められた閾値電圧に応じた電圧を前記対向電極に付与することを特徴とする液晶画像表示装置の駆動方法。

5) 2)に記載の液晶画像表示装置の駆動方法であって、

前記対向基板電極に付与される電圧は前記画素電極に付与する電圧とは異なる複数からなり、それぞれの電圧付与期間を選択することにより、前記透過率特性の閾値電圧を設定することを特徴とする液晶画像表示装置の駆動方法。

6) 2)に記載の液晶画像表示装置の駆動方法であって、

前記対向基板電極に付与される電圧は画素電極の電圧に対し正極、及び負極からなり、1個以上のサブフレーム、または複数個のフレーム期間でその正極、負極の実効電圧値は略同一であることを特徴とする液晶画像表示装置の駆動方法。

20

【発明の効果】

【0009】

本発明の液晶画像表示装置及びその駆動方法によれば、次のように優れた作用効果を発揮することができる。

液晶の画素電極に駆動回路部からのデジタル信号を加え、液晶の対向電極に簡素化されたアナログ変換部からの出力電圧を加えることにより、駆動回路部の低コスト、省スペースを可能にする。

30

また、駆動回路部から出力されるデジタル信号を直接画素電極に加え過渡応答を高速化し、液晶駆動期間の合計を液晶画像表示装置の明るさの最大値が得られるように設定することにより、表示画像の階調性と信頼性を両立し高め、明るさを十分得ることが可能な液晶画像表示装置の駆動方法及び駆動回路を提供することができる。

液晶の画素電極に駆動回路部からのデジタル信号を加え、液晶の対向電極に簡素化されたアナログ変換部を用いることにより、低コスト、省スペースを可能にする。また、画素に加える電圧はデジタル信号とし、休止期間を設定し液晶駆動期間の合計を液晶画像表示装置の最大値が得られるように設定することにより、表示画像の階調性と信頼性を両立し高めることが可能な液晶画像表示装置の駆動方法及び駆動回路を提供することにある。

液晶の画素電極に駆動回路部からのデジタル信号を加え、液晶の対向電極に簡素化されたアナログ変換部からの出力電圧を与えることにより、駆動回路部の低コスト、省スペースを可能にする。

40

また、駆動回路部から出力されるデジタル信号を直接画素電極に加え過渡応答を高速化し、液晶駆動期間の合計を液晶画像表示装置の明るさの最大値が得られるように設定することにより、表示画像の階調性と信頼性を両立し高め、明るさを十分得ることが可能な液晶画像表示装置及びその駆動方法を提供することができる。

【発明を実施するための最良の形態】

【0010】

以下、本発明に係る液晶画像表示装置及びその駆動方法の発明を実施するための最良の形態につき、好ましい実施例により説明する。

50

本発明において、前提となる液晶画像表示装置の液晶の駆動方式は“デジタル方式”であるが、この方式について実効的に液晶に加わる“実効値電圧”と画素電極と対向電極に与える電圧の関係について説明する。

複屈折異方性をもつ液晶分子を動作させ、液晶に入射する光の強度を制御するためには、液晶に加える実効値電圧を制御する必要がある。

【0011】

時間0と時間Tの間における実効値電圧V_{RMS}は

【数1】

$$V_{RMS} = \sqrt{\frac{1}{T} \int_0^T v(t)^2 dt} \quad \dots (1) \quad 10$$

で定義される。

図5において、対向電極に与えられる電圧は0Vに固定し、画素電極に与えられる電圧を図中の実線で与えるとすると、時間0と時間Tの間において液晶に加わる実効値電圧V_{RMS}は

【数2】

$$V_{RMS} = \sqrt{\frac{(T_2 \cdot T_1) + (T_4 \cdot T_3) + (T_6 \cdot T_5) + (T_8 \cdot T_7) + (T_{10} \cdot T_9) + \dots}{T}} \times V_{dd} \quad \dots (2) \quad 20$$

で与えられる。

図6において、対向電極に与えられる電圧はV_{th}に固定し、画素電極に与えられる電圧を図中の実線で与えるとすると、時間0と時間Tの間において液晶に加わる実効値電圧V_{RMS}は

【数3】

$$V_{RMS} = \sqrt{\frac{(T_2 \cdot T_1) + (T_4 \cdot T_3) + (T_6 \cdot T_5) + (T_8 \cdot T_7) + (T_{10} \cdot T_9) + \dots}{T}} \times (V_{sat} - V_{th}) \quad \dots (3) \quad 30$$

で与えられる。

従って、1フレーム内において間欠的に所定の期間、液晶を駆動する場合は、各サブフレームにおいて液晶に与える電圧と駆動期間の平方根の積を各サブフレームについて足し合わせたものとなる。

【0012】

図8は一般的な液晶画像表示装置を含む画像表示システムを示す概略構成図、図9は本発明の液晶画像表示装置の表示部の実施例を示すブロック構成図、図10は液晶画像表示装置の表示部における1個の画素の画素駆動回路の一例を示すブロック図である。図11は液晶画像表示装置の表示部における1個の画素の画素駆動回路の一例を示す図である。

【0013】

まず、図8に基づいて画像表示システムについて説明する。図8は液晶を用いたアクティブマトリクス型の画像表示システムの一部を示す。図8中において、この画像表示システムは、光学系2と液晶画像表示装置4とにより主に構成される。光学系2は、ここでは偏光ビームスプリッタ6と投射レンズ8とを有しており、この投射レンズ8を通った光を

スクリーン 9 に投射してここに表示画像を投映できるようになっている。尚、図 8 中の光路上において "・" 印は入射面に平行な S 成分を示し、"- " 印は入射面に直行する P 成分を示す。また上記液晶画像表示装置 4 は、複数の画素電極 P E と、これに対向して共通に設けられる透明な対向電極 C E と、これらの画素電極 P E と対向電極 C E との間に封入された液晶 L C とにより、主に構成されている。

【 0 0 1 4 】

P 成分と S 成分とからなる入射光 L 1 が、偏光ビームスプリッタ 6 に入って反射し、液晶画像表示装置 4 に向けて出射する。この出射光は S 成分のみであり、この S 成分の光は、液晶画像表示装置 4 の液晶 L C において画像信号に応じた変調を受けて、この液晶画像表示装置 4 から出射される。

10

従って、この出射光は P 成分と S 成分とからなる。この出射光が再度、偏光ビームスプリッタ 6 に入射してこれを直進して通過すると出射光 L 2 は P 成分のみとなり、この P 成分の出射光 L 2 が投射レンズ 8 を介してスクリーン 9 上に表示画像が投映されることになる。尚、上記画素電極 P E は後述するトランジスタよりなる画素駆動回路により動作される。

【 0 0 1 5 】

次に、図 2、図 10 を参照して液晶画像表示装置 4 の構成について説明する。図 2 は本実施例における液晶画像表示装置 4 の駆動部 4 1 と表示部 4 2 を示す概略構成図である。画像信号を信号処理回路 4 4 によりデジタル信号であるサブフレームデータに変換し、表示部 4 2 に与える。また、画素電極に接続される外部制御電極 V 1 A, V 1 B, V 2 A, V 2 B, V R S T には信号処理回路 4 4 からのデジタル信号を与える。対向電極 V C には信号処理回路 4 4 からのデジタル信号をアナログ変換回路 4 3 に与え表示部 4 2 の液晶に与える実効値電圧と透過率の関係から対向電極電圧を設定する。

20

液晶画像表示装置 4 において画像を表示する液晶画像表示部 4 2 は、列信号電極駆動回路 1 4、行走査電極駆動回路 1 6、表示手段 1 2 からなる。ここで、列信号電極駆動回路 1 4 は、内部に水平方向に延びるデータシフトレジスタ 1 4 A を有し、各列信号電極 D (D 1, D 2, …, D i) に対して、そのデータを反転した反転データを画素に供給する反転列信号電極 X D (X D 1, X D 2, …, X D i) を有しており、対応する列信号電極と平行に設けられている。また、行走査電極駆動回路 1 6 は、内部に全表示行数に相当する段数のラインシフトレジスタ 1 6 A を有し、全表示行数に相当する行走査電極 W (W 1, W 2, …, W j) が列信号電極 D, X D とは直行して配列される。各列信号電極 D と行走査電極 W の交差部には、表示画素 P X が配置されている。

30

【 0 0 1 6 】

このような構成の列信号電極駆動回路 1 4 では、図示しない駆動タイミングパルス発生回路により供給される水平スタート信号 H S T 及び水平シフトクロック H C K により水平方向のデータシフトレジスタが駆動され、各サブフレーム毎に入力された表示データを順次列信号電極 D 1, X D 1, D 2, X D 2, …, D i, X D i にサンプリングする。一方、行走査電極回路 1 6 は、全表示行数に相当する段数を有するラインシフトレジスタ 1 6 A を含んで構成されている。ラインシフトレジスタ 1 6 A は、図示しない駆動タイミングパルス発生回路より供給される、各サブフレームのスタート信号と同期した垂直スタート信号 V S T 及び水平期間に同期した垂直シフトクロック V C T により駆動され、行走査電極 W 1, W 2, …, W j に対して 1 水平期間毎に順次パルスを出力する。その結果、行走査電極 W 1, W 2, …, W j に接続された画素部のサンプルホールド回路に 1 行ずつ表示データが保持される。

40

【 0 0 1 7 】

次に 1 つの画素に対応する画素駆動回路の一例を図 11 及び図 12 を参照して説明する。この画素駆動回路は、列信号電極駆動回路 1 4 より供給される画表示データを保持するサンプルホールド部 5 0 と、サンプルホールド部 5 0 からの出力データをスイッチ部 6 0 を通じて画素電極 P E に電圧を出力する。サンプルホールド部 5 0 は、1 個または複数の D R A M 回路または S R A M 回路からなる。

50

スイッチ部 60 は、サンプルホールド部 50 から出力されるデータとアースに接続された 0 V を外部制御電極に与えられる信号処理回路 44 からのデジタル信号により選択し、画素電極に与える。

【0018】

具体的には、上記サンプルホールド部 50 は、直列に接続された 2 つのスイッチングトランジスタ Tr 51, Tr 52 を有し、両方のスイッチングトランジスタのゲートを行走電極 W に接続する。またスイッチングトランジスタ Tr 51 のソースを列信号電極 D に、スイッチングトランジスタ Tr 52 のソースを反転列信号電極 XD に接続している。そして各スイッチングトランジスタ Tr 51, Tr 52 の出力側には、保持容量 C 51, C 52 がそれぞれアースとの間で接続されている。保持容量 C 51, C 52 に保持された電圧をスイッチ部 60 に出力する。 10

【0019】

スイッチ部 60 は、n チャネルトランジスタ Tr 61 と p チャネルトランジスタ Tr 62 からなるトランスファークゲートと、p チャネルトランジスタ Tr 63 と n チャネルトランジスタ Tr 64 からなるトランスファークゲートからなる。保持容量 C 51, C 52 に保持された電圧は、2 個のトランスファークゲートに入力される。また、外部制御電極 V 1 A, V 1 B, V 2 A, V 2 B はトランスファークゲートを構成するトランジスタの各ゲートに接続される。

外部制御電極 V 1 A, V 1 B, V 2 A, V 2 B に与える制御信号はデジタル信号である。外部制御電極 V 1 A と外部制御電極 V 1 B に与える電圧は反転関係に設定する。外部制御電極 V 1 A に与える電圧レベルがハイ状態の場合、常に外部制御電極 V 1 B に与える電圧レベルはロー状態と設定し、外部制御電極 V 1 A に与える電圧レベルがロー状態の場合、常に外部制御電極 V 1 B に与える電圧レベルはハイ状態と設定し、保持容量 C 51 に保持された電圧がトランジスタ Tr 61 及びトランジスタ Tr 62 からなるトランスファークゲートを通じて画素電極 PE に与えるよう動作する。また同時に、外部制御電極 V 2 A と外部制御電極 V 2 B に与える電圧も反転関係に設定する。外部制御電極 V 2 A に与える電圧レベルがハイ状態の場合、常に外部制御電極 V 2 B に加える電圧レベルはロー状態と設定し、外部制御電極 V 2 A に与える電圧レベルがロー状態の場合、常に外部制御電極 V 2 B に与える電圧レベルはハイ状態と設定し、保持容量 C 52 に保持された電圧がトランジスタ Tr 63 及びトランジスタ Tr 64 からなるトランスファークゲートを通じて画素電極 PE に与えるよう動作する。 20 30

画素電極の電圧を 0 V にリセットするリセットトランジスタ Tr 65 のゲートには外部リセット電極 V R S T が接続されリセットトランジスタ Tr 65 がオンの場合、画素電極の電圧は 0 V に設定される。保持容量 C 51 と C 52 に保持されたデータを外部制御電極 V 1 A, V 1 B, V 2 A, V 2 B に与えられる制御信号と外部リセット電極 V R S T に与えられるリセット信号により画素電極に与える電圧を設定する

【0020】

この動作を全ての行について行い、全画素の保持容量 C 51, C 52 にデータが保持される。複数の列信号電極及び反転列信号電極 D 1, XD 1, D 2, VD 2, … Di, XD i を通じて全画素の保持容量 C 51, C 52 にデータが保持される時間をデータアドレス期間とする。保持容量 C 51, C 52 に保持されたデータを外部制御電極 V 1 A, V 1 B, V 2 A, V 2 B に与えられる制御信号と外部リセット電極 R S T に与えられるリセット信号により画素電極に与える電圧を設定する。 40

【0021】

さて、以上のように構成された液晶画像表示装置の動作について、図 13、図 14、図 15、図 16 に示す電圧波形のタイミングチャートも参照して説明する。図 13、図 14、図 15、図 16 は画素駆動回路中の各部の電圧波形をそれぞれ示すタイミングチャートである。各サブフレームは、列信号電極駆動回路 14 から全画素にデータが転送されるデータアドレス期間と、その転送されたデータに基づき液晶を駆動させデータを表示する表示期間からなる。各サブフレームにおいてデータアドレス期間は同一であり、表示期間は 50

異なる。

【0022】

図13に外部制御極V1A, V2Aに加える電圧、画素電極電圧と対向電極電圧のタイミングチャートを示す。1フレーム中各サブフレーム期間は連続し、1フレーム期間中表示する最終のサブフレーム期間が終了した後、2フレーム期間が開始するまでの期間は1サブフレーム期間より短く設定する。各電圧に対して、実線及び破線はそれぞれ液晶駆動電圧の正極、負極に対応している。

図13の実線において、データアドレス期間では、黒表示状態とするため、2個のトランスファークロスの出力を遮断状態で、リセットトランジスタTr65をオンとするためにV1A電極、V2B電極にロー状態、V1B, V2Aにはハイ状態を加え、リセット電極V R S Tにはハイ状態を加え、画素電極P Eに0Vを加え、対向電極C Eには $-V_{th1}$ 電圧を加える。表示期間においては、液晶を所定期間駆動させるため、V1A電極、V2A電極にハイ状態、V1B電極、V2B電極にロー状態、対向電極には $-V_{th1}$ 電圧を加え保持容量C51のデータがハイ状態であれば液晶には $V_{dd} + V_{th1}$ 、保持容量C51のデータがロー状態であれば液晶には $+V_{th1}$ が加わる。この状態では、実効値としての閾値電圧は V_{th1} であり、液晶のセルギャップ、液晶材料などによる閾値電圧を設定するためには、 $+V_{th1}$ を外部回路により設定する。

10

【0023】

図13の破線においては液晶駆動電圧が実線の正極から反転した負極になるよう、各電圧が設定される。画素電極電圧及び対向電極電圧は実線で示される液晶に正極を与える期間から破線で示される液晶に負極を与える期間に、また破線で示される液晶に負極を与える期間から実線で示される液晶に正極を与える期間に同時に反転し、液晶に正極を与える期間と負極を与える期間は等しくなるよう設定し、液晶に与える電圧を正極、負極と時間的に打ち消してDC成分をキャンセルし、液晶の信頼性を高めるために行う。この期間は、例えば、1フレーム中における最初のサブフレームSF1から最終のサブフレームまで連続して液晶に正極が加え、次の1フレーム中における最初のサブフレームSF1から最終のサブフレームまで連続して液晶に負極を加え、2フレームにわたってデータアドレス期間における閾値実効電圧とデータを表示する液晶駆動電圧が正極、負極と時間的に打ち消して液晶に与えられるDC成分をキャンセルする。

20

【0024】

この期間は、例えば、図14に示すように各サブフレームのアドレス期間において、画素電極電圧が0V、対向電極電圧がアドレス期間の前半で $-V_{th1}$ 、アドレス期間の後半で $+V_{th1}$ と設定し、それぞれの期間において閾値実効電圧が同じで負極から正極と時間的に打ち消して、アドレス期間において液晶に与えるDC成分をキャンセルする。また、各サブフレームの液晶表示期間の前半と後半で外部制御電極V1A, V2A及びV1B, V2Bに与える電圧をそれぞれハイ状態またはロー状態からそれぞれロー状態またはハイ状態へ反転させ、保持容量のデータが同一で画素電極電圧をハイ状態またはロー状態からそれぞれロー状態またはハイ状態へ反転させる。これと同時に各サブフレームの液晶表示期間の前半と後半で、対向電極電圧に加える電圧を $-V_{th1}$ または $V_{dd} + V_{th1}$ からそれぞれ $V_{dd} + V_{th1}$ または $-V_{th1}$ へ反転させる。その結果、表示期間の前半と後半においてデータのハイ状態、ロー状態によらず液晶駆動実効電圧が同じで正極から負極へまたは負極から正極へと時間的に打ち消して液晶に与えるDC成分をキャンセルする。従って、1サブフレームにおいて液晶に与える電圧のDC成分はキャンセルされ、2サブフレーム、
・
・
とサブフレーム数が増加しても同様に動作し、各サブフレームで液晶に与えるDC成分がキャンセルされる。

30

40

【0025】

図15に外部制御電極V1A, V2Aに与える電圧、画素電極電圧と対向電極電圧のタイミングチャートを示す。1フレーム中各サブフレーム期間は連続し、1フレーム期間中表示する最終のサブフレーム期間が終了した後、2フレーム期間が開始するまでの期間は1サブフレーム期間より短く設定する。各電圧に対して、実線及び破線はそれぞれ液晶駆

50

動電圧の正極、負極に対応している。図15の実線において液晶駆動電圧が正極の場合、データアドレス期間では、黒表示状態とするため、2個のトランスファークロスの出力を遮断状態で、リセットトランジスタTr65をオンとするために外部制御電極V1A, V2Bにロー状態、外部制御電極V1B, V2Aにはハイ状態を与え、リセット電極VRS Tにはハイ状態、画素電極PEに0V、対向電極CEには $-V_{th2}$ を与える。その結果、データアドレス期間においては液晶には $-V_{th2}$ が与えられる。表示期間においては、液晶を所定期間駆動させるため、外部制御端子V1A, V2Aにハイ状態、V1B, V2Bにロー状態、対向電極には $-V_{th1}$ を与える。保持容量C51のデータがハイ状態であれば液晶には $V_{dd} + V_{th1}$ 、保持容量C51のデータがロー状態であれば液晶には $+V_{th1}$ が加わる。

10

【0026】

この状態では、1フレーム期間における実効値としての閾値実効電圧は、アドレス期間の合計を T_{adr} 、液晶表示期間の合計を T_{lc} 、1フレーム期間を T 、1フレーム期間中のサブフレーム数を SF 数とすると、

【数4】

$$\left[\sqrt{\frac{T_{adr}}{T}} \times V_{th2} + \sqrt{\frac{T_{lc}}{T}} \times V_{th1} \right] \times SF \text{数} \quad \dots (4)$$

20

となり、液晶のセルギャップ、液晶材料などに対応する閾値実効電圧を設定するためには、対向電極CEに加える $-V_{th1}$ と $-V_{th2}$ を外部回路により設定する。図15の破線においては液晶駆動電圧が実線の正極から反転した負極になるよう、各電圧が設定される。画素電極電圧及び対向電極電圧は実線で示される液晶に正極を与える期間から破線で示される液晶に負極を与える期間に、また破線で示される液晶に負極を与える期間から実線で示される液晶に正極を与える期間に同時に反転し、液晶に正極を与える期間と負極を与える期間が等しくなるよう設定し、液晶に与える電圧を正極、負極と時間的に打ち消してDC成分をキャンセルし、液晶の信頼性を高めるために行う。この期間は、複数フレームにわたって設定してもよいし、1サブフレームまたは複数サブフレームにわたって設定してもよい。

30

【0027】

図16に外部制御電極V1A, V2Aに与える電圧、画素電極電圧と対向電極電圧のタイミングチャートを示す。1フレーム中各サブフレーム期間は連続し、1フレーム期間中表示する最終のサブフレーム期間が終了した後、2フレーム期間が開始するまでの期間は1サブフレーム期間より短く設定する。各電圧に対して、実線及び破線はそれぞれ液晶駆動電圧の正極、負極に対応し反転の関係にある。図16の実線において液晶駆動電圧が正極の場合、データアドレス期間では黒表示状態とするため、2個のトランスファークロスの出力を遮断状態で、リセットトランジスタTr17をオンとするために外部制御電極V1A, V2Bにロー状態、外部制御電極V1B, V2Aにはハイ状態を与え、リセット電極VRS Tにはハイ状態、画素電極PEに0V、対向電極CEには $-V_{th2}$ 電圧を前もって設定された期間 $t_{adr}(t)$ 与え、残りのデータアドレス期間においては対向電極CEに $-V_{th1}$ 電圧を与える。

40

【0028】

この状態では、1フレーム期間における実効値としての閾値実効電圧は、アドレス期間の合計を T_{adr} 、液晶表示期間の合計を T_{lc} 、1フレーム期間を T 、1フレーム期間中のサブフレーム数を SF 数とすると、

【数 5】

$$\left[\sqrt{\frac{T_{adr}(t)}{T}} \times V_{th2} + \sqrt{\frac{T_{lc} + T_{adr} - T_{adr}(t)}{T}} \times V_{th1} \right] \times SF \text{数}$$

・・・(5)

となり、液晶のセルギャップ、液晶材料などによる閾値実効電圧を設定するためには、対向電極 C E が $-V_{th2}$ となる $T_{adr}(t)$ の期間と $+V_{th1}$ を外部回路により設定する。従って、この実施例においては対向電極 C E が $-V_{th2}$ となる $T_{adr}(t)$ の期間を設定することにより、閾値実効電圧を任意に設定することが可能である。対向電極図 16 の破線においては実線とは電圧的な反転関係にあり、画素電極電圧及び対向電極電圧は実線で示される液晶に正極を与える期間から破線で示される液晶に負極を与える期間に、また破線で示される液晶に負極を与える期間から実線で示される液晶に正極を与える期間に同時に反転し、液晶に正極を与える期間と負極を与える期間は等しくなるよう設定し、液晶に与える電圧を正極、負極と時間的に打ち消して DC 成分をキャンセルし、液晶の信頼性を高めるために行う。この期間は、複数フレームにわたって設定してもよいし、1 サブフレームまたは複数サブフレームにわたって設定してもよい。

【0029】

上記の対向電極の電圧変化を実現するためのアナログ変換回路 43 を図 17 に示す。駆動部 41 から出力される複数のデジタル電圧をオペアンプの加算、減算機能を使用し、必要な対向電極電圧をつくり、時間的に変化させることにより閾値実効電圧を設定する。

オペアンプの出力 E_o は、オペアンプの入力端子 + 側の抵抗 R_1 , R_2 , R_3 、オペアンプの入力端子 - 側の抵抗 R_1' , R_2' , R_3' 、オペアンプの入力端子 - 側と出力端子を抵抗 R_f で接続すると、

【数 6】

$$E_o = \frac{R \times R_f}{R'} \left(\frac{E_{i1}}{R_1} + \frac{E_{i2}}{R_2} + \frac{E_{i3}}{R_3} \right) - R_f \left(\frac{E_{i1'}}{R_1'} + \frac{E_{i2'}}{R_2'} + \frac{E_{i3'}}{R_3'} \right) \cdots (6)$$

【数 7】

$$\frac{1}{R} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} \cdots (7)$$

により与えられる。

【0030】

表 1 に、アナログ変換回路 43 における入力電圧と出力電圧の関係を示す。

【0031】

【表 1】

	Ei1	Ei2	Ei3	Ei1'	Ei2'	Ei3'
Vdd+Vth2 +3.9V	H	H	H	L	L	L
Vdd+Vth1 +3.6V	H	H	L	L	L	L
Vdd +3.3V	H	L	L	L	L	L
0V	L	L	L	L	L	L
-Vth1 -0.3V	L	L	L	L	H	L
-Vth2 -0.6V	L	L	L	L	H	H

R1: 10k Ω
R2: 100k Ω
R3: 100k Ω
R1': 10k Ω
R2': 100k Ω
R3': 100k Ω
Rf: 10k Ω

Ei1, Ei2, Ei3, Ei1', Ei2', Ei3'
H: 3.3V
L: 0V

10

【0032】

例えば表 1 におけるように、出力電圧 E_o である ($V_{dd}+V_{th2}$) を +3.9V、($V_{dd}+V_{th1}$) を +3.6V、 V_{dd} を +3.3V、 $-V_{th1}$ を -0.3V、 $-V_{th2}$ を -0.6V、また、0V に設定する場合、オペアンプの各抵抗値を R_1 : 10k Ω 、 R_2 : 100k Ω 、 R_3 : 100k Ω 、 R_1' : 10k Ω 、 R_2' : 100k Ω 、 R_3' : 100k Ω 、 R_f : 10k Ω とし、駆動回路部のデジタル出力電圧のハイレベル H が 3.3V、ローレベル L が 0V とすると、表 1 のように入力 E_{i1} 、 E_{i2} 、 E_{i3} 、 E_{i1}' 、 E_{i2}' 、 E_{i3}' のレベルを組み合わせて実現できる。

液晶のセルギャップ、液晶材料などによるしきい値電圧の多様な変化に対応するためには、各抵抗値、特に R_2 、 R_3 、 R_2' 、 R_3' の値と E_{i1} 、 E_{i3} 、 E_{i2}' 、 E_{i3}' のハイレベルの設定期間を (5) 式に従って設定することにより実現できる。

従って、従来方法では閾値電圧を設定するのに D/A コンバーター、アナログスイッチ、オペアンプなどが複数必要となり、そのため、アナログ変換部が複雑になってコスト高になる、また駆動回路部の規模が大きくなるという問題があったが、本発明においてはオペアンプ 1 個のみで従来と同じ機能が実現できることにより、コストが低減でき、駆動回路部の規模を小さくすることができる。

【0033】

前節まで、閾値実効電圧 V_{th} を任意に設定する方法を説明した。次に、画素電極に与える電圧を駆動回路部の出力、 V_{dd} 、0V の 2 値とし、表示期間を設定することにより液晶に与える実効値電圧を設定し階調性を得るための方法を説明する。表 2 に、サブフレームと階調選択数との関係を示す

【0034】

20

30

40

【表 2】

SFの番号	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15	SF16	SF17	SF18	SF19	SF20	SF21	SF22	SF23								
表示期間	40	39	38	37	36	35	34	33	32	2	8	4	16	1	32	33	34	35	36	37	38	39	40								
階調選択数																															
0																															
1														1																	
2											1																				
3											1																				
4												1																			
5													1																		
6											1	1																			
7											1	1	1																		
8												1																			
9												1	1																		
10											1	1																			
11											1	1	1																		
12																															
13												1	1	1																	
14											1	1	1																		
15											1	1	1	1																	
16																															
17													1	1																	
18											1	1	1																		
19											1	1	1	1																	
20																															
100											1	1																			
101											1	1	1	1	1																
102											1	1	1	1	1	1															
103											1	1	1	1	1	1															
104											1	1	1	1	1	1															
105											1	1	1	1	1	1															
106											1	1	1	1	1	1															
107											1	1	1	1	1	1															
108											1	1	1	1	1	1															
109											1	1	1	1	1	1															
110											1	1	1	1	1	1															
670	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
671	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
672	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
673	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
674	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
675	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
676	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
677	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
678	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							
679	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1							

10

20

30

【0035】

表 2 にサブフレームパターンを示す。本実施例においては、1 フレームにおけるサブフレーム数は 23 からなり、表示期間はそれぞれ相対的な値であり、液晶画像表示装置の構成に応じて各サブフレームの最大表示期間が設定され、最大表示期間の範囲において任意に表示期間を設定できる。各サブフレームの表示期間において、画素電極に V_{dd} を与え液晶分子を初期状態から傾け表示部からそれに応じた明るさが得られるオン状態を 1 で示し、各サブフレームの表示期間において、画素電極に 0 V を与え液晶分子を初期状態のまま表示部から明るさが得られないオフ状態は空欄で表示される。また、全サブフレームの表示期間の合計は 679 であり、各サブフレームの表示期間を 0 から 1, 2, 3, …, 679 と 1 ずつ増やした場合の各サブフレームのオンの組み合わせを示している。

40

表 2 に示したサブフレームパターンにおいては、サブフレーム数が 23 からなり、サブフレーム SF10 からサブフレーム SF14 までは表示期間が比較的短く、それ以外のサブフレームは表示期間が比較的長く、1 フレーム前半部分においてはサブフレームの番号

50

が大きくなるにしたがい表示期間が除所に短くなり、1フレーム後半部分においてはサブフレームの番号が大きくなるにしたがい表示期間が除所に長くなる。このパターンにより液晶表示期間は、0, 1, 2, … 679と選択され、全部で680とおりの選択が可能である。23個のサブフレームを全部オンとし表示期間の合計を最大の679の時に、表示部の明るさを最大にすると階調精度を最大にできる。

このサブフレーム全部をオン状態の最大の表示期間は、(8)式に従って液晶画像表示装置の飽和実効電圧 V_{sat} と閾値実効電圧 V_{th} の差から得られる。

【数8】

$$V_{sat} - V_{th} = \sqrt{\frac{\text{全SFオン期間}}{\text{1フレーム期間}}} V_{dd} \dots (8)$$

10

【0036】

図9に示す画像表示システム中において、赤色、緑色、青色の入射光に対して液晶駆動実効値電圧と反射された光の明るさの関係が異なる。例えば、垂直配向液晶の場合、図18に示すようになり、 V_{sat} と V_{th} の差は、赤色、緑色、青色の順番に小さくなる。(8)式に従って、 V_{sat} と V_{th} の差が小さくなると全てのサブフレームがオンとなる最大の液晶表示期間を短く設定する。

20

【0037】

表3に赤色、緑色、青色における各サブフレームの表示期間の例を示す。

【0038】

【表3】

赤色

SFの番号	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15	SF16	SF17	SF18	SF19	SF20	SF21	SF22	SF23
表示期間	40	39	38	37	36	35	34	33	32	2	8	4	16	1	32	33	34	35	36	37	38	39	40

緑色

SFの番号	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15	SF16	SF17	SF18	SF19	SF20	SF21	SF22	SF23
表示期間	40	39	38	37	36	35	34	33	32	2	8	4	16	1	32	33	34	35	36	37	38	39	40
補正×0.8	32	31	30	30	29	28	27	26	26	1.6	6.4	3.2	13	0.8	26	26	27	28	29	30	30	31	32

青色

SFの番号	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12	SF13	SF14	SF15	SF16	SF17	SF18	SF19	SF20	SF21	SF22	SF23
表示期間	40	39	38	37	36	35	34	33	32	2	8	4	16	1	32	33	34	35	36	37	38	39	40
補正×0.6	24	23	23	22	22	21	20	20	19	1.2	4.8	2.4	9.6	0.6	19	20	20	21	22	22	23	23	24

30

【0039】

表3に示すように、赤色の表示期間を基準とし、階調選択数は0から679までの680個に固定し緑色、青色の表示期間をそれぞれ0.8倍、0.6倍に設定する。図19に階調選択数と反射された光の明るさの関係を示す。いずれの色においても階調選択数が最大の679において明るさが最大となる。図20に階調数を8ビット、256階調におけるガンマ特性に適合するように各階調選択データから選んだ結果を示す。いずれの色においてもガンマ特性を満たす結果となる。この例のガンマ特性においては、明るさは階調レベルの2.2乗のべき関数とする。

40

それぞれの色において、表示期間が最適値よりも短い場合、階調選択数が最大の679のときに明るさが最大に達せず、明るさ不足になる。また、液晶駆動期間が最適値よりも長い場合、階調選択数が679より小さい階調選択数において明るさが最大に達し、ガンマ特性を得る場合、階調選択数が679より小さくなり、ガンマ特性における階調精度が不十分になる。この設定については各液晶画像表示装置において異なり、階調選択数、階調数、ガンマ特性などにより決まり、それぞれの色において、階調選択数が最大のときに液晶画像表示装置の反射された光の最大の明るさを得るよう表示期間を設定するのが望ましい。

50

【0040】

表示期間と反射された明るさの関係は、以上説明した、赤色、緑色、青色による違いのみならず、液晶のセルギャップ、液晶材料などによっても特性が異なるが、同一の方法により表示画像の階調性と信頼性を両立し高め、明るさを十分得ることができる。

【図面の簡単な説明】

【0041】

【図1】従来例における液晶表示装置の駆動部と表示部を示す概略構成図である。

【図2】本実施例における液晶画像表示装置の駆動部と表示部を示す概略構成図である。

【図3】従来例におけるアナログ変換回路を示す概略構成図である。

【図4】従来例における画素駆動回路のブロック構成の一例を示す図である。

【図5】本実施例に適用される液晶画像表示装置における液晶に与える実効値電圧と透過率の関係を示す一例の図である。

【図6】本実施例に適用される液晶に与える2値化された電圧の例である。

【図7】本実施例に適用される液晶に与える2値化された電圧の例である。

【図8】従来例におけるV_{on}期間、V_{off}期間及びサブフレームの概念を説明する図である。

【図9】本実施例に適用される液晶画像表示装置を含む画像表示システムを示す概略構成図である。

【図10】本実施例に適用される液晶画像表示装置の表示部の概略ブロック構成図である。

【図11】本実施例に適用される液晶画像表示装置の表示部における画素駆動回路の概略ブロック構成図である。

【図12】本実施例に適用される液晶画像表示装置の表示部における画素駆動回路の一例を示す図である。

【図13】本実施例に適用される画素電極及び対向電極に加える電圧のタイミングチャートを示す図である。

【図14】本実施例に適用される画素電極及び対向電極に加える電圧のタイミングチャートを示す図である。

【図15】本実施例に適用される画素電極及び対向電極に加える電圧のタイミングチャートを示す図である。

【図16】本実施例に適用される画素電極及び対向電極に加える電圧のタイミングチャートを示す図である。

【図17】本実施例に適用されるアナログ変換回路の一例を示す回路構成図である。

【図18】本実施例に適用される垂直配向液晶画像表示装置における赤色、緑色、青色に対する液晶に加える実効値電圧と表示装置の明るさの関係を示す図である。

【図19】本実施例に適用される赤色、緑色、青色に対して液晶画像表示装置の最大階調選択数と表示装置の明るさの関係を示す図である。

【図20】本実施例に適用される表示装置におけるガンマ特性を示す図である。

【符号の説明】

【0042】

2・・・光学系、4・・・液晶画像表示装置、5・・・スクリーン、6・・・偏光ビームスプリッタ、8・・・投射レンズ、9・・・光学系、14・・・列信号電極駆動回路、14A・・・データシフトレジスタ、15・・・表示手段、16・・・行走査電極駆動回路、16A・・・ラインシフトレジスタ、31・・・従来例における駆動部、32・・・従来例における表示部、33・・・従来例におけるアナログ変換回路、34・・・従来例における信号処理回路、41・・・本発明における駆動部、42・・・本発明における表示部、43・・・本発明におけるアナログ変換回路、44・・・本発明における信号処理回路、50・・・サンプルホールド部、50A・・・第1サンプルホールド部、50B・・・第2サンプルホールド部、60・・・スイッチ部、Tr51, Tr52, Tr62, Tr63・・・nチャンネルトランジスタ、Tr61, Tr64・・・pチャンネルトランジスタ

10

20

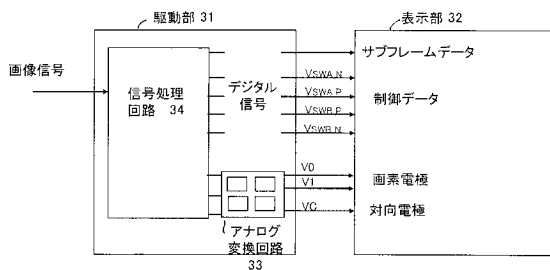
30

40

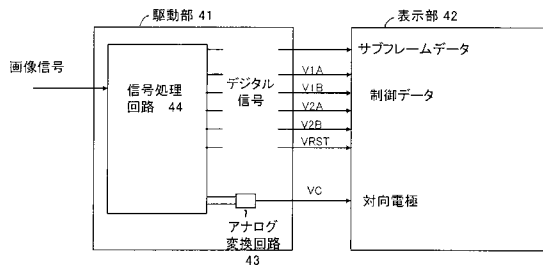
50

タ、C51, C52・・・保持容量、CE・・・対向電極、PE・・・画素電極、LC・・・液晶、PX・・・画素、L1・・・入射光、L2・・・出射光、D(D1・・・Di)・・・列信号電極、反転列信号電極XD(XD1, XD2, ..., XD_i)、W(W1・・・W_j)・・・行走査電極、HST・・・水平スタート信号、HCK・・・水平シフトクロック、VST・・・垂直スタート信号、VCT・・・垂直シフトクロック、Video・・・表示データ、V0・・・外部電極1、V1・・・外部電極2

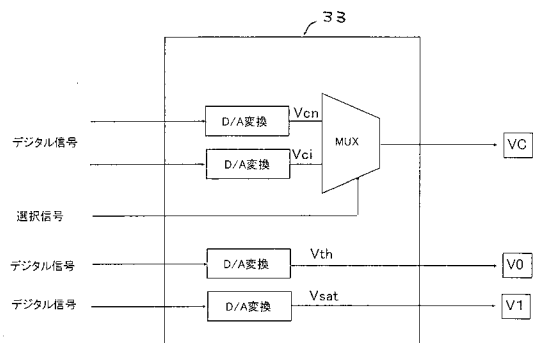
【図1】



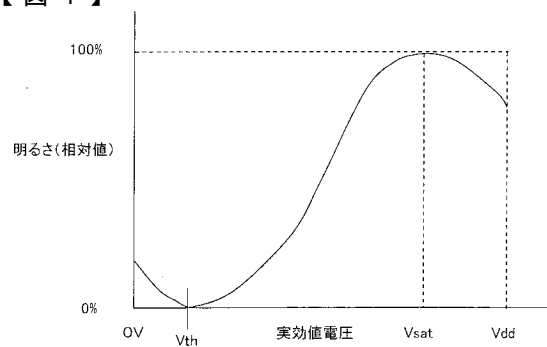
【図2】



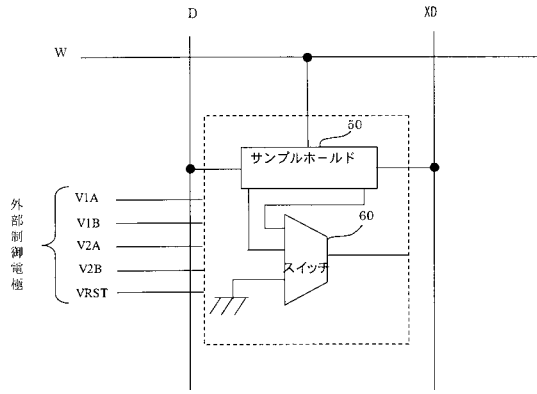
【図3】



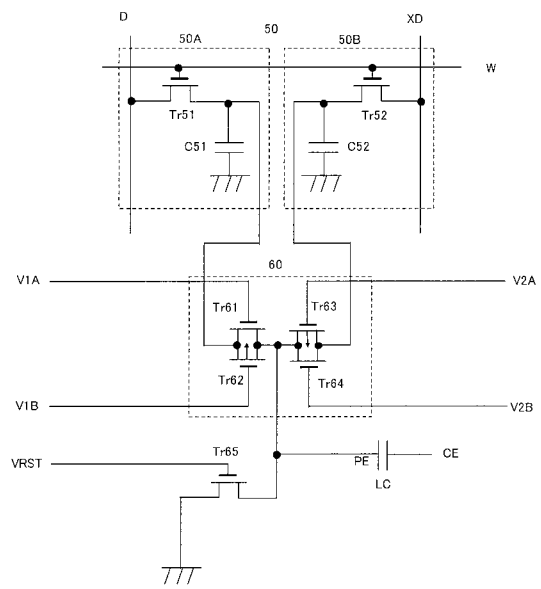
【図4】



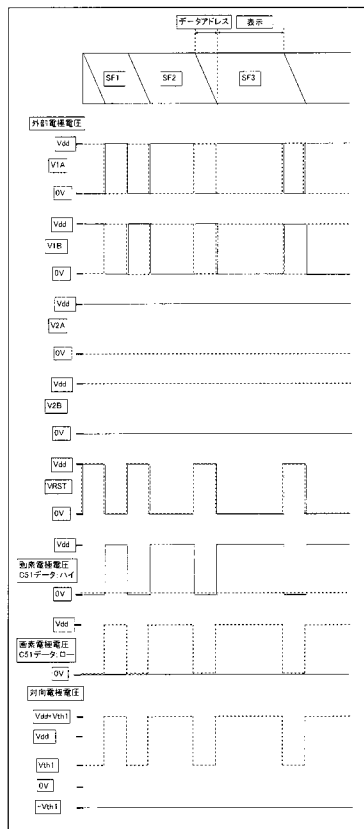
【図 1 1】



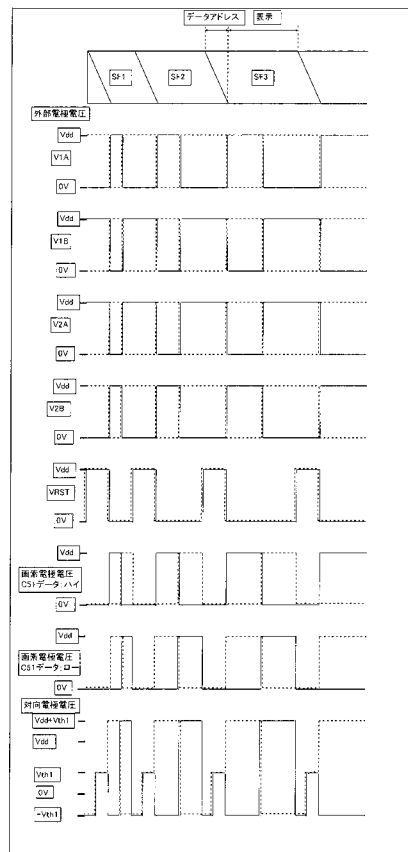
【図 1 2】



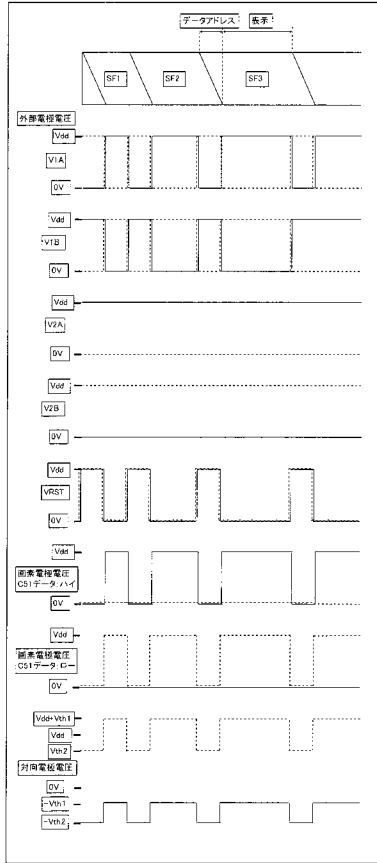
【図 1 3】



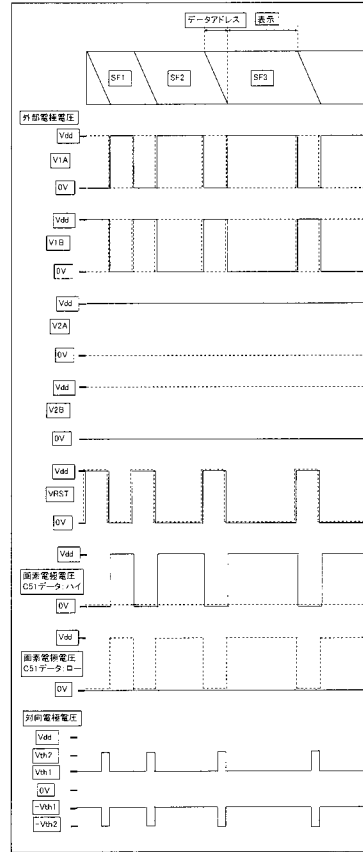
【図 1 4】



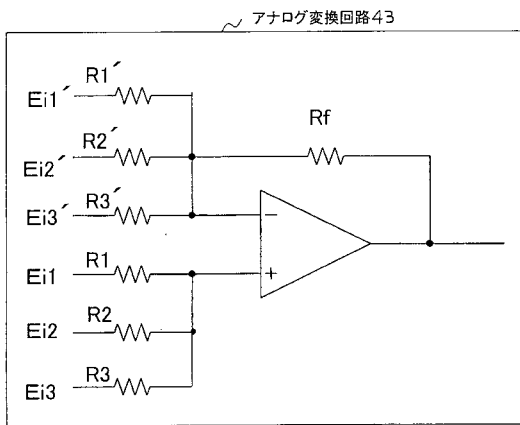
【 図 1 5 】



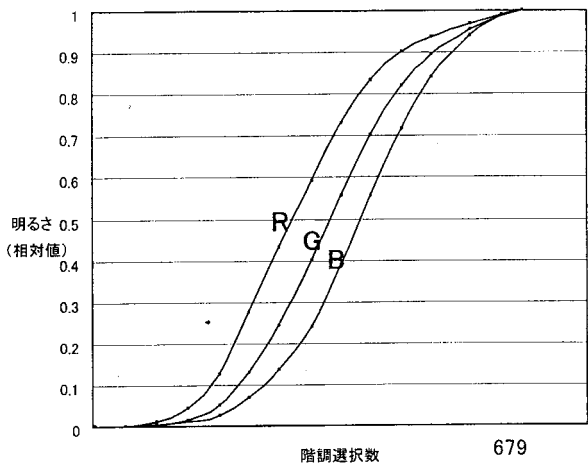
【 図 1 6 】



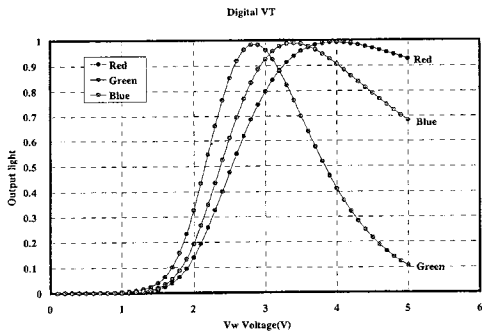
【 図 1 7 】



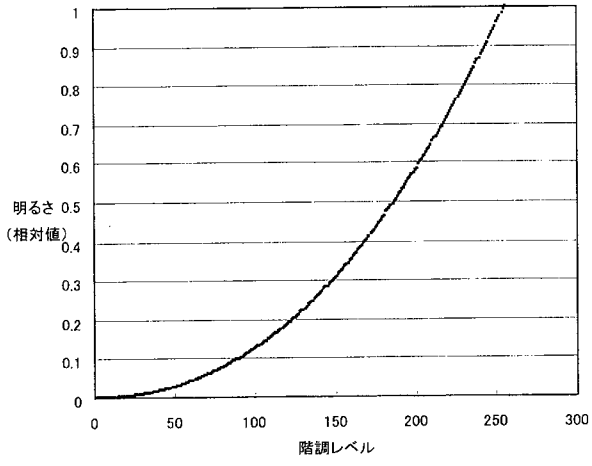
【 図 1 9 】



【 図 1 8 】



【 図 2 0 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 2 D
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 4 1 K
G 0 2 F	1/133	5 5 0
G 0 2 F	1/133	5 7 5

Fターム(参考) 5C006 AA14 AA15 AA17 AC25 AC26 AF42 AF43 AF71 AF82 BB16
BC03 BC06 BC12 BF11 BF24 BF33 BF34 EC11 FA14 FA16
FA41 FA51
5C080 AA10 BB05 DD08 DD22 DD27 EE28 EE29 FF11 JJ02 JJ03
JJ04 JJ05 JJ06 KK43

专利名称(译)	液晶图像显示装置及其驱动方法		
公开(公告)号	JP2007102158A	公开(公告)日	2007-04-19
申请号	JP2006052128	申请日	2006-02-28
[标]申请(专利权)人(译)	日本胜利株式会社		
申请(专利权)人(译)	日本有限公司Victor公司		
[标]发明人	越智豊		
发明人	越智豊		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.623.M G09G3/20.641.E G09G3/20.624.E G09G3/20.621.F G09G3/20.642.D G09G3/20.624.B G09G3/20.641.A G09G3/20.641.K G02F1/133.550 G02F1/133.575		
F-TERM分类号	2H093/NA16 2H093/NA55 2H093/NA56 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC13 2H093/NC15 2H093/NC18 2H093/NC21 2H093/NC22 2H093/NC23 2H093/NC34 2H093/NC49 2H093/ND04 2H093/ND06 2H093/ND08 2H093/ND40 2H093/NG02 5C006/AA14 5C006/AA15 5C006/AA17 5C006/AC25 5C006/AC26 5C006/AF42 5C006/AF43 5C006/AF71 5C006/AF82 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BF11 5C006/BF24 5C006/BF33 5C006/BF34 5C006/EC11 5C006/FA14 5C006/FA16 5C006/FA41 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD22 5C080/DD27 5C080/EE28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK43 2H193/ZA04 2H193/ZD25 2H193/ZD26 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZF59 2H193/ZR02		
优先权	2005261790 2005-09-09 JP		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶图像显示装置的驱动方法和驱动电路，该驱动方法和驱动电路能够增强显示图像的灰度特性和可靠性并充分获得亮度。在液晶图像显示装置的显示单元42中，来自驱动电路单元41的数字信号被施加到液晶图像显示装置的像素电极，并且阈值电压被设置到液晶图像显示装置的对电极以进行模拟转换。使用来自电路43的信号。提供一种液晶图像显示装置，该液晶图像显示装置能够增强显示图像的灰度和可靠性，并且能够充分获得亮度。 [选择图]图2

