

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2005-266815
(P2005-266815A)

(43) 公開日 平成17年9月29日(2005.9.29)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1368	GO2F 1/1368	2H092
GO2F 1/1365	GO2F 1/1365	5F11O
HO1L 21/336	HO1L 49/02	
HO1L 29/786	HO1L 29/78 612D	
HO1L 49/02	HO1L 29/78 619B	

審査請求 有 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2005-91387(P2005-91387)	(71) 出願人 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日 平成17年3月28日(2005.3.28)	
(62) 分割の表示 特願平10-502699の分割 原出願日 平成9年8月28日(1997.8.28)	(74) 代理人 100095728 弁理士 上柳 雅普
(31) 優先権主張番号 特願平8-229071	(74) 代理人 100107076 弁理士 藤網 英吉
(32) 優先日 平成8年8月29日(1996.8.29)	(74) 代理人 100107261 弁理士 須澤 修
(33) 優先権主張国 日本国(JP)	(72) 発明者 小出 清貴 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
	Fターム(参考) 2H092 HA11 JA03 JA24 JB21 JB52 JB56 MA05 MA13 NA16 PA01
	最終頁に続く

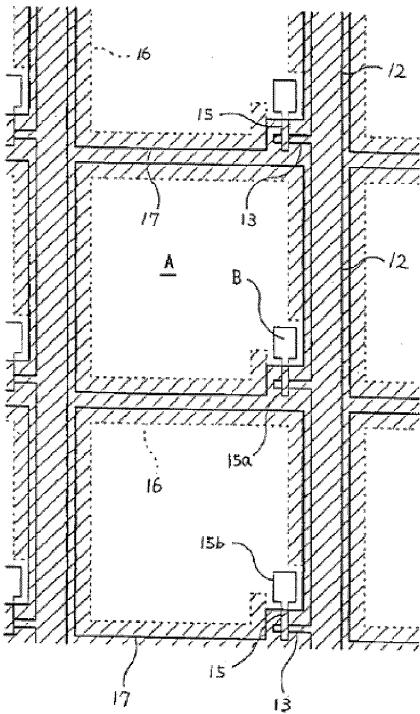
(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】

【課題】 液晶装置における2枚の基板缶の短絡が生じにくい構造とすることにより、導電性の異物の混入によって生ずる上下電極間の短絡に起因する表示欠陥を防止する。

【解決手段】 配線層12、第1電極部13、絶縁層14、第2電極層15の上には、各種絶縁体からなる絶縁膜16が形成されている。この絶縁膜16は、配線層12と上記MIM素子の表面上を全て被覆するとともに、その一部は画素領域の内側にやや入り込んでいる。絶縁膜16の画素接触部15bに対応する部分は、MIM素子と後述する画素電極17との導通を確保するための開口部となっている。画素電極17の周縁部は、絶縁膜16の内縁部に載るように形成され、また、絶縁膜16の上記開口部を通じて、第2電極層15の画素接触部15bと接触するように構成されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

2 枚の基板間に液晶層が挟持され、前記基板のうち一方の基板の内面上に、配線層と、画素電極と、前記配線層と前記画素電極の間に直接若しくは間接的に接続されたアクティブ素子と、絶縁膜と、を備え、

前記絶縁膜は、前記配線層及び前記アクティブ素子を覆うとともに、当該絶縁膜の端部の上に前記画素電極の周縁部が重なるように形成され、前記画素電極の周縁部の内側には形成されないことを特徴とする液晶表示装置。

【請求項 2】

請求の範囲第 1 項において、前記アクティブ素子は、当該アクティブ素子と前記画素電極とを導通する接続部を備え、前記絶縁膜は、前記配線層と前記画素電極との間を絶縁するように配置されるとともに、前記接続部と前記画素電極との間の導通を確保するための開口部を備えていることを特徴とする液晶表示装置。 10

【請求項 3】

請求の範囲第 1 項において、前記アクティブ素子が M I M 素子であることを特徴とする液晶表示装置。

【請求項 4】

請求の範囲第 1 項において、前記アクティブ素子が T F T 素子であることを特徴とする液晶表示装置。

【請求項 5】

請求の範囲第 1 項において、前記絶縁膜は遮光性を備えてなることを特徴とする液晶表示装置。 20

【請求項 6】

2 枚の基板間に液晶層が挟持され、前記基板のうち一方の基板の内面上に、配線層と、画素電極と、前記配線層と前記画素電極の間に直接若しくは間接的に接続されたアクティブ素子と、絶縁膜とを備える液晶表示装置の製造方法において、

前記基板のうち一方の基板の内面上に前記配線層と前記アクティブ素子を形成し、

前記配線層及び前記アクティブ素子を覆う前記絶縁膜を形成し、

前記絶縁膜の端部の上に前記画素電極の周縁部が重なるように前記画素電極を形成し、

前記絶縁膜は、前記画素電極の周縁部の内側には形成しないことを特徴とする液晶表示装置の製造方法。 30

【請求項 7】

請求の範囲第 6 項において、前記アクティブ素子が M I M 素子であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置及びその製造方法に係り、特に、液晶パネルを構成する基板の内面構造に関する。 40

【背景技術】

【0002】

液晶表示装置は、一般に、表示面に多数配列された画素領域に対応した電極を内面上に備えた 2 枚の基板を形成し、該基板の間に液晶層を挟持した液晶パネルを備えている。液晶表示装置を駆動するには、前記電極により液晶層に電界を印加することによって液晶層の光学的な特性を変え、種々の表示が可能になるように構成されている。この場合、少なくとも一方の基板の内面上には、上記電極に所定の駆動電位を与えるための配線層が並列して形成されている場合がある。

【0003】

また、アクティブマトリクス型の液晶表示装置では、素子基板の内面上に形成された配 50

線層に対して、ＴＦＴ（薄膜トランジスタ）素子やＭＩＭ（金属－絶縁体－金属）素子等のアクティブ素子が接続され、これらのアクティブ素子は、画素領域毎に形成された各画素電極に接続されている。

【０００４】

一方、カラー表示を可能とした液晶表示装置においては、例えば、上記アクティブ素子の形成された素子基板に対向する対向基板の内面上に着色レジスト等を所定のパターンで形成することによって、赤（Ｒ）、緑（Ｇ）、青（Ｂ）の着色層を配列させたカラーフィルタが形成され、カラーフィルタをオーバーコート膜で被覆した後、さらにＩＴＯ（インジウムスズ酸化物）からなる透明な対向電極を形成したものである。

【発明の開示】

10

【発明が解決しようとする課題】

【０００５】

上記従来の液晶表示装置においては、２枚の基板の間に液晶層を封入して、両基板の内面上に形成された対向する２つの電極間に所定の電圧を印加して液晶分子の配向を変えるように構成されている。しかし、製造工程において、２枚の基板の間や液晶の内部に導電性の異物が混入する場合があります、この場合には、２枚の基板に形成された電極の間に導電性の異物が介在して、液晶に付与されるべき電界に影響を与えたり、電極間の短絡によって点欠陥が発生する場合があります。

【０００６】

ここで、導電性の異物が画素領域に入り込み電極間を短絡させてしまっても、アクティブマトリクス型の液晶表示装置においては当該画素のみが動作しなくなるだけであって、いわゆる点欠陥が生ずるだけであるが、同様の異物が、素子基板の配線層やアクティブ素子の上方に存在する場合には、その配線層と対向電極とが短絡する場合もあり、この場合には、表示面にクロスライン状の線欠陥が発生する可能性がある。このような線欠陥は、上記点欠陥と異なり、発生した時点で液晶パネルの不良となることから、液晶表示装置の製造時の歩留まりを著しく低下させ、製造工程や製造コストに大きな影響を及ぼす。

20

【０００７】

特に、このような導電性の異物による欠陥は、製造時には異常がなくても、出荷後に異物がパネル内を移動して事後的に発生することがあるため、製造工程における検査によっては防止しにくいものであり、異物が存在しても欠陥が発生しない完全な対策が必要となる。

30

【０００８】

そこで、本発明は上記問題点を解決するものであり、その課題は、液晶表示装置における２枚の基板間の短絡が生じにくい構造とすることにより、上下電極間の短絡に起因する表示欠陥を防止することにある。

【課題を解決するための手段】

【０００９】

上記課題を解決するために本発明が講じた手段は、２枚の基板間に液晶層が挟持され、前記基板のうち一方の基板の内面上に、配線層と、画素電極と、前記配線層と前記画素電極の間に直接若しくは間接的に接続されたアクティブ素子と、絶縁膜と、を備え、前記絶縁膜は、前記配線層及び前記アクティブ素子を覆うとともに、当該絶縁膜の端部の上に前記画素電極の周縁部が重なるように形成され、前記画素電極の周縁部の内側には形成されないことを特徴とする。

40

【００１０】

この手段によれば、配線層の表面上を絶縁膜で被覆することにより、配線層に対する導電性異物の接触及びこの異物を介しての配線層と対向電極との間の短絡の危険性がなくなり、致命的な線欠陥の発生を防止することができる。

【００１１】

ここで、前記アクティブ素子は、当該アクティブ素子と前記画素電極とを導通する接続部を備え、前記絶縁膜は、前記配線層と前記画素電極との間を絶縁するように配置され、

50

前記接続部と前記画素電極との間の導通を確保するための開口部を備えていることが好ましい。

【0012】

この手段によれば、絶縁膜は配線層の表面上のみだけでなく、配線層と画素電極との間を絶縁するように形成されているため、接続部と画素電極との間の導通部分を除いて相互に接触することがなく、配線層と画素電極との短絡による表示状態の悪化を防止できる。

【0013】

また、前記接続部と前記画素電極の間にはMIM素子が形成され、前記絶縁膜は、該MIM素子の表面上も被覆していることが好ましい。

【0014】

この手段によれば、絶縁膜がMIM素子の表面上をも被覆しているため、MIM素子と導電性異物との接触や当該異物を介しての対向電極との間の短絡が防止される。

【0015】

また、前記接続部と前記画素電極の間にはTFТ素子が形成され、前記絶縁膜は、前記TFТ素子に接続される配線層上に設けられてなることが好ましい。

【0016】

この手段によれば、TFТ素子に接続される配線層と導電性異物との接触当該異物を介しての対向電極との間の短絡が防止される。

【0017】

また、前記絶縁膜は遮光性を備えてなることが好ましい。

【0018】

この手段によれば、カラーフィルタが形成される基板に遮光部材を設ける必要が無い場合、製造コストの削減を図れるとともに、対向する基板どうしの高い位置合わせ精度を不要とすることができる。

【0019】

次に、2枚の基板間に液晶層が挟持され、前記基板のうち一方の基板の内面上に、配線層と、画素電極と、前記配線層と前記画素電極の間に直接若しくは間接的に接続されたアクティブ素子と、絶縁膜とを備える液晶表示装置の製造方法において、前記基板のうち一方の基板の内面上に前記配線層と前記アクティブ素子を形成し、前記配線層及び前記アクティブ素子を覆う前記絶縁膜を形成し、前記絶縁膜の端部の上に前記画素電極の周縁部が重なるように前記画素電極を形成し、前記絶縁膜は、前記画素電極の周縁部の内側には形成しないことを特徴とするものである。

【0020】

この手段によれば、配線層の表面を絶縁膜によって被覆することができるとともに、配線層と画素電極との間を絶縁膜によって絶縁することができるため、対向基板間の絶縁性、及び配線層と画素電極との間の絶縁性を確保することができる。

【0021】

この場合において、前記接続部と前記画素電極との間に接続されるMIM素子を形成した後、前記絶縁膜を該MIM素子の表面上をも被覆するように形成することが好ましい。

【発明を実施するための最良の形態】

【0022】

次に、添付図面を参照して本発明に係る実施形態について説明する。

【0023】

(第1実施形態)

図1及び図2は、本発明に係る液晶表示装置の実施形態を示すものである。本実施形態は、MIM素子を画素領域毎に備えたアクティブマトリクス型の液晶表示装置について本発明を適用した例を示すものである。

【0024】

本実施形態において、図2に示すように、素子基板10の表面上には、透明な下地層11が形成されている。この下地層11は、素子基板10とその上に形成される配線層等の

10

20

30

40

50

膜との間の密着性を向上させるためのものである。下地層 11 の表面には、図 1 に示すように金属薄膜からなる配線層 12 が所定のパターン形状に形成されている。この配線層 12 には、画素領域毎に突出するように形成された第 1 電極部 13 が一体に設けられている。

【0025】

上記配線層及び第 1 電極部 13 の表面上には、陽極酸化法によって形成された薄い絶縁層 14 が設けられており、この絶縁層 14 を介して、第 2 電極層 15 が形成される。この第 2 電極層 15 は、上記第 1 電極部 13 の直上に位置する電極部 15a と、この電極部 15a から延伸して大きく張り出した画素接触部 15b とを備えている。

【0026】

上記第 1 電極部 13、絶縁層 14 及び第 2 電極層 15 の電極部 15a は、金属 - 絶縁体 - 金属からなる 2 端子型のアクティブ素子である MIM 素子を構成している。

【0027】

配線層 12、第 1 電極部 13、絶縁層 14、第 2 電極層 15 の上には、各種絶縁体からなる絶縁膜 16 が形成されている。この絶縁膜 16 は、図 1 に示すように、配線層 12 と上記 MIM 素子の表面上を全て被覆するとともに、その一部は画素領域の内側にやや入り込んでいる。

【0028】

ここで、絶縁膜 16 は、上記第 2 電極層 15 のうち、画素接触部 15b の表面上には形成されておらず、この画素接触部 15b に対応する部分は、MIM 素子と後述する画素電極 17 との導通を確保するための開口部となっている。

【0029】

上記 MIM 素子が一つずつ形成された画素領域には、ITO からなる透明な画素電極 17 が形成されている。この画素電極 17 の周縁部は、絶縁膜 16 の内縁部に乗るように形成され、また、絶縁膜 16 の上記開口部を通して、第 2 電極層 15 の画素接触部 15b と接触するように構成されている。

【0030】

一方、図 2 に示すように、対向基板 20 の内面上には、赤 (R)、緑 (G) 及び青 (B) のいずれかの色調を呈する着色層 21c と、これらの着色層 21c の間に形成されたブラックマトリクス層 21b とからなるカラーフィルタ 21 が形成されている。このカラーフィルタ 21 の表面上には、透明樹脂からなる保護膜 22 が被着されている。この保護膜 22 はカラーフィルタ 21 を保護するためのものである。保護膜 22 の表面上にはストライプ状に形成された ITO からなる対向電極 23 が形成されている。ここで、本実施形態における着色層は上述の赤緑青の 3 色に限らず、例えばシアン、マゼンダ、イエローの 3 色としてもよい。

【0031】

上記素子基板 10 及び対向基板 20 の内面上には、さらに配向膜が塗布形成され、所定の方向にラビング処理が施されている。そして、これらの配向膜に挟持される状態で、液晶層 30 が配置されている。

【0032】

この実施形態においては、絶縁膜 16 が配線層 12 及び MIM 素子の表面上を完全に被覆しているので、素子基板 10 と対向基板 20 との間に導電性の異物が混入しても、配線層 12 及び MIM 素子と対向電極とが導電接触する危険性はまったくない。したがって、液晶表示装置にとって致命的なクロスライン状の線欠陥が発生することを防止できる。

【0033】

また、第 2 電極層 15 の画素接触部 15b と画素電極 17 とが導電接触している場所を除いて、絶縁膜 16 が配線層 12 と画素電極 17 との間に介在しているため、配線層 12 と画素電極 17 との短絡や両者間のリーク電流の発生を防止することができる。

【0034】

図 3 乃至図 6 は、上記実施形態のうち、素子基板 10 の主要な製造工程を示すものであ

10

20

30

40

50

る。図 3 に示すように、無アルカリガラスからなる素子基板 10 の表面上に Ta をスパッタリング法によって全面被着し、熱酸化によって酸化 Ta からなる下地層 11 を形成する。この下地層は、酸化 Ta の RF スパッタリング法で形成してもよい。次に、この下地層 11 の表面上に再び Ta 又は Ta 合金をスパッタリング法によって被着し、フォトリソグラフィによってパターンニングすることによって配線層 12 (図 1 参照、図 3 には図示せず) を形成する。

【0035】

ここで、配線層 12 には上述の通り第 1 電極部 13 が一体に形成されている。

【0036】

次に、図 4 に示すように、配線層 12 及び第 1 電極部 13 の表面上に陽極酸化法によって薄い絶縁層 14 を形成する。この絶縁層 14 は、素子基板 10 を電解液に浸漬して、配線層 12 と電解液中の対向電極との間に電流を流すことによって Ta の表面が酸化され形成される。この絶縁膜 14 は MIM 素子の電気特性を決定するものであるため、成膜条件や膜厚等を厳密に設定する必要がある、必要に応じて成膜後にアニーリング(熱処理)を施す場合もある。

【0037】

さらに、上記第 1 電極部 13 の表面に形成された絶縁膜 14 の上に Cr をスパッタリング法によって被着し、所定のパターンニングを施して第 2 電極層 15 を形成する。この第 2 電極層 15 は、図 1 に示すように、第 1 電極層 13 の上に部分的に重なるように形成された電極部 15a と、後述する画素電極 17 に導電接触させるための画素接触部 15b とを有する。この第 2 電極層 15 には、他にアルミニウム、チタン、モリブデン等を用いてもよい。

【0038】

次に、図 5 に示すように、素子基板 10 の表面上に所定の厚さを有する絶縁膜 16 を形成する。この絶縁膜としては、スパッタリング法等により形成した酸化 Ta、酸化シリコン、窒化シリコン、酸化アルミニウム等の無機絶縁膜が好ましい。これらの絶縁膜 16 は、下層に形成されている配線層 12 等との間の絶縁性を十分に確保できるだけの膜厚を備えるように形成される。例えば、酸化 Ta では約 1000 以上、酸化シリコンでは約 400 以上の厚さであることが好ましい。一般に、絶縁膜 16 の厚さは、400 ~ 500 程度である。この絶縁膜 16 は、ポリミド樹脂、アクリル樹脂等を用いてもよい。

【0039】

上記のようにして形成した絶縁膜 16 は、図 2 に示す対向基板 20 上のカラーフィルタ 21 の透光性領域(ブラックマトリクス 21BM の形成領域以外の部分)とほぼ同じ平面パターンを備えたマスクを用いたフォトリソグラフィ工程によってパターンニングされ、図 5 の液晶表示装置の画素領域に対応する領域 A と、上記第 2 電極層 15 の画素接触部 15b に対応する開口部である領域 B とを除去する。

【0040】

ここで、絶縁膜 16 のパターンニングにおいて、カラーフィルタの透光性領域を形成するマスクと共通化を行う場合は、フォトリソグラフィ工程で使用するマスク数を減らすことができ、製造コストの削減を図ることができる。

【0041】

最後に、図 6 に示すように、ITO を全面スパッタリング法によって被着し、パターンニングすることによって画素電極 17 を形成する。この画素電極 17 は、上記絶縁膜 16 を除去した領域 A を完全に被覆するとともに、上記領域 B において第 2 電極層 15 の画素接触部 15b の上に被着される。また、画素電極 17 は、上記絶縁膜 16 の除去部分(領域 A に対応する部分)の内縁部上にその周縁部が位置するように形成される。

【0042】

この製造方法によれば、画素電極 17 の形成時には既に配線層 12 と MIM 素子の表面上は完全に絶縁膜 16 によって被覆されているため、画素電極 17 を配線層 12 や MIM 素子との短絡の危険性なしに形成することができる。その結果、画素電極 17 を配線層 1

10

20

30

40

50

2の形成領域のぎりぎりまで形成することも可能になり、開口率を向上することができる。

【0043】

ここで、第1電極部13及び絶縁層14を形成した後、絶縁層14が露出するように絶縁膜16を形成し、その上に例えばITOにより、絶縁層14に接続するように画素電極17を形成してもよい。この場合は、第2電極層と画素電極を一体のものとして形成するため、第2電極層のパターニングを不要とすることができ、2端子型のアクティブ素子の製造工程を一部省略することができる。

【0044】

また、絶縁膜16を遮光性を有する絶縁膜としてもよく、この場合は、図2に示す対向基板20側には、ブラックマトリクス21BMを形成しなくとも良いため、素子基板と対向基板との貼り合わせにおいて、高い位置合わせの精度を不要とすることができる。さらに、対向基板の構造を簡略化でき、製造コストを低減することができる。

【0045】

このように形成された素子基板10と対向基板20は、図7に示すように、シール材41を介して貼り合わされ、シール材によって区画された液晶封入領域に液晶を注入することによって液晶層30が設けられ、駆動回路42a、42bの周辺回路部品が実装され液晶表示装置が構成される。

【0046】

以上説明した実施形態では、MIM素子を備えた素子基板上に絶縁膜16を形成した例を示しているが、本発明によれば、素子基板、対向基板の区別なく、基板内面上に配線層及び液晶印加電極が形成されている場合であれば、当該基板の配線層上に絶縁膜を形成することによって、上記と同様の効果を奏することができるものである。

【0047】

(第2実施形態)

次に、3端子型のアクティブ素子としてTFT(薄膜トランジスタ)素子を備えたマトリクス型の液晶表示装置に適用した実施形態を示す。

【0048】

図8は、本発明に係る液晶表示装置としてTFT(薄膜トランジスタ)素子を備えた液晶表示装置の画素の概略の構造を示す平面図であり、図9は図8におけるA-A線に沿った断面である。

【0049】

まず、画素部分について説明すると、図8において、51aはTFTの能動層(ソース領域50a・チャネル領域50b・ドレイン領域50c)を構成する

1層目のポリシリコン層であり、このポリシリコン層51aの表面には図9に示されているように、熱酸化によるゲート絶縁膜62が形成されている。52aはTFTのゲート電極となる走査線、53aは前記走査線52aと交差するように配設されたTFTのソース領域50aに画素電極に印加すべき電圧を供給するデータ線で、走査線52aは二層目のポリシリコン層によって、またデータ線53aはアルミニウム層のような導電層によってそれぞれ形成されている。

【0050】

また、54はITOからなる画素電極56aとポリシリコン層51aのTFTのドレイン領域50cとを接続するためのコンタクトホール、55はデータ線53aと前記ポリシリコン層51aのTFTのソース領域とを接続するためのコンタクトホールである。

【0051】

図8におけるA-A線に沿った断面を示す図9において、10はガラス基板や石英基板あるいはシリコン基板のような基板、62はTFTの能動層となるポリシリコン層51aの表面に形成された酸化シリコン膜等のゲート絶縁膜であり、熱酸化等により形成される。また、63はNSG膜(ボロンやリンを含まないシリケートガラス膜)等からなる第1層間絶縁膜である。これは、高温CVDおよび低温CVD法により形成される。

10

20

30

40

50

【0052】

本実施形態では、チャネル領域50bの上部を含んで、配線層となる走査線52aとデータ線53a上を被覆するように、絶縁層64が形成されている。

【0053】

この絶縁層64は、後述する画素電極56aとの接続を行うコンタクトホール54の周囲を除いて形成されるとともに、その内周部が画素電極56aの外周部と一部重なるようにパターニングされている。

【0054】

本実施形態においても、スパッタリング法等により形成した酸化Ta、酸化シリコン、窒化シリコン、酸化アルミニウム等の無機絶縁膜が好ましく、下層のデータ線53aとの間の絶縁性を十分に確保できるだけの膜厚を備えるように形成される。例えば、酸化Taでは約1000以上、酸化シリコンでは約400以上の厚さであることが好ましい。

【0055】

この絶縁層64により、画素電極56aをデータ線53aと十分近接させて形成しても両者の短絡を防止でき、それによる表示上の欠陥の発生を防止できるものである。

【0056】

この絶縁層64のパターニングにおいて、この基板10に対向して配置されるカラーフィルタ（図示せず）の透光性領域をパターニングするためのマスクと共通化することにより、液晶表示装置を製造する際のフォトリソグラフィ工程に使用するマスクを削減することができる。

【0057】

また、本実施形態においても絶縁層64を、遮光性を有する材料とした場合は、TFT素子の配線層や能動層の領域に照射された光によるリーク電流の発生を防止することができる。また、素子基板上にブラックマトリクスを形成するため、対向基板上にブラックマトリクスを不要とすることができ、素子基板と対向基板との貼り合わせにおいて、高い位置合わせの精度を不要とすることができる。さらに、対向基板の構造を簡略化でき、製造コストを低減することができる。

【0058】

この後、第1層間絶縁膜63及びゲート絶縁膜62を貫通するコンタクトホール54を形成し、ITOからなる画素電極56aが形成される。

【0059】

なお、本実施形態では、画素電極としてITOを使用する場合について述べたが、これに限定されるものではなく、例えば、SnOx、ZnOx等のような融点の高い金属酸化物などからなる透明電極材料を使用することも可能である。

【0060】

このような構造を有する素子側基板と、これに対向して配置され対向電極23が形成される対向側基板20とを、図10に示すようにシール材41を介して貼り合わせる。なお、25は対向基板20に設けられるクロム層等からなる遮光層である。

【0061】

シール材41によって区画された液晶封入領域に液晶30を注入し、画素領域に表示させる映像信号等を入力するための回路基板（図示せず）を入力端子部90に実装することにより、液晶表示装置が構成される。

【0062】

尚、本実施形態においては、TFT素子に駆動信号を供給するための周辺回路70、80を構成するトランジスタは、画素駆動用のTFT素子と同様にポリシリコン層を動作層とするいわゆるポリシリコンTFTで構成されており、周辺回路を構成するトランジスタは画素駆動用のTFT素子とともに、同一プロセスにより基板上に同時に形成されている。

【0063】

本実施例においては、配線層となる走査線上を被覆するように、絶縁層64が形成され

ているため、走査線と対向電極との間に導電性の異物が混入しても、両者の間が短絡することはなく、それに起因した欠陥の発生を防止している。

【 0 0 6 4 】

尚、本発明の上記実施形態では、透過型液晶表示装置として説明したが、本発明はこれに限られるものではなく、素子側基板もしくは対向基板のいずれかに反射層を設けた反射型液晶表示装置としてもよい。

【 産業上の利用可能性 】

【 0 0 6 5 】

以上述べた本発明は、液晶表示装置の2枚の基板間の短絡が生じにくい構造とすることにより、上下電極間の短絡に起因する表示欠陥を防止するにあたって好適な構造とその製造方法を提供できるものである。 10

【 図面の簡単な説明 】

【 0 0 6 6 】

【 図 1 】 本発明に係る液晶表示装置の実施形態における素子基板上の平面構造を示す概略拡大平面図である。

【 図 2 】 同実施形態の断面構造を示す拡大縦断面図である。

【 図 3 】 本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

【 図 4 】 本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

【 図 5 】 本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

【 図 6 】 本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。 20

【 図 7 】 本発明に係る液晶表示装置の概略構造を示す構成図である。

【 図 8 】 本発明に係る液晶表示装置の実施形態における素子基板上の平面構造を示す概略拡大平面図である。

【 図 9 】 同実施形態の断面構造を示す拡大縦断面図である。

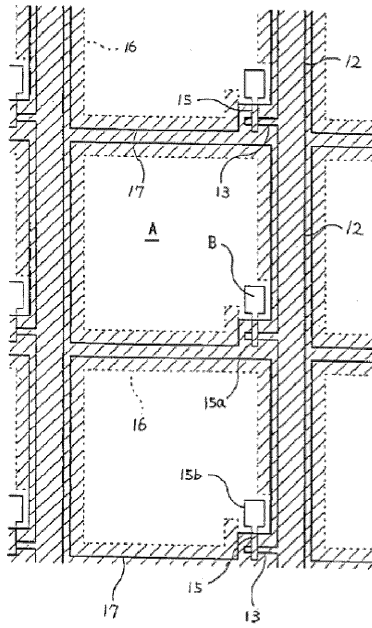
【 図 1 0 】 本発明に係る液晶表示装置の概略構造を示す構成図である。

【 符号の説明 】

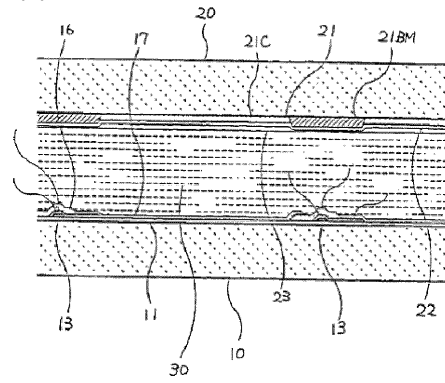
【 0 0 6 7 】

1 0 ... 素子基板、 1 1 ... 下地層、 1 2 ... 配線層、 1 3 ... 第 1 電極部、 1 4 ... 絶縁層、 1 5 ... 第 2 電極層、 1 5 a ... 電極部、 1 5 b ... 画素接触部、 1 6 ... 絶縁膜、 1 7 ... 画素電極、
2 0 ... 対向基板、 2 1 C ... 着色層、 2 1 B M ... ブラックマトリクス層、 2 2 ... 保護膜、 2 3 ... 対向電極、 2 5 ... 遮光層、 3 0 ... 液晶層、 4 1 ... シール材、 4 2 a ・ 4 2 b ... 駆動回路、 5 0 a ... ソース領域、 5 0 b ... チャネル領域、 5 0 c ... ドレイン領域、 5 1 a ... T F T 能動層、 5 2 a ... 走査線、 5 3 a ... データ線、 5 4 ・ 5 5 ... コンタクトホール、 5 6 a ... 画素電極、 6 2 ... ゲート絶縁層、 6 3 ... 第 1 層間絶縁膜、 6 4 ... 絶縁層、 7 0 ・ 8 0 ... 周辺回路、 9 0 ... 入力端子 30

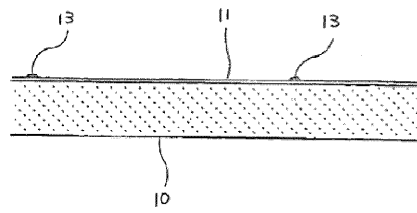
【図 1】



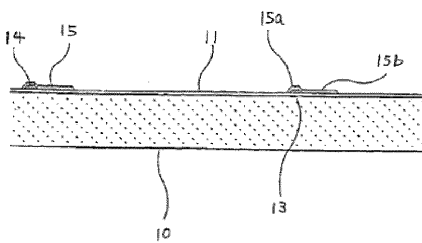
【図 2】



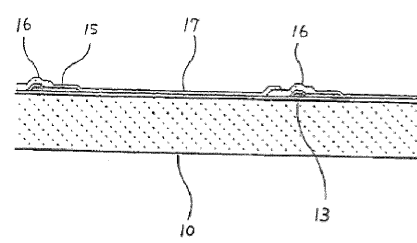
【図 3】



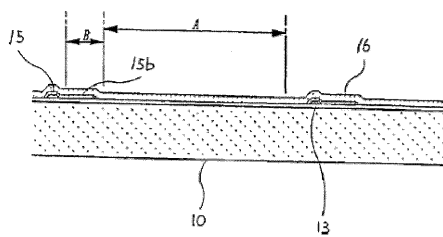
【図 4】



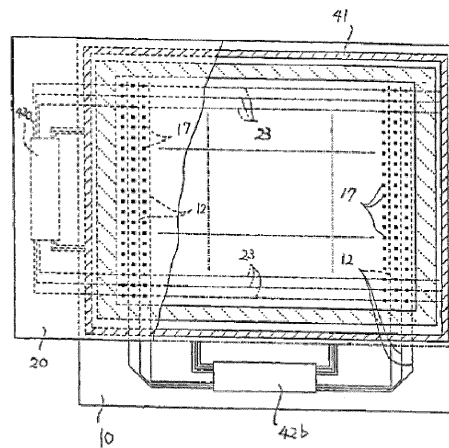
【図 6】



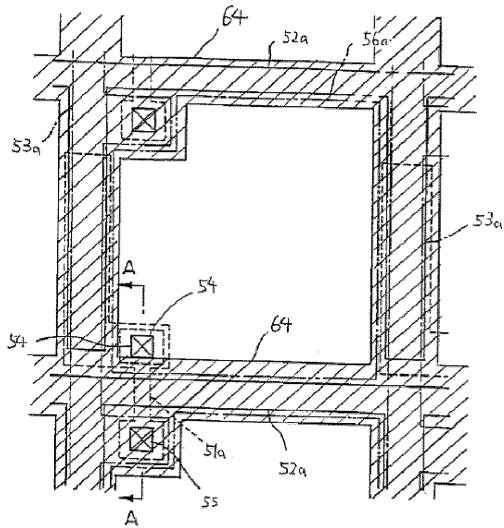
【図 5】



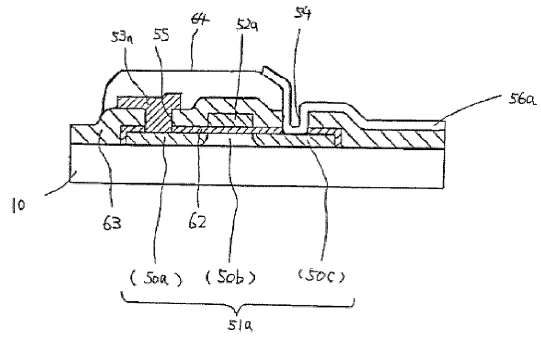
【図 7】



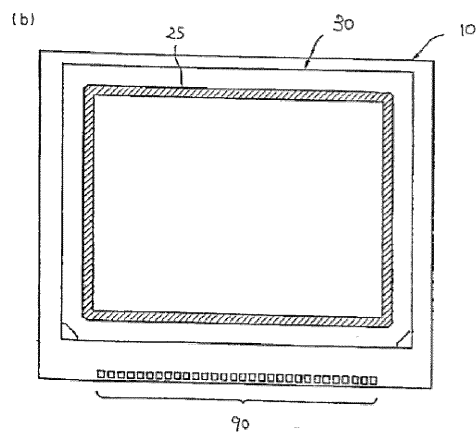
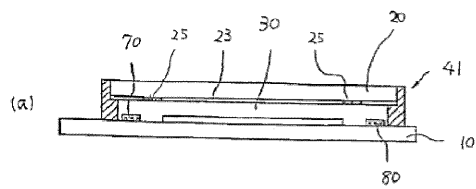
【図 8】



【図 9】



【図 10】



フロントページの続き

F ターム(参考) 5F110 AA21 AA30 BB01 BB02 CC02 DD02 DD03 DD05 EE09 FF02
FF23 GG02 GG13 HL03 HL07 NN03 NN04 NN22 NN23 NN24
NN34 NN35 NN43 NN72

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2005266815A	公开(公告)日	2005-09-29
申请号	JP2005091387	申请日	2005-03-28
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	小出清貴		
发明人	小出 清貴		
IPC分类号	G02F1/1368 G02F1/1365 H01L21/336 H01L29/786 H01L49/02		
FI分类号	G02F1/1368 G02F1/1365 H01L49/02 H01L29/78.612.D H01L29/78.619.B		
F-TERM分类号	2H092/HA11 2H092/JA03 2H092/JA24 2H092/JB21 2H092/JB52 2H092/JB56 2H092/MA05 2H092/MA13 2H092/NA16 2H092/PA01 5F110/AA21 5F110/AA30 5F110/BB01 5F110/BB02 5F110/CC02 5F110/DD02 5F110/DD03 5F110/DD05 5F110/EE09 5F110/FF02 5F110/FF23 5F110/GG02 5F110/GG13 5F110/HL03 5F110/HL07 5F110/NN03 5F110/NN04 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN34 5F110/NN35 5F110/NN43 5F110/NN72 2H192/AA23 2H192/AA24 2H192/BC31 2H192/CA02 2H192/CB02 2H192/CC04 2H192/EA22 2H192/EA32 2H192/EA43 2H192/EA72 2H192/EA74 2H192/FA73 2H192/FB22 2H192/GA42 2H192/HA35 2H192/HA47 2H192/HA86		
代理人(译)	须泽 修		
优先权	1996229071 1996-08-29 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过采用在液晶装置中不容易发生两个基板罐之间的短路的结构，来防止由于上下电极之间的短路而引起的显示缺陷，该短路是由于导电异物的混合而引起的。由各种绝缘体制成的绝缘膜16形成在布线层12，第一电极部分13，绝缘层14和第二电极层15上。绝缘膜16完全覆盖布线层12和MIM元件的表面，并且绝缘膜16的一部分稍微进入像素区域的内部。绝缘膜16的与像素接触部15b相对应的部分是用于确保MIM元件与后述的像素电极17之间的导通的开口部。像素电极17的外围部分形成为放置在绝缘膜16的内边缘部分上，并且被配置为通过绝缘膜16的开口与第二电极层15的像素接触部分15b接触。有。[选型图]图1

