

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-107754  
(P2010-107754A)

(43) 公開日 平成22年5月13日(2010.5.13)

(51) Int.Cl.	F I	テーマコード(参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H093
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 611J	2H193
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 624D	5C006
	G09G 3/20 621B	5C080
	G09G 3/20 622M	
審査請求 未請求 請求項の数 11 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2008-280042(P2008-280042)  
(22) 出願日 平成20年10月30日(2008.10.30)

(71) 出願人 502356528  
株式会社 日立ディスプレイズ  
千葉県茂原市早野3300番地  
(74) 代理人 100083552  
弁理士 秋田 収喜  
(74) 代理人 100103746  
弁理士 近野 恵一  
(72) 発明者 高田 直樹  
神奈川県横浜市戸塚区吉田町292番地  
株式会社日立製作所組込みシステム基盤研  
究所内  
(72) 発明者 笠井 成彦  
神奈川県横浜市戸塚区吉田町292番地  
株式会社日立製作所組込みシステム基盤研  
究所内

最終頁に続く

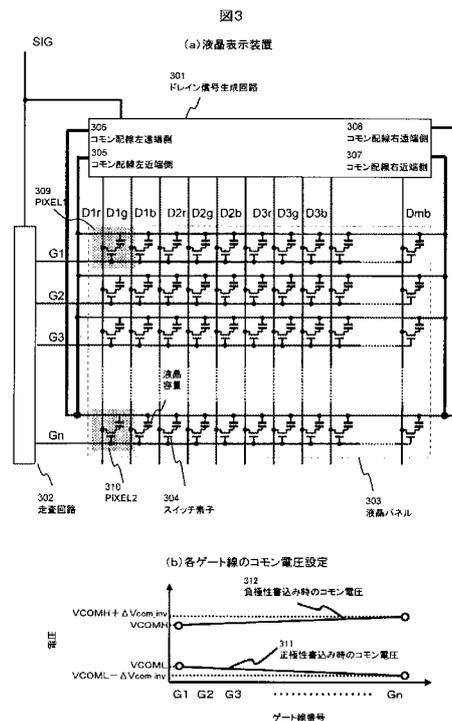
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 コモン極性をフレーム毎に切り替えるコモン交流駆動において、ゲートスキャン方向に発生する輝度傾斜を抑制する。

【解決手段】 液晶表示装置は、液晶パネル303と、ドレイン線へドレイン電圧を出力すると共にコモン線に極性を切り替えてコモン電圧を出力するドレイン信号生成回路301と、複数本のゲート線をスキャンして各ゲート線にゲート電圧を出力する走査回路302と、を有する。コモン電圧は、ゲート線のスキャン方向(液晶パネル303の垂直方向)にコモン電圧の傾斜をつけスキャン初め側(G1側)とスキャン終り側(Gn側)に対し電圧差を持たせるように設定される。これにより、ゲートスキャン方向に発生する輝度傾斜を抑制することができる。

【選択図】 図3



**【特許請求の範囲】****【請求項 1】**

互いに直交する複数本のドレイン線と複数本のゲート線の交差部に対応して液晶セル容量とスイッチ素子からなる画素が形成され、前記スイッチ素子のゲートは前記ゲート線に接続され、ドレインは前記ドレイン線に接続され、ソースは前記液晶セル容量の一端の電極に接続され、前記液晶セル容量のもう一端の対向電極はコモン線に接続された液晶表示部と、前記ドレイン線へドレイン電圧を出力するドレイン信号生成回路と、前記コモン線に極性を切り替えてコモン電圧を出力するコモン信号生成回路と、前記複数本のゲート線をスキャンして各ゲート線にゲート電圧を出力するゲート信号生成回路と、を有する液晶表示装置であって、

10

前記コモン信号生成回路から出力するコモン電圧は、ゲート線のスキャン方向にコモン電圧の傾斜をつけスキャン初め側とスキャン終り側に対し電圧差を持たせるように設定されていることを特徴とする液晶表示装置。

**【請求項 2】**

請求項 1 記載の液晶表示装置において、

前記液晶セル容量の一端の電極に接続するコモン線は、全画素で共通であり、

前記液晶表示部は、スキャン初め側とスキャン終り側にコモン線の入力部を有し、前記コモン信号生成回路から出力するコモン電圧は、スキャン初め側のコモン線の入力部とスキャン終り側のコモン線の入力部に対し電圧差を持たせるように設定されていることを特徴とする液晶表示装置。

20

**【請求項 3】**

請求項 2 記載の液晶表示装置において、

前記液晶表示部の左右それぞれにスキャン初め側とスキャン終り側にコモン線の入力部を有することを特徴とする液晶表示装置。

**【請求項 4】**

請求項 1 記載の液晶表示装置において、

前記液晶セル容量の一端の電極に接続するコモン線は、ゲート線の奇数ライン用と偶数ライン用で分かれており、奇数ライン用のコモン線と偶数ライン用のコモン線はそれぞれ共通であり、

前記液晶表示部は、奇数ライン用と偶数ライン用それぞれについてスキャン初め側とスキャン終り側にコモン線の入力部を有し、前記コモン信号生成回路から出力するコモン電圧は、奇数ライン用と偶数ライン用それぞれについてスキャン初め側のコモン線の入力部とスキャン終り側のコモン線の入力部に対し電圧差を持たせるように設定されていることを特徴とする液晶表示装置。

30

**【請求項 5】**

請求項 4 記載の液晶表示装置において、

奇数ライン用と偶数ライン用それぞれについて前記液晶表示部の左右それぞれにスキャン初め側とスキャン終り側にコモン線の入力部を有することを特徴とする液晶表示装置。

**【請求項 6】**

請求項 1 記載の液晶表示装置において、

前記電圧差は、スキャン初め側の画素における実効電圧の 1 垂直周期期間の平均値とスキャン終り側の画素における実効電圧の 1 垂直周期期間の平均値の差が少なくなるように設定されていることを特徴とする液晶表示装置。

40

**【請求項 7】**

請求項 1 記載の液晶表示装置において、

前記電圧差は、前記スイッチ素子のゲート - ソース間の寄生容量  $C_{gs}$  とコモン電圧変化で発生するソース電圧変動に基づいて設定されていることを特徴とする液晶表示装置。

**【請求項 8】**

請求項 7 記載の液晶表示装置において、

前記ソース電圧変動は、前記スイッチ素子のゲート - ソース間の寄生容量  $C_{gs}$  と前記

50

液晶セル容量  $C_{st}$  の比率  $C_{gs} / C_{st}$  とコモン電圧の変化量 ( $V_{COMH} - V_{COML}$ ) の積で決定されることを特徴とする液晶表示装置。

【請求項 9】

請求項 1 記載の液晶表示装置において、

正極性 (ドレイン電圧に対してコモン電圧が低電位) である場合には、スキャン初め側のコモン電圧はスキャン終り側のコモン電圧に対し高く設定され、負極性 (ドレイン電圧に対してコモン電圧が高電位) である場合には、スキャン初め側のコモン電圧はスキャン終り側のコモン電圧に対し低く設定されていることを特徴とする液晶表示装置。

【請求項 10】

請求項 1 記載の液晶表示装置において、

コモン電圧の極性がフレーム毎に切り替わるフレーム交流駆動であることを特徴とする液晶表示装置。

10

【請求項 11】

請求項 1 記載の液晶表示装置において、

前記コモン信号生成回路は、前記ドレイン信号生成回路を含む LSI (大規模集積回路) に含まれていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特にコモン電圧の極性を切り替える駆動方式の液晶表示装置に関する。

20

【背景技術】

【0002】

従来、液晶表示装置について説明する。図 1 は、従来、液晶表示装置の構成を示す図である。図 1 において、101 はドレイン信号生成回路であり、ドレイン信号生成回路 101 は表示信号となるドレイン電圧 (対向電極電位に対して正極性 [高電位な] 電圧、又は負極性 [低電位な] 電圧) を液晶パネル 103 に出力する。102 は走査回路 (ゲート信号生成回路) であり、ゲート線 (G1、G2、G3、...) を順次選択 (スキャン) する。ゲート線 G の本数は、少なくとも液晶パネルの垂直方向の画素数以上ある。ゲート線 (G1、G2、G3、...) とドレイン線 (Dr1、Dg1、Db1、Dr2、Dg2、Db2、Dr3、Dg3、Db3、...) との各交差部付近には、例えば nMOS-TFT など構成されるスイッチ素子 104 が配置される。このスイッチ素子 104 は、nMOS-TFT 以外の pMOS-TFT などでも良いが、本説明では nMOS-TFT として説明する。また、ドレイン信号生成回路 101 はコモン信号生成回路を含んでいる。ドレイン信号生成回路 101 から出力されるコモン線 105、106 は、スイッチ素子 104 のソースが接続する液晶容量の画素電極が形成する基板と対向して設置する、もう一方の基板上に形成した対向電極に接続する。但し、これは縦電界で透過率を制御する液晶の場合であり、横電界で透過率を制御する液晶の場合は、前記対向電極は、画素電極と同一基板上に形成される。

30

【0003】

ここで図 1 の (b) を用いて画素の書込み動作について説明する。図 1 の (b) は 1 画素の構成を示すものである。スイッチ素子 104 のゲートはゲート線 G に接続し、ドレインはドレイン線 D に接続し、ソースは液晶容量  $C_{st}$  (107) の画素電極に接続する。ゲート電圧が HIGH の期間、スイッチ素子 104 が ON されて、前記ソース電圧がドレイン電圧に遷移する。ゲート電圧が HIGH から LOW へと変化するとソース電圧は保持される。液晶の透過率は、対向電極のコモン電位と画素電極とのソース電位との電位差で決まり、液晶表示装置は、この電位差を制御することにより階調表示を行う。

40

【0004】

ここで各画素では、nMOS-TFT で構成されたスイッチ素子 104 のソースには前記液晶容量  $C_{st}$  (107) の他にゲート-ソース間の寄生容量  $C_{gs}$  (108) が存在

50

する。上記液晶表示装置においては、前記寄生容量  $C_{gs}$  (108) が主要因の輝度傾斜が発生する。ここで輝度傾斜とは、例えばパネル全面でグレー階調を表示した場合において、一定方向に輝度差が傾斜として発生することを意味する。この輝度傾斜が水平方向に発生する場合と垂直方向で発生する場合では発生原理が異なる。以下では、夫々の発生原理について説明する。

【0005】

まず水平方向の輝度傾斜の発生原理について説明する。液晶パネル103において選択したゲート線が非選択となる場合、つまり選択したゲート線のゲート電圧がHIGH電圧 ( $V_{GH}$ ) からLOW電圧 ( $V_{GL}$ ) へと遷移する時、ソース電圧は  $C_{gs}$  に起因した飛び込み電圧  $V_{gs}$  だけ低くなる。この飛び込み電圧  $V_{gs}$  は(式1)の様に、 $C_{gs}$  と  $C_{st}$  の比とゲート電圧差で表すことが出来る。

10

【0006】

【数1】

$$\Delta V_{gs} = \frac{C_{gs}}{C_{st}} \times (V_{GH} - V_{GL}) \quad \dots (式1)$$

【0007】

ここで、実際の飛び込み電圧  $V_{gs}$  は走査回路102に近い方と遠い方とでは値が異なる。これは走査回路と遠い方の画素では、ゲート配線抵抗と配線上の容量によりゲート電圧の波形が鈍り、走査回路に近い方の画素における場合よりもスイッチ素子104のオフ動作が緩やかに行われることによる。このように飛び込み電圧が走査回路に近い方と遠い方の画素とで異なるとパネルの水平方向に輝度傾斜が発生する。

20

【0008】

この水平方向の輝度傾斜の対策案が、特許文献1に示されている。対策方法としては、図1におけるコモン配線105と106に印加する電圧間に傾斜をつけて、輝度傾斜を回避するとしている。具体的には、実効電圧が低くなる走査回路に近い方のコモン電圧(コモン配線105)を(式1)より算出した  $V_{gs}$  分だけ高く設定することで、水平方向の輝度傾斜を回避する。

【0009】

【特許文献1】特開平9-179098号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0010】

次に垂直方向の輝度傾斜の発生原理について図1、図2を用いて説明する。図2(a)は図1に示したPIXEL1(109)とPIXEL2(110)のスキャン動作を示すタイミングチャートである。図に示すように、PIXEL1(109)及びPIXEL2(110)は、ゲート電圧201がHIGHの期間、スイッチ素子104がONされて、ソース電圧204がドレイン電圧202に遷移する。ゲート電圧201がHIGHからLOWへと変化すると飛び込み電圧205が発生し、ソース電圧は飛び込み電圧205分だけ低下する。次に、図2のコモン電圧の切り替わりタイミング211において、コモン電圧がLOW電圧 ( $V_{COML}$ ) からHIGH電圧 ( $V_{COMH}$ ) へ変化した時、コモン極性反転の影響によりソース電圧は理想電圧波形206から、コモン電圧に近い実電圧波形207へと電圧が変動する。この理想電圧波形206と実電圧波形207の電圧差がコモン極性反転によるソース電圧変動  $V_{com\_inv}$  (208) であり、(式2)の様に  $C_{gs}$  と  $C_{st}$  の比とコモン電圧差で表すことが出来る。

40

【0011】

【数2】

$$\Delta V_{com\_inv} = \frac{C_{gs}}{C_{st}} \times (V_{COMH} - V_{COML}) \quad \dots (式2)$$

50

## 【0012】

ここで、上記ソース電圧変動  $V_{com\_inv}(208)$  は、 $PIXEL1(109)$  及び  $PIXEL2(110)$  で同じ値である。つまり、上記ソース電圧変動  $V_{com\_inv}(208)$  が発生するだけでは、縦方向の輝度傾斜は発生しない。コモン極性をフレーム毎に切り替える交流駆動において、上記ソース電圧変動  $V_{com\_inv}(208)$  に加え、各ピクセル ( $PIXEL1$ 、 $PIXEL2$ ) のスキャンタイミングとコモン電圧の切り替わりタイミング ( $211$ ) の関係が異なることで縦方向の輝度傾斜が発生する。

## 【0013】

例として、上記液晶表示装置において液晶パネル103でグレー階調表示 (8ビットドレインドライバで128階調を表示した場合) で、ドレイン信号生成回路101側からスキャンした場合を想定する。 $PIXEL1(109)$  は1垂直周期の開始付近でスキャンされるので、スキャンからコモン電圧の切り替わりタイミング211までのT1期間212が長く、コモン電圧の切り替わりタイミング211からスキャンまでのT2期間213が短い。つまり、T2期間213が短い  $PIXEL1$  では上記ソース電圧変動  $V_{com\_inv}(208)$  の影響が少ない。一方、 $PIXEL2(110)$  では1垂直周期の終了付近でスキャンされる。その為、上記T1期間212は短く、上記T2期間213が長い。よって、T2期間213が長い  $PIXEL2$  では上記ソース電圧変動  $V_{com\_inv}(208)$  の影響が大きい。

## 【0014】

以上の説明により、 $PIXEL1(109)$  における実効電圧の1垂直周期期間の積分値 (209) は、 $PIXEL2(110)$  における実効電圧の1垂直周期期間の (210) と比べて面積が大きくなる。これは、 $PIXEL1(109)$  における実効電圧の1垂直周期期間の平均値  $V_{ave\_pixel1}$  が、 $PIXEL2(110)$  における実効電圧の1垂直周期期間の平均値  $V_{ave\_pixel2}$  と比べて大きいことを意味する。その結果、図2(b)に示す様に、ゲートスキャン方向 (垂直方向) の輝度傾斜が発生する。

## 【0015】

ここで各  $PIXEL(PIXEL1、PIXEL2)$  における実効電圧の1垂直周期期間の平均値  $V_{ave\_pixel}$  は (式3) で表せる。

## 【0016】

【数3】

$$\begin{aligned} V_{ave\_pixel} &= \frac{T1}{T1+T2}(V_{pixel} - \Delta V_{gs}) + \frac{T2}{T1+T2}(V_{pixel} - \Delta V_{gs} - \Delta V_{com\_inv}) \\ &= (V_{pixel} - \Delta V_{gs}) - \frac{T2}{T1+T2} \Delta V_{com\_inv} \end{aligned}$$

・・・(式3)

## 【0017】

ここで  $V_{pixel}$  は、所望の実効電圧 (正極時はドレイン - コモン間電圧差) であり、 $V_{gs}$  は上記飛び込み電圧205、 $V_{com\_inv}$  はコモン極性反転によるソース電圧変動208を示す。上記液晶表示装置において液晶パネル103でグレー階調表示 (8ビットドレインドライバで128階調を表示した場合) した場合には、 $PIXEL1$  と  $PIXEL2$  の  $V_{pixel}$  は同じである。また  $PIXEL1$  と  $PIXEL2$  は共に走査回路に近い方に位置する為、上記飛び込み電圧  $V_{gs}(205)$  は同じである。また上記説明の通り  $PIXEL1$  と  $PIXEL2$  のソース電圧変動  $V_{com\_inv}(208)$  は同じである。よって、上記実効電圧の1垂直周期期間の平均値  $V_{ave\_pixel}$  は、T1 (212) とT2 (213) のパラメータで決定し、T1期間が長い場合には、上記  $V_{ave\_pixel}$  は  $V_{pixel} - V_{gs}$  の値に近くなり、T2期間が長い場

10

20

30

40

50

合には、上記  $V_{ave\_pixel}$  は  $V_{pixel} - V_{gs} - V_{com\_inv}$  の値に近くなる。よって、上述したとおり、PIXEL1 (109) における実効電圧の1垂直周期期間の平均値  $V_{ave\_pixel1}$  が、PIXEL2 (110) における実効電圧の1垂直周期期間の平均値  $V_{ave\_pixel2}$  と比べて大きいことを意味する。

【0018】

上記特許文献1では飛び込み電圧205のみを考慮している為、上記背景技術で説明したコモン極性をフレーム毎に切り替える交流駆動において、上記ソース電圧変動  $V_{com\_inv}$  (208) に加え、各ピクセル(上記PIXEL1 (109)、PIXEL2 (110))のスキヤンタイミングとコモン電圧の切り替わりタイミング211の関係が異なることで発生する垂直方向の輝度傾斜を回避することは困難である。

10

【0019】

よって、本発明が解決する課題はゲートスキャン方向(液晶パネルの垂直方向)の輝度傾斜を抑制することである。

【0020】

本発明の目的は、上記の課題を解決する液晶表示装置を提供することである。

【課題を解決するための手段】

【0021】

本発明は、上記の課題を解決するためのものであり、液晶表示装置は、液晶表示部と、ドレイン線へドレイン電圧を出力するドレイン信号生成回路と、コモン線に極性を切り替えてコモン電圧を出力するコモン信号生成回路と、複数本のゲート線をスキヤンして各ゲート線にゲート電圧を出力するゲート信号生成回路と、を有し、前記コモン信号生成回路から出力するコモン電圧は、ゲート線のスキヤン方向にコモン電圧の傾斜をつけスキヤン初め側とスキヤン終り側に対し電圧差を持たせるように設定される。

20

【0022】

前記コモン線は、全画素で共通でも、奇数ライン用のコモン線と偶数ライン用のコモン線がそれぞれ共通でもよい。

【0023】

前記液晶表示部は、スキヤン初め側とスキヤン終り側にコモン線の入力部を有し、コモン電圧は、スキヤン初め側のコモン線の入力部とスキヤン終り側のコモン線の入力部に対し電圧差を持たせるように設定される。

30

【0024】

前記電圧差は、スキヤン初め側の画素における実効電圧の1垂直周期期間の平均値とスキヤン終り側の画素における実効電圧の1垂直周期期間の平均値の差が少なくなるように設定される。

【0025】

前記電圧差は、スイッチ素子のゲート-ソース間の寄生容量  $C_{gs}$  とコモン電圧変化で発生するソース電圧変動に基づいて設定することができる。

【0026】

前記ソース電圧変動は、スイッチ素子のゲート-ソース間の寄生容量  $C_{gs}$  と液晶セル容量  $C_{st}$  の比率  $C_{gs}/C_{st}$  とコモン電圧の変化量 ( $V_{COMH} - V_{COML}$ ) の積で決定する。

40

【0027】

正極性(ドレイン電圧に対してコモン電圧が低電位)である場合には、スキヤン初め側のコモン電圧は、スキヤン終り側のコモン電圧に対し高く設定され、負極性(ドレイン電圧に対してコモン電圧が高電位)である場合には、スキヤン初め側のコモン電圧は、スキヤン終り側のコモン電圧に対し低く設定される。

【0028】

前記液晶表示装置は、コモン電圧の極性がフレーム毎に切り替わるフレーム交流駆動で駆動される。

【0029】

50

前記コモン信号生成回路は、前記ドレイン信号生成回路を含むLSI（大規模集積回路）に含まれていてもよい。

【発明の効果】

【0030】

本発明により、ゲートスキャン方向（液晶パネルの垂直方向）の輝度傾斜を抑制した液晶表示装置を得ることができる。

【発明を実施するための最良の形態】

【0031】

以下、本発明における第1の実施の形態を、図3と図4を用いて説明する。

【0032】

まず、第1の実施の形態では、全画素のコモン電極は共通としたコモンベタ電極構造であり、またコモン電圧の極性は1垂直周期（フレーム）毎に切り替えるフレーム交流駆動を1つの例として取り上げており、コモン電圧をゲートスキャン方向（図の垂直方向）に傾斜をつけることでゲートスキャン方向の輝度傾斜を抑制する。すなわち、コモン電圧は、液晶パネルのゲート線のスキャン初め側とスキャン終り側に対し電圧差を持たせるように設定される。

【0033】

図3は、第1の実施の形態に係わる液晶表示装置の構成を示す図である。図3に示す液晶表示装置はスイッチ素子として薄膜トランジスタ（TFT：thin film transistor）を用い、各画素に設けられたTFTを走査タイミングに応じて切り替えることにより、液晶を画素単位で駆動制御するアクティブマトリックス型のTFT-LCDである。コモン信号生成回路はドレイン信号生成回路を含むLSI（大規模集積回路）に含まれている。ここで、図3の液晶表示装置にうちの301～304は、[背景技術]の図1で説明した101～104と同様なものを示すので説明は省く。

【0034】

ドレイン信号生成回路301から出力されるコモン線305、306、307、308は、画素電極が形成する基板と対向して設置する、もう一方の基板上に形成した対向電極に接続する。但し、これは縦電界で透過率を制御する液晶の場合であり、横電界で透過率を制御する液晶の場合は、前記対向電極は、画素電極と同一基板上に形成される。液晶容量は、前記画素電極と前記対向電極に挟まれる。液晶の透過率は、対向電極の電位と画素電極との電位との電位差で決まり、液晶表示装置は、この電位差を制御することにより階調表示を行う。

【0035】

ここで、コモン線305は液晶パネル303に向かって左のドレイン信号生成回路301に近い方に接続し、コモン線306は液晶パネル303に向かって左のドレイン信号生成回路301に遠い方に接続し、コモン線307は液晶パネル303に向かって右のドレイン信号生成回路301に近い方に接続し、コモン線308は液晶パネル303に向かって右のドレイン信号生成回路301に遠い方に接続する。

【0036】

次に、コモン線305～308の電圧設定に関して説明する。図3の(b)は各ゲート線のコモン電圧設定を示している。図3(b)に示す様に、正極性書込み時のコモン電圧311は、スキャン開始のG1ラインのコモン電圧をVCOML電圧とする為に、コモン配線左近端側305とコモン配線右近端側307のコモン電圧を設定し、Gnラインのコモン電圧をVCOML - Vcom\_inV電圧とする為に、コモン配線左遠端側306とコモン配線右遠端側308のコモン電圧を設定する。また、負極性書込み時のコモン電圧312は、スキャン開始のG1ラインのコモン電圧をVCOMH電圧とする為に、コモン配線左近端側305とコモン配線右近端側307のコモン電圧を設定し、Gnラインのコモン電圧をVCOMH + Vcom\_inV電圧とする為に、コモン配線左遠端側306とコモン配線右遠端側308のコモン電圧を設定する。

【0037】

10

20

30

40

50

ここで、 $V_{com\_inv}$  電圧とは [ 発明が解決しようとする課題 ] で説明したコモン極性反転によるソース電圧変動  $V_{com\_inv}(208)$  であり、(式2)で示すものである。ここで、正極性書き込み時のコモン配線左近端側305とコモン配線右近端側307のコモン電圧は  $V_{COML}$  電圧に設定する。一方でコモン配線左遠端側306とコモン配線右遠端側308のコモン電圧は、コモン配線左近端側305からコモン配線左遠端側306のパネル周辺の配線抵抗、及びコモン配線右近端側307からコモン配線右遠端側308のパネル周辺の配線抵抗によって決定する。例えば、コモン配線左近端側305からゲート線の遠端  $G_n$  までのパネル周辺の配線抵抗値とコモン配線左遠端側306からゲート線の遠端  $G_n$  までのパネル周辺の配線抵抗値を同じとした場合、ゲート線の遠端  $G_n$  の左側のコモン電圧は、抵抗分割により、コモン配線左近端側305とコモン配線左遠端側306の電圧設定の中間電圧となる。この場合には、コモン配線左遠端側306のコモン電圧は、ゲート線の遠端  $G_n$  のコモン電圧が  $V_{COML} - V_{com\_inv}$  となる様に、 $V_{COML} - 2 \times V_{com\_inv}$  に設定する。同様に、コモン配線右遠端側308のコモン電圧は、コモン配線右近端側307からゲート線の遠端  $G_n$  までの配線抵抗値とコモン配線右遠端側308からゲート線の遠端  $G_n$  までの抵抗分割比を考慮し、ゲート線の遠端  $G_n$  のコモン電圧が  $V_{COML} - V_{com\_inv}$  となる様に、コモン配線右遠端側308のコモン電圧は、 $V_{COML} - 2 \times V_{com\_inv}$  に設定する。

10

#### 【0038】

すなわち、液晶パネル303は、左右それぞれに、スキャン初め側 ( $G_1$  ライン側) のコモン線の入力部とスキャン終り側 ( $G_n$  ライン側) のコモン線の入力部を有し、コモン電圧は、スキャン初め側のコモン線の入力部とスキャン終り側のコモン線の入力部に対し  $V_{com\_inv}$  (コモン極性反転によるソース電圧変動) の電圧差を持たせるように設定される。

20

#### 【0039】

ここで、上記パネル周辺の配線抵抗値をパネルの左右で個別に設定することが可能であるが、制御の容易性の観点から同じ配線抵抗値であることが望ましい。つまり、コモン配線左近端側305からゲート線の遠端  $G_n$  までとコモン配線左遠端側306からゲート線の遠端  $G_n$  までのパネル周辺の配線抵抗の抵抗分割比は、コモン配線右近端側307からゲート線の遠端  $G_n$  までとコモン配線右遠端側308からゲート線の遠端  $G_n$  までのパネル周辺の配線抵抗の抵抗分割比を同じとすることが望ましい。以上の方法により、コモン線305、306、307、308の電圧設定を行う。

30

#### 【0040】

次に、上記液晶表示装置において、課題であるゲートスキャン方向 (液晶パネルの垂直方向) に発生する輝度傾斜の抑制効果について図4を用いて説明する。図4は、図3の  $PIXEL1(309)$  と  $PIXEL2(310)$  の1垂直周期期間に印加される各種電圧波形を示したものである。 $PIXEL1(309)$  及び  $PIXEL2(310)$  は、ゲート電圧401が  $HIGH$  の期間、スイッチ素子304が  $ON$  されて、ソース電圧404がドレイン電圧402に遷移する (415参照)。ゲート電圧401が  $HIGH$  から  $LOW$  へと変化すると飛び込み電圧405が発生し、ソース電圧は飛び込み電圧405分だけ低下する。ここで飛び込み電圧405は上記(式1)で表すことができ、ゲート電圧波形が同じ場合は飛び込み電圧量は同じである。また、コモン電圧の切り替わりタイミング412において、コモン電圧が  $LOW$  電圧 ( $V_{COML}$ ) から  $HIGH$  電圧 ( $V_{COMH}$ ) へ変化した時、コモン極性反転の影響によりソース電圧は406の理想電圧波形から、コモン電圧に近い実電圧波形407へと電圧が変動する。この理想電圧波形406と実電圧波形407の電圧差がコモン極性反転によるソース電圧変動  $V_{com\_inv}(408)$  であり、上述した様に図1の  $C_{gs}(108)$  と  $C_{st}(107)$  の比とコモン電圧差で表すことが出来る (式2参照)。

40

#### 【0041】

ここで、図3の (b) のコモン電圧設定において説明した通り、スキャン開始の  $G_1$  ラインのコモン電圧の変動振幅は  $V_{COMH} - V_{COML}$  であるのに対し、スキャン終了の

50

G nラインのコモン電圧の変動振幅は  $VCOMH - VCOML + 2 \times Vcom\_inv$  となる。よって、上記G nラインのコモン極性反転によるソース電圧変動  $Vcom\_inv'$  (408') は新たに下記(式4)で表せる。

【0042】

【数4】

$$\begin{aligned} \Delta Vcom\_inv' &= \frac{Cgs}{Cst} \times (VCOMH - VCOML + 2 \times \Delta Vcom\_inv) \\ &= \Delta Vcom\_inv (1 + 2 \times \frac{Cgs}{Cst}) \quad \dots (式4) \end{aligned}$$

【0043】

10

よって、PIXEL2 (310) のソース電圧変動  $Vcom\_inv'$  (408') はPIXEL1 (309) のソース電圧変動  $Vcom\_inv$  (408) の  $(1 + 2 \times Cgs / Cst)$  倍となる。

【0044】

同様に、上述した[発明が解決しようとする課題]の(式3)で示した実効電圧の1垂直周期期間の平均値  $Vave\_pixel$  は、PIXEL2 (310) に関しては、以下の式に変換される。

【0045】

【数5】

$$\begin{aligned} Vave\_pixel2 &= \frac{T1}{T1+T2} (Vpixel' - \Delta Vgs) \\ &\quad + \frac{T2}{T1+T2} (Vpixel' - \Delta Vgs - \Delta Vcom\_inv') \\ &= (Vpixel + \Delta Vcom\_inv - \Delta Vgs) - \frac{T2}{T1+T2} \Delta Vcom\_inv' \quad \dots (式5) \end{aligned}$$

20

【0046】

ここで  $Vpixel'$  は、所望の実効電圧(正極時はドレイン-コモン間電圧差415')であり上記図3の(b)で説明した通り、 $Vpixel' = Vpixel + Vcom\_inv$  となる。 $Vpixel$  はPIXEL1 (309) に関する所望の実効電圧(正極時はドレイン-コモン間電圧差415)である。 $Vgs$  は(式1)で示した飛び込み電圧405、 $Vcom\_inv'$  は(式4)より算出したG nラインのコモン極性反転によるソース電圧変動408'を示す。

30

【0047】

ここで、PIXEL1 (309) の前記実効電圧平均値  $Vave\_pixel$  に関しては、[発明が解決しようとする課題]の(式3)で示す通りであり、またスキャンからコモン電圧の切り替わりタイミング412までのT1期間413が長く、コモン電圧の切り替わりタイミング412からスキャンまでのT2期間414が短いので、PIXEL1 (310) の前記実効電圧平均値  $Vave\_pixel$  は  $Vpixel - Vgs$  の値に近くなる。

40

【0048】

一方で、PIXEL2 (310) の前記実効電圧平均値  $Vave\_pixel'$  に関しては、(式5)で示す通りであり、またスキャンからコモン電圧の切り替わりタイミング412までのT1期間413が短く、コモン電圧の切り替わりタイミング412からスキャンまでのT2期間414が長いので、PIXEL2 (310) の前記実効電圧平均値  $Vave\_pixel'$  は  $Vpixel - Vgs + Vcom\_inv - Vcom\_inv'$  の値に近くなる。ここで、(式4)より  $Vcom\_inv'$  は  $(1 + 2 \times Cgs / Cst) \times Vcom\_inv$  で置き換えられるので、 $Vave\_pixel' = Vpixel - Vgs - 2 \times Cgs / Cst \times Vcom\_inv$  となる。よって、[発明

50

が解決しようとする課題]で示したPIXEL1とPIXEL2の実効電圧差が  $V_{com\_inv}$  であるのに対し、本実施の形態ではPIXEL1とPIXEL2の実効電圧値が  $2 \times C_{gs} / C_{st} \times V_{com\_inv}$  に軽減された。

【0049】

ここで具体的な例でその効果を示す。 $V_{COMH} = 3.5V$ 、 $V_{COML} = -1.5V$ 、 $C_{gs} = 10fF$ 、 $C_{st} = 200fF$ の場合、(式2)より  $V_{com\_inv} = 0.25V$ となる。よって、[発明が解決しようとする課題]ではPIXEL1とPIXEL2の実効電圧差が  $0.25V$ となる。一方で、本実施の形態によればPIXEL1とPIXEL2の実効電圧差は  $2 \times C_{gs} / C_{st} \times V_{com\_inv} = 0.025V$ と10分の1に軽減されることになる。

10

【0050】

以上の説明から明らかなように、スキャン初め側の共通電圧とスキャン終り側の共通電圧の電圧差は、スキャン初め側の画素における実効電圧の1垂直周期期間の平均値とスキャン終り側の画素における実効電圧の1垂直周期期間の平均値との差が少なくなるように設定される。

【0051】

また、本実施の形態によれば、前記寄生容量  $C_{gs}$ 、前記液晶容量  $C_{st}$ 、及び前記ソース電圧変動  $V_{com\_inv}$  は、表示データによらず一定であり、全てのグレー階調表示において効果的である。

【0052】

また、図3に示す本実施例における液晶表示装置では、液晶パネル303の上側にドレイン電圧生成回路301が配置されているが、これに限らず、液晶パネル303の下側にドレイン電圧生成回路301が配置されても問題はない。また、図3に示す本実施例における液晶表示装置では、スキャン方向に関してG1からGnとしたが、GnからG1とした場合には、上記説明したゲートスキャン方向の輝度傾斜の発生原理によれば、輝度傾斜における輝度が明暗が反転するので、共通電圧の傾斜をつける方向を反転することで対応可能である。

20

【0053】

また、本実施の形態では、図3の(b)に示すような共通電圧設定を行ったが、これを正極性書込み時の共通電圧は、スキャン開始のG1ラインの共通電圧を  $V_{COML} + V_{com\_inv}$  電圧、Gnラインの共通電圧を  $V_{COML}$  電圧と設定し、また、負極性書込み時の共通電圧は、スキャン開始のG1ラインの共通電圧を  $V_{COMH} - V_{com\_inv}$  電圧、Gnラインの共通電圧を  $V_{COMH}$  電圧と設定しても問題ない。

30

【0054】

以下、本発明における第2の実施の形態を、図4、図5を用いて説明する。

【0055】

第2の実施の形態は、偶数ラインと奇数ラインの共通電極を分離し、且つ偶数ラインと奇数ラインの夫々では共通電極を共通とした共通2系統構造を用いた場合を想定している。前記共通2系統構造では、1垂直周期期間において偶数ラインと奇数ラインの共通電圧を逆極性とし、1垂直周期毎に極性を反転する。また、ドレイン電圧は共通電圧極性に対応して1水平周期期間毎に極性反転して書き込む。例えば、Nフレーム期間において奇数ラインの共通電圧設定を正極性設定 ( $V_{COML}$  電圧) とした場合、偶数ラインの共通電圧設定を負極性設定 ( $V_{COMH}$  電圧) とし、またドレイン電圧は奇数ラインでは正極性の書込み (共通電圧に対し高電位の書込み) を行い、偶数ラインでは負極性の書込み (共通電圧に対し低電位の書込み) を行う。次にN+1期間において偶数ラインの共通電圧設定を正極性設定 ( $V_{COML}$  電圧) とし、奇数ラインの共通電圧設定を負極性設定 ( $V_{COMH}$  電圧) とし、ドレイン電圧は偶数ラインでは正極性の書込みを行い、奇数ラインでは負極性の書込みを行う。以上により、共通極性の反転周期を1垂直周期に維持しつつ、ライン毎の極性反転を実現可能であり、高画質化 (フリッカ

40

50

抑制)と低電力の両立を実現する。

【0056】

一方で、上述した様にコモン極性は1垂直周期毎に反転する為、第1の実施の形態の場合と同じ理由で、垂直方向の輝度傾斜が発生する。そこで、本実施の形態では前記コモン2系統構造において、コモン電圧をゲートスキャン方向(図の垂直方向)に傾斜をつけることでゲートスキャン方向の輝度傾斜を抑制する。

【0057】

図5に本実施の形態における液晶表示装置を示す。ここで、図5の液晶表示装置にうちの501~504は、[背景技術]の図1で説明した101~104と同様なものを示すので説明は省く。

10

【0058】

ドレイン信号生成回路501から出力されるコモン線は505~512の合計8本となる。この内、奇数ラインで共通のコモン電圧(以下、コモン1)設定を行うコモン線は505、506、509、510のコモン線であり、偶数ラインで共通のコモン電圧(以下、コモン2)設定を行うコモン線は507、508、511、512のコモン線である。更に、コモン線505は液晶パネル503に向かって左のドレイン信号生成回路501に近い方のコモン1配線に接続し、コモン線506は液晶パネル503に向かって左のドレイン信号生成回路501に遠い方のコモン1配線に接続し、コモン線509は液晶パネル503に向かって右のドレイン信号生成回路501に近い方のコモン1配線に接続し、コモン線510は液晶パネル503に向かって右のドレイン信号生成回路501に遠い方の

20

【0059】

次に、コモン線505~512の電圧設定に関して説明する。図5の(b)は各ゲート線のコモン電圧設定を示している。図3の(b)の説明と同様の理由により、正極性書込み時の奇数ラインのコモン電圧は、スキャン開始のG1ラインのコモン電圧をVCOML電圧とする為にコモン1配線左近端側505とコモン1配線右近端側509のコモン電圧を設定し、スキャン終了のGn-1ラインのコモン電圧をVCOML-Vcom\_inv電圧とする為に、コモン1配線左遠端側506とコモン1配線右遠端側510のコモン電圧を設定する。また、正極性書込み時の偶数ラインのコモン電圧は、スキャン開始のG2ラインのコモン電圧をVCOML電圧とする為にコモン2配線左近端側507とコモン2配線右近端側511のコモン電圧を設定し、スキャン終了のGnラインのコモン電圧をVCOML-Vcom\_inv電圧とする為に、コモン2配線左遠端側508とコモン2配線右遠端側512のコモン電圧を設定する。更に、負極性書込み時の奇数ラインのコモン電圧は、スキャン開始のG1ラインのコモン電圧をVCOMH電圧とする為にコモン1配線左近端側505とコモン1配線右近端側509のコモン電圧を設定し、スキャン終了のGn-1ラインのコモン電圧をVCOMH+Vcom\_inv電圧とする為に、コモン1配線左遠端側506とコモン1配線右遠端側510のコモン電圧を設定する。また、負極性書込み時の偶数ラインのコモン電圧は、スキャン開始のG2ラインのコモン電圧をVCOMH電圧とする為にコモン2配線左近端側507とコモン2配線右近端側511のコモン電圧を設定し、スキャン終了のGnラインのコモン電圧をVCOMH+Vcom\_inv電圧とする為に、コモン2配線左遠端側508とコモン2配線右遠端側512のコモン電圧を設定する。

30

40

【0060】

ここで、Vcom\_inv電圧とは[発明が解決しようとする課題]で説明したソース電圧変動Vcom\_invであり、上記(式2)で示すものである。ここで、正極性

50

書き込み時のコモン1配線左近端側505とコモン1配線右近端側509のコモン電圧はVCOML電圧に設定する。一方でコモン1配線左遠端側506とコモン1配線右遠端側510のコモン電圧は、コモン1配線左近端側505からコモン1配線左遠端側506のパネル周辺の配線抵抗、及びコモン1配線右近端側509からコモン1配線右遠端側510のパネル周辺の配線抵抗によって決定する。例えば、コモン1配線左近端側505からゲート線の遠端Gn-1までのパネル周辺の配線抵抗値とコモン1配線左遠端側506からゲート線の遠端Gn-1までのパネル周辺の配線抵抗値を同じとした場合、ゲート線の遠端Gn-1の左側のコモン電圧は、抵抗分割により、コモン1配線左近端側505とコモン1配線左遠端側506の電圧設定の中間電圧となる。この場合には、コモン1配線左遠端側506のコモン電圧は、ゲート線の遠端Gn-1のコモン電圧が $V_{COML} - V_{com\_inv}$ となる様に、 $V_{COML} - 2 \times V_{com\_inv}$ に設定する。同様に、コモン1配線右遠端側510のコモン電圧は、コモン1配線右近端側509からゲート線の遠端Gn-1までの配線抵抗値とコモン1配線右遠端側510からゲート線の遠端Gn-1までの抵抗分割比を考慮し、ゲート線の遠端Gn-1のコモン電圧が $V_{COML} - V_{com\_inv}$ となる様に、コモン1配線右遠端側510のコモン電圧は、 $V_{COML} - 2 \times V_{com\_inv}$ に設定する。以上により奇数ラインのコモン信号であるコモン1配線の電圧設定を行う。また、偶数ラインのコモン信号であるコモン2配線の電圧設定に関しても同様に行う。

#### 【0061】

すなわち、液晶パネル503は、左右それぞれに、奇数ライン用と偶数ライン用それぞれについてスキャン初め側とスキャン終り側にコモン線の入力部を有し、コモン電圧は、奇数ライン用と偶数ライン用それぞれについてスキャン初め側のコモン線の入力部とスキャン終り側のコモン線の入力部に対し $V_{com\_inv}$ (コモン極性反転によるソース電圧変動)の電圧差を持たせるように設定される。

#### 【0062】

ここで、上記パネル周辺の配線抵抗値をパネルの左右で個別に設定することが可能であるが、制御の容易性の観点から同じ配線抵抗値であることが望ましい。つまり、コモン1配線左近端側505からゲート線の遠端Gn-1までとコモン1配線左遠端側506からゲート線の遠端Gn-1までのパネル周辺の配線抵抗の抵抗分割比は、コモン1配線右近端側509からゲート線の遠端Gn-1までとコモン配線右遠端側510からゲート線の遠端Gn-1までのパネル周辺の配線抵抗の抵抗分割比を同じとすることが望ましい。また、偶数ラインのコモン信号であるコモン2配線に関しても同様である。以上の方法により、コモン1配線505、506、509、510、及びコモン2配線507、508、511、512の電圧設定を行う。

#### 【0063】

次に、上記液晶表示装置において課題であるゲートスキャン方向(液晶パネルの垂直方向)に発生する輝度傾斜の抑制効果については、上記実施例1の図4の説明と同様の効果である為、説明を省く。但し、コモン2系統とした場合には、偶数ラインと奇数ラインでコモン極性が異なる。その為、第1ライン上のPIXEL1が正極性書込みである場合、最終ラインGn上のPIXEL2は、負極性書込みとなり、図4のGnの電圧波形は実際には負極性の電圧波形となる。その為、PIXEL2を図3のGn-1上の画素とすれば、効果に関する説明は同様である。

#### 【0064】

以上により、[発明が解決しようとする課題]で示したPIXEL1とPIXEL2の実効電圧差が $V_{com\_inv}$ であるの対し、本実施の形態ではPIXEL1とPIXEL2の実効電圧値が $2 \times C_{gs} / C_{st} \times V_{com\_inv}$ に軽減される。

#### 【0065】

ここで具体的な例でその効果を示す。 $V_{COMH} = 3.5V$ 、 $V_{COML} = -1.5V$ 、 $C_{gs} = 10fF$ 、 $C_{st} = 200fF$ の場合、(式2)より $V_{com\_inv} = 0.25V$ となる。よって、[発明が解決しようとする課題]ではPIXEL1とPIXEL

L2の実効電圧差が $0.25V$ となる。一方で、本実施の形態によればPIXEL1とPIXEL2の実効電圧差は $2 \times C_{gs} / C_{st} \times V_{com\_inv} = 0.025V$ と10分の1に軽減されることになる。

【0066】

また、本実施の形態によれば、前記寄生容量 $C_{gs}$ 、前記液晶容量 $C_{st}$ 、及び前記ソース電圧変動 $V_{com\_inv}$ は、表示データによらず一定であり、全てのグレー階調表示において効果的である。

【0067】

また、図5に示す本実施の形態における液晶表示装置では、液晶パネル503の上側にドレイン電圧生成回路501が配置されているが、これに限らず、液晶パネル503の下側にドレイン電圧生成回路501が配置されても問題はない。また、図5に示す本実施の形態における液晶表示装置では、スキャン方向に関してG1からGnとしたが、GnがG1とした場合には、上記説明したゲートスキャン方向の輝度傾斜の発生原理によれば、輝度傾斜における輝度が明暗が反転するので、コモン電圧の傾斜をつける方向を反転することで対応可能である。

10

【0068】

また、本実施の形態では、図5の(b)に示すようなコモン電圧設定を行ったが、これを正極性書込み時のコモン電圧は、スキャン開始のG1ラインのコモン電圧を $V_{COML} + V_{com\_inv}$ 電圧、Gnラインのコモン電圧を $V_{COML}$ 電圧と設定し、また、負極性書込み時のコモン電圧は、スキャン開始のG1ラインのコモン電圧を $V_{COMH} - V_{com\_inv}$ 電圧、Gnラインのコモン電圧を $V_{COMH}$ 電圧と設定しても問題ない。

20

【0069】

以下、本発明における第3の実施の形態を、図4、図6を用いて説明する。

【0070】

第3の実施の形態では、上記第1の実施の形態において説明した液晶表示装置において、コモン信号配線を増やすことなく、コモン電圧をゲートスキャン方向(図の垂直方向)に傾斜をつけることでゲートスキャン方向の輝度傾斜を抑制することとコスト増加の抑制を図る。

【0071】

図6は、第3の実施の形態に係わる液晶表示装置の構成を示す図である。ここで、図6の液晶表示装置にうちの601~604は、[背景技術]の図1で説明した101~104と同様ものを示すので説明は省く。

30

【0072】

ドレイン信号生成回路601から出力されるコモン線605、606は、画素電極が形成する基板と対向して設置する、もう一方の基板上に形成した対向電極に接続する。但し、これは縦電界で透過率を制御する液晶の場合であり、横電界で透過率を制御する液晶の場合は、前記対向電極は、画素電極と同一基板上に形成される。液晶容量は、前記画素電極と前記対向電極に挟まれる。液晶の透過率は、対向電極の電位と画素電極との電位との電位差で決まり、液晶表示装置は、この電位差を制御することにより階調表示を行う。ここで、コモン線605は液晶パネル603のドレイン信号生成回路601に近い方の左右にコモン線に接続し、コモン線606は液晶パネル603のドレイン信号生成回路601の遠い方の左右のコモン線に接続する。

40

【0073】

次に、コモン線605、606の電圧設定に関して説明する。図6の(b)は各ゲート線のコモン電圧設定を示している。図6(b)に示す様に、正極性書込み時のコモン電圧は、スキャン開始のG1ラインのコモン電圧を $V_{COML}$ 電圧とする為に、コモン配線近端側605のコモン電圧を設定し、Gnラインのコモン電圧を $V_{COML} - V_{com\_inv}$ 電圧とする為に、コモン配線遠端側606のコモン電圧を設定する。また、負極性書込み時のコモン電圧は、スキャン開始のG1ラインのコモン電圧を $V_{COMH}$ 電圧とす

50

る為に、コモン配線近端側 605 のコモン電圧を設定し、Gnラインのコモン電圧を  $V_{COMH} + V_{com\_inv}$  電圧とする為に、コモン配線遠端側 606 のコモン電圧を設定する。

【0074】

ここで、 $V_{com\_inv}$  電圧とは [ 発明が解決しようとする課題 ] で説明したソース電圧変動  $V_{com\_inv}$  であり、(式2)で示すものである。ここで、正極性書き込み時のコモン配線近端側 605 とコモン配線遠端側 606 のコモン電圧は、コモン配線近端側 605 からコモン配線遠端側 606 のパネル周辺の配線抵抗によって決定する。例えば、図6に示す様にコモン周辺配線を、コモン配線近端側 605 からゲートG1ライン側の上でコモン線が2股に分かれるまでの上側コモン周辺抵抗  $R_1$  (607) と、コモン配線遠端側 606 からゲートGnライン側の下でコモン線が2股に分かれるまでの下側コモン周辺抵抗  $R_3$  (610) と、上側コモン周辺抵抗  $R_1$  (607) から下側コモン周辺抵抗  $R_3$  (610) を結ぶ左側のコモン周辺抵抗を左側コモン周辺抵抗  $R_2$  (608) とし、右側のコモン周辺抵抗を右側コモン周辺抵抗  $R_2$  (609) とする。ここで、前記左側コモン周辺抵抗と右側コモン周辺抵抗の抵抗値は同じとしたが、異なる抵抗値としても問題ない。ここで、 $R_1 : R_2 : R_3$  の抵抗比により、コモン配線近端側 605 からコモン配線遠端側 606 までのコモン線周辺抵抗の合成抵抗は  $R_1 + R_2 / 2 + R_3$  となる。よって、正極性書き込み時においてG1ラインのコモン電圧を  $V_{COML}$  電圧とする為には、抵抗分割により、コモン配線近端側 605 のコモン電圧を  $(R_1 + R_2 / 2 + R_3) / (R_2 / 2 + R_3) \times V_{COML}$  電圧に設定すれば良いし、同様にGnラインのコモン電圧を  $V_{COML} - V_{com\_inv}$  電圧とする為には、コモン配線近端側 606 のコモン電圧を  $(R_1 + R_2 / 2 + R_3) / R_3 \times (V_{COML} - V_{com\_inv})$  電圧に設定すれば良い。また負極性の場合も同様の考え方で良い。以上の方法により、コモン線 605、606 の電圧設定を行う。

10

20

【0075】

次に、上記液晶表示装置において課題であるゲートスキャン方向(液晶パネルの垂直方向)に発生する輝度傾斜の抑制効果については、第1の実施の形態の図4の説明と同様の効果である為、説明を省く。

【0076】

以上により、[ 発明が解決しようとする課題 ] で示した  $PIXEL1$  と  $PIXEL2$  の実効電圧差が  $V_{com\_inv}$  であるの対し、本実施の形態では  $PIXEL1$  と  $PIXEL2$  の実効電圧値が  $2 \times C_{gs} / C_{st} \times V_{com\_inv}$  に軽減される。

30

【0077】

ここで具体的な例でその効果を示す。 $V_{COMH} = 3.5V$ 、 $V_{COML} = -1.5V$ 、 $C_{gs} = 10fF$ 、 $C_{st} = 200fF$  の場合、(式2)より  $V_{com\_inv} = 0.25V$  となる。よって、[ 発明が解決しようとする課題 ] では  $PIXEL1$  と  $PIXEL2$  の実効電圧差が  $0.25V$  となる。一方で、本実施の形態によれば  $PIXEL1$  と  $PIXEL2$  の実効電圧差は  $2 \times C_{gs} / C_{st} \times V_{com\_inv} = 0.025V$  と 10分の1に軽減されることになる。

【0078】

更に、第3の実施の形態においては、ドレイン信号生成回路からのコモン線出力数を増やすことなく、ゲートスキャン方向の輝度傾斜を抑制することが可能であり、低コストとの両立が可能である。

40

【0079】

また、本実施の形態によれば、前記寄生容量  $C_{gs}$ 、前記液晶容量  $C_{st}$ 、及び前記ソース電圧変動  $V_{com\_inv}$  は、表示データによらず一定であり、全てのグレー階調表示において効果的である。

【0080】

また、図6に示す本実施の形態における液晶表示装置では、液晶パネル603の上側にドレイン電圧生成回路601が配置されているが、これに限らず、液晶パネル603の下

50

側にドレイン電圧生成回路601が配置されても問題はない。また、図6に示す本実施の形態における液晶表示装置では、スキャン方向に関してG1からGnとしたが、GnがG1とした場合には、上記説明したゲートスキャン方向の輝度傾斜の発生原理によれば、輝度傾斜における輝度の明暗が反転するので、コモン電圧の傾斜をつける方向を反転することで対応可能である。

【0081】

また、本実施の形態では、図6の(b)に示すようなコモン電圧設定を行ったが、これを正極性書込み時のコモン電圧は、スキャン開始のG1ラインのコモン電圧を $V_{COML} + V_{com\_inv}$ 電圧、Gnラインのコモン電圧を $V_{COML}$ 電圧と設定し、また、負極性書込み時のコモン電圧は、スキャン開始のG1ラインのコモン電圧を $V_{COMH} - V_{com\_inv}$ 電圧、Gnラインのコモン電圧を $V_{COMH}$ 電圧と設定しても問題ない。

10

【0082】

また、本実施の形態においては、コモンは全画素共通としたが、各ライン共通とする構成、もしくは奇数ライン、偶数ラインで夫々共通とする構成としても適用可能である。

【0083】

また、本実施の形態においては、コモンベタ電極構造を前提していたが、コモン2系統駆動においても、実現可能である。

【0084】

以下、各実施の形態の効果について説明する。

20

【0085】

本発明の第1の実施の形態に示した様に、コモンベタ電極構造フレーム交流駆動において、コモン電圧をゲートスキャン方向(図の垂直方向)に傾斜をつけることでゲートスキャン方向の輝度傾斜を抑制することが可能である。

【0086】

また、本発明の第2の実施の形態に示した様に、コモン2系統構造において、コモン電圧をゲートスキャン方向(図の垂直方向)に傾斜をつけることでゲートスキャン方向の輝度傾斜を抑制する。

【0087】

更に、本発明の第3の実施の形態に示した様に、コモンベタ電極構造フレーム交流駆動において、液晶パネルの左側と右側のコモン電圧を同じコモン線で設定することで、ドレイン信号生成回路からのコモン線信号数を増やすことなく、ゲートスキャン方向の輝度傾斜を抑制することが可能である。また、第3の実施の形態をコモン2系統駆動に適用しても、ドレイン信号生成回路からのコモン線信号数を増やすことなく、ゲートスキャン方向の輝度傾斜を抑制することが可能である。

30

【0088】

以上の構成、及び駆動動作、タイミング動作を実施することで、ゲートスキャン方向に発生する輝度傾斜を抑制することができる。

【0089】

また、ライン交流と比べ電力的に有利なフレーム交流駆動を用いることにより、液晶表示装置の低電力化が可能となる。これにより、液晶パネルの高解像度化に伴う演算処理速度増加や高輝度化に伴う電力増加に対し対策可能である。

40

【図面の簡単な説明】

【0090】

【図1】従来方式の液晶表示装置である。

【図2】従来方式の電圧波形及びタイミングチャートである。

【図3】本発明の第1の実施の形態に係わる液晶表示装置である。

【図4】本発明の第1、2、3の実施の形態に係わる電圧波形及びタイミングチャートである。

【図5】本発明の第2の実施の形態に係わる液晶表示装置である。

50

【図6】本発明の第3の実施の形態に係わる液晶表示装置である。

【符号の説明】

【0091】

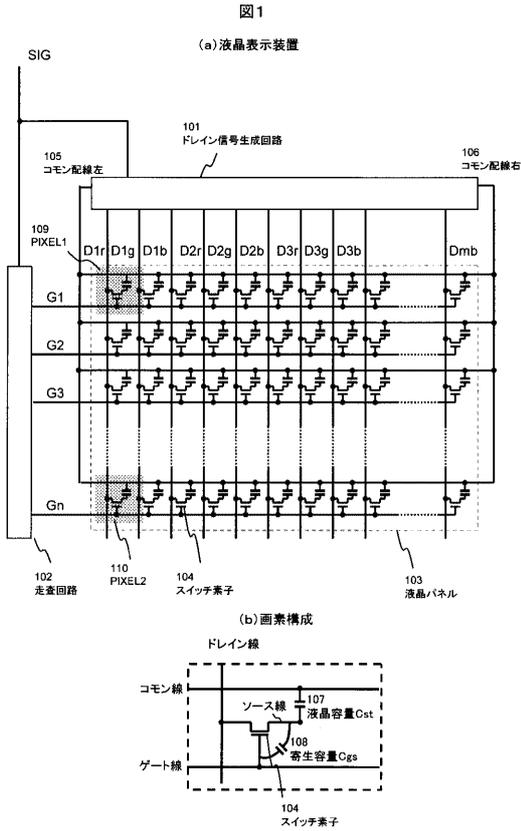
101...ドレイン信号生成回路、102...走査回路、103...液晶パネル、104...スイッチ素子、105...コモン配線左、106...コモン配線右、107...液晶容量 $C_{st}$ 、108...ゲート-ソース間寄生容量 $C_{gs}$ 、109...PIXEL1(液晶パネルの左上端の画素)、110...PIXEL2(液晶パネルの左下端の画素)、201...ゲート電圧波形、202...ドレイン電圧波形、203...コモン電圧波形、204...ソース電圧波形、205...飛び込み電圧、206...理想ソース電圧波形、207...実際のソース電圧波形、208...コモン極性反転によるソース電圧変動、209...PIXEL1における実効電圧(ソース-コモン間の電圧)の1垂直周期積分値、210...PIXEL2における実効電圧(ソース-コモン間の電圧)の1垂直周期積分値、301...ドレイン信号生成回路、302...走査回路、303...液晶パネル、304...スイッチ素子、305...コモン配線左近端側、306...コモン配線左遠端側、307...コモン配線右近端側、308...コモン配線右遠端側、309...PIXEL1(液晶パネルの左上端の画素)、310...PIXEL2(液晶パネルの左下端の画素)、311...正極性書込み時のコモン電圧、312...負極性書込み時のコモン電圧、401...ゲート電圧波形、402...ドレイン電圧波形、403...パネル上端のコモン電圧、404...ソース電圧波形、405...飛び込み電圧、406...理想ソース電圧波形、407...実際のソース電圧波形、408...コモン極性反転によるソース電圧変動、409...PIXEL1における実効電圧(ソース-コモン間の電圧)の1垂直周期積分値、410...パネル上端のコモン電圧、411...PIXEL2における実効電圧(ソース-コモン間の電圧)の1垂直周期積分値、501...ドレイン信号生成回路、502...走査回路、503...液晶パネル、504...スイッチ素子、505...コモン1配線左近端側、506...コモン1配線左遠端側、507...コモン2配線左近端側、508...コモン2配線左遠端側、509...コモン1配線右近端側、510...コモン1配線右遠端側、511...コモン2配線右近端側、512...コモン2配線右遠端側、513...奇数ライン(コモン1)の正極性書込み時のコモン電圧、514...奇数ライン(コモン1)の負極性書込み時のコモン電圧、515...偶数ライン(コモン2)の正極性書込み時のコモン電圧、516...偶数ライン(コモン2)の負極性書込み時のコモン電圧、601...ドレイン信号生成回路、602...走査回路、603...液晶パネル、604...スイッチ素子、605...コモン配線近端側、606...コモン配線遠端側、607...上側コモン周辺抵抗、608...左側コモン周辺抵抗、609...右側コモン周辺抵抗、610...下側コモン周辺抵抗

10

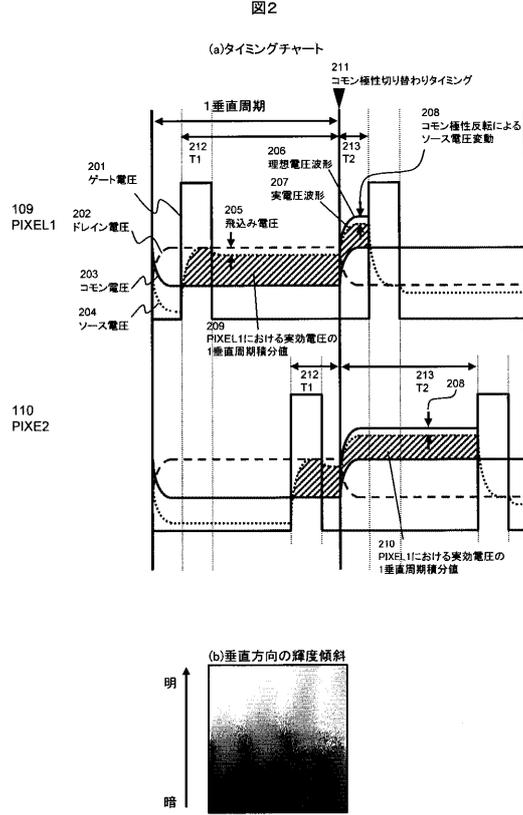
20

30

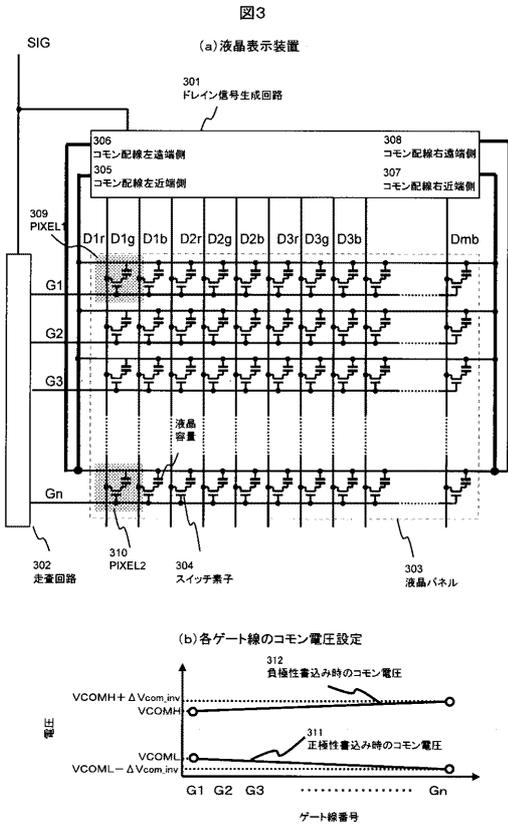
【 図 1 】



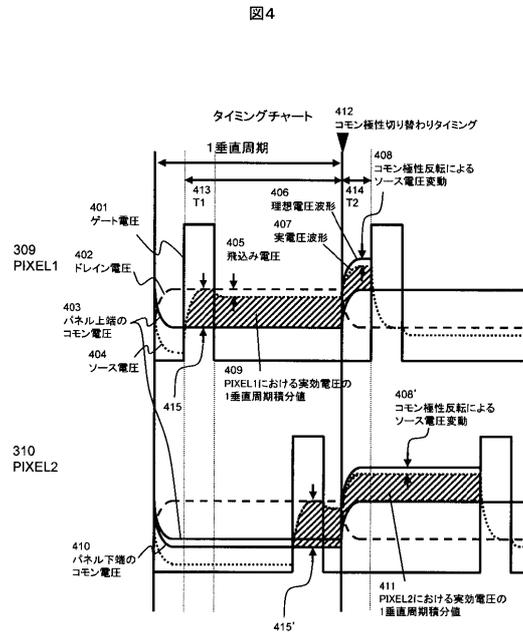
【 図 2 】



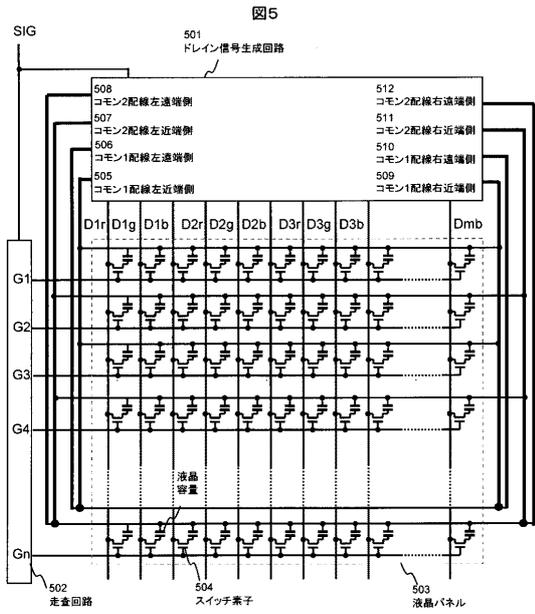
【 図 3 】



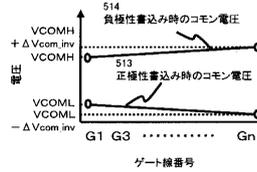
【 図 4 】



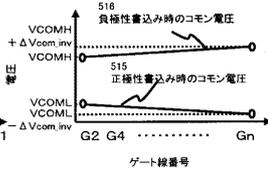
【 図 5 】



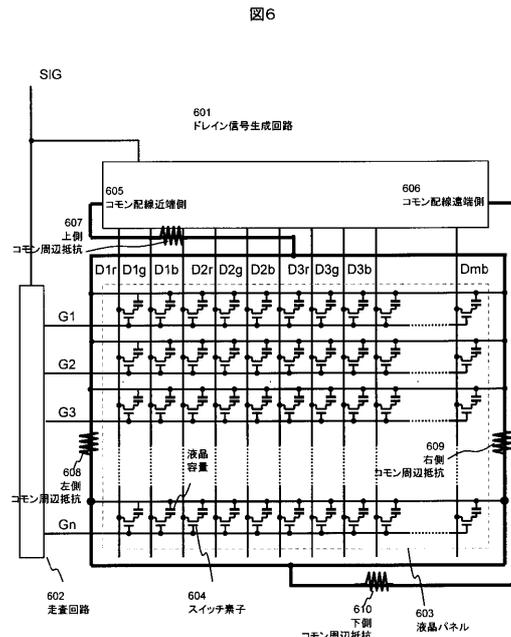
(b) 奇数ゲート線の共通電圧設定



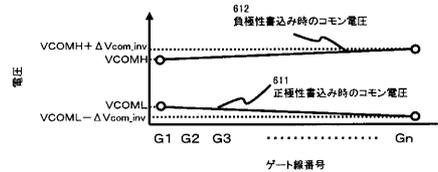
(c) 偶数ゲート線の共通電圧設定



【 図 6 】



(b) 各ゲート線の共通電圧設定



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 4 1 C	
	G 0 9 G 3/20 6 4 2 A	
	G 0 2 F 1/133 5 5 0	

(72)発明者 江里口 卓也  
神奈川県横浜市戸塚区吉田町2-9-2番地 株式会社日立製作所組込みシステム基盤研究所内

(72)発明者 岡田 侑樹  
神奈川県横浜市戸塚区吉田町2-9-2番地 株式会社日立製作所組込みシステム基盤研究所内

(72)発明者 後藤 充  
千葉県茂原市早野3-3-0番地 株式会社日立ディスプレイズ内

(72)発明者 小谷 佳宏  
千葉県茂原市早野3-3-0番地 株式会社日立ディスプレイズ内

Fターム(参考) 2H093 NA16 NA33 NC18 NC34 ND09  
2H193 ZA04 ZC15 ZD32 ZF59  
5C006 AA16 AC22 AC25 AC28 AF42 AF44 AF51 BB16 FA22 FA26  
5C080 AA10 BB05 DD05 EE29 FF11 JJ02 JJ04

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2010107754A</a>	公开(公告)日	2010-05-13
申请号	JP2008280042	申请日	2008-10-30
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	高田直樹 笠井成彦 江里口卓也 岡田侑樹 後藤充 小谷佳宏		
发明人	高田 直樹 笠井 成彦 江里口 卓也 岡田 侑樹 後藤 充 小谷 佳宏		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.611.J G09G3/20.624.D G09G3/20.621.B G09G3/20.622.M G09G3/20.641.C G09G3/20.642.A G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NC18 2H093/NC34 2H093/ND09 2H193/ZA04 2H193/ZC15 2H193/ZD32 2H193/ZF59 5C006/AA16 5C006/AC22 5C006/AC25 5C006/AC28 5C006/AF42 5C006/AF44 5C006/AF51 5C006/BB16 5C006/FA22 5C006/FA26 5C080/AA10 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 2H193/ZA09 2H193/ZB03 2H193/ZB08 2H193/ZB09 2H193/ZC04 2H193/ZC16 2H193/ZD23 2H193/ZF21 2H193/ZF31 2H193/ZH45 2H193/ZH46 2H193/ZH53 2H193/ZQ16		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：抑制在栅极扫描方向上产生的亮度梯度，在共同的交替驱动中，用于逐帧切换公共极性。解决方案：液晶显示装置包括液晶面板303，漏极信号产生电路301，其向漏极线输出漏极电压，并通过切换极性将公共电压输出到公共线，以及扫描电路302，其扫描多条栅极线并向每条栅极线输出栅极电压。以这样的方式设置公共电压：公共电压在栅极线的扫描方向上（在液晶面板303的垂直方向上）倾斜，以便在初始侧（G1）之间产生电压差。扫描和扫描的完成侧（Gn）。由此，可以抑制在栅极扫描方向上产生的亮度梯度。

