

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-133474
(P2004-133474A)

(43) 公開日 平成16年4月30日(2004.4.30)

(51) Int. Cl. 7

G02F 1/133
G02F 1/133
G02F 1/1345
G09G 3/20
G09G 3/36

F I

G02F 1/133 550
G02F 1/133 520
G02F 1/1345
G09G 3/20 611J
G09G 3/20 621M

テーマコード(参考)

2H092
2H093
5C006
5C080

審査請求 未請求 請求項の数 61 O L (全 27 頁) 最終頁に続く

(21) 出願番号 特願2003-354181(P2003-354181)
(22) 出願日 平成15年10月14日(2003.10.14)
(31) 優先権主張番号 2002-062429
(32) 優先日 平成14年10月14日(2002.10.14)
(33) 優先権主張国 韓国(KR)

(71) 出願人 599127667
エルジー フィリップス エルシーディー
カンパニー リミテッド
大韓民国 ソウル, ヨンドンポーク,
ヨイドードン 20
(74) 代理人 100057874
弁理士 曾我 道照
(74) 代理人 100110423
弁理士 曾我 道治
(74) 代理人 100084010
弁理士 古川 秀利
(74) 代理人 100094695
弁理士 鈴木 憲七
(74) 代理人 100111648
弁理士 梶並 順

最終頁に続く

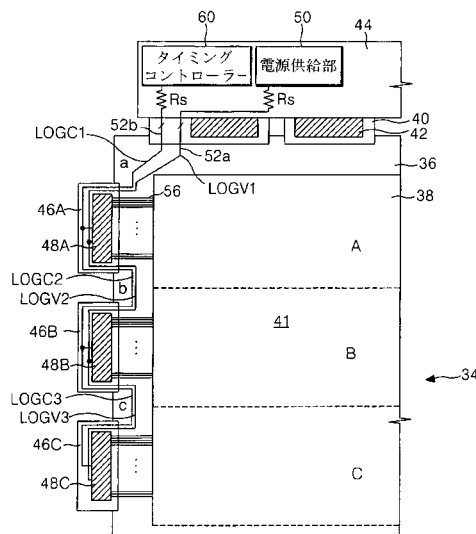
(54) 【発明の名称】 液晶表示装置及びその製造方法並びにその駆動方法

(57) 【要約】

【課題】 水平ラインブロック間の輝度差を防止することができる液晶表示装置及びその製造方法並びにその駆動方法に関するものである。

【解決手段】 液晶セルマトリクスを持つ液晶パネルと、前記液晶パネルを駆動するための少なくとも一つの集積回路と、前記少なくとも一つの集積回路と共通に接続されて集積回路に駆動信号を供給する供給ラインと、前記供給ラインの入力段に形成されて供給ラインのライン抵抗の合計より大きい抵抗値を持つ信号減殺部を具備することを特徴とする。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

液晶セルマトリクスを持つ液晶パネルと、前記液晶パネルを駆動するために第 1 及び第 2 集積回路を含む少なくとも二つの集積回路と、前記少なくとも二つの集積回路と接続されて前記集積回路に駆動信号を供給する供給ラインと、前記供給ラインの入力段に形成されて前記供給ラインのライン抵抗の合計以上の抵抗値を持つ信号制限素子を具備することを特徴とする液晶表示装置。

【請求項 2】

前記信号制限素子は、約 270 ~ 830 の抵抗値を持つことを特徴とする請求項 1 記載の液晶表示装置。

10

【請求項 3】

前記供給ラインは、前記液晶パネルの上に形成されて、前記駆動信号を前記少なくとも二つの集積回路に供給する第 1 信号ラインと、前記液晶表示パネルの外郭領域に位置する第 2 信号ラインを含むことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】

前記信号制限素子は、前記第 1 信号ライン上に形成されることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】

前記液晶表示パネル上に形成される多数のゲートラインをさらに具備して、前記少なくとも二つの集積回路のそれぞれは、前記多数のゲートラインにゲート信号を供給するゲート駆動回路を含むことを特徴とする請求項 3 記載の液晶表示装置。

20

【請求項 6】

前記ゲート駆動回路には前記供給ラインを通してゲート信号のロー論理電圧が供給されることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】

前記ゲート駆動回路には前記供給ラインを通してゲート信号のハイ論理電圧が供給されることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 8】

データ駆動回路からのデータ信号を供給するために前記液晶パネル上に形成された多数のデータラインと、前記データ駆動回路を持つそれぞれのデータテープキャリアパッケージと、前記第 1 及び第 2 集積回路に対応されて前記ゲート駆動回路をそれぞれ持つ少なくとも二つのゲートテープキャリアパッケージと、前記データテープキャリアパッケージと連結された印刷回路基板をさらに具備することを特徴とする請求項 5 記載の液晶表示装置。

30

【請求項 9】

前記印刷回路基板上に形成されて前記ゲート駆動回路及びデータ駆動回路を制御するための駆動タイミング制御信号を生成して、前記供給ラインに供給するタイミングコントローラと、前記印刷回路基板上に形成されて前記ゲート集積回路及びデータ集積回路に供給される駆動電圧を生成して前記供給ラインに供給する電源供給部をさらに具備することを特徴とする請求項 8 記載の液晶表示装置。

40

【請求項 10】

前記タイミングコントローラ及び電源供給部の中から少なくともいずれか一つで生成されたゲート信号は前記データテープキャリアパッケージを通して前記少なくとも二つのゲート集積回路に供給されることを特徴とする請求項 9 記載の液晶表示装置。

【請求項 11】

前記信号制限素子は、前記タイミングコントローラに内装されることを特徴とする請求項 9 記載の液晶表示装置。

【請求項 12】

前記信号制限素子は、前記電源供給部に内装されることを特徴とする請求項 9 記載の液晶表示装置。

50

【請求項 13】

前記ゲート集積回路には前記供給ラインを通して前記駆動タイミング制御信号が供給されることを特徴とする請求項 9 記載の液晶表示装置。

【請求項 14】

前記信号制限素子は、前記印刷回路基板に位置する前記第 2 信号ライン上に形成されることを特徴とする請求項 8 記載の液晶表示装置。

【請求項 15】

前記信号制限素子は、前記データテープキャリアパッケージに位置する前記第 2 信号ライン上に形成されることを特徴とする請求項 8 記載の液晶表示装置。

【請求項 16】

前記二つのゲートテープキャリアパッケージのそれぞれに形成される信号制限部をさらに具備することを特徴とする請求項 8 記載の液晶表示装置。

10

【請求項 17】

前記信号制限素子は、電流制限部を含むことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 18】

前記信号制限素子は、抵抗を含む持つことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 19】

前記信号制限素子は、水平ラインブロック間の明るさの差を防止するに十分な抵抗であることを特徴とする請求項 1 記載の液晶表示装置。

20

【請求項 20】

前記供給ラインは、前記少なくとも二つの集積回路に前記駆動信号を共通で供給するために液晶表示パネル上に形成されたラインオンガラス型信号ラインと、前記ラインオンガラス型信号ラインに前記駆動信号を供給する信号伝送ラインを含むことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 21】

前記液晶表示パネル上に形成される多数のゲートラインをさらに具備して、前記少なくとも二つの集積回路のそれぞれは前記多数のゲートラインにゲート信号を供給するゲート駆動回路を含むことを特徴とする請求項 20 記載の液晶表示装置。

【請求項 22】

データ駆動回路からのデータ信号を供給するために前記液晶パネル上に形成された多数のデータラインと、前記データ駆動回路が実装されたデータテープキャリアパッケージと、前記ゲート駆動回路が実装されたゲートテープキャリアパッケージと、前記データテープキャリアパッケージと連結された印刷回路基板をさらに具備することを特徴とする請求項 21 記載の液晶表示装置。

30

【請求項 23】

前記印刷回路基板上に形成されて前記ゲート駆動回路及びデータ駆動回路を制御するための駆動タイミング制御信号を生成して前記供給ラインに供給するタイミングコントローラと、前記印刷回路基板上に形成されて前記ゲート集積回路及びデータ集積回路に供給される駆動電圧を生成して前記供給ラインに供給する電源供給部をさらに具備することを特徴とする請求項 22 記載の液晶表示装置。

40

【請求項 24】

前記タイミングコントローラ及び電源供給部の中から少なくともいずれか一つで生成されたゲート信号は前記データテープキャリアパッケージを通して前記少なくとも二つのゲート集積回路に供給されることを特徴とする請求項 23 記載の液晶表示装置。

【請求項 25】

前記信号制限素子は前記印刷回路基板に位置する前記信号伝送ライン上に形成されることを特徴とする請求項 22 記載の液晶表示装置。

【請求項 26】

前記信号制限素子は前記データテープキャリアパッケージに位置する前記信号伝送ライ

50

ン上に形成されることを特徴とする請求項 22 記載の液晶表示装置。

【請求項 27】

前記信号制限素子は前記ラインオンガラス型信号ライン上に形成されることを特徴とする請求項 20 記載の液晶表示装置。

【請求項 28】

前記信号制限素子は前記タイミングコントローラーに内蔵するように形成することを特徴とする請求項 23 記載の液晶表示装置。

【請求項 29】

前記信号制限素子は前記電源供給部に内蔵するように形成することを特徴とする請求項 9 記載の液晶表示装置。

10

【請求項 30】

前記ゲート集積回路には前記供給ラインを通して前記駆動タイミング制御信号が供給されることを特徴とする請求項 23 記載の液晶表示装置。

【請求項 31】

液晶セルマトリクスを持つ液晶パネルを形成する段階と、前記液晶表示パネルを駆動するための第 1 及び第 2 集積回路を含む少なくとも二つの集積回路を用意する段階と、前記供給ラインの入力段に形成されて前記供給ラインのライン抵抗合計以上の抵抗値を持つ信号制限素子を含み、前記集積回路に駆動信号を供給するために少なくとも二つの集積回路と接続される供給ラインを形成する段階を含むことを特徴とする液晶表示装置の製造方法。

20

【請求項 32】

第 1 及び第 2 集積回路を含む少なくとも一つの集積回路に供給ラインを通して供給される駆動信号の電流成分を前記供給ラインの入力段に形成されて前記供給ラインのライン抵抗合計以上の抵抗値を持つ信号制限素子で制限する段階と、前記少なくとも二つの集積回路に供給された駆動信号を利用して液晶パネルを駆動する段階を含むことを特徴とする液晶表示装置の駆動方法。

【請求項 33】

前記少なくとも二つの集積回路に前記駆動信号を供給する段階は前記液晶パネルのゲートラインを駆動するゲート駆動信号のロー論理電圧及びハイ論理電圧の中から少なくともいずれか一つを供給する段階であることを特徴とする請求項 32 記載の液晶表示装置の駆動方法。

30

【請求項 34】

前記少なくとも二つの集積回路に前記駆動信号を供給する段階は前記液晶パネルのゲートラインの駆動を制御するためのタイミング駆動制御信号を前記少なくとも二つの集積回路に供給する段階であることを特徴とする請求項 32 記載の液晶表示装置の駆動方法。

【請求項 35】

透明基板を含む液晶パネルと、前記透明基板の一側に隣接されるように形成された第 1 及び第 2 テープキャリアパッケージと、前記液晶パネルを駆動するために第 1 及び第 2 テープキャリアパッケージのそれぞれの上に形成された第 1 及び第 2 ゲート駆動回路と、印刷回路基板と、前記印刷回路から前記表示領域の第 1 及び第 2 領域とそれぞれ対応される第 1 及び第 2 ゲート駆動回路に駆動信号を供給して、前記第 1 及び第 2 ゲート駆動回路の間の前記透明基板上に形成されて所定のライン抵抗を持つ信号ラインと、前記駆動信号の電流成分を制限するために前記第 1 ゲート駆動回路と接続された前記信号ラインの入力段に形成されて前記所定のライン抵抗以上の抵抗値を持つ少なくとも一つの電流制限素子を具備することを特徴とする液晶表示装置。

40

【請求項 36】

基板を含む液晶パネルと、前記液晶パネルを駆動するための第 1 及び第 2 集積回路と、印刷回路基板と、前記印刷回路から前記表示領域の第 1 及び第 2 領域とそれぞれ対応される第 1 及び第 2 ゲート駆動回路に駆動信号を供給して、前記第 1 及び第 2 ゲート駆動回路の間の前記透明基板上に形成されて所定のライン抵抗を持つ信号ラインと、前記駆動信号

50

の電流成分を制限するために前記信号ライン上に形成されて前記所定のライン抵抗以上の抵抗値を持つ少なくとも一つの電流制限素子を具備することを特徴とする液晶表示装置。

【請求項 37】

前記基板は透明基板であることを特徴とする請求項 36 記載の液晶表示装置。

【請求項 38】

前記基板はガラス及びプラスチックの中から少なくともいずれか一つを含むことを特徴とする請求項 36 記載の液晶表示装置。

【請求項 39】

前記駆動信号はタイミングコントローラーからの制御信号を含むことを特徴とする請求項 36 記載の液晶表示装置。

10

【請求項 40】

前記駆動信号は電源供給部からの電源信号を含むことを特徴とする請求項 36 記載の液晶表示装置。

【請求項 41】

前記電源電圧はロー論理のゲート電圧とハイ論理のゲート電圧を含むことを特徴とする請求項 40 記載の液晶表示装置。

【請求項 42】

前記電流制限素子は前記印刷回路基板上に位置することを特徴とする請求項 36 記載の液晶表示装置。

【請求項 43】

前記電流制限素子は前記印刷回路基板の外部に位置することを特徴とする請求項 36 記載の液晶表示装置。

20

【請求項 44】

前記電流制限素子の抵抗は前記表示領域の第 1 及び第 2 領域の間の横線が実質的に見えなようにする抵抗値を持つことを特徴とする請求項 36 記載の液晶表示装置。

【請求項 45】

前記電流制限素子の抵抗は前記表示領域の第 1 及び第 2 領域の間の横線が完全に見えないようにする抵抗値を持つことを特徴とする請求項 36 記載の液晶表示装置。

【請求項 46】

前記電流制限素子の抵抗は前記表示領域の第 1 及び第 2 領域の間の横線の発生を防止させる抵抗値を持つことを特徴とする請求項 36 記載の液晶表示装置。

30

【請求項 47】

前記第 1 及び第 2 集積回路と直列に接続されて前記表示領域の第 3 領域と対応される第 3 集積回路をさらに具備して、前記信号ラインは所定の第 2 ライン抵抗を持ち前記第 2 及び第 3 集積回路の間に位置して前記少なくとも一つの電流制限素子は前記第 1 及び第 2 集積回路の間の信号ラインに含まれたライン抵抗と前記第 2 ライン抵抗の合計以上の抵抗値を持つことを特徴とする請求項 36 記載の液晶表示装置。

【請求項 48】

前記電流制限素子の抵抗は前記表示領域の第 1 及び第 2 ブロック間の第 1 横線と前記第 2 及び第 3 ブロック間の第 2 横線が充分に見えないようにする抵抗値を持つことを特徴とする請求項 47 記載の液晶表示装置。

40

【請求項 49】

前記電流制限素子の抵抗は前記表示領域の第 1 及び第 2 ブロック間の第 1 横線と前記第 2 及び第 3 ブロック間の第 2 横線が完全に見えないようにする抵抗値を持つことを特徴とする請求項 47 記載の液晶表示装置。

【請求項 50】

前記表示領域のブロックのそれぞれに対応されて前記表示領域の大きさと開口率により必要なだけの集積回路をさらに具備することを特徴とする請求項 47 記載の液晶表示装置。

【請求項 51】

50

前記第 1 及び第 2 集積回路は互いに直列に接続されることを特徴とする請求項 3 6 記載の液晶表示装置。

【請求項 5 2】

前記第 1 及び第 2 集積回路は前記表示パネルに電圧を供給して、前記第 1 及び第 2 集積回路により前記表示パネルに供給された電圧は同一であることを特徴とする請求項 3 6 記載の液晶表示装置。

【請求項 5 3】

第 2 信号ラインをさらに具備することを特徴とする請求項 3 6 記載の液晶表示装置。

【請求項 5 4】

前記信号ラインは基板と直接接触されることを特徴とする請求項 3 6 記載の液晶表示装置。 10

【請求項 5 5】

前記印刷回路基板は前記テープキャリアパッケージにより表示パネルから離れて位置することを特徴とする請求項 3 6 記載の液晶表示装置。

【請求項 5 6】

前記少なくとも一つの電流制限素子は前記テープキャリアパッケージ上に形成されることを特徴とする請求項 5 5 記載の液晶表示装置。

【請求項 5 7】

前記表示パネルは前記テープキャリアパッケージと連結される第 1 側面と前記第 1 及び第 2 集積回路と連結される第 2 側面を含むことを特徴とする請求項 5 5 記載の液晶表示装置。 20

【請求項 5 8】

前記駆動信号を生成するタイミングコントローラをさらに具備することを特徴とする請求項 3 6 記載の液晶表示装置。

【請求項 5 9】

前記駆動信号はタイミング制御信号を含むことを特徴とする請求項 5 8 記載の液晶表示装置。

【請求項 6 0】

前記電流制限素子は約 2 7 0 ~ 8 3 0 の抵抗値を持つことを特徴とする請求項 3 6 記載の液晶表示装置。 30

【請求項 6 1】

前記電流制限素子は約 4 3 0 ~ 7 6 0 の抵抗値を持つことを特徴とする請求項 3 6 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は液晶表示装置に関わり、特に、水平ラインブロック間の輝度差を防止することができる液晶表示装置及びその製造方法並びにその駆動方法に関するものである。

【背景技術】

【0 0 0 2】

通常液晶表示装置 (Liquid Crystal Display: 以下 "LCD" とする) は電界を利用して液晶の光透過率を調節することで画像を表示するようになる。このために、液晶表示装置は液晶セルがマトリクス状に配列された液晶パネルと、この液晶パネルを駆動するための駆動回路とを具備する。 40

【0 0 0 3】

液晶パネルにはゲートラインとデータラインが交差するように配列されて、そのゲートラインとデータラインとが交差する領域に液晶セルが位置するようになる。この液晶パネルには液晶セルのそれぞれに電界を印加するための画素電極と共通電極が備えられる。画素電極のそれぞれはスイッチング素子である薄膜トランジスタ (Thin Film Transistor) のソース及びドレイン端子を經由してデータラインの中からいずれかに接続される。薄膜 50

トランジスタのゲート端子は画素電圧信号が1ライン分毎の画素電極に印加されるようにするゲートラインの中からいずれかに接続される。

【0004】

駆動回路はゲートラインを駆動するためのゲートドライバーと、データラインを駆動するためのデータドライバーと、ゲートドライバーとデータドライバーを制御するためのタイミングコントローラーと、液晶表示装置で使われる各種の駆動電圧を供給する電源供給部を具備する。タイミングコントローラーは、ゲートドライバー及びデータドライバーの駆動タイミングを制御すると共にデータドライバーに画素データ信号を供給する。

【0005】

電源供給部は、入力電源を利用して液晶表示装置で必要とする共通電圧VCOM、ゲートハイ電圧VGH、ゲートロー電圧VGLのような駆動電圧を生成する。ゲートドライバーは、スキャニング信号をゲートラインに順次供給して液晶パネル上の液晶セルを1ライン分ずつ順次駆動する。データドライバーは、ゲートラインの中からいずれかにスキャニング信号が供給される度にデータラインのそれぞれに画素電圧信号を供給する。これにより、液晶表示装置は、液晶セル毎画素電圧信号により画素電極と共通電極との間に印加される電界により光透過率を調節することで画像を表示する。

10

【0006】

これらの中で液晶パネルと直接接続されるデータドライバーとゲートドライバーは多数のIC(Integrated Circuit)に集積化される。集積化されたデータドライブICとゲートドライブICのそれぞれはTCP(Tape Carrier Package)の上に実装されてTAB(Tape Automated Bonding)方式で液晶パネルに接続されたりCOG(Chip On Glass)方式で液晶パネルの上に実装されたりする。

20

【0007】

ここで、TCPを通してTAB方式で液晶パネルに接続されるドライブICは、TCPに接続されたPCB(Printed Circuit Board)に形成された信号ラインを通して外部から入力される制御信号及び駆動電圧が供給されると共に相互接続される。詳細に言うと、データドライブICは、データPCBに形成された信号ラインを通して直列に接続されると共に、タイミングコントローラーからの制御信号及び画素データ信号と、電源供給部からの駆動電圧が共通供給されるようになる。ゲートドライブICは、ゲートPCBに形成された信号ラインを通して直列に接続されると共に、タイミングコントローラーからの制

30

【0008】

COG方式で液晶パネルに実装されるドライブICは、信号ラインが液晶パネル、すなわち下部ガラスの上に実装されるラインオンガラス(Line On Glass; 以下LOGという)方式で相互接続されると共にタイミングコントローラー及び電源供給部からの制御信号及び駆動電圧が供給されるようになる。

【0009】

最近では、ドライブICがTAB方式で液晶パネルに接続される場合にもLOG方式を採択してPCBを除去することで液晶表示装置をさらに薄形化することができるようにしている。特に、相対的に少ない信号ラインを要するゲートドライブICに接続される信号

40

ラインをLOG方式で液晶パネルの上に形成することでゲートPCBを除去している。すなわち、TAB方式のゲートドライブICは、液晶パネルの下部ガラスの上に実装される信号ラインを通して直列に接続されると共に制御信号及び駆動電圧信号(以下、ゲート駆動信号と言う)が共通供給されるようになる。

【0010】

実際に、LOG型信号ラインを利用してゲートPCBを除去した液晶表示装置は、図1に示すように、液晶パネル1と、液晶パネル1とデータPCB12の間に接続された多数個のデータTCP8と、液晶パネル1の他の側に接続された多数のゲートTCP14と、データTCP8のそれぞれに実装されたデータドライブIC10と、ゲートTCP14のそれぞれに実装されたゲートドライブIC16を具備する。

50

【0011】

液晶パネル1は、各種信号ラインと共に薄膜トランジスタアレイが形成された下部基板2と、カラーフィルターアレイが形成された上部基板4と、下部基板2と上部基板4との間に注入された液晶を含む。このような液晶パネル1には、ゲートライン20とデータライン18の交差領域毎に備えられる液晶セルで構成されて画像を表示する画像表示領域21が備えられる。

【0012】

画像表示領域21の外郭部に位置する下部基板2の外郭領域にはデータライン18から伸張されたデータパッドと、ゲートライン20から伸張されたゲートパッドが位置するようになる。また、下部基板2の外郭領域にはゲートドライブIC16に供給されるゲート駆動信号を送るためのLOG型信号ライン群26が位置するようになる。

10

【0013】

データTCP8には、データドライブIC10が実装されて、そのデータドライブIC10と電氣的に接続された入力パッド24と出力パッド25が形成される。データTCP8の入力パッド24は、データPCB12の出力パッドと電氣的に接続され、出力パッド25は、下部基板2上のデータパッドと電氣的に接続される。

【0014】

特に、一番目のデータTCP8は下部基板2上のLOG型信号ライン群26に電氣的に接続されるゲート駆動信号伝送ライン群22が追加形成される。このゲート駆動信号、伝送ライン群22は、データPCB12を経由してタイミングコントローラー及び電源供給部から供給されるゲート駆動信号をLOG型信号ライン群26に供給するようになる。

20

【0015】

データドライブIC10は、デジタル信号である画素データ信号をアナログ信号である画素電圧信号に変換して液晶パネル上のデータライン18に供給する。

【0016】

ゲートTCP14には、ゲートドライブIC16が実装されて、そのゲートドライブIC16と電氣的に接続されたゲート駆動信号伝送ライン群28及び出力パッド30が形成される。ゲート駆動信号伝送ライン群28は、下部基板2上のLOG型信号ライン群26と電氣的に接続され、出力パッド30は下部基板2上のゲートパッドと電氣的に接続される。

30

【0017】

ゲートドライブIC16は入力制御信号にตอบสนองしてスキヤニング信号、すなわちゲートハイ電圧VGHをゲートライン20に順次供給する。また、ゲートドライブIC16はゲートハイ電圧VGHが供給される期間を除いた残り期間にゲートロー電圧VGLをゲートライン20に供給する。

【0018】

LOG型信号ライン群26は、通常、ゲート信号のハイ論理電圧(ゲートハイ電圧)VGH、ゲート信号のロー論理電圧(ゲートロー電圧)VGL、共通電圧VCOM、グラウンド電圧信号GND、電源電圧VCCのような電源供給部から供給される駆動電圧信号と、ゲートスタートパルスGSP、ゲートシフトクロック信号GSC、ゲートイネーブル信号GOEのようなタイミングコントローラーから供給されるゲート制御信号のそれぞれを供給する信号ラインで構成される。

40

【0019】

このようなLOG型信号ライン群26は、画像表示部21の外郭領域に位置するパッド部のように非常に限定された狭い空間で微細パターンで並んで形成される。そして、LOG型信号ライン群26は、ゲートライン20と同一のゲート金属で構成される。ゲート金属としては、通常、AlNdのように比較的大きい比抵抗値(0.046)を持つ金属が利用される。

【0020】

このように、LOG型信号ライン群26が制限された領域内で微細パターンに形成され

50

ると共に比較的大きい比抵抗値を持つゲート金属で構成されるにことにより、既存のゲートPCBに銅薄で形成された信号ラインと対比して相対的に高い抵抗成分を含むようになる。また、LOG型信号ライン群26の抵抗値は、ラインの長さに比例することにより、データPCB12から遠くなるほどライン抵抗値が増加してゲート駆動信号が減殺するようになる。この結果、LOG型信号ライン群26を通して伝送されるゲート駆動信号がそのライン抵抗値によりゆがめられることで画像表示部21に表示される画像の品質が低下されるようになる。

【0021】

これを詳細に言うと、従来の液晶表示装置は、ゲートロー電圧VGL及びゲートハイ電圧VGHをそれぞれ供給するLOG型信号ラインLVGのそれぞれが図2に図示したように第1データTCP8と第1及至第3ゲートTCP(14A乃至14C)の間のそれぞれに接続される第1乃至第3LOG型信号ラインLVG1乃至LVG3で構成される。第1及至第3LOG型信号ラインLVG1乃至LVG3は、そのラインの長さに比例するライン抵抗値A、B、Cを持ち、第1及至第3ゲートTCP(14A乃至14C)を經由して直列で連結される。

10

【0022】

すなわち、第1ゲートTCP14Aに実装されたゲートドライブIC16には、第1LOG型信号ラインLVG1の第1ライン抵抗値Aに比例して電圧降下されたゲートハイ電圧VGH及びゲートロー電圧VGLを含む第1ゲート電圧VG1が供給される。第1ゲート電圧VG1は、第1ゲートドライブIC16を通して第1水平ラインブロックAのゲートラインに供給される。

20

【0023】

第2ゲートTCP14Bに実装されたゲートドライブIC16には、直列接続された第1LOG型信号ラインLVG1及び第2LOG型信号ラインLVG2の第2ライン抵抗値(a+b)に比例して電圧降下されたゲートハイ電圧VGH及びゲートロー電圧VGLを含む第2ゲート電圧VG2が供給される。第2ゲート電圧VG2は、第2ゲートドライブIC16を通して第2水平ラインブロックBのゲートラインに供給される。

【0024】

第3ゲートTCP14Cに実装されたゲートドライブIC16には、直列接続された第1LOG型信号ライン乃至第3LOG型信号ラインLVG1乃至LVG3の第3ライン抵抗値(a+b+c)に比例して電圧降下されたゲートハイ電圧VGH及びゲートロー電圧VGLを含む第3ゲート電圧VG3が供給される。第3ゲート電圧VGL3は、第3ゲートドライブIC16を通して第3水平ラインブロックCのゲートラインに供給される。

30

【0025】

このように、ゲートドライブIC16毎ゲートラインに供給するゲート電圧VG1乃至VG3に差が発生することにより、互いに異なるゲートドライブIC16に接続される水平ラインブロックA乃至C間に輝度差が発生するようになる。この水平ラインブロックA乃至Cの輝度差は、水平線6のように明らかになり、画面が分割されたように見えるようになることで画質低下をもたらす。

【0026】

特に、第1ゲートドライブICから第3ゲートドライブICの方へ進行するほどLOG型信号ラインLVGのライン抵抗値A、B、Cが加算されることにより、水平ラインブロックA乃至Cに供給される第1乃至第3ゲート電圧VG1乃至VG3は、 $VG1 > VG2 > VG3$ のような関係を持つようになる。

40

【0027】

このようなゲートドライブIC16単位のゲート電圧の差は、ゲートドライブIC16のそれぞれに独立的に接続される多数のLOG型ゲート電圧伝送ラインを備えて、そのラインの断面積をラインの長さに反比例するように増加させる方法等を利用して補償することができる。しかし、LOG型信号ライン群26が形成される画像表示部21の外郭領域は限定されているので、多数個のLOG型信号ラインを備えるのが難しいだけでなく断面

50

積を増加させるのに限界がある。

【発明の開示】

【発明が解決しようとする課題】

【0028】

従って、制限された空間内に形成されるLOG型信号ライン群26の設計変更なしにライン抵抗によるゲート電圧の差を補償することができる方案が必要である。

【0029】

本発明の目的は水平ラインブロックの間の輝度差を防止することができる液晶表示装置及びその製造方法並びにその駆動方法を提供することにある。

【課題を解決するための手段】

【0030】

前記の目的を達成するために、本発明に係る液晶表示装置は、液晶セルマトリクスを持つ液晶パネルと、前記液晶パネルを駆動するために第1及び第2集積回路を含む少なくとも二つの集積回路と、前記少なくとも二つの集積回路と接続されて前記集積回路に駆動信号を供給する供給ラインと、前記供給ラインの入力段に形成されて前記供給ラインのライン抵抗の合計以上の抵抗値を持つ信号制限素子を具備することを特徴とする。

【0031】

前記信号制限素子は約270～830の抵抗値を持つことを特徴とする。

【0032】

前記供給ラインは、前記液晶パネルの上に形成されて、前記駆動信号を前記少なくとも二つの集積回路に供給する第1信号ラインと、前記液晶表示パネルの外郭領域に位置する第2信号ラインを含むことを特徴とする。

【0033】

前記信号制限素子は前記第1信号ライン上に形成されることを特徴とする。

【0034】

前記液晶表示パネル上に形成される多数のゲートラインをさらに具備して、前記少なくとも二つの集積回路のそれぞれは前記多数のゲートラインにゲート信号を供給するゲート駆動回路を含むことを特徴とする。

【0035】

前記ゲート駆動回路には前記供給ラインを通してゲート信号のロー論理電圧が供給されることを特徴とする。

【0036】

前記ゲート駆動回路には前記供給ラインを通してゲート信号のハイ論理電圧が供給されることを特徴とする。

【0037】

データ駆動回路からのデータ信号を供給するために前記液晶パネル上に形成された多数のデータラインと、前記データ駆動回路を持つそれぞれのデータテープキャリアパッケージと、前記第1及び第2集積回路に対応されて前記ゲート駆動回路をそれぞれ持つ少なくとも二つのゲートテープキャリアパッケージと、前記データテープキャリアパッケージと連結された印刷回路基板をさらに具備することを特徴とする。

【0038】

前記印刷回路基板上に形成されて前記ゲート駆動回路及びデータ駆動回路を制御するための駆動タイミング制御信号を生成して、前記供給ラインに供給するタイミングコントローラーと、前記印刷回路基板上に形成されて前記ゲート集積回路及びデータ集積回路に供給される駆動電圧を生成して前記供給ラインに供給する電源供給部をさらに具備することを特徴とする。

【0039】

前記タイミングコントローラー及び電源供給部の中から少なくともいずれか一つで生成されたゲート信号は前記データテープキャリアパッケージを通して前記少なくとも二つのゲート集積回路に供給されることを特徴とする。

10

20

30

40

50

- 【 0 0 4 0 】
前記信号制限素子は前記タイミングコントローラーに内装されることを特徴とする。
- 【 0 0 4 1 】
前記信号制限素子は前記電源供給部に内装されることを特徴とする。
- 【 0 0 4 2 】
前記ゲート集積回路には前記供給ラインを通して前記駆動タイミング制御信号が供給されることを特徴とする。
- 【 0 0 4 3 】
前記信号制限素子は前記印刷回路基板に位置する前記第 2 信号ライン上に形成されることを特徴とする。 10
- 【 0 0 4 4 】
前記信号制限素子は前記データテープキャリアパッケージに位置する前記第 2 信号ライン上に形成されることを特徴とする。
- 【 0 0 4 5 】
前記二つのゲートテープキャリアパッケージのそれぞれに形成される信号制限部をさらに具備することを特徴とする。
- 【 0 0 4 6 】
前記信号制限素子は電流制限部を含むことを特徴とする。
- 【 0 0 4 7 】
前記信号制限素子は抵抗を含む持つことを特徴とする。 20
- 【 0 0 4 8 】
前記信号制限素子は水平ラインブロック間の明るさの差を防止するに十分な抵抗であることを特徴とする。
- 【 0 0 4 9 】
前記供給ラインは前記少なくとも二つの集積回路に前記駆動信号を共通で供給するために液晶表示パネル上に形成されたラインオンガラス型信号ラインと、前記ラインオンガラス型信号ラインに前記駆動信号を供給する信号伝送ラインを含むことを特徴とする。
- 【 0 0 5 0 】
前記液晶表示パネル上に形成される多数のゲートラインをさらに具備して、前記少なくとも二つの集積回路のそれぞれは前記多数のゲートラインにゲート信号を供給するゲート駆動回路を含むことを特徴とする。 30
- 【 0 0 5 1 】
データ駆動回路からのデータ信号を供給するために前記液晶パネル上に形成された多数のデータラインと、前記データ駆動回路が実装されたデータテープキャリアパッケージと、前記ゲート駆動回路が実装されたゲートテープキャリアパッケージと、前記データテープキャリアパッケージと連結された印刷回路基板をさらに具備することを特徴とする。
- 【 0 0 5 2 】
前記印刷回路基板上に形成されて前記ゲート駆動回路及びデータ駆動回路を制御するための駆動タイミング制御信号を生成して前記供給ラインに供給するタイミングコントローラーと、前記印刷回路基板上に形成されて前記ゲート集積回路及びデータ集積回路に供給される駆動電圧を生成して前記供給ラインに供給する電源供給部をさらに具備することを特徴とする。 40
- 【 0 0 5 3 】
前記タイミングコントローラー及び電源供給部の中から少なくともいずれか一つで生成されたゲート信号は前記データテープキャリアパッケージを通して前記少なくとも二つのゲート集積回路に供給されることを特徴とする。
- 【 0 0 5 4 】
前記信号制限素子は前記印刷回路基板に位置する前記信号伝送ライン上に形成されることを特徴とする。
- 【 0 0 5 5 】 50

前記信号制限素子は前記データテープキャリアパッケージに位置する前記信号伝送ライン上に形成されることを特徴とする。

【0056】

前記信号制限素子は前記ラインオンガラス型信号ライン上に形成されることを特徴とする。

【0057】

前記信号制限素子は前記タイミングコントローラーに内蔵するように形成することを特徴とする。

【0058】

前記信号制限素子は前記電源供給部に内蔵するように形成することを特徴とする。

10

【0059】

前記ゲート集積回路には前記供給ラインを通して前記駆動タイミング制御信号が供給されることを特徴とする。

【0060】

本発明に係る液晶表示装置の製造方法は、液晶セルマトリクスを持つ液晶パネルを形成する段階と、前記液晶表示パネルを駆動するための第1及び第2集積回路を含む少なくとも二つの集積回路を用意する段階と、前記供給ラインの入力段に形成されて前記供給ラインのライン抵抗合計以上の抵抗値を持つ信号制限素子を含み、前記集積回路に駆動信号を供給するために少なくとも二つの集積回路と接続される供給ラインを形成する段階を含むことを特徴とする。

20

【0061】

本発明に係る液晶表示装置の駆動方法は、第1及び第2集積回路を含む少なくとも一つの集積回路に供給ラインを通して供給される駆動信号の電流成分を前記供給ラインの入力段に形成されて前記供給ラインのライン抵抗合計以上の抵抗値を持つ信号制限素子で制限する段階と、前記少なくとも二つの集積回路に供給された駆動信号を利用して液晶パネルを駆動する段階を含むことを特徴とする。

【0062】

前記少なくとも二つの集積回路に前記駆動信号を供給する段階は前記液晶パネルのゲートラインを駆動するゲート駆動信号のロー論理電圧及びハイ論理電圧の中から少なくともいれか一つを供給する段階であることを特徴とする。

30

【0063】

前記少なくとも二つの集積回路に前記駆動信号を供給する段階は前記液晶パネルのゲートラインの駆動を制御するためのタイミング駆動制御信号を前記少なくとも二つの集積回路に供給する段階であることを特徴とする。

【0064】

本発明に係る液晶表示装置は、透明基板を含む液晶パネルと、前記透明基板の一側に隣接されるように形成された第1及び第2テープキャリアパッケージと、前記液晶パネルを駆動するために第1及び第2テープキャリアパッケージのそれぞれの上に形成された第1及び第2ゲート駆動回路と、印刷回路基板と、前記印刷回路から前記表示領域の第1及び第2領域とそれぞれ対応される第1及び第2ゲート駆動回路に駆動信号を供給して、前記第1及び第2ゲート駆動回路の間の前記透明基板上に形成されて所定のライン抵抗を持つ信号ラインと、前記駆動信号の電流成分を制限するために前記第1ゲート駆動回路と接続された前記信号ラインの入力段に形成されて前記所定のライン抵抗以上の抵抗値を持つ少なくとも一つの電流制限素子を具備することを特徴とする。

40

【0065】

本発明に係る液晶表示装置は、基板を含む液晶パネルと、前記液晶パネルを駆動するための第1及び第2集積回路と、印刷回路基板と、前記印刷回路から前記表示領域の第1及び第2領域とそれぞれ対応される第1及び第2ゲート駆動回路に駆動信号を供給して、前記第1及び第2ゲート駆動回路の間の前記透明基板上に形成されて所定のライン抵抗を持つ信号ラインと、前記駆動信号の電流成分を制限するために前記信号ライン上に形成され

50

て前記所定のライン抵抗以上の抵抗値を持つ少なくとも一つの電流制限素子を具備することを特徴とする。

【0066】

前記基板は透明基板であることを特徴とする。

【0067】

前記基板はガラス及びプラスチックの中から少なくともいずれか一つを含むことを特徴とする。

【0068】

前記駆動信号はタイミングコントローラからの制御信号を含むことを特徴とする。

【0069】

前記駆動信号は電源供給部からの電源信号を含むことを特徴とする。

【0070】

前記電源電圧はロー論理のゲート電圧とハイ論理のゲート電圧を含むことを特徴とする。

【0071】

前記電流制限素子は前記印刷回路基板上に位置することを特徴とする。

【0072】

前記電流制限素子は前記印刷回路基板の外部に位置することを特徴とする。

【0073】

前記電流制限素子の抵抗は前記表示領域の第1及び第2領域の間の横線が実質的に見えないようにする抵抗値を持つことを特徴とする。

【0074】

前記電流制限素子の抵抗は前記表示領域の第1及び第2領域の間の横線が完全に見えないようにする抵抗値を持つことを特徴とする。

【0075】

前記電流制限素子の抵抗は前記表示領域の第1及び第2領域の間の横線の発生を防止させる抵抗値を持つことを特徴とする。

【0076】

前記第1及び第2集積回路と直列に接続されて前記表示領域の第3領域と対応される第3集積回路をさらに具備して、前記信号ラインは所定の第2ライン抵抗を持ち前記第2及び第3集積回路の間に位置して前記少なくとも一つの電流制限素子は前記第1及び第2集積回路の間の信号ラインに含まれたライン抵抗と前記第2ライン抵抗の合計以上の抵抗値を持つことを特徴とする。

【0077】

前記電流制限素子の抵抗は前記表示領域の第1及び第2ブロック間の第1横線と前記第2及び第3ブロック間の第2横線が充分に見えないようにする抵抗値を持つことを特徴とする。

【0078】

前記電流制限素子の抵抗は前記表示領域の第1及び第2ブロック間の第1横線と前記第2及び第3ブロック間の第2横線が完全に見えないようにする抵抗値を持つことを特徴とする。

【0079】

前記表示領域のブロックのそれぞれに対応されて前記表示領域の大きさと開口率により必要なだけの集積回路をさらに具備することを特徴とする。

【0080】

前記第1及び第2集積回路は互いに直列に接続されることを特徴とする。

【0081】

前記第1及び第2集積回路は前記表示パネルに電圧を供給して、前記第1及び第2集積回路により前記表示パネルに供給された電圧は同一であることを特徴とする。

【0082】

10

20

30

40

50

第 2 信号ラインをさらに具備することを特徴とする。

【0083】

前記信号ラインは基板と直接接触されることを特徴とする。

【0084】

前記印刷回路基板は前記テープキャリアパッケージにより表示パネルから離れて位置することを特徴とする。

【0085】

前記少なくとも一つの電流制限素子は前記テープキャリアパッケージ上に形成されることを特徴とする。

【0086】

前記表示パネルは前記テープキャリアパッケージと連結される第 1 側面と前記第 1 及び第 2 集積回路と連結される第 2 側面を含むことを特徴とする。

【0087】

前記駆動信号を生成するタイミングコントローラーをさらに具備することを特徴とする

。

【0088】

前記駆動信号はタイミング制御信号を含むことを特徴とする。

【0089】

前記電流制限素子は約 270 ~ 830 の抵抗値を持つことを特徴とする。

【0090】

前記電流制限素子は約 430 ~ 760 の抵抗値を持つことを特徴とする。

【発明の効果】

【0091】

本発明に係る液晶表示装置及びその製造方法並びにその駆動方法は、LOG型信号ラインの入力段にLOG型信号ライン群のライン抵抗の合計より相対的に大きい制限抵抗を形成することにより、水平ラインブロック間の輝度の差を防止するようになる。

【発明を実施するための最良の形態】

【0092】

第 1 の実施の形態

以下、図 3 乃至図 15 を参照して本発明の好ましい実施の形態に対して説明する。図 3 は本発明の第 1 の実施の形態による液晶表示装置を示す図面である。図 3 を参照すると、本発明の第 1 の実施の形態による液晶表示装置は、液晶パネル 34 と、液晶パネル 34 とデータ PCB 44 との間に接続された多数個のデータ T C P 40 と、液晶パネル 34 の他の側に接続された多数個のゲート T C P 46 A 乃至 46 C と、データ T C P 40 のそれぞれに実装されたデータドライブ I C 42 と、ゲート T C P 46 A 乃至 46 C のそれぞれに実装されたゲートドライブ I C 48 A 乃至 48 C と、ゲートドライブ I C 48 とデータドライブ I C 42 に供給される駆動電圧を生成する電源供給部 50 と、ゲートドライブ I C 48 とデータドライブ I C 42 を制御するためのタイミングコントローラー 60 を具備する。

【0093】

液晶パネル 34 は、各種信号ラインとともに薄膜トランジスタアレイが形成された下部基板 36 と、カラーフィルターアレイが形成された上部基板 38 と、下部基板 36 と上部基板 38 との間に注入された液晶を含む。このような液晶パネル 34 は、ゲートライン 56 とデータライン（図示しない）の交差領域毎に形成された液晶セルにより画像表示領域 41 に画像を表示する。画像表示領域 41 の外郭部に位置する下部基板 36 の外郭領域には、データラインから伸張されたデータパッドと、ゲートライン 56 から伸張されたゲートパッドが位置するようになる。また、下部基板 36 の外郭領域には、ゲートドライブ I C 48 A 乃至 48 C に供給されるゲート駆動信号を伝達するための LOG 型信号ライン群 LOG C、LOG V が位置するようになる。

【0094】

10

20

30

40

50

データTCP40には、データドライブIC42が実装され、そのデータTCP40は、データドライブIC42と接続される入出力パッドを通してデータPCB44の出力パッド及び下部基板36のデータパッドと接続される。特に、一番目のデータTCP40は下部基板36の上のLOG型信号ライン群LOGC、LOGVにそれぞれ接続されるゲート駆動信号伝送ライン群52a、52bをさらに具備する。このゲート駆動信号伝送ライン群52a、52bは、それぞれデータPCB44を経由して電源供給部50及びタイミングコントローラ60から供給されるゲート駆動信号をLOG型信号ライン群LOGC、LOGVに供給するようになる。

【0095】

タイミングコントローラ60は、ゲートドライブIC48及びデータドライブIC42の駆動タイミングを制御すると共にデータドライブIC42に画素データ信号を供給する。 10

【0096】

電源供給部50は、入力電源を利用して液晶表示装置で要する共通電圧VCOM、ゲートハイ電圧VGH、ゲートロー電圧VGL等のような駆動電圧を生成するようになる。

【0097】

データドライブIC42は、デジタル信号である画素データ信号をアナログ信号である画素電圧信号に変換して液晶パネル34の上のデータラインに供給する。

【0098】

ゲートTCP46A乃至46Cには、ゲートドライブIC48A乃至48Cが実装され、そのゲートTCP46A乃至46Cは、ゲートドライブIC48A乃至48Cと接続される出力パッドを通して下部基板36のゲートパッドと接続される。 20

【0099】

ゲートドライブIC48A乃至48Cは、入力制御信号にตอบสนองしてスキヤニング信号、すなわちゲートハイ電圧VGHをゲートライン56に順次供給する。また、ゲートドライブIC48A乃至48Cは、ゲートハイ電圧VGHが供給される期間を除いた残りの期間にゲートロー電圧VGLをゲートライン56に供給する。

【0100】

LOG型信号ライン群LOGC、LOGVは、通常、ゲートハイ電圧VGH、ゲートロー電圧VGL、共通電圧VCOM、グラウンド電圧GND、電源電圧VCCのような電源供給部50から生成される駆動電圧信号を供給するLOG型電圧ラインLOGVと、ゲートスタートパルスGSP、ゲートシフトクロック信号GSC、ゲートイネーブル信号GOEのようにタイミングコントローラから生成されるゲート制御信号を供給するLOG型制御ラインLOGCで構成される。このようなLOG型信号ライン群LOGC、LOGVは、ゲートライン56と同一のゲート金属で構成される。 30

【0101】

このLOG型信号ライン群LOGC、LOGVの入力段には、相対的に抵抗値が大きい制限抵抗Rsが形成される。この制限抵抗Rsにより、LOG型信号ライン群LOGC、LOGVのライン抵抗A、B、Cが無視されてライン抵抗によるゲートドライブIC48毎のゲート駆動信号の電圧差を防止することができるようになる。 40

【0102】

このような制限抵抗Rsは、図3に示すように、データPCB44に位置するゲート駆動信号ライン52a、52bに直列接続される。また、制限抵抗Rsは、データTCP40に位置するゲート駆動信号ライン52a、52bに直列接続される。また、タイミングコントローラ60のゲート駆動信号の出力段に直列接続されて内装されたり、電源供給部50のゲート駆動信号の出力段に直列接続されて内装されたりする。また、制限抵抗Rsは、図4に示すように、液晶パネル34のLOG型信号ライン群LOGC、LOGVの入力段、すなわち第1LOG型信号ラインに直列に接続されるように形成される。

【0103】

この制限抵抗Rsは、図5に図示したように、ゲートTCP46A、46B、46Cの 50

間に形成される第1乃至第3 LOG型信号ライン群のライン抵抗 A、B、C と直列に連結されて、式(1)のように、LOG型信号ライン群のライン抵抗 (a、b、c) の合計 (a + b + c) を無視することができるほどの大きい抵抗を持つようになる。例えば、制限抵抗 R_s は、約 270 ~ 830 程度の抵抗値を持つようにする。

【0104】

【数1】

$$R_s \gg a + b + c \quad (1)$$

【0105】

このような制限抵抗 R_s によりゲート駆動信号の電流量 I が制限されることで、この制限抵抗 R_s に直列接続される LOG型信号ライン群 LOGC、LOGV を経由して各ゲートドライブ IC 48A 乃至 48C に印加される電流量 I も次式(2)のように制限される。

【0106】

【数2】

$$I = \frac{V_{RS}}{R_s} = \frac{V_a}{a} = \frac{V_b}{b} = \frac{V_c}{c} \quad (2)$$

【0107】

このような電流量の制限により LOG型信号ライン群 LOGC、LOGV のライン抵抗 A、B、C のゲート駆動信号の電圧成分 V_a 、 V_b 、 V_c に及ぶ影響は無視するほどに減少される。これにより、式(3)のように、各ゲートドライブ IC 48A、48B、48C には略同一な電圧成分 V_a 、 V_b 、 V_c を持つゲート駆動信号が印加される。

【0108】

【数3】

$$V_a \cong V_b \cong V_c \quad (3)$$

【0109】

このように、本発明の第1の実施の形態による液晶表示装置は、第1ゲートドライブ IC 48A のゲート駆動信号の入力段に形成される制限抵抗 R_s により LOG型信号ライン群 LOGC、LOGV のライン抵抗が無視するほどに小さくなり、各ゲートドライブ IC 48A、48B、48C の入力段にかかる抵抗が等しくなるようになる。これにより、各ゲートドライブ IC 48A、48B、48C を経由して、同一なゲート駆動信号がゲートライン 56 に供給されることにより水平ラインブロック A、B、C の間の輝度差は防止される。

【0110】

第2の実施の形態

図6は、本発明の第2の実施の形態による液晶表示装置を示す図面であり、LOG型信号ライン群の中でゲートロー電圧を伝送する LOG型電圧ラインまたはゲート駆動信号ライン群の入力段に制限抵抗が設置された場合を図示したものである。

【0111】

図6を参照すると、本発明の第2の実施の形態による液晶表示装置は、液晶パネル 134 と、液晶パネル 134 とデータ PCB 144 との間に接続された多数個のデータ T C P 140 と、液晶パネル 134 の他の側に接続された多数のゲート T C P 146 A 乃至 146 C と、データ T C P 140 のそれぞれに実装されたゲートドライブ IC 142 と、ゲート T C P 146 A 乃至 146 C のそれぞれに実装されたゲートドライブ IC 148 A 乃至 148 C と、ゲートドライブ IC 148 とゲートドライブ IC 142 に供給される駆動電圧信号を生成する電源供給部 150 と、電源供給部 150 に直列に接続される制限抵抗 R_s を具備する。

10

20

30

40

50

【0112】

液晶パネル134は、各種信号ラインとともに薄膜トランジスタアレイが形成された下部基板136と、カラーフィルターアレイが形成された上部基板138と、下部基板136と上部基板138との間に注入された液晶を含む。このような液晶パネル134は、ゲートライン156とデータライン(図示しない)の交差領域毎に形成された液晶セルにより画像表示領域141に画像を表示する。下部基板136の外郭領域には、ゲートドライバIC148A乃至148Cに供給されるゲート駆動信号を伝送するためのLOG型信号ライン群が位置するようになる。

【0113】

データTCP140には、ゲートドライバIC142が実装され、そのデータTCP140は、データPCB144及び下部基板136と接続される。特に、一番目のデータTCP140は、下部基板136の上のLOG型信号ライン群にそれぞれ接続されるゲート駆動信号ライン群152をさらに具備する。このゲート駆動信号ライン群152は、データPCB144を経由して電源供給部150から供給されるゲート駆動信号をLOG型信号ライン群に供給するようになる。

10

【0114】

電源供給部150は、入力電源を利用して液晶表示装置で要する共通電圧VCOM、ゲートハイ電圧VGH、ゲートロー電圧VGL等のような駆動電圧を生成するようになる。

【0115】

ゲートドライバIC142は、デジタル信号である画素データ信号をアナログ信号である画素電圧信号に変換して液晶パネル134の上のデータラインに供給する。

20

【0116】

ゲートTCP146には、ゲートドライバIC148が実装され、そのゲートTCP146は、ゲートドライバIC148と接続される出力パッドを通して下部基板136と接続される。

【0117】

ゲートドライバIC148A乃至148Cは、入力制御信号にตอบสนองしてスキヤニング信号、すなわちゲートハイ電圧VGHをゲートライン156に順次供給する。また、ゲートドライバIC148A乃至148Cは、ゲートハイ電圧VGHが供給される期間を除いた残りの期間にゲートロー電圧VGLをゲートライン156に供給する。

30

【0118】

LOG型信号ライン群は、通常、ゲートハイ電圧VGH、ゲートロー電圧VGL、共通電圧VCOM、グラウンド電圧GND、電源電圧VCCのような電源供給部150から生成される駆動電圧信号を供給するLOG型電圧ラインと、ゲートスタートパルスGSP、ゲートシフトクロック信号GSC、ゲートイネーブル信号GOEのようなタイミングコントローラから生成されるゲート制御信号のそれぞれを供給するLOG型制御ラインで構成される。このようなLOG型信号ライン群は、ゲートライン156と同一のゲート金属で構成される。

【0119】

このようなLOG型信号ライン群の中から、画質に相対的に大きい影響を及ぼすゲートロー電圧VGLが供給されるLOG型電圧ラインLOGLの入力段または電源供給部150で生成されたゲートロー電圧VGLをLOG型電圧ラインLOGLに供給するためのゲート駆動信号ライン群152の入力段に相対的に大きい抵抗値を持つ制限抵抗Rsを設置する。

40

【0120】

すなわち、制限抵抗Rsは、ゲートTCP146A、146B、146Cの間に形成される第1乃至第3LOG型電圧ラインLOGL1乃至LOGL3のライン抵抗A、B、Cと直列に連結されて、第1乃至第3LOG型電圧ラインLOGL1乃至LOGL3のライン抵抗(a、b、c)の合計(a+b+c)を無視することができるほどの大きい抵抗を持つようになる。例えば、制限抵抗Rsは、約430~760程度の抵抗値を持つ。

50

【0121】

これは、液晶セルに充電された電圧を安定に維持するストレージキャパシタに供給されるゲートロー電圧VGLが不安定になる場合、液晶セルに充電される電圧がゆがめられるためである。

【0122】

このように、ゲートロー電圧VGLが供給されるLOG型電圧ラインLOGLまたはゲート駆動信号ライン群152の入力段に直列に設置される制限抵抗Rsにより、第1乃至第3LOG型電圧ラインLOGL1乃至LOGL3のライン抵抗A、B、Cは無視されるために、ライン抵抗A、B、Cによる各ゲートドライブIC148A、148B、148Cに供給されるゲートロー電圧差が防止される。これにより、各ゲートドライブIC148A、148B、148Cを經由して同一なゲートロー電圧VGLがゲートライン156に供給されることにより、水平ラインブロックA、B、Cの間の輝度差は発生しないようになる。

10

【0123】

一方、制限抵抗RsによるゲートドライブIC148毎のゲートロー電圧差の防止の効果は、図7A及び図7Bのように、液晶パネルの画像表示部141をドットインバージョン方式で駆動しながら奇数番目のデータラインと偶数番目のデータラインに接続される液晶セルのそれぞれに相互に異なるグレイのテストパターンを供給する場合、著しく示される。

【0124】

これを詳しく説明すると、第n-1番目のゲートラインGLn-1にゲートハイ電圧VGHが供給されれば、図8及び図9に示すように、第m-1番目のデータラインDLm-1と接続される液晶セルC1cには、共通電圧を基準で0グレイの正極性電圧8Vが供給されて、第m番目のデータラインDLmと接続される液晶セルC1cには、共通電圧を基準で63グレイの負極性電圧3Vが供給される。

20

【0125】

引き継いで、第n-1番目のゲートラインGLn-1には、ゲートロー電圧VGLが供給されると共に、第n番目のゲートラインGLnには、ゲートハイ電圧VGHが供給されることにより、第m-1番目のデータラインDLm-1と接続される液晶セルには、0グレイの負極性電圧0.3Vが供給されて、第m番目のデータラインDLmと接続される液晶セルには、63グレイの正極性電圧5Vが供給される。

30

【0126】

このように、第n番目のゲートラインGLnにはゲートハイ電圧VGHが供給される際に、第m-1番目のデータラインDLm-1と接続される液晶セルに供給される0グレイの負極性電圧と、図10に図示された第m-1番目のデータラインDLm-1と以前のゲートラインGLn-1の間の寄生キャパシタCpに充電された電圧との差により、以前のゲートラインGLn-1に供給されるゲートロー電圧VGLが正極性から負極性の方にスイングするようになる。

【0127】

このような第1乃至第3ゲートロー電圧VGL1、VGL2、VGL3のスイング電圧は、ゲートロー電圧VGLを供給する第1乃至第3LOG型電圧ラインLOGL1乃至LOG3のライン抵抗A、B、Cに比例して増加するようになる。

40

【0128】

このようなスイング電圧の増加は、制限抵抗Rsにより抑制することができる。すなわち、ゲートロー電圧VGLが供給されるLOG型電圧ラインLOGLに直列接続される制限抵抗RsによりLOG型電圧ラインLOGLのライン抵抗A、B、Cが無視されるようにすることで、スイング電圧がLOG型電圧ラインLOGLのライン抵抗A、B、Cに比例して増加することを防止することができるようになる。これにより、各ゲートドライブIC148A乃至148Cを經由して同一なゲートロー電圧VGLがゲートライン156に供給されることにより、水平ラインブロックA、B、Cの間の輝度差は防止される。

50

【0129】

第3の実施の形態

図11は、本発明の第3の実施の形態による液晶表示装置を示す図面であり、LOG型信号ライン群の中でゲートハイ電圧を伝送するLOG型電圧ラインの入力段に制限抵抗が設置された場合を図示したものである。

【0130】

図11を参照すると、本発明の第3の実施の形態による液晶表示装置は、液晶パネル234と、液晶パネル234とデータPCB244との間に接続された多数個のデータTCP240と、液晶パネル234の他の側に接続された多数のゲートTCP246A乃至246Cと、データTCP240のそれぞれに実装されたデータドライバIC242と、ゲートTCP246A乃至246Cのそれぞれに実装されたゲートドライバIC248A乃至248Cと、ゲートドライバIC248とデータドライバIC242に供給される駆動電圧を生成する電源供給部250と、電源供給部250のゲートハイ電圧VGHの出力ラインに直列に接続される制限抵抗Rsを具備する。

10

【0131】

液晶パネル234は、各種信号ラインとともに薄膜トランジスタアレイが形成された下部基板236と、カラーフィルターアレイが形成された上部基板238と、下部基板236と上部基板238との間に注入された液晶を含む。このような液晶パネル234は、ゲートライン256とデータライン(図示しない)の交差領域毎に形成された液晶セルにより画像表示領域241に画像を表示する。下部基板236の外郭領域には、ゲートドライバIC248A乃至248Cに供給されるゲート駆動信号を伝送するためのLOG型信号ライン群が位置するようになる。

20

【0132】

データTCP240には、データドライバIC242が実装され、そのデータTCP240はデータPCB244及び下部基板236と接続される。特に、一番目のデータTCP240は、下部基板236の上のLOG型信号ライン群にそれぞれ接続されるゲート駆動信号ライン群252をさらに具備する。このゲート駆動信号ライン群252は、データPCB244を経由して電源供給部250から供給されるゲート駆動信号をLOG型信号ライン群に供給するようになる。

【0133】

電源供給部250は、入力電源を利用して液晶表示装置で要する共通電圧VCOM、ゲートハイ電圧VGH、ゲートロー電圧VGLなどのような駆動電圧を生成するようになる。

30

【0134】

データドライバIC242は、デジタル信号である画素データ信号をアナログ信号である画素電圧信号に変換して液晶パネル234の上のデータラインに供給する。

【0135】

ゲートTCP246には、ゲートドライバIC248が実装され、そのゲートTCP246はゲートドライバIC248と接続される出力パッドを通して下部基板236と接続される。

40

【0136】

ゲートドライバIC248A乃至248Cは、入力制御信号に応答してスキヤニング信号、すなわちゲートハイ電圧VGHをゲートライン256に順次供給する。また、ゲートドライバIC248A乃至248Cは、ゲートハイ電圧VGHが供給される期間を除いた残りの期間にゲートロー電圧VGLをゲートライン256に供給する。

【0137】

LOG型信号ライン群は、通常、ゲートハイ電圧VGH、ゲートロー電圧VGL、共通電圧VCOM、グラウンド電圧GND、電源電圧VCCのような電源供給部250から生成される駆動電圧信号を供給するLOG型電圧ラインと、ゲートスタートパルスGSP、ゲートシフトクロック信号GSC、ゲートイネーブル信号GOEのようなタイミングコン

50

トローラーから生成されるゲート制御信号を供給するLOG型制御ラインで構成される。このようなLOG型信号ライン群は、ゲートライン256と同一のゲート金属で構成される。

【0138】

このようなLOG型信号ライン群の中から、画質に相対的に大きい影響を及ぼすゲートハイ電圧VGHが供給されるLOG型電圧ラインLOGHの入力段または電源供給部250で生成されたゲートハイ電圧VGHをLOG型電圧ラインLOGHに供給するためのゲート駆動信号伝送ライン群252の入力段に相対的に大きい抵抗値を持つ制限抵抗Rsを設置する。すなわち、制限抵抗Rsは、ゲートTCP246A、246B、246Cの間に形成される第1乃至第3LOG型電圧ラインLOGH1乃至LOGH3のライン抵抗A、B、Cと直列に連結されて、LOG型電圧ラインのライン抵抗(a、b、c)の合計(a + b + c)を無視することができるほどの大きい抵抗を持つようになる。例えば、制限抵抗Rsは約270～830程度の抵抗値を持つようにする。

10

【0139】

これは、ゲートハイ電圧VGHが不安定になる場合、各液晶セルのフィードスルー電圧Vp特性が変わって、各液晶セルに充電される電圧がゆがめられるためである。

【0140】

このように、ゲートハイ電圧VGHが供給されるLOG型電圧ラインLOGHまたはゲート駆動信号ライン群252の入力段に直列に設置される制限抵抗Rsにより第1乃至第3LOG型電圧ラインLOGH1乃至LOGH3のライン抵抗A、B、Cは無視されることで、ライン抵抗A、B、Cによる各ゲートドライブIC248A、248B、248Cに供給されるゲートハイ電圧VGHの差が防止される。これにより、各ゲートドライブIC248A、248B、248Cを経由して同一なゲートハイ電圧VGHがゲートライン256に供給されることにより水平ラインブロックA、B、Cの間の輝度差は発生しないようになる。

20

【0141】

一方、制限抵抗RsによるゲートドライブIC248毎のゲートハイ電圧VGH差の防止効果は、図12A及び図12Bのように、液晶パネルの画像表示部241をドットインバージョン方式で駆動しながら奇数番目のデータラインと偶数番目のデータラインにそれぞれ接続される液晶セルに同一なグレイのテストパターンを供給する場合、著しく示される。

30

【0142】

これを詳しく説明すると、第n-1番目のゲートラインGLn-1のゲートハイ電圧VGHが供給されれば、図13及び図14に示すように、第m-1番目のデータラインDLm-1と接続される液晶セルには31グレイの正極性電圧6Vが供給されて、第m番目のデータラインDLmと接続される液晶セルには31グレイの負極性電圧2Vが供給される。引き継いで、第n-1番目のゲートラインGLn-1にはゲートロー電圧VGLが供給されると共に、第n番目のゲートラインGLnにはゲートハイ電圧VGHが供給されることにより、第m-1番目のデータラインDLm-1と接続される液晶セルには31グレイの負極性電圧2Vが供給されて、第m番目のデータラインDLmと接続される液晶セルには31グレイの正極性電圧6Vが供給される。

40

【0143】

このように、隣接した液晶セルに充電された正極性電圧と負極性電圧との間の電圧差は同一で、これらの間の電圧差が互いに相殺されるので、前段のゲートラインの液晶セルに充電された電圧が次の段のゲートラインの液晶セルの方にスイングされることが防止される。反面、ゲートドライブIC248毎、ゲートラインに供給されるゲートハイ電圧VGHは第1乃至第3LOG型電圧ラインLOGH1乃至LOGH3のライン抵抗A、B、Cにより不安定になる。すなわち、第1ゲートドライブIC248Aから第3ゲートドライブIC248Cの方へ進行するほどLOG型電圧ラインLOGHのライン抵抗が加算されることにより、水平ラインブロックA、B、Cに供給される第1乃至第3ゲートハイ電

50

圧は $VGH1 > VGH2 > VGH3$ のような関係を持つようになる。

【0144】

これにより、ゲートハイ電圧 VGH が供給される LOG 型電圧ライン $LOGH$ 又はゲート駆動信号ライン群 252 に直列接続される制限抵抗 R_s により LOG 型電圧ライン $LOGH$ のライン抵抗 A 、 B 、 C が無視されるようにする。このため、各ゲートドライバ $IC248A$ 乃至 $248C$ を経由して同一なゲートハイ電圧 VGH がゲートライン 256 に供給されることにより水平ラインブロック A 、 B 、 C の間の輝度差は防止される。

【0145】

第4の実施の形態

図15は、本発明の第4実施の形態による液晶表示装置を示す図面であり、 LOG 型信号ライン群の中でゲートハイ電圧及びゲートロー電圧をそれぞれ伝送する第1及び第2 LOG 型電圧ラインの入力段に第1及び第2制限抵抗が設置された場合を図示したものである。

10

【0146】

図15を参照すると、本発明の第4実施の形態による液晶表示装置は、液晶パネル334と、液晶パネル334とデータ $PCB344$ との間に接続された多数個のデータ $TCP340$ と、液晶パネル334の他の側に接続された多数個のゲート $TCP346A$ 乃至 $346C$ と、データ $TCP340$ のそれぞれに実装されたゲートドライバ $IC342$ と、ゲート $TCP346A$ 乃至 $346C$ のそれぞれに実装されたゲートドライバ $IC348A$ 乃至 $348C$ と、多数の駆動電圧を供給する電源供給部350と、電源供給部350のゲートロー電圧 VGL の出力ラインとゲートハイ電圧 VGH の出力ラインのそれぞれに直列に接続される第1及び第2制限抵抗 R_{s1} 、 R_{s2} を具備する。

20

【0147】

液晶パネル334は、各種信号ラインとともに薄膜トランジスタアレイが形成された下部基板336と、カラーフィルターアレイが形成された上部基板338と、下部基板336と上部基板338との間に注入された液晶を含む。このような液晶パネル334は、ゲートライン356とデータライン(図示しない)の交差領域毎に形成された液晶セルにより画像表示領域341に画像を表示する。下部基板336の外郭領域には、ゲートドライバ $IC348A$ 乃至 $348C$ に供給されるゲート駆動信号を伝達するための LOG 型信号ライン $LOGH$ 、 $LOGL$ が位置するようになる。

30

【0148】

データ $TCP340$ には、ゲートドライバ $IC342$ が実装され、そのデータ $TCP340$ は、データ $PCB344$ 及び下部基板336と接続される。特に、一番目のデータ $TCP340$ は、下部基板336の上の LOG 型信号ライン $LOGH$ 、 $LOGL$ にそれぞれ接続されるゲート駆動信号伝送ライン群352a、352bをさらに具備する。このゲート駆動信号伝送ライン群352a、352bは、データ $PCB344$ を経由して電源供給部350から供給されるゲート駆動信号を LOG 型信号ライン群 $LOGH$ 、 $LOGL$ に供給するようになる。

【0149】

電源供給部350は、入力電源を利用して液晶表示装置で要する共通電圧 $VCOM$ 、ゲートハイ電圧 VGH 、ゲートロー電圧 VGL などのような駆動電圧を生成するようになる。

40

【0150】

ゲートドライバ $IC342$ は、デジタル信号である画素データ信号をアナログ信号である画素電圧信号に変換して液晶パネル334の上のデータラインに供給する。

【0151】

ゲート $TCP346$ には、ゲートドライバ $IC348$ が実装され、そのゲート $TCP346$ はゲートドライバ $IC348$ と接続される出力パッドを通して下部基板336と接続される。

【0152】

50

ゲートドライブ IC 348A 乃至 348C は、入力制御信号にตอบสนองしてスキヤニング信号、すなわちゲートハイ電圧信号 VGH をゲートライン 356 に順次供給する。また、ゲートドライブ IC 348A 乃至 348C はゲートハイ電圧 VGH が供給される期間を除いた残りの期間にゲートロー電圧 VGL をゲートライン 356 に供給する。

【0153】

LOG 型信号ライン群は、通常、ゲートハイ電圧信号 VGH、ゲートロー電圧信号 VGL、共通電圧信号 VCOM、グラウンド電圧信号 GND、電源電圧信号 VCC のような電源供給部 350 から生成される駆動電圧信号を供給する LOG 型電圧ラインと、ゲートスタートパルス GSP、ゲートシフトクロック信号 GSC、ゲートイネーブル信号 GOE のようなタイミングコントローラから生成されるゲート制御信号を供給する LOG 型制御ラインで構成される。このような LOG 型信号ライン群はゲートライン 356 と同一のゲート金属で構成される。

10

【0154】

このような LOG 型信号ライン群の中で、画質に相対的に大きい影響を及ぼすゲートハイ電圧 VGH 及びゲートロー電圧 VGL がそれぞれ供給される LOG 型電圧ライン LOGH、LOGL の入力段または第 1 及び第 2 ゲート駆動信号ライン群 352a、352b の入力段に相対的に大きい抵抗値を持つ第 1 及び第 2 制限抵抗 R_{s1} 、 R_{s2} を設置する。すなわち、第 1 及び第 2 の制限抵抗 R_{s1} 、 R_{s2} は、ゲート TCP 346A、346B、346C の間に形成される第 1 乃至第 3 LOG 型電圧ラインのライン抵抗 A、B、C と直列に連結されて、LOG 型電圧ラインのライン抵抗 (a、b、c) の合計 (a + b + c) を無視することができるほどの大きい抵抗を持つようになる。例えば、第 1 制限抵抗 R_{s1} は約 270 ~ 830 程度の抵抗値を持つようにし、第 2 制限抵抗 R_{s2} は約 430 ~ 760 程度の抵抗値を持つようにする。

20

【0155】

第 1 制限抵抗 R_{s1} は、ゲートハイ電圧 VGH が不安定になるのを防止して、各液晶セルのフィードスルー電圧 V_p 特性が変わり、各液晶セルに充電される電圧がゆがめられるのを防止するようになる。第 2 制限抵抗 R_{s2} は、液晶セルに充電された電圧を安定に維持するストレージャキャパシタに供給されるゲートロー電圧 VGL が不安定になるのを防止することにより、液晶セルに充電される電圧がゆがめられるのを防止するようになる。

【0156】

これにより、ゲートハイ電圧 VGH が供給される LOG 型電圧ライン LOGH に直列接続される第 1 制限抵抗 R_{s1} と、ゲートロー電圧 VGL が供給される LOG 型電圧ライン LOGL に直列接続される第 2 制限抵抗 R_{s2} は、各 LOG 型電圧ライン LOGH、LOGL のライン抵抗 a、b、c、d は無視されるようにすることで、各ゲートドライブ IC 348A 乃至 348C を経由して同一なゲート電圧 VG がゲートライン 356 に供給されることにより、水平ラインブロック A、B、C の間の輝度差は防止される。

30

【0157】

上述したように、本発明に係る液晶表示装置及びその製造方法並びにその駆動方法は、LOG 型信号ラインの入力段に LOG 型信号ライン群のライン抵抗の合計より相対的に大きい制限抵抗を形成するようになる。これにより、LOG 型信号ライン群のライン抵抗は制限抵抗に比べて無視することができるほどに小さくなり、ゲートドライブ集積回路毎、ゲート駆動信号の電圧差を減らすことができ、ライン抵抗の差による水平ラインブロック間の輝度差を防止することができる。

40

【0158】

以上説明した内容を通して当業者であれば本発明の技術思想を一脱しない範囲内で多様な変更及び修正が可能である。

【図面の簡単な説明】

【0159】

【図 1】従来ラインオンガラス型液晶表示装置を図示した平図面。

【図 2】図 1 に図示されたラインオンガラス型信号ライン群のライン抵抗による水平ライ

50

ンブロック間の分離現象を示す図面。

【図 3】本発明の第 1 の実施の形態に係るラインオンガラス型液晶表示装置を示す平図面。

【図 4】図 3 に図示された、制限抵抗が液晶パネルの下部基板の上に形成されたラインオンガラス型液晶表示装置を示す平図面。

【図 5】図 3 及び図 4 に図示されたライン抵抗と制限抵抗との間の連結関係を示した図面。

【図 6】本発明の第 2 の実施の形態に係るラインオンガラス型液晶表示装置を示す平図面。

【図 7 A】奇数フレームと偶数フレーム毎に 6 1 グレイと 0 グレイを利用したテストパターンを示した図面。 10

【図 7 B】奇数フレームと偶数フレーム毎に 6 1 グレイと 0 グレイを利用したテストパターンを示した図面。

【図 8】隣接した 4 個の液晶セルに供給されるデータ電圧を示した図面。

【図 9】図 8 に図示された隣接した 4 個の液晶セルに供給されるデータ電圧の変化を示した図面。

【図 10】データラインとゲートラインとの間の寄生キャパシタを示した等価回路図。

【図 11】本発明の第 3 の実施の形態に係るラインオンガラス型液晶表示装置を示す平図面。

【図 12 A】奇数フレームと偶数フレーム毎に 6 1 グレイと 0 グレイを利用したテストパターンを示した図面。 20

【図 12 B】奇数フレームと偶数フレーム毎に 6 1 グレイと 0 グレイを利用したテストパターンを示した図面。

【図 13】隣接した 4 個の液晶セルに供給されるデータ電圧を示した図面。

【図 14】図 13 に図示された隣接した 4 個の液晶セルに供給されるデータ電圧の変化を示した図面。

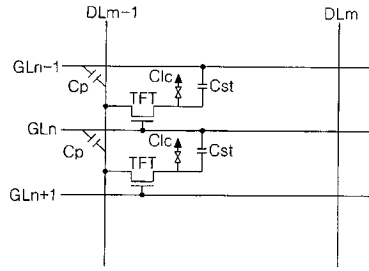
【図 15】本発明の第 4 の実施の形態に係るラインオンガラス型液晶表示装置を示す平図面。

【符号の説明】

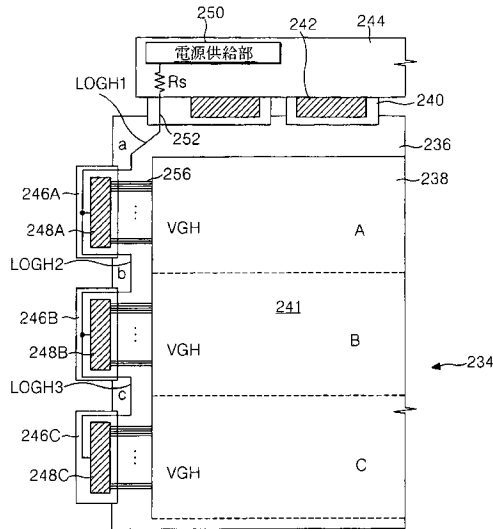
【0 1 6 0】

1、3 4、1 3 4、2 3 4、3 3 4：液晶パネル、2、3 6、1 3 6、2 3 6、3 3 6：下部基板、4、3 8、1 3 8、2 3 8、3 3 8：上部基板、8、4 0、1 4 0、2 4 0、3 4 0：データ T C P、1 8：データライン、2 0、5 6、1 5 6、2 5 6、3 5 6：ゲートライン、2 1、4 1、1 4 1、2 4 1、3 4 1：画像表示部、2 2、5 2：ゲート駆動信号伝送ライン群、2 4：データ T C P 入力パッド、2 5：データ T C P 出力パッド、2 6：LOG 型信号ライン群、3 0：ゲート T C P 出力パッド、5 0、1 5 0、2 6 0、3 6 0：電源供給部、6 0、1 6 0、2 6 0、3 6 0：タイミングコントローラ。 30

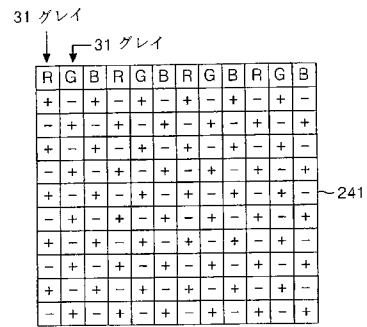
【図10】



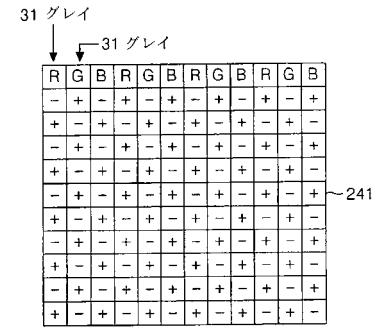
【図11】



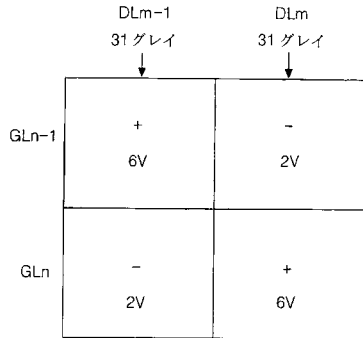
【図12A】



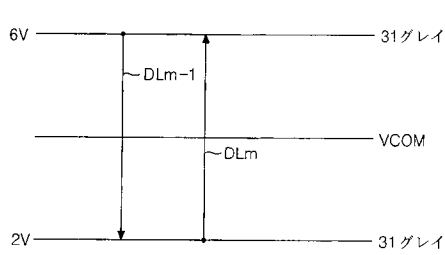
【図12B】



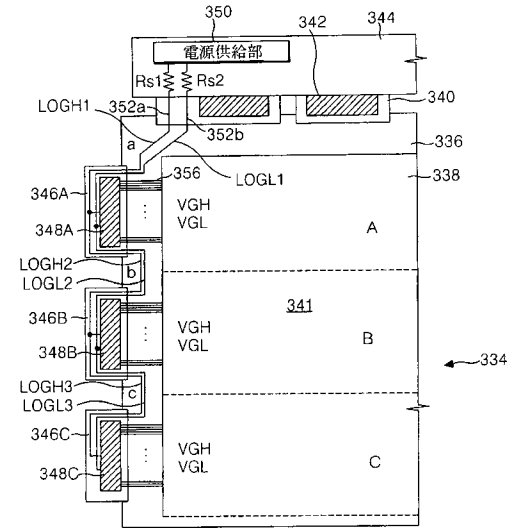
【図13】



【図14】



【図15】



フロントページの続き

(51) Int.Cl.⁷ F I テーマコード(参考)
 G 0 9 G 3/20 6 4 2 B
 G 0 9 G 3/36

(72)発明者 サン・ム・ソン
 大韓民国、テグ、ナム - ク、デミョン 7 - ドン 2 1 5 1 - 1 9

(72)発明者 サン・レ・キム
 大韓民国、キョンサンブク - ド、ポハン - シ、ブク - ク、ハクジャム - ドン、ドン - エイ・アパー
 トメント # 1 0 7 - 2 0 2

(72)発明者 ジュ・ホン・パク
 大韓民国、キョンサンブク - ド、チルゴク - グン、ブクサム - ミョン、インピョン - リ、ヒョンジ
 ン・アパートメント # 1 0 4 - 1 7 0 4

F ターム(参考) 2H092 GA32 GA48 GA51 HA06 HA19 JA24 NA01 PA06
 2H093 NA16 NC03 NC09 NC11 NC34 NC49 ND05 ND09 ND15 ND34
 ND36 NE03
 5C006 AA16 AA22 AC11 AC27 AC28 AF50 BB14 BB16 BC03 BC13
 BC20 BC24 BF42 BF49 EB06 FA18 FA22 FA37 FA56 GA03
 5C080 AA10 BB06 CC03 DD05 DD25 EE29 FF03 FF11 FF13 JJ02
 JJ03 JJ05 JJ06

专利名称(译)	液晶显示装置，其制造方法及其驱动方法		
公开(公告)号	JP2004133474A	公开(公告)日	2004-04-30
申请号	JP2003354181	申请日	2003-10-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	サンムソン サンレキム ジュホンパク		
发明人	サン・ム・ソン サン・レ・キム ジュ・ホン・パク		
IPC分类号	G02F1/1345 G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G02F1/13452 G09G3/3611 G09G3/3614 G09G3/3659 G09G3/3677 G09G3/3696 G09G2300/0426 G09G2300/0876 G09G2320/0219 G09G2320/0223 G09G2320/0233		
FI分类号	G02F1/133.550 G02F1/133.520 G02F1/1345 G09G3/20.611.J G09G3/20.621.M G09G3/20.642.B G09G3/36 G02F1/133.505		
F-TERM分类号	2H092/GA32 2H092/GA48 2H092/GA51 2H092/HA06 2H092/HA19 2H092/JA24 2H092/NA01 2H092 /PA06 2H093/NA16 2H093/NC03 2H093/NC09 2H093/NC11 2H093/NC34 2H093/NC49 2H093/ND05 2H093/ND09 2H093/ND15 2H093/ND34 2H093/ND36 2H093/NE03 5C006/AA16 5C006/AA22 5C006 /AC11 5C006/AC27 5C006/AC28 5C006/AF50 5C006/BB14 5C006/BB16 5C006/BC03 5C006/BC13 5C006/BC20 5C006/BC24 5C006/BF42 5C006/BF49 5C006/EB06 5C006/FA18 5C006/FA22 5C006 /FA37 5C006/FA56 5C006/GA03 5C080/AA10 5C080/BB06 5C080/CC03 5C080/DD05 5C080/DD25 5C080/EE29 5C080/FF03 5C080/FF11 5C080/FF13 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 2H193/ZA04 2H193/ZD32 2H193/ZD34 2H193/ZF03 2H193/ZF42 2H193/ZF51 2H193/ZP03		
代理人(译)	英年古河 Kajinami秩序		
优先权	1020020062429 2002-10-14 KR		
其他公开文献	JP3920837B2		
外部链接	Espacenet		

摘要(译)

能够防止水平线块之间的亮度差的液晶显示装置，其制造方法及其驱动方法。一种液晶面板，其具有液晶单元矩阵，至少一个用于驱动液晶面板的集成电路，以及共同连接至少一个集成电路并且向该集成电路提供驱动信号的电源线。信号衰减器形成在电源线的输入级，其电阻值大于电源线的总线电阻。 [选择图]图3

