

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A) (11)特許出願公開番号

特開2002 - 303885

(P2002 - 303885A)

(43)公開日 平成14年10月18日(2002.10.18)

| (51) Int.Cl. ⁷ | 識別記号 | F I | テ-マコード* (参考) |
|---------------------------|------|----------------|----------------|
| G 0 2 F 1/1368 | | G 0 2 F 1/1368 | 2 H 0 9 2 |
| G 0 9 F 9/30 | 338 | G 0 9 F 9/30 | 5 C 0 9 4 |
| 9/35 | | 9/35 | |

審査請求 未請求 請求項の数 3 O L (全 5 数)

(21)出願番号 特願2001 - 108945(P2001 - 108945)

(22)出願日 平成13年4月6日(2001.4.6)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 小林 勝

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100095555

弁理士 池内 寛幸 (外 5 名)

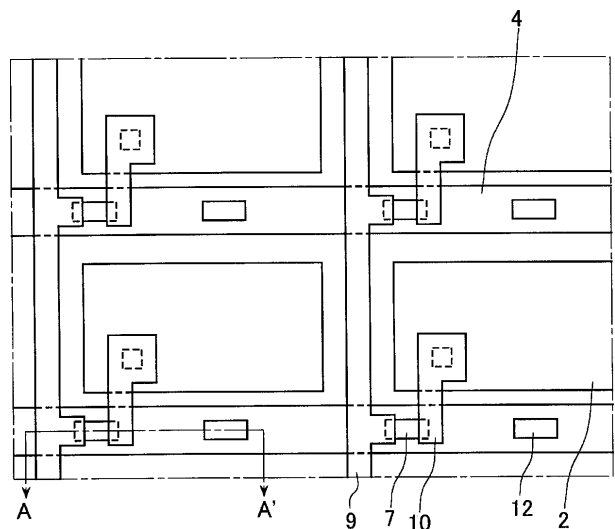
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型液晶表示装置

(57)【要約】

【課題】 水滴の付着によるトランジスタ部の特性劣化を抑制することができるアクティブマトリクス型液晶表示装置を提供する。

【解決手段】 T F Tアレイを用いたアクティブマトリクス型液晶表示装置であって、T F T部におけるパッシベーション膜7と同一の材料を用い、T F T部におけるパッシベーション膜7の近傍であって、ゲート電極4上に位置するとともに、ソース電極9とは重ならない位置にダミーパッシベーション膜12を配置する。



【特許請求の範囲】

【請求項 1】 T F T アレイを用いたアクティブマトリクス型液晶表示装置であって、

T F T 部におけるパッシベーション膜と同一の材料を用い、前記 T F T 部におけるパッシベーション膜の近傍であって、ゲート電極上に位置するとともに、ソース電極とは重ならない位置に配置されるダミーパッシベーション膜を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項 2】 前記ダミーパッシベーション膜の形状が 10 前記 T F T 部におけるパッシベーション膜とは形状が異なる請求項 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 3】 前記ダミーパッシベーション膜が、前記 T F T 部におけるパッシベーション膜と 1 対 1 以上の個数配置される請求項 1 又は 2 記載のアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ 20 アレイを用いるアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】薄膜トランジスタ（以下、「T F T」という。）アレイを用いたアクティブマトリクス型液晶表示装置は、通常 2 枚の基板間に液晶組成物等の表示材料を挟み、それぞれの基板に電極を設けることで、この表示材料に電圧を印可できるような構成になっている。そして、一方の基板上に画素電極をマトリクス状に配列し、各画素電極ごとに電解効果トランジスタ等の非線形 30 素子を設け、対向する他方の基板上には透明電極膜及びカラーフィルタ等を設け、各要素電極を選択的に動作させることにより表示を行うものである。

【0003】以下、従来のアクティブマトリクス型液晶表示装置について図 4 及び図 5 を参照しながら説明する。図 4 は従来のアクティブマトリクス型液晶表示装置における T F T アレイ部分の平面図であり、図 5 は従来のアクティブマトリクス型液晶表示装置における B - B ' 線に沿った断面図である。

【0004】図 4 及び図 5 において、1 は透明絶縁基板 40 を、2 は画素電極を、3 は画素電極をオーバーコートする透明な層間絶縁膜を、4 はゲート電極を、5 はゲート絶縁膜を、6 は真性半導体膜を、7 はパッシベーション膜を、8 はオーミックコンタクト半導体膜を、9 はソース電極を、10 はドレイン電極を、11 は保護膜を、それぞれ示している。

【0005】従来のアクティブマトリクス型液晶表示パネルにおいては、透明絶縁基板 1 上の所要箇所に画素電極 2 をフォトリソグラフィ工程、エッチング工程、及び剥離工程を経ることによって形成し、画素電極 2 を覆う 50

ように層間絶縁膜 3 を形成した後、T F T を走査するためのゲート電極 4 を画素電極 2 と同様な工程によって形成する。

【0006】次に、ゲート絶縁膜 5、真性半導体膜 6、及びパッシベーション膜 7 をこの順に形成し、フォトリソグラフィ工程、エッチング工程を経ることによって、パッシベーション膜 7 をゲート電極 4 よりも小さくなるように形成する。

【0007】そして、真性半導体膜 6 の表面に酸化膜を形成した後、剥離工程を経て、真性半導体膜 6 の上に形成された酸化膜を除去し、パッシベーション膜 7 及び真性半導体膜 6 を覆うようにオーミックコンタクト半導体膜 8 を形成する。

【0008】次に、画素電極 2 及びオーミックコンタクト半導体膜 8 を覆うようにソース電極 9 及びドレイン電極 10 を形成した後、保護膜 11 を形成し、最後に画素電極 2 を開口することでアクティブマトリクス型液晶表示パネルが完成する。

【0009】

【発明が解決しようとする課題】しかしながら、上述したような方法において、以下のような問題点が残されていた。すなわち、真性半導体膜 6 の上に形成した酸化膜を除去する際には、薬液を用いて除去した後に水洗を行っており、かかる水洗の後に真性半導体膜 6 上に残っている水滴を乾燥する必要がある。

【0010】ここで、真性半導体膜 6 とパッシベーション膜 7 は水に対する性質が相反することから、撥水性を有する真性半導体膜 6 ではじかれた水が、親水性を有するパッシベーション膜 7 上に水滴となって残ることによって、その後の工程において形成されるオーミックコンタクト半導体膜 8 とのコンタクト性が悪化し、抵抗が大きくなることによって本来のトランジスタ特性を得ることができず、画像表示した際に点欠陥が発生する等の誘因となる等の問題点があった。

【0011】本発明は、上述したような問題点を解決するために、水滴の付着によるトランジスタ部の特性劣化を抑制することができるアクティブマトリクス型液晶表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために本発明にかかるアクティブマトリクス型液晶表示装置は、T F T アレイを用いたアクティブマトリクス型液晶表示装置であって、T F T 部におけるパッシベーション膜と同一の材料を用い、T F T 部におけるパッシベーション膜の近傍であって、ゲート電極上に位置するとともに、ソース電極とは重ならない位置に配置されるダミーパッシベーション膜を有することを特徴とする。

【0013】かかる構成により、製造途中で基板表面に付着する水滴がパッシベーション層に付着するのを防止することができることから、T F T が腐食、劣化、損傷

などを生ずることを回避することができ、基板の不良発生率を低下させることができるので、歩留まり率の向上を図ることができる。また、トランジスタ特性が安定することから、この基板を液晶表示ディスプレイに用いて表示させた場合に、長期にわたって画像ムラやトランジスタ部の動作不良の発生を抑制することも可能となる。

【0014】また、本発明にかかるアクティブマトリクス型液晶表示装置は、ダミーパッシベーション膜の形状が TFT 部におけるパッシベーション膜とは形状が異なることが好ましい。水滴がダミーパッシベーション膜に残りやすい形状にすることによって、より確実に水滴付着による TFT の腐食、劣化、損傷などを防止することができるからである。

【0015】また、本発明にかかるアクティブマトリクス型液晶表示装置は、ダミーパッシベーション膜が、TFT 部におけるパッシベーション膜と 1 対 1 以上の個数配置されることが好ましい。可能な限り数を増やし、水滴がダミーパッシベーション膜に残りやすい構成にすることで、より確実に水滴付着による TFT の腐食、劣化、損傷などを防止することができるからである。

【0016】

【発明の実施の形態】以下、本発明の実施の形態にかかるアクティブマトリクス型液晶表示装置について、図面を参照しながら説明する。図 1 は本発明の実施の形態にかかるアクティブマトリクス型液晶表示装置における TFT アレイ部分の平面図であり、図 2 は本発明の実施の形態にかかるアクティブマトリクス型液晶表示装置における A - A' 線に沿った断面図である。

【0017】まず図 1 において、ガラス等の透明絶縁基板 1 上に酸化錫を含む酸化インジウム等の透明導電膜をスパッタリング法等で堆積する。この後、フォトリソグラフィ等の方法で画素電極 2 を形成する。

【0018】次に、この画素電極 2 を覆うように酸化珪素等による透明な層間絶縁膜 3 を CVD 法等で堆積する。そして、スパッタリング法等でアルミニウム等のゲート材料を堆積し、フォトリソプロセス並びにエッチング加工により、薄膜トランジスタを走査するためのゲート電極 4 を形成する。

【0019】次に、窒化珪素によるゲート絶縁膜 5 をプラズマ CVD 法等により堆積し、非ドーパ水素化アモルファスシリコン等の真性半導体膜 6 及びそれに対して十分なエッチング選択比を有するパッシベーション膜 7、ダミーとなるパッシベーション膜 12 である窒化珪素等をプラズマ CVD 法等により堆積する。

【0020】次に、エッチング法によって、まずパッシベーション膜 7 については、従来と同様に、少なくとも TFT のチャンネル部に島状に形成することになる。一方、ダミーとなるパッシベーション膜 12 については、ゲート電極 4 上に形成する点については共通であるが、後工程で形成されるソース電極 9 と重ならない位置に形

成される点で相違する。

【0021】このようにダミーとなるパッシベーション膜 12 を形成しておくことで、撥水性を有する真性半導体膜 6 ではじかれた水が、親水性を有するパッシベーション膜 7 上ではなく、ダミーとなるパッシベーション膜 12 に水滴となって残るようにすることができる。したがって、その後の工程において形成されるオーミックコンタクト半導体膜 8 とパッシベーション層 7 とのコンタクト性の悪化を最小限に抑えることができ、本来のトランジスタ特性を得ることができることから、画像表示した際に点欠陥が発生する等の表示品質の劣化を未然に回避することが可能となる。

【0022】そして、真性半導体膜 6 の表面に酸化膜を形成させ、その後、剥離工程を経て真性半導体膜 6 の上に形成した酸化膜を除去し、パッシベーション膜 7 及びダミーとなるパッシベーション膜 12 と真性半導体膜 6 を覆うようにオーミックコンタクト半導体膜 8 を形成する。

【0023】次に、画素電極 2 及びオーミックコンタクト半導体膜 8 を覆うようにソース電極 9 及びドレイン電極 10 を形成し、最後に、保護膜 11 をプラズマ CVD 法等により形成して、画素電極 2 を開口することでアクティブマトリクス型液晶表示装置が完成する。

【0024】以上のように本実施の形態によれば、従来のように製造途中で基板表面に付着した水滴で薄膜が腐食、劣化、損傷などを生ずることを防止することができる、基板の不良発生率を低下させることができることから、歩留まり率の向上を図ることができる。また、トランジスタ特性が安定することから、この基板を液晶ディスプレイに用いて表示させた場合に、長期にわたって画像ムラやトランジスタ部の動作不良の発生を抑制することも可能となる。

【0025】なお、本実施の形態においては、ダミーとなるパッシベーション膜 12 は一つ、あるいは、TFT のチャンネル部と同一形状により形成されているが、図 3 に示すようにダミーとなるパッシベーション膜 12 を二つ以上、あるいは、TFT のチャンネル部とは異なった形状によって形成されているものであっても良い。可能な限り数を増やし、水滴がダミーとなるパッシベーション膜 12 に残りやすい構成にすることで、より確実に水滴付着による TFT の腐食、劣化、損傷などを防止することができる、基板の不良発生率を低下させることができることから、歩留まり率の向上を図ることができる。また、トランジスタ特性が安定することから、この基板を液晶ディスプレイに用いて表示させた場合に、長期にわたって画像ムラやトランジスタ部の動作不良の発生を抑制することも可能となる。

【0026】

【発明の効果】以上のように本発明にかかるアクティブマトリクス型液晶表示装置によれば、ダミーとなるパッ

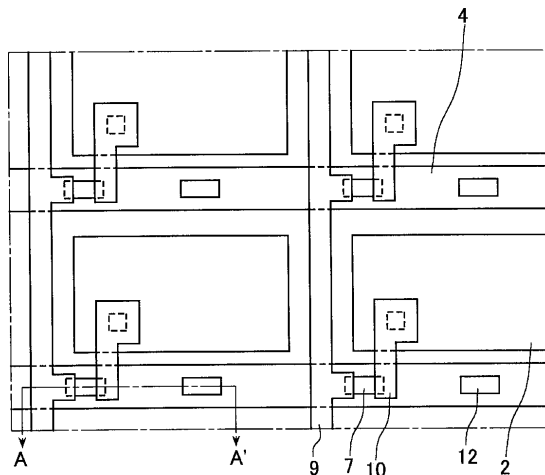
シベーション膜をゲート電極上ではあるが、トランジスタ部とは異なりソース電極と重ならない位置に配置することにより、また形状的にはより水滴残りを残し易い形状、あるいは、複数個配置することによって、トランジスタ部のパッシベーション膜上に水滴が残るのを抑制することができ、その後形成されるオーミックコンタクト半導体膜とのコンタクト性の悪化を未然に防止することができ、基板の不良発生率が格段に低下して歩留まり率が大幅に向上することが期待できる。また、かかる構造を用いることで、トランジスタ特性が安定した良好な基板を得ることができることから、この基板を用いた液晶表示装置においては、長期にわたって画像ムラやトランジスタ部の動作不良の発生が抑制されて、信頼性の高いものとなる。

【図面の簡単な説明】

【図1】 本発明の実施の形態にかかるアクティブマトリクス型液晶表示装置の平面図

【図2】 本発明の実施の形態にかかるアクティブマトリクス型液晶表示装置の断面図

【図1】



*【図3】 本発明の実施の形態にかかるアクティブマトリクス型液晶表示装置の平面図の応用図

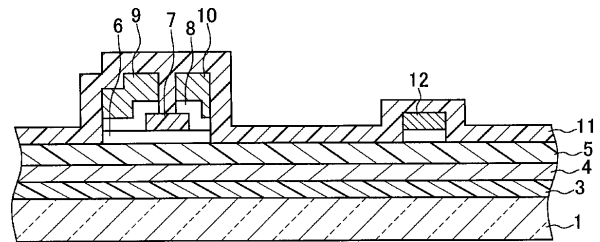
【図4】 従来例のアクティブマトリクス型液晶表示装置の平面図

【図5】 従来例のアクティブマトリクス型液晶表示装置の断面図

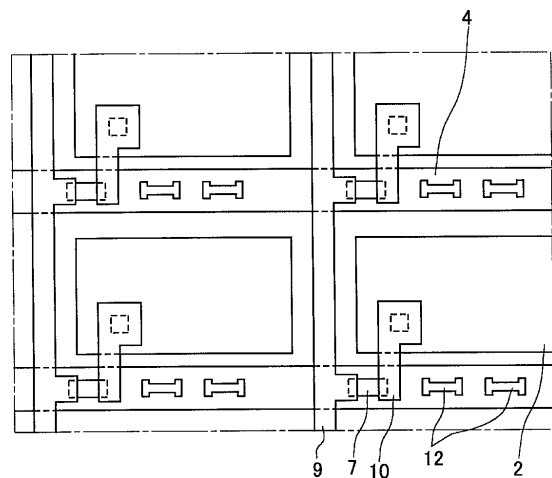
【符号の説明】

- 1 透明絶縁基板
- 2 画素電極
- 3 層間絶縁膜
- 4 ゲート電極
- 5 ゲート絶縁膜
- 6 真性半導体膜
- 7 パッシベーション膜
- 8 オーミックコンタクト半導体膜
- 9 ソース電極
- 10 ドレイン電極
- 11 保護膜
- 12 ダミーパッシベーション膜

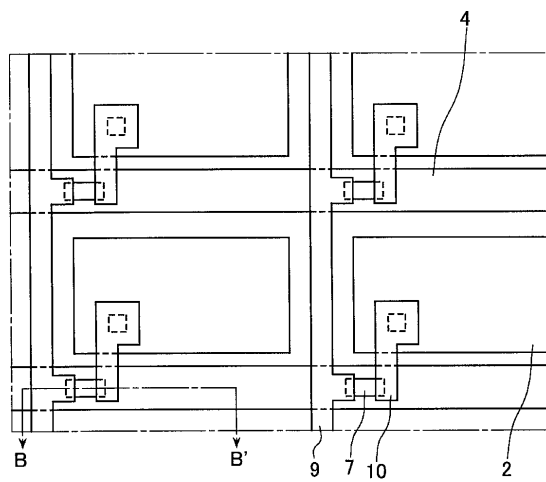
【図2】



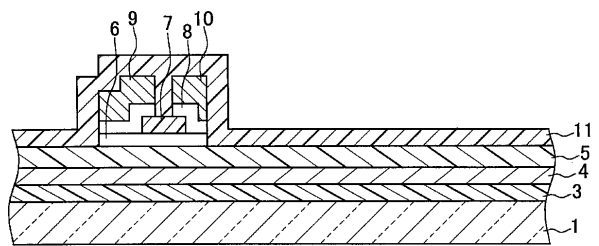
【図3】



【図4】



【図5】



フロントページの続き

Fターム(参考) 2H092 JA26 JA29 JA38 JA42 KA05
 KA12 KA17 MA05 MA08 MA13
 MA17 MA35 MA37 NA18 NA29
 5C094 AA03 AA42 BA03 BA43 CA19
 DA14 DA15 DB04 EA01 EA04
 EA07 EB02 FB12

| | | | |
|-------------|---|---------|------------|
| 专利名称(译) | 有源矩阵型液晶显示装置 | | |
| 公开(公告)号 | JP2002303885A | 公开(公告)日 | 2002-10-18 |
| 申请号 | JP2001108945 | 申请日 | 2001-04-06 |
| 申请(专利权)人(译) | 松下电器产业有限公司 | | |
| [标]发明人 | 小林 勝 | | |
| 发明人 | 小林 勝 | | |
| IPC分类号 | G02F1/1368 G09F9/30 G09F9/35 | | |
| FI分类号 | G02F1/1368 G09F9/30.338 G09F9/35 | | |
| F-TERM分类号 | 2H092/JA26 2H092/JA29 2H092/JA38 2H092/JA42 2H092/KA05 2H092/KA12 2H092/KA17 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA17 2H092/MA35 2H092/MA37 2H092/NA18 2H092/NA29 5C094/AA03 5C094/AA42 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA14 5C094/DA15 5C094/DB04 5C094/EA01 5C094/EA04 5C094/EA07 5C094/EB02 5C094/FB12 2H192/AA24 2H192/BC44 2H192/CB05 2H192/CB71 2H192/CC04 2H192/EA72 | | |
| 外部链接 | Espacenet | | |

摘要(译)

解决的问题：提供一种有源矩阵型液晶显示装置，其能够抑制由于水滴的附着而导致的晶体管部的特性劣化。一种使用TFT阵列的有源矩阵型液晶显示装置，其由与TFT部分中的钝化膜7相同的材料制成，并且位于TFT部分中的钝化膜7附近的栅电极4上。同时，虚拟钝化膜12布置在与源电极9重叠的位置。

