

(19)日本国特許庁(J P)

(12) 公開特許公報(A) (11)特許出願公開番号

特開2001 - 194676

(P2001 - 194676A)

(43)公開日 平成13年7月19日(2001.7.19)

(51) Int.Cl ⁷	識別記号	F I	テ-マ-コ-ト [*] (参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 2
	1/1365	G 0 9 F 9/30	5 C 0 9 4
G 0 9 F 9/30	338	G 0 2 F 1/136	500

審査請求 未請求 請求項の数 5 O L (全 15数)

(21)出願番号 特願2000 - 5856(P2000 - 5856)

(22)出願日 平成12年1月7日(2000.1.7)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 金子 寿輝

千葉県茂原市早野3300番地 株式会社日立製作所ディスプレイグループ内

(72)発明者 藤井 和美

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74)代理人 100093506

弁理士 小野寺 洋二

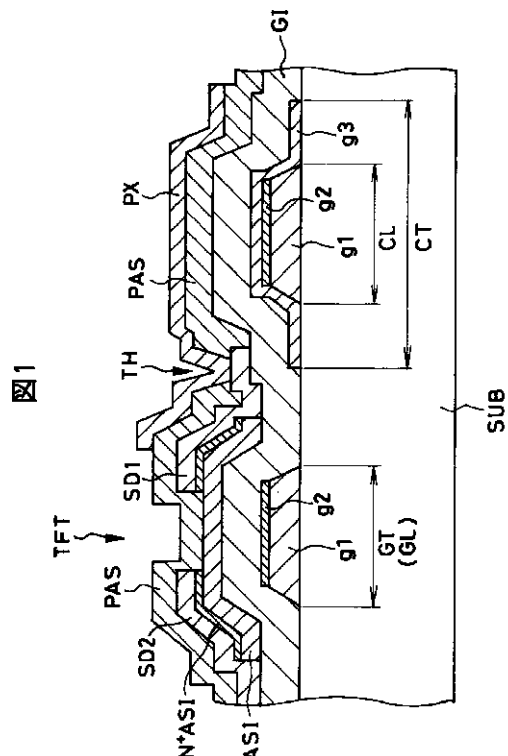
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】大サイズ化に好適な配線構造および画素構造を形成する。

【解決手段】絶縁基板SUB 1上に、アルミニウムもしくはアルミニウムを主体とする合金層g 1に高融点金属層g 2を被覆した積層構造膜に透明導電膜g 3を被覆してコモン配線/電極CL (CT)を形成した。



【特許請求の範囲】

【請求項1】絶縁基板上に、アルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜に透明導電膜を被覆した配線／電極を有することを特徴とする液晶表示装置。

【請求項2】絶縁基板上に、薄膜トランジスタと、そのゲート配線／電極、ドレイン配線／電極、およびコモン配線／電極を有し、前記各配線／電極の少なくとも前記ゲート配線／電極がアルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜に透明導電膜を被覆した配線であることを特徴とする請求項1記載の液晶表示装置。

【請求項3】液晶を介して互いに対向配置される一対の基板のうちの一方向にゲート配線／電極、ドレイン配線／電極およびソース電極を有する薄膜トランジスタと、2本の前記ゲート配線と2本のドレイン配線で囲まれる画素領域またはその近傍に配置したコモン配線およびこのコモン配線に接続して前記画素領域の略々全域に面形成したコモン電極と、前記ソース電極に接続して前記コモン配線／電極の上層に絶縁層を介して形成した略櫛形を有する画素電極とを有し、前記ゲート配線／電極、かつまたはドレイン配線／電極、コモン配線はアルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜で形成し、前記コモン電極が前記画素領域の略々全域に面形成した透明導電膜としたことを特徴とする液晶表示装置。

【請求項4】液晶を介して互いに対向配置される一対の基板のうちの一方向にゲート配線／電極、ドレイン配線／電極およびソース電極を有する薄膜トランジスタと、2本の前記ゲート配線と2本のドレイン配線で囲まれる画素領域またはその近傍に形成したコモン配線およびこのコモン配線に接続したコモン電極と、前記ソース電極に接続して前記コモン電極の上層に絶縁層を介して形成した略櫛形を有する画素電極とを有し、前記ゲート配線／電極、かつまたはドレイン配線／電極、コモン配線はアルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜で形成し、前記コモン電極が前記高融点金属層に導電接続した透明導電膜であることを特徴とする液晶表示装置。

【請求項5】液晶を介して互いに対向配置される一対の基板のうちの一方向にゲート配線／電極、ドレイン配線／電極およびソース電極を有する薄膜トランジスタと、2本の前記ゲート配線と2本のドレイン配線で囲まれる画素領域またはその近傍に形成したコモン配線およびこのコモン配線に接続したコモン電極と、前記ソース電極に接続して前記コモン電極の上層に絶縁層を介して形成した略櫛形を有する画素電極とを有し、

前記ゲート配線／電極、ドレイン配線／電極はアルミニウムもしくはアルミニウムを主体とする合金層の上層にアルミナ層を有し、前記コモン配線はアルミニウムもしくはアルミニウムを主体とする合金層の上層にアルミナ層を有すると共に、このアルミナ層の一部表面側から当該アルミナ層を貫通してアルミニウムもしくはアルミニウムを主体とする合金層に至る高融点金属層を有し、前記コモン電極が前記高融点金属層に導電接続した透明導電膜であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、いわゆる横電界方式と称される液晶表示装置に関するものである。

【0002】

【従来の技術】パソコンのディスプレイモニターやテレビ受像機の表示デバイス等、各種電子機器に液晶表示装置が多用されている。液晶表示装置には、種々の形式が知られているが、その中でも、横電界方式(In plane Switching: IPS方式)と称される液晶表示装置は、液晶を介して対向配置した一般に2枚の基板で構成される液晶パネルの一方の基板の液晶と接する側の各画素領域に、画素電極と、この画素電極に近接した位置にコモン電極(対向電極とも称する)とを形成し、画素電極とコモン電極の間に当該基板面と平行な電界(横電界)を発生せしめて液晶の配向方向を基板面内で制御するものである。

【0003】すなわち、横電界方式の液晶表示装置は、画素電極とコモン電極の間の領域を透過する光に対して、その透過量を前記電界が印加された液晶の配向方向によって制御するようになっている。なお、液晶パネルに駆動回路、照明光源などの構成要素をモジュール化したものを液晶表示装置と称するが、本明細書では、液晶パネルや液晶表示装置を纏めて液晶表示装置として説明する。

【0004】このような液晶表示装置は、表示面に対して斜めの方向から観察しても表示に変化のない、いわゆる広視野角特性に優れたものとして知られている。

【0005】そして、これまで、前記画素電極と対向電極は光を透過させることのない導電層で形成されていた。

【0006】しかし、近年、画素領域の周辺を除く領域の全域に透明電極材からなる一方の電極を形成し、この電極上に絶縁膜を介して透明電極からなる帯状あるいは短冊状の他方の電極を形成したものが知られるに到った。これら画素駆動用の電極に透明電極を用いることで、所謂開口率が大幅に向上する。

【0007】上記のような技術を開示したものとしては、例えばSID(Society for Information Display)99DIGEST:P202~P205、あるいは

特開平 11 - 202356 号公報を挙げることができる。

【0008】ところで、対角 46 cm (公称 18 インチ) や対角 51 cm (公称 20 インチ)、あるいはそれ以上の、所謂大サイズの液晶表示装置では、薄膜トランジスタ TFT 等のスイッチング素子への電圧印加線 (ゲートが配線、ドレイン配線) あるいは共通配線の低抵抗化が要求されている。

【0009】このような配線の低抵抗化を満たすものとして、当該配線の材料にアルミニウムまたはアルミニウムを主体とした合金 (以下、単にアルミニウムと称する) が適している。

【0010】他方、画面の輝度向上のために、画素電極や共通電極を ITO (インジウム・チン・オキサイド)、IZO (インジウム・ジंक・オキサイド) あるいは IGO (インジウム・ゲルマニウム・オキサイド) などの透明導電膜 (以下、ITO 等と称する) で構成することが望ましい。

【0011】

【発明が解決しようとする課題】ゲート配線、ドレイン配線あるいは共通配線にアルミニウムを用い、画素電極や共通電極として ITO 等を用いる場合、電気的接続や画素パターンを形成する上での構成上の必要から、当該画素電極や共通電極を構成する ITO 等をそれらの配線を構成するアルミニウム膜と積層する必要があら

る。【0012】しかし、アルミニウムと ITO 等とは、その腐食電位が大きく異なることから、配線や画素電極あるいは共通電極の各パターンをウエットエッチング処理する際、現像液中にアルミニウムが溶解すると共に、ITO 等が還元されてしまい、透明度が劣化して画素の透過率が大幅に低下することがある。

【0013】また、アルミニウムのパターン (配線パターン) の形成後、ITO 等のパターンを形成すると、ITO 等のエッチング処理でアルミニウムが腐食され、所期の機能を喪失することがある。

【0014】さらに、アルミニウムで配線を形成すると、酸化物透明導電層である ITO 等は接触抵抗が大きいため、アルミニウム膜に直接コンタクトさせて電気的に接続することが困難である。このため、アルミニウムと ITO 等を電気的にコンタクトさせる場合には、アルミニウム膜上に ITO 等に対して電気的接触抵抗が小さい金属膜を別途成膜し、加工する必要があった。

【0015】本発明は、上記のような従来技術における諸問題を解消することを目的とし、大サイズ化に好適な配線構造および画素構造を有する液晶表示装置を提供することにある。

【0016】

【課題を解決するための手段】上記目的を達成するために、本発明は、ゲート配線、ドレイン配線、共通配線

などの液晶表示装置を構成する上で必要とする各種の配線のうち、少なくともゲート配線と同層で構成する配線をアルミニウムまたはアルミニウムを主体とする材料で形成し、その後、アモルファス透明導電膜を用いて画素を構成する共通電極や画素電極を形成した。以下、本発明の代表的な構成を記述する。

【0017】(1) アルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層膜に透明導電膜を被覆した配線を有する絶縁基板で構成した。

【0018】(2) 絶縁基板に薄膜トランジスタと、そのゲート配線/電極、ドレイン配線/電極、および共通配線/電極を有し、前記各配線/電極の少なくとも一つを、アルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜に透明導電膜を被覆した構成とした。

【0019】(3) 液晶を介して互いに対向配置される一対の基板のうちの一側にゲート配線/電極、ドレイン配線/電極およびソース電極を有する薄膜トランジスタと、2本の前記ゲート配線と2本のドレイン配線で囲まれる画素領域またはその近傍に配置した共通配線およびこの共通配線に接続して前記画素領域の略々全域にベタ形成した共通電極と、前記ソース電極に接続して前記共通電極の上層に絶縁層を介して形成した略楕形を有する画素電極とを有し、前記ゲート配線/電極、かつまたはドレイン配線/電極、共通配線はアルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜で形成し、前記共通電極が前記画素領域の略々全域にベタ形成の透明導電膜を具備した。

【0020】(4) 液晶を介して互いに対向配置される一対の基板のうちの一側にゲート配線/電極、ドレイン配線/電極およびソース電極を有する薄膜トランジスタと、2本の前記ゲート配線と2本のドレイン配線で囲まれる画素領域またはその近傍に形成した共通配線およびこの共通配線に接続した共通電極と、前記ソース電極に接続して前記共通電極の上層に絶縁層を介して形成した略楕形を有する画素電極とを有し、前記ゲート配線/電極、ドレイン配線/電極、共通配線はアルミニウムもしくはアルミニウムを主体とする合金層に高融点金属層を被覆した積層構造膜で形成し、前記共通電極を前記高融点金属層に導電接続した透明導電膜で構成した。

【0021】(5) 液晶を介して互いに対向配置される一対の基板のうちの一側にゲート配線/電極、ドレイン配線/電極およびソース電極を有する薄膜トランジスタと、2本の前記ゲート配線と2本のドレイン配線で囲まれる画素領域またはその近傍に形成した共通配線およびこの共通配線に接続した共通電極と、前記ソース電極に接続して前記共通電極の上層に絶縁層を介して

形成した略楕形を有する画素電極とを有し、前記ゲート配線/電極、かつまたはドレイン配線/電極はアルミニウムもしくはアルミニウムを主体とする合金層の上層にアルミナ層を有し、前記コモン配線はアルミニウムもしくはアルミニウムを主体とする合金層の上層にアルミナ層を有すると共に、このアルミナ層の一部表面側から当該アルミナ層を貫通してアルミニウムもしくはアルミニウムを主体とする合金層に至る高融点金属層を有し、前記コモン電極を前記高融点金属層に導電接続した透明導電膜で構成した。

【0022】(6)前記アルミニウムを主体とする合金は、アルミニウムにレアアース元素を添加したアルミニウム-レアアース合金であり、レアアース元素としてネオジムNd、イットリウムY、ランタンLa、サマリウムSmのうちの何れか、または2以上を用いた。

【0023】(7)前記高融点金属が、モリブデンMo、クロムCr、タングステンW、チタンTiのうちの何れか、またはそれらの2以上の合金とした。

【0024】(8)前記透明導電膜が、アモルファスITO(インジウム・チン・オキシド)、同IZO(インジウム・ジnk・オキシド)、同IGO(インジウム・ゲルマニウム・オキシド)の何れかとした。

【0025】(9)ゲート配線、コモン配線として、アルミニウムの上層にモリブデンMoまたはチタンTiなどの高融点金属または上記の合金からなる高融点金属を被覆した積層膜を用い、これらと同層にアモルファス透明導電膜からなる平面画素電極を形成し、ソース、ドレイン配線と同層、または絶縁膜(PAS膜)を介してコモン電極としてアモルファス透明導電膜からなる櫛歯電極を形成した。

【0026】ゲート配線、コモン配線のうち、透明電極で形成するコモン電極とコンタクトする部分、およびゲート端子、コモン端子以外の部分において上層の例えばモリブデンMo合金またはチタンTiなどの高融点金属の膜をエッチング処理で除去し、露呈したアルミニウムの表面を酸化してアルミナ膜を形成した。

【0027】(10)ゲート配線をモリブデンMo等の高融点金属膜を下層としたアルミニウム/ネオジム合金(Al/Nd)とし、その下層にアモルファス透明導電膜を形成した。

【0028】(11)多結晶ITOを用いることを前提とした場合、当該多結晶ITOを最下層とし、その上にゲート配線やコモン配線としてモリブデンとアルミニウムおよびモリブデン(Mo/Al/Mo)を積層した。

【0029】次に、上記本発明の構成としたことによる効果とその理由について詳細に説明する。

【0030】絶縁基板の同一平面内にゲート配線と画素を構成する透明導電膜(ITO等)を形成したことにより、高開口率、高視野角の液晶表示装置の大サイズ化が可能となる。

【0031】アルミニウム配線形成後、そのアルミニウム配線上にITO等を同層で成膜した後、ITO等のレジストパターン現像中に、通常、多結晶のITO等の導電膜では現像液中でアルミニウムとの間に強い電池反応を起こし、酸化膜であるITO等が還元されてしまう。その結果、ITO等が黒化し(例えば、ITO(In₂O₅)の場合、In₂O₅+e(電子)→2・In+(5/2)・O₂()の反応でインジウムInが析出して透過率が低下する。

10 【0032】アモルファスのITO等の腐蝕電位は多結晶のITO等に比較して低いため、アルミニウムとの間の腐蝕電位差を低減することができる。これにより、同層でも現像液中での電池反応が抑制され、アルミニウム上でのITO等の透明導電膜の現像処理が可能となる。

【0033】さらに、アモルファスの透明導電膜は弱酸でエッチングできるため、透明導電膜のエッチングで下部のアルミニウムが腐食されることはない。したがって、アモルファスの透明導電膜を用いることで、アルミニウム上でのITO等の透明導電膜のエッチングが可能となる。

【0034】また、アルミニウム配線を用いた場合に、露出したアルミニウム配線の端面をCVD加工前にITO等で被覆することで、所謂サイドヒロックを陽極化成を施すことなく防止できる。

【0035】すなわち、アルミニウム配線の露出部分は陽極化成を施して保護膜を形成しなければ、例えば上層にモリブデンを積層した積層配線は、その上にCVDで絶縁膜を成膜する際にその端面にヒロックが成長し、層間ショートが高い頻度で発生することになる。そこで、露出したアルミニウム膜の端面を覆ってITO等を室温が120°C程度の比較的低温で比較的硬い膜として成膜する。その結果、CVD工程で300°Cに加熱しても酸化物膜(ITO等)で被覆されたアルミニウム表面は安定であり、ヒロックの発生を完全に抑制することができる。

【0036】このように、アルミニウム配線の露出部分を透明導電膜で被覆することで、ゲート配線とドレイン配線、あるいはゲート配線とコモン配線間のショート耐圧を改善でき、液晶表示装置の信頼性を向上することができる。

40 【0037】ITO等の透明導電膜とコモン配線とをコンタクトさせるために、1画素内にモリブデンあるいはモリブデン合金またはチタンあるいはチタン合金の端子部分、およびゲート端子部分を残してアルミニウムを酸化させ、アルミナ膜を形成する。このアルミナ膜により、ゲート配線とドレイン配線の交叉部、およびゲート配線とコモン配線の交叉部は全てプラズマ処理膜すなわちCVD処理による窒化シリコン等の絶縁膜とアルミナの積層構造膜となり、液晶表示装置の高精細化や画素を構成する電極構造に起因する当該交叉部が増加しても、

層間ショートが発生確率を大幅に低減することが可能となる。

【0038】ITO等のゲート配線乗り越え部分における断線をさらに抑制する場合は、ITO等を最下層に形成し、その上にモリブデンやモリブデン合金またはクロムやクロム合金を介してアルミニウム配線を形成する。

【0039】多結晶のITO等を用いる場合は、最下層にITO等を形成し、その上にモリブデンあるいはモリブデン合金/アルミニウム/モリブデンあるいはモリブデン合金の多層構造膜を形成する。ゲート配線現像処理時にアルミニウムが表面に出ないため、下部のITO等との電池反応を未然に防止できる。

【0040】ゲート配線をアルミニウムとネオジムの合金(A1-Nd合金)または純アルミニウムとチタンの積層構造膜で形成する場合、その下層にアモルファスのITO等の導電膜を形成する。Ti膜のAl膜は結晶粒の配向がそろうためにヒロックレス化できるといわれている。このようなヒロックレスのアルミニウム配線を用いた場合は、CVDによる成膜時にアルミニウム配線の表面を露出させたままとすることができる。また、ITO等の導電膜としてアルミニウムと腐蝕電位差が小さい(低い)アモルファスのITO等を用いることで、ゲート配線のアルミニウム膜とITO等との電池反応を抑制することができる。アモルファスのITO等はその後の工程で熱処理を施して結晶化し、アルミニウムおよびクロムまたはモリブデンのエッチング処理時に、これらのエッチングに対して耐性を持たせることができる。

【0041】多結晶のITO等を用いることを前提とした場合、ITO等の透明導電膜は最下層に形成する。その上にコモン配線としてモリブデン/アルミニウム/モリブデンの積層構造膜を形成する。下層のモリブデン膜はその下部に形成されているITO等の透明導電膜とのコンタクトを取るためのもので、上層のモリブデン膜は配線の端子である。また、アルミニウム膜をモリブデンで被覆することで、ITO等とアルミニウムとが現像液中で直接接触することを防止する。そのため、電池反応は起こらない。

【0042】さらに、コモン電極を画素領域にベタ形成した場合には、上部に形成する櫛歯画素電極とのオーバーラップで形成される容量が増大して、これがコモン配線に乗って時定数が大きくなる。しかし、配線をアルミニウムまたはアルミニウム合金とすることで、その抵抗分を小さくすることができ、上記時定数の増大を抑制できる。

【0043】以上から、高視野角、高透過率の横電界方式で、特に画素電極を画素領域にベタ形成した構造のエッチング表示装置における配線の時定数増大を抑制し、画面サイズを大型化することが容易になる。

【0044】また、ゲートおよびコモン配線をアルミニウムまたはアルミニウムを主体とした合金で形成するこ

とにより、配線抵抗を低減しつつ、画素駆動のための電極の一方をITO等の透明導電膜でゲート配線または電極と同層に形成でき、他方の電極である櫛形電極をパッシベーション膜(絶縁膜)上に形成して両者の容量(積層容量)が最小限となるように設計できる。

【0045】さらに、アルミニウム配線を用いることで、その所要部分の表面を酸化することでヒロック発生を低減し、画面上でのシミ等の表示欠陥の発生を防止し、信頼性の高い液晶表示装置を得ることができ。

【0046】なお、本発明は、上記の構成および後述する実施例の構成に限定されるものではなく、本発明の技術思想を逸脱することなく、種々の変更が可能であることは言うまでもない。

【0047】

【発明の実施の形態】以下、本発明による液晶表示装置の実施例について説明をする。

【0048】図1は本発明による液晶表示装置の第1実施例の構成を模式的に説明する要部断面図であり、液晶を介して互いに対向配置される絶縁基板のうちの一方の基板(下側基板)の断面を模式的に示したものである。

【0049】図1において、SUBはガラス基板を好適とする下側基板で、この内面にアルミニウム合金g1とモリブデン合金g2の積層構造膜からなるゲート配線/電極GT(GL)、アルミニウム合金g1とモリブデン合金g1の積層構造膜にITOからなる透明導電膜g3を被覆したコモン電極/配線CT(CL)を有する。なお、図1においては、薄膜トランジスタTFTを構成するゲート電極GTと、コモン配線CLに接続したコモン電極CTの部分で示してある。

【0050】これらゲート配線/電極GT(GL)とコモン電極/配線CT(CL)を覆ってゲート絶縁膜GIを有し、ゲート電極GTの上方には半導体膜ASiとコンタクト層となる半導体膜N⁺ASiからなる半導体層が形成してある。この半導体層ASiには、ソース/ドレイン電極SD1とSD2が分離して形成されている。ここでは、SD1をソース電極、SD2をドレイン電極として示す。

【0051】ソース電極SD1とドレイン電極SD2、およびコモン電極/配線CT(CL)の上方を覆って絶縁膜PASが形成してあり、コモン電極/配線CT(CL)の上方には、コンタクトホールすなわちスルーホールTHを通してソース電極SD1に接続した画素電極PXが成膜されている。

【0052】図2は図1に示した一画素部分平面構成を模式的に説明する平面図であり、DLはドレイン配線、他の符号は図1と同一部分に対応する。この形式の液晶表示装置は、その一画素は2本のドレイン配線DLと2本のゲート配線GL(一本のみ示す)で囲まれた領域に形成されている。

【0053】この一画素領域を横断する如くコモン配線

CLを有し、コモン配線CLに接続して一画素の略全域にコモン電極CTが形成されている。そして、一方のドレイン配線DLとゲート配線GLの交叉部に薄膜トランジスタTFTが形成されており、そのゲート電極GTはゲート配線GLであり、ドレイン電極SD2はドレイン配線DLから延び、ソース電極SD1はコンタクトホールTHで画素電極PXに接続している。

【0054】図1と図2に示した構成の製作は次のとおりである。まず、ガラス基板SUB1上にアルミニウム(A1)合金g1とモリブデン(Mo)合金g2を順次成膜して積層構造膜を形成する。これにフォトレジストを塗布し、乾燥し、パターニングした後、りん酸系エッチング液でウエットエッチング処理し、ゲート配線/電極GL(GT)およびコモン配線CLを形成する。

【0055】モリブデン合金の代わりにチタンTiを用いてもよい。チタンを用いる場合は、アルミニウムとチタンの積層膜をドライエッチング処理で一括でパターニングする。また、アルミニウム合金としては、耐ヒロック性に優れるアルミニウム-ネオジム合金(A1-Nd)、またはアルミニウム-シリコン合金(A1-Si)等又は純Alが好適である。本実施例ではアルミニウム-ネオジム合金(A1-Nd)を用いた。

【0056】アルミニウム合金膜g1の上層にモリブデン(Mo)合金膜g2を用いる場合、フッ素系ガスによるドライエッチングレートが遅くなるようなモリブデン-クロム合金(Mo-Cr)を用いる。

【0057】上記積層構造膜の材料組成およびエッチング液の組成を調整することで、両者のエッチングレートを制御して、加工側縁が図1に示したような順テーパを持つように加工する。

【0058】次に、透明電極であるコモン電極CTとしてアモルファスのITO膜g3を成膜する。ITOに代えて、IZO(インジウム・亜鉛・オキサイド)、IGO(インジウム・ゲルマニウム・オキサイド)などを用いてもよい。

【0059】ITOの場合、その成膜中に水を添加して室温成膜することでアモルファス化する。但し、室温成膜であるため、その膜はCVD工程での熱履歴を経て結晶化することができる。IZOやIGOの場合は、その成膜時の基板温度を200°Cで成膜してもアモルファス状態となり、高い基板密着性を維持したまま、アモルファス構造を得ることができる。

【0060】図3は透明導電膜をアモルファス化したことの効果の説明図であり、結晶性のITO、アモルファスITO、IZO(もともとアモルファス状態)、およびモリブデンMo、アルミニウムAlの現像液(レジストの現像液)中での各腐蝕電位の相違を示す。なお、この腐蝕電位は、現像液としてNMD(TMAH(テトラメチルアンモニウムハイドロオキサイド)2.38%水溶液)を用いた場合である。

【0061】図示したように、現像液中でのアルミニウムAlの腐蝕電位が最も低く、次にモリブデンMo、以下IZO、アモルファスITO、結晶性ITOの順で高い。現像液中にアルミニウムと透明導電膜(IZO、アモルファスITO、結晶性ITO)の何れかを浸すと、腐蝕電位差に基づく電池反応が起こり、アルミニウムが酸化され透明導電膜が還元される。

【0062】ここで、通常結晶性ITO(多結晶性ITO)では、その腐蝕電位差が大きく、それぞれの反応が激しく発生し、それぞれにダメージを与える。一方、アモルファスITOでは、その材料組成による差はあるが、多結晶性ITOに比べてアルミニウムとの腐蝕電位差は小さくなる。したがって、現像時の各材料膜に与えるダメージを抑制することができる。

【0063】図4はエッチング液によるアルミニウム膜と透明導電膜のエッチングレートの説明図である。エッチングレートは相対値で示す。エッチング液には、稀酸または塩酸濃度の低い王水を用いる。高塩酸濃度の王水や臭化水素酸(HBr)では、多結晶ITOに比較してアルミニウムのエッチングレートが高いため、当該ITO膜のエッチング処理時に、その直下にあるアルミニウム膜にダメージが発生する。一方、稀酸または低塩素濃度の王水では、アルミニウム膜よりアモルファスITO膜のエッチングレートが高い。したがって、アルミニウムITO等の透明導電膜のエッチング処理時にその直下のアルミニウム膜にダメージを与えることがない。

【0064】透明電極であるコモン電極は、当該コモン電極の上層膜であるモリブデン合金またはチタンでコモン配線とコンタクトする。モリブデン合金およびチタンとコモン電極であるITO等の界面ではコンタクト抵抗が低いため、良好なコンタクト特性が得られる。

【0065】さらに、コモン配線の側端面に露出しているアルミニウム層がITO等で被覆されているため、その後のゲート絶縁膜等の形成のためのCVD工程でヒロックが発生することがない。

【0066】その後、ゲート絶縁膜、半導体層膜、コンタクト用の半導体膜を、SiN、アモルファスSi膜、n⁺アモルファスSi膜をそれぞれプラズマCVD処理により成膜してゲート絶縁膜、半導体層膜、コンタクト用の半導体膜を連続成膜して形成する。

【0067】そして、半導体層膜のアモルファスSi膜とコンタクト用の半導体膜のn⁺アモルファスSi膜をドライエッチング処理で加工して島状の半導体膜とし、ソース電極とドレイン電極を形成する。このソース電極とドレイン電極はスパッタリングで成膜し、ホトリソグラフィ技法でパターニングし、ウエットエッチング処理で配線を加工する。この配線材料には、クロム系合金、モリブデン系合金を用いる。クロム系合金としては、クロム-モリブデン/クロムの積層材料(Cr-Mo/Cr)を用いる。モリブデン系合金としては、耐ド

ライエッチング性の高いモリブデン - クロム合金 (Mo - Cr) を用いる。

【0068】ソース電極とドレイン電極のエッチング処理後、同一のエッチングマスクでチャンネル部のコンタクト層をドライエッチングで除去してチャンネルを形成する。

【0069】その後、パッシベーション層をCVD法で成膜する。ソース電極部にドライエッチングでコンタクトホールを形成する。このスルーホール以外にも、ゲート電極、コモン電極、ソース電極の端子部にもスルーホールを形成する。このとき、ゲート電極、コモン電極、ソース電極の最上部は、ドライエッチングで金属膜自身がエッチングされないように、SiNとのドライエッチング選択比を5以上となるような材料を用いる。

【0070】その後再度、画素電極の透明導電膜としてITO等を形成する。これは、ホトリソグラフィ技法で櫛歯状に形成する(図2のPX参照)。この透明導電膜は、結晶性でもアモルファスでもよい。結晶性の透明導電膜を用いる場合は、高塩酸の王水か臭化水素酸HBrを用いる。また、アモルファスの透明導電膜を用いる場合は、

【0071】結晶性の透明導電膜を臭化水素酸HBrを用いて加工する場合、または蔘酸を用いたアモルファス透明導電膜をエッチングした場合そのサイドエッチング量を極めて少なく抑えることができるので、図2に示したような微細な櫛歯状透明電極(画素電極PX)の形成に適している。

【0072】本実施例によれば、上記のようにして薄膜トランジスタTFTと各配線および各電極を形成した基板(TFT基板)であるため、微細な透明櫛歯電極(画素PX)と平面透明電極(コモン電極CT)を有することで、透過率が大幅に向上した液晶表示装置を得ることができる。また、透明電極同士の交叉容量が増大するが、コモン配線にアルミニウムを用いているために配線抵抗が低減され、時定数の増加を抑制することができる。

【0073】又、平面透明電極(CT)はここでは画素一面のベタ状としたが、通常のIPSのように上部櫛歯電極(PX)と交互に櫛歯を形成するように加工しても、同様に開口率は向上できる。

【0074】図5は本発明による液晶表示装置の第2実施例の構成を模式的に説明する要部断面図であり、液晶を介して互に対向配置される絶縁基板のうち一方の基板(下側基板)の断面を模式的に示したものである。また、図6は図5に示した一画素部分平面構成を模式的に説明する平面図である。そして、図7乃至図12は本実施例のTFT基板の作製工程の説明図で、図7はゲート配線とコモン配線/電極の作製工程図、図8乃至図12は図7の工程をさらに説明するための要部平面図を示す。

【0075】本実施例は、TFT基板SUB1の内面

に、ゲート電極/配線GT(GL)およびコモン配線CLをアルミニウム膜g1で形成する。ゲート電極/配線GT(GL)はアルミニウム膜g1の全面を覆ってアルミナ膜g4を有し、コモン配線CLも同様にアルミナ膜g4の上層にアルミナ膜g4を被覆すると共に、このアルミナ膜g4の上面の一部に当該上面からアルミニウム膜g1に貫通するモリブデンまたはチタン膜(本実施例ではモリブデン)の膜g2を有している。

【0076】なお、AL膜の表面酸化を促進するため、ガラス基板SUB上に塗布型ガラス膜SOGを形成するのが酸化膜質向上の為効果的である。

【0077】コモン電極CTを構成する透明導電膜ITO等は、アルミナ膜g4を覆って図6に示したように画素領域の略全面に形成され、アルミニウム膜g1の上方の一部に成膜したモリブデン膜g2を介してコモン配線CLを構成するアルミニウム膜g1と良好にコンタクトして形成される。このモリブデン膜g2の具体的な位置は図6に示した。なお、モリブデン膜g2の平面形状は図6に示した矩形に限るものではなく、菱形、円形(楕円形を含む)、あるいは複数の適宜の形状の組み合わせとすることができる。

【0078】上記したコモン配線CLのアルミニウム膜g1を被覆したアルミナ膜g3は、その上層に積層するコモン電極CTを構成する透明導電膜ITO等とのコンタクト性が良好でないため、当該アルミナ膜g3の表面から下層のアルミニウム膜g1に達する如く貫通して成膜したモリブデン膜g2を設けることでコモン配線CLとコモン電極CTのコンタクト性を向上している。

【0079】そして、上記ゲート配線/電極GL(GT)とコモン配線CLおよびコモン電極CTの上層に、図1乃至図4で説明した第1実施例と同様に、ゲート絶縁膜GI、半導体膜ASI、コンタクト膜N⁺ASI、ソース電極SD1、ドレイン電極SD2、絶縁膜PAS、および画素電極PXを形成してある。

【0080】次に、図7乃至図12を参照して本実施例の製作工程を説明する。先ず、図7の(1)に示したように、ゲート配線/電極GL(GT)およびコモン配線CLとしてアルミニウム合金(ここでは、アルミニウム - ネオジム合金: Al - Nd)膜g1とモリブデン合金またはチタン合金あるいはクロム合金(ここでは、モリブデン - クロム合金: Mo - Cr)膜g2の積層構造膜を形成し、パターンニングする。この平面図を図8に模式的に示す。

【0081】次に、コモン配線CLの上層膜であるMo - Cr膜g2の上層に形成するコモン電極を構成する透明導電膜ITO等とコンタクトする部分にホトレジストREGを形成する(図7の(2))。このホトレジストREGは、ホトレジストの塗布とマスクを介した露光と現像処理で所定のパターンに形成する。

【0082】コモン配線CLの上部にホトレジストRE

Gを形成した基板SUB1をエッチング処理してホトレジストREG部分以外を残してMo-Cr膜g2を除去する。このとき、ゲート配線GLの上層にあったMo-Cr膜g2も同時に除去される(図7の(3))。

【0083】ホトレジストREGを残したまま、Al-Nd膜g1に表面を酸化処理し、共通配線CLの上記Mo-Cr膜g2の残留部分を除いた部分、およびゲート配線GLの表面にアルミナ膜g4を形成する(図7の(4))。なお、この表面酸化処理では、表面に露出したAl-Nd膜の厚みは上記アルミナ膜g4の生成により若干薄くなる。この状態の平面図を図9に模式的に示す。

【0084】その後、ホトレジストREGを除去してMo-Cr膜g2を露出させる(図7の(5))。露出したMo-Cr膜g2はコンタクト膜となる。

【0085】ホトレジストを除去後、共通配線CLの上部を覆ってアモルファスの透明導電膜g3を成膜して共通電極CTを形成する(図7の(6))。この状態の平面図を図10に模式的に示す。

【0086】この実施例では共通電極CTは平面としたが、通常のIPSモードでは櫛歯状に加工しても良い。

【0087】アモルファスの透明導電膜g3として、前記したITO等が用いられる。また、ゲート配線GL、共通配線CLを構成するアルミニウム合金(Al-Nd)膜g1の大部分がアルミナ膜g4で被覆してあり、アルミニウム合金膜g1と共通電極CTそれぞれの表面が直接エッチング液に触れることがないため、透明導電膜g3として結晶性の透明導電膜を用いてもよい。

【0088】共通電極CTを形成後、図11に示したように、半導体層ASiおよびコンタクト層の半導体層(N⁺ASi)、ソース電極SD1、ドレイン配線DLおよびドレイン電極SD2を形成する。

【0089】さらに絶縁膜PASを形成後、図12に示したように、PAS膜を貫通してソース電極SD1にスルーホールTHを形成し、櫛形の透明導電膜からなる画素電極PX(図5、図6参照)を形成する。

【0090】本実施例により、アルミニウム合金を用いたゲート配線/電極GL(GT)、共通配線CLに表面酸化処理を施すことで、ゲート絶縁膜GI(SiN)の単層で層間絶縁する場合に比較して、その絶縁耐圧の低下を防止でき、信頼性が大幅に増大する。また、陽極化されない部分である共通配線CLのコンタクト部分は、高融点金属であるモリブデン、モリブデン/チタン、モリブデン/クロム等の積層構造であるため、アルミニウム膜のヒロック発生を完全に防止できる。

【0091】図13は本発明による液晶表示装置の第3実施例の構成を模式的に説明する要部断面図であり、液晶を介して互に対向配置される絶縁基板のうちの一方の基板(下側基板)の断面を模式的に示したものであ

る。

【0092】本実施例では、TFT基板SUB1の内面に共通電極CTを構成するアモルファスの透明導電膜g3としてITO等を成膜する。その上にクロムまたはモリブデンあるいはチタン膜g2を下地(下層)とし、上層にアルミニウム合金(Al-Nd等)膜g1を有する積層構造膜からなる共通配線CLを形成する。

【0093】共通配線CLを構成する下層のクロムまたはモリブデンあるいはチタン膜g2と共通電極CTを構成するアモルファスの透明導電膜g3とは良好なコンタクト性を有する。

【0094】また、アルミニウム合金膜g1とクロムまたはモリブデンあるいはチタン膜g2の積層構造膜をパターンニングするエッチング処理の際に、当該積層構造膜を構成する上下層の両者に現像液中での腐食電位差に基づく電池反応が生じるが、これを抑制するために、当該電位差が小さくなるようなアモルファスの透明導電膜を用いる。ここでは、120膜を用いた。

【0095】なお、ゲート配線/電極GL(GT)とガラス基板の間には透明導電膜は形成していない。

【0096】本実施例によれば、共通電極CTを構成する透明導電膜g3をガラス基板(TFT基板)SUB1に直接形成するため、他の配線に対する所謂パターン乗り越え部が無く、従ってパターン乗り越え部に起因する断線などの不具合の発生がなく、高信頼性の液晶表示装置を得ることができる。

【0097】図14は本発明による液晶表示装置の第4実施例の構成を模式的に説明する要部断面図であり、液晶を介して互に対向配置される絶縁基板のうちの一方の基板(下側基板)の断面を模式的に示したものである。

【0098】本実施例では、TFT基板SUB1の内面に、まず共通電極CTとなる透明導電膜としてアモルファスまたは多結晶のITO等の膜g3を形成し、その上にモリブデンまたはチタン膜g2とアルミニウム膜g1およびモリブデンまたはチタン膜g6の積層構造膜(3層構造膜)を形成する。なお、ゲート配線/電極GL(GT)の下層にはITO等の膜g3を形成しない。

【0099】この積層構造膜のアルミニウム膜g1はモリブデンまたはチタン膜g6の下層にあるため、当該積層構造膜のパターンニング時にアルミニウム膜表面がエッチング液に直接接触することがない。したがって、アルミニウム膜と透明導電膜が同一エッチング液中に共存することがないため、両者の腐食電位差に基づく電池反応は発生しない。なお、上記積層構造膜のアルミニウム膜g1の下地(下層)であるモリブデンまたはチタン膜g2は共通配線CLではその下地の透明導電膜g3と、またゲート配線/電極GL(GT)ではガラス基板との密着性を向上させる。

【0100】共通配線CLとゲート配線/電極GL

(GT)を本実施例のような3層構造膜としたことで、コモン配線CLの下地となる透明導電膜g3はアモルファスである必要はなく、結晶性のITO等を採用することができる。

【0101】本実施例によっても、前記第3実施例と同様に、コモン電極CTを構成する透明導電膜g5をガラス基板(TFT基板)SUB1に直接形成するため、他の配線に対する所謂パターン乗り越え部が無く、従ってパターン乗り越え部に起因する断線などの不具合の発生がなく、高信頼性の液晶表示装置を得ることができる。

【0102】次に、上記各実施例を適用した本発明による液晶表示装置の駆動、構造、適用例などについて説明する。

【0103】図15は本発明による液晶表示装置の等価回路の説明図である。同図に示すように、液晶表示装置を構成する液晶パネルは表示部がマトリクス状に配置された複数の画素の集合により構成され、各画素は液晶パネルの背部に配置されたバックライトからの透過光を独自に変調制御できるように構成されている。

【0104】液晶パネルの構成要素の1つであるTFT基板SUB1上には、有効画素領域ARにx方向(行方向)に延在し、y方向(列方向)に並設されたゲート配線GLとコモン配線CL、およびy方向に延在し、x方向に並設されたドレイン配線DLが形成されている。上記ゲート配線GLとコモン配線CLは前記実施例の何れかの構成を有している。そして、ゲート配線GLとドレイン配線DLによって囲まれる矩形形状の領域に単位画素が形成されている。

【0105】液晶表示装置は、その液晶パネルの外部回路として垂直走査回路V及び映像信号駆動回路Hを備え、垂直走査回路Vによって複数のゲート配線GLのそれぞれに順次走査信号(電圧)が供給され、そのタイミングに合わせて映像信号駆動回路Hからドレイン配線DLに映像信号(電圧)を供給するようになっている。

【0106】なお、垂直走査回路V及び映像信号駆動回路Hは、液晶駆動電源回路POWから電源が供給されるとともにパソコンあるいはテレビ受信回路等のホストCPUからの画像(映像)情報がコントローラCTLによってそれぞれ表示データ及び制御信号に分けられて入力される。

【0107】図16は本発明を適用した液晶表示装置の駆動波形例の説明図である。同図では、コモン配線を介してコモン電極に印加するコモン電圧を V_{CH} と V_{CL} の2値の交流矩形波にし、それに同期させて走査信号 $V_{G(i-1)}$ 、 $V_{G(i)}$ の非選択電圧を1走査期間毎に、 V_{CH} と V_{CL} の2値で変化させる。コモン電圧の振幅と非選択電圧の振幅値は同一にする。

【0108】画像(映像)信号電圧は、液晶層に印加したい電圧からコモン電圧の振幅の1/2を差し引いた電圧である。

【0109】コモン電圧は直流でも良いが、交流化することで画像(映像)信号電圧の最大振幅を低減でき、映像信号駆動回路(信号側ドライバ)Hに耐圧の低いものを用いることが可能になる。

【0110】図17は本発明を適用した液晶表示装置の液晶パネルに外付け回路を実装した状態の一例を示す平面図である。液晶パネルPNLの周辺には、垂直走査回路Vを搭載した第1の駆動回路基板PCB1、映像信号駆動回路Hを搭載した第2の駆動回路基板PCB2、および電源回路基板PCB3が実装されている。第1の駆動回路基板PCB1と第2の駆動回路基板PCB2は、所謂フレキシブル回路基板FCで構成されている。

【0111】垂直走査回路Vは、複数のフィルムキャリア方式(TCP方式)で実装した駆動ICチップCHI1を有し、その出力パンプは液晶パネルのゲート信号端子GTMに接続され、入力パンプは第1の駆動回路基板PCB1上の端子に接続されている。

【0112】映像信号駆動回路Hも同様に、複数のフィルムキャリア方式で形成された駆動ICチップCHI2から構成され、その出力パンプは液晶パネルのドレイン信号端子DTMに接続され、入力パンプは第2の駆動回路基板PCB2上の端子に接続されている。

【0113】電源回路基板PCB3はフラットケーブルFCを介して第2の駆動回路基板PCB2上の映像信号駆動回路Hに接続され、この映像信号駆動回路HはフラットケーブルFCを介して第1の駆動回路基板PCB1上の垂直走査回路Vに接続されている。

【0114】なお、本発明では、このようなものに限定されることはなく、各回路を構成する半導体チップをTFT基板SUB1に直接搭載し、その入出力パンプのそれぞれを当該基板SUB1に形成された端子(あるいは配線層)に接続させるいわゆるCOG(Chip On Glass)方式にも適用できることはいうまでもない。

【0115】。

【0116】図18は本発明の液晶表示装置を適用したディスプレイモニターの一例を示す正面図である。このディスプレイモニターは、前記本発明の実施例にかかる液晶表示装置を表示部に搭載し、その液晶パネルPNLに画像を表示する。表示部はスタンド部で指示されている。このディスプレイモニターは、図示しない外部信号源(パソコン、あるいはテレビ受信回路)に接続するものに限らず、スタンド部あるいはその周辺に上記の外部信号源を内蔵させることもできる。

【0117】本発明により、信頼性が高く、明るい画面の画像表示を得ることができる。

【0118】

【発明の効果】以上説明したように、本発明による液晶表示装置によれば、ゲート配線、ドレイン配線、コモン配線などの液晶表示装置を構成する上で必要とする各種の配線のうち、少なくともゲート配線と同層で構成する

配線をアルミニウムまたはアルミニウムを主体とする材料で形成し、その後アモルファス透明導電膜を用いて画素を構成するコモン電極や画素電極を形成したため、信頼性が高く、明るい画像表示を可能とした液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明による液晶表示装置の第1実施例の構成を模式的に説明する要部断面図である。

【図2】図1に示した一画素部分平面構成を模式的に説明する平面図である。

【図3】透明導電膜をアモルファス化したことの効果の説明図である。

【図4】エッチング液によるアルミニウム膜と透明導電膜のエッチングレートの説明図である。

【図5】本発明による液晶表示装置の第2実施例の構成を模式的に説明する要部断面図である。

【図6】図5に示した一画素部分平面構成を模式的に説明する平面図である。

【図7】ゲート配線とコモン配線/電極の作製工程図である。

【図8】図7の工程をさらに説明するための要部平面図である。

【図9】図7の工程をさらに説明するための図8に続く要部平面図である。

【図10】図7の工程をさらに説明するための図9に続く要部平面図である。

【図11】図7の工程をさらに説明するための図10に続く要部平面図である。

10

20

*【図12】図7の工程をさらに説明するための図11に続く要部平面図である。

【図13】本発明による液晶表示装置の第3実施例の構成を模式的に説明する要部断面図である。

【図14】本発明による液晶表示装置の第4実施例の構成を模式的に説明する要部断面図である。

【図15】本発明による液晶表示装置の等価回路の説明図である。

【図16】本発明を適用した液晶表示装置の駆動波形例の説明図である。

【図17】本発明を適用した液晶表示装置の液晶パネルに外付け回路を実装した状態の一例を示す平面図である。

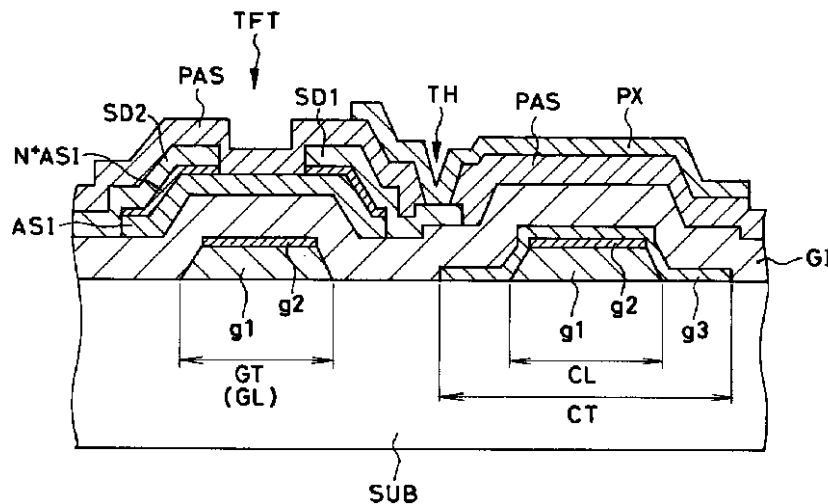
【図18】本発明の液晶表示装置を適用したディスプレイモニターの一例を示す正面図である。

【符号の説明】

GL・・・ゲート配線、GT・・・ゲート電極、GI・・・絶縁膜、DL・・・ドレイン配線、CL・・・コモン配線、CT・・・コモン電極、PX・・・画素電極、ASI・・・半導体層、TFT・・・薄膜トランジスタ、PSV・・・保護膜(絶縁膜)、SUB(SUB1)・・・下側基板、g1・・・アルミニウム合金、g2・・・モリブデン合金、g3・・・ITO膜(透明導電膜)、TFT・・・薄膜トランジスタ、ASI・・・半導体膜、N⁺ASI・・・コンタクト層、SD1/SD2・・・ソース/ドレイン電極、PAS・・・絶縁膜、TH・・・コンタクトホール(スルーホール)。

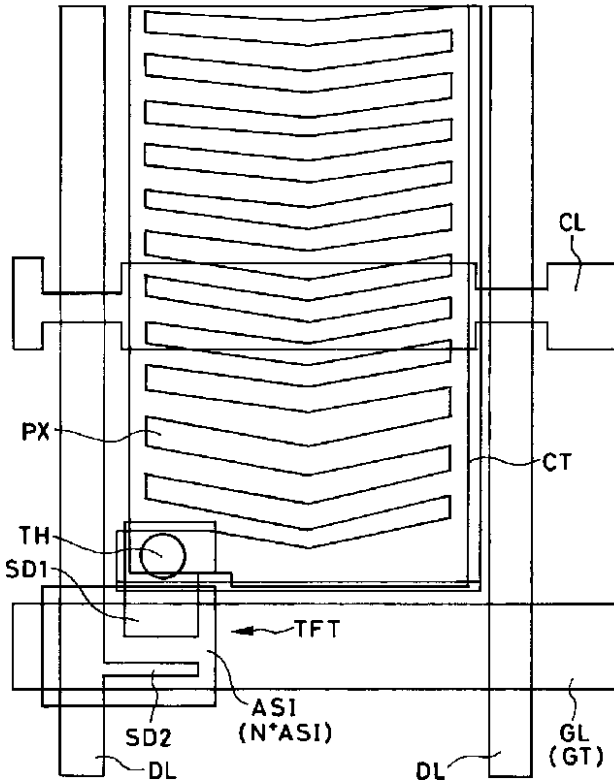
【図1】

図1



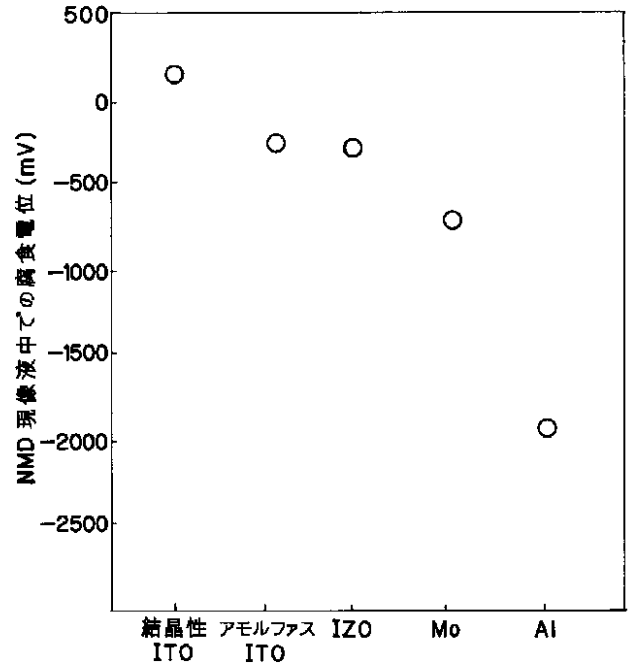
【図2】

図2



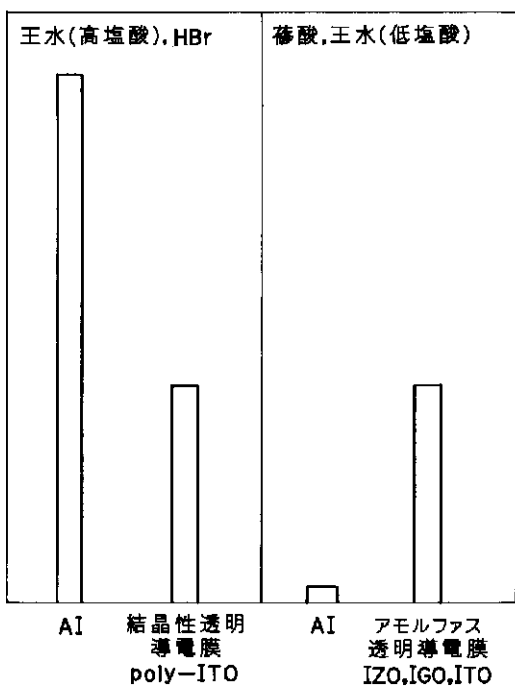
【図3】

図3



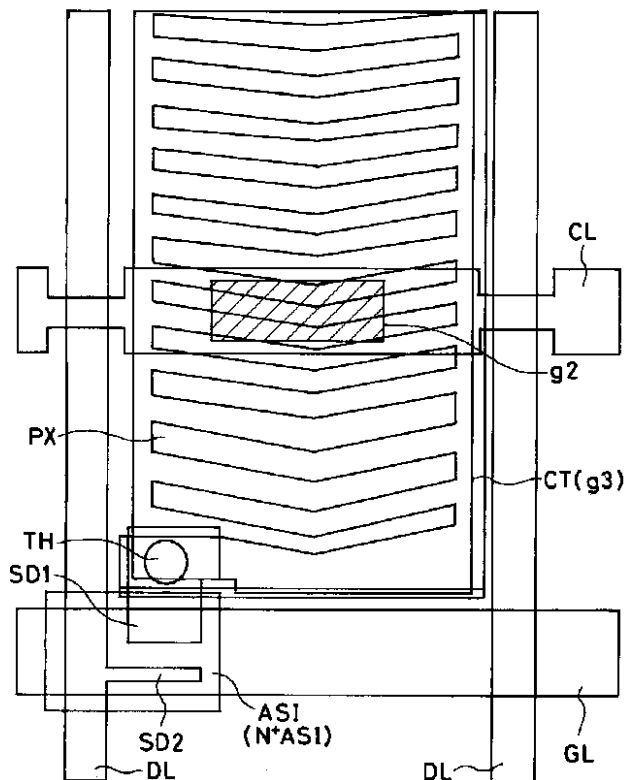
【図4】

図4



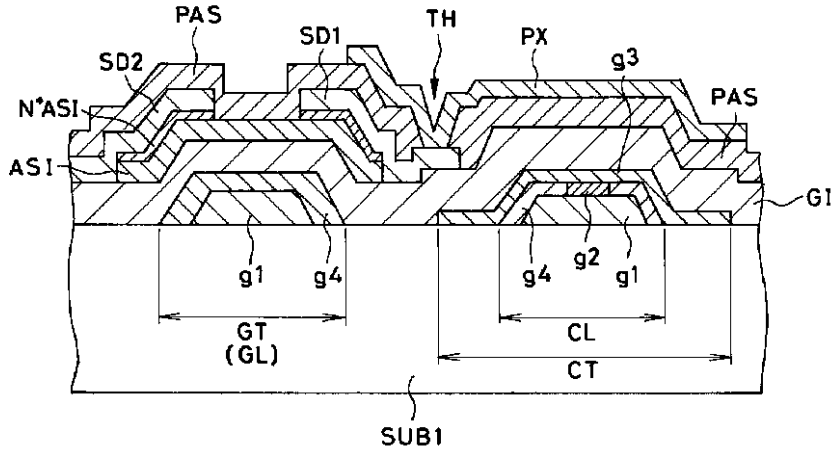
【図6】

図6



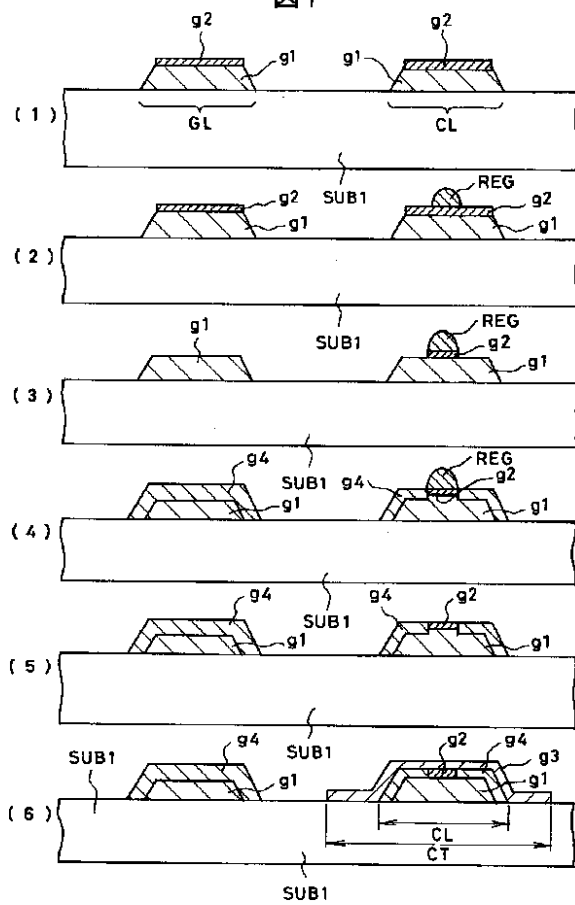
【図5】

図5



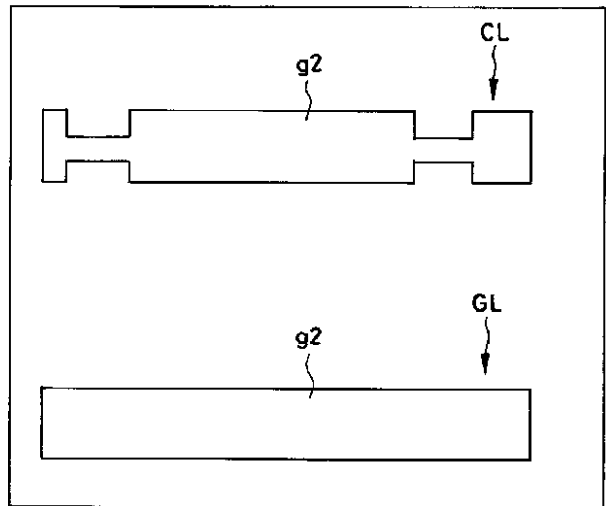
【図7】

図7



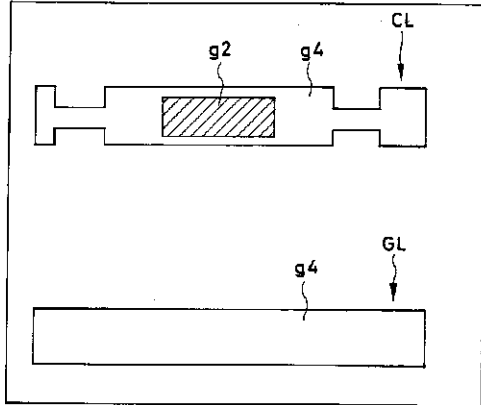
【図8】

図8



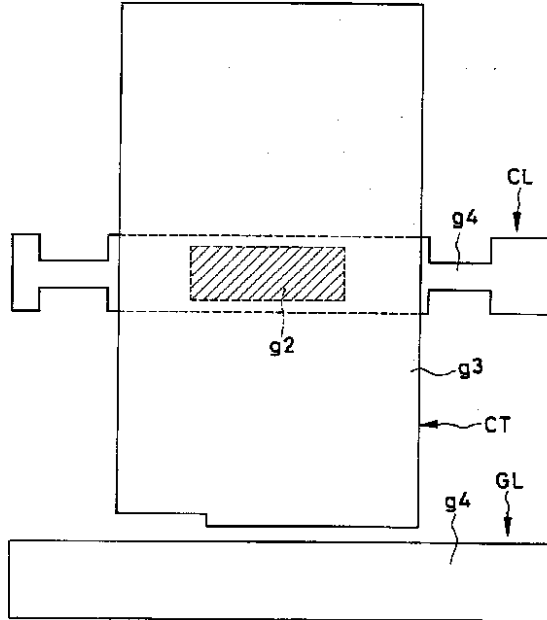
【図9】

図9



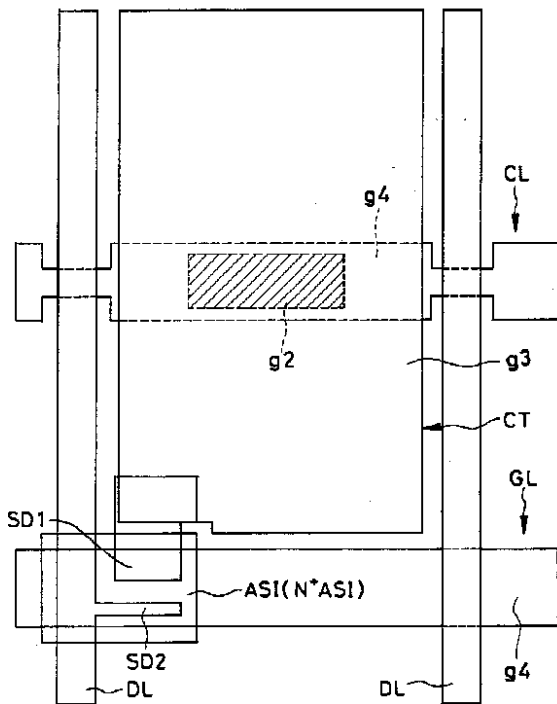
【図10】

図10



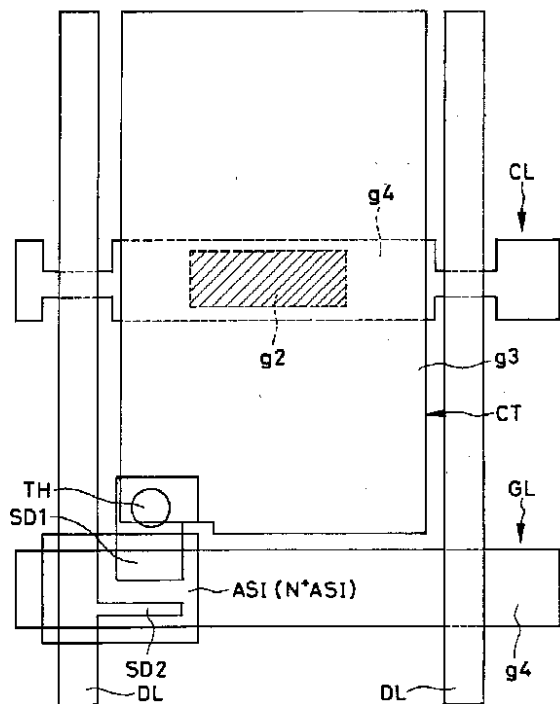
【図11】

図11



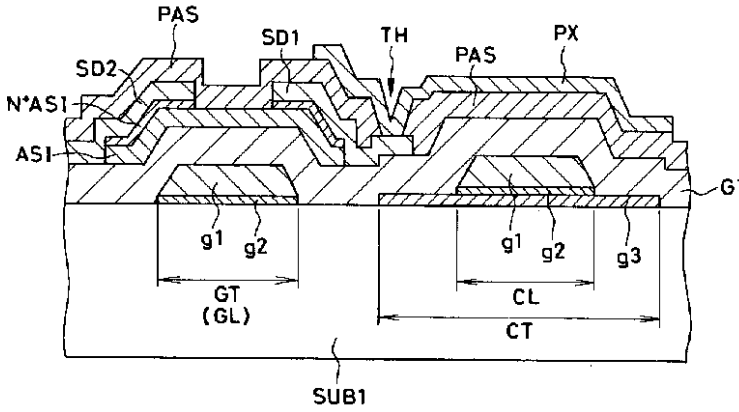
【図12】

図12



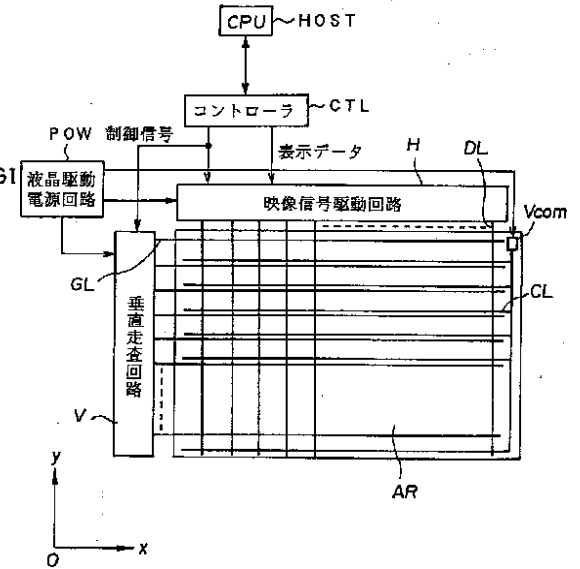
【図13】

図13



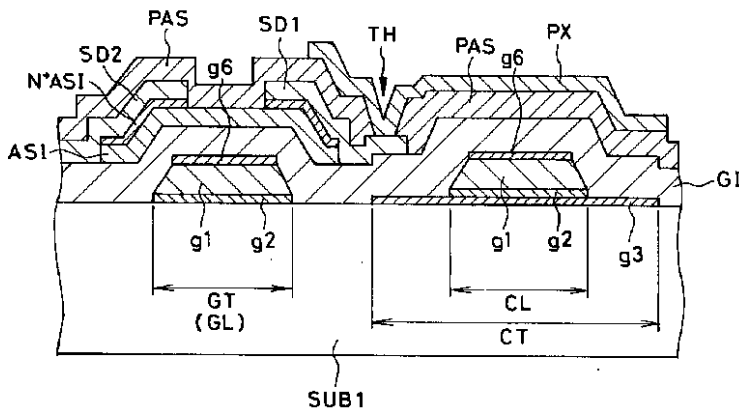
【図15】

図15



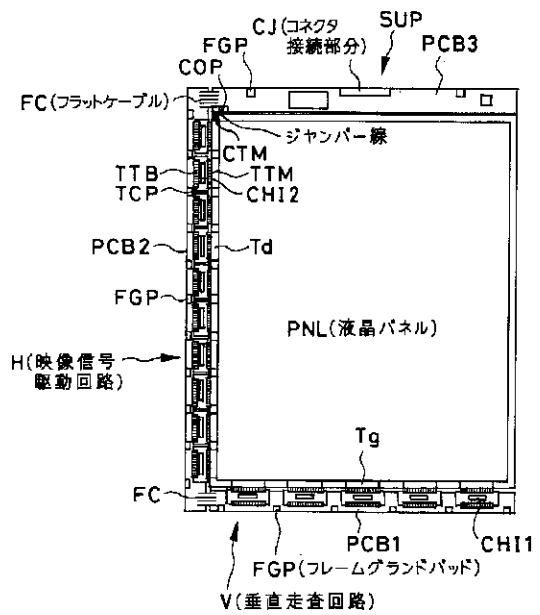
【図14】

図14



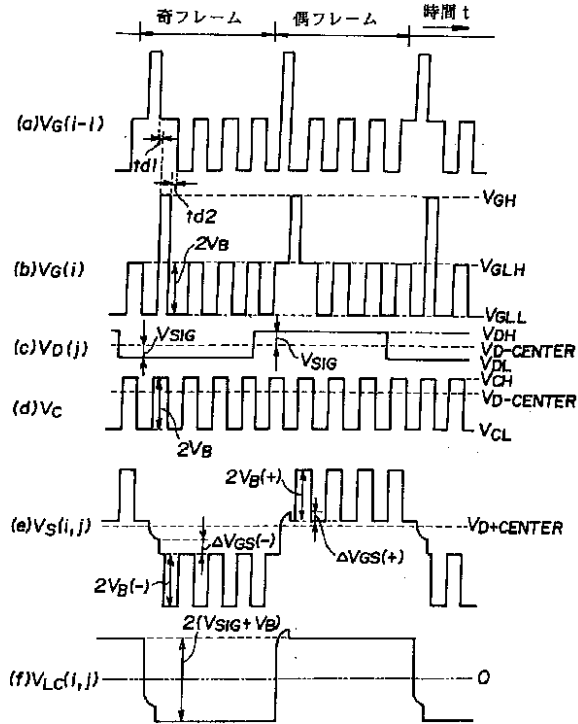
【図17】

図17



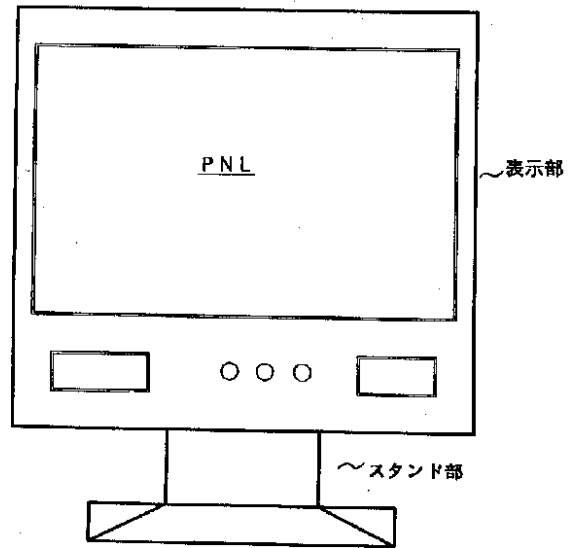
【図16】

図16



【図18】

図18



フロントページの続き

(72)発明者 小野 記久雄
 千葉県茂原市早野3300番地 株式会社日立
 製作所ディスプレイグループ内

Fターム(参考) 2H092 GA14 JA26 JA37 JA41 JB05
 JB14 JB16 JB24 JB33 JB56
 KB04 KB13 KB25 MA13 MA17
 NA28 NA29
 5C094 AA10 AA14 AA31 BA03 BA43
 CA19 EA04 EA05 EA07 EB02

专利名称(译)	液晶表示装置		
公开(公告)号	JP2001194676A	公开(公告)日	2001-07-19
申请号	JP2000005856	申请日	2000-01-07
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	金子寿輝 藤井和美 小野記久雄		
发明人	金子 寿輝 藤井 和美 小野 記久雄		
IPC分类号	G09F9/30 G02F1/133 G02F1/1343 G02F1/136 G02F1/1362 G02F1/1368 G02F1/1365		
CPC分类号	G02F1/134363 G02F1/136286 G02F2001/13629 G02F2001/136295 G02F2201/123 G02F2203/01		
FI分类号	G02F1/1343 G09F9/30.338 G02F1/136.500 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA37 2H092/JA41 2H092/JB05 2H092/JB14 2H092/JB16 2H092/JB24 2H092/JB33 2H092/JB56 2H092/KB04 2H092/KB13 2H092/KB25 2H092/MA13 2H092/MA17 2H092/NA28 2H092/NA29 5C094/AA10 5C094/AA14 5C094/AA31 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/EA05 5C094/EA07 5C094/EB02 2H192/AA24 2H192/BB13 2H192/BB53 2H192/BB72 2H192/BB73 2H192/BB82 2H192/BB86 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC12 2H192/CC32 2H192/FB46 2H192/GA41 2H192/GA42 2H192/GD61 2H192/HA64		
代理人(译)	小野寺杨枝		
其他公开文献	JP2001194676A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：形成适合尺寸扩大的布线结构和像素结构。解决方案：通过涂覆具有层压结构的层在绝缘基板SUB1上形成公共布线/电极CL（CT），所述层压结构通过用高熔点金属层g2涂覆铝层g1或主要由铝构成的合金层g1而获得。 ，具有透明导电层g3。

