

(11) 特許出願公開番号

特開2008-197527

(P2008-197527A)

(43) 公開日 平成20年8月28日(2008.8.28)

(51) Int.Cl.

F 1

テーマコード (参考)

G09G 3/36 (2006.01)

G O 9 G 3/36

2H093

GO2F 1/133 (2006.01)

G O 2 F 1/133 5 7 5

5C006

G09G 3/20 (2006.01)

G O 9 G 3/20 6 1 1

5C058

G O 9 G 3/34 (2006.01)

G O 9 G 3/20 6 4 1

5C080

HO4N 5/66 (2006.01)

G O 9 G 3/34 J

審査請求 未請求 請求項の数 3 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2007-34653 (P2007-34653)

(22) 出願日 平成19年2月15日 (2007. 2. 15)

(71) 出願人 000201113

船井電機株式会社

大阪府大東市中垣内7丁目7番1号

(74) 代理人 100090033

弁理士 荒船 博司

(74) 代理人 100093045

弁理士 荒船 良男

(74) 代理人 100131129

弁理士 赤澤 高

(74) 代理人 100131130

弁理士 稲葉 龍治

(72) 発明者 藤本 佳隆

大阪府大東市中垣内7丁目7番1号 船井
電機株式会社内

[最終頁に続く](#)

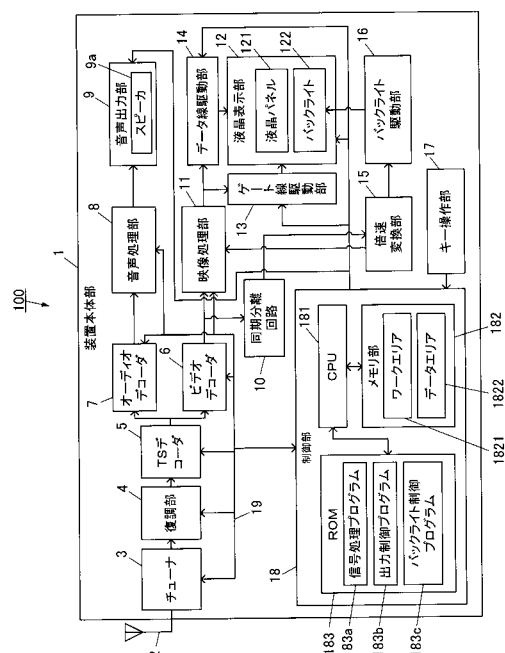
(54) 【発明の名称】 液晶表示装置及び液晶表示制御方法

(57) 【要約】

【課題】よりチラツキを発生させずに、液晶パネルが対応する階調以上の階調表示を擬似的に行うことができる液晶表示装置を提供する。

【解決手段】液晶表示装置100において、CPU181は、1フレーム当たり $(n+m)$ ビットの入力画像データにおける下位 m ビットをカットして n ビットに変換された第1フレーム画像データと、フレーム単位の入力画像データにおける上位 m ビットをカットして n ビットに変換された第2フレーム画像データとを生成し、第1フレーム画像データにおける上位 m ビットを除くビット及び第2フレーム画像データにおける下位 m ビットを除くビットを1ビット右にシフトさせ、入力画像データの2倍のフレーム駆動周波数でデータ幅 n ビットの液晶表示部12に出力させ、第1フレーム画像データに対して、第2フレーム画像データに基づく画像出力時のバックライト輝度を弱める。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

1 フレーム当たり ($n+m$) ビット (ここで、 n 及び m は、自然数) の入力画像データに基づいて、データ幅 n ビットの液晶表示部に映像を表示する液晶表示装置において、

フレーム単位の前記入力画像データにおける下位 m ビットをカットして n ビットに変換された第 1 フレーム画像データと、フレーム単位の前記入力画像データにおける上位 m ビットをカットして n ビットに変換された第 2 フレーム画像データと、を生成する生成手段と、

前記生成手段により生成された前記第 1 フレーム画像データにおける上位 m ビットを除くビット及び前記第 2 フレーム画像データにおける下位 m ビットを除くビットを、それぞれ 1 ビット右にシフトするシフト演算を行うシフト演算手段と、

前記シフト演算手段によりシフト演算された前記第 1 フレーム画像データ及び前記第 2 フレーム画像データに基づく画像を、前記入力画像データにおける同期信号の周波数の 2 倍のフレーム駆動周波数で、前記液晶表示部に出力させる出力制御手段と、

前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を、 $1/2^m$ とすることにより、前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を弱めるバックライト制御手段と、

を備えることを特徴とする液晶表示装置。

【請求項 2】

1 フレーム当たり ($n+m$) ビット (ここで、 n 及び m は、自然数) の入力画像データに基づいて、データ幅 n ビットの液晶表示部に映像を表示する液晶表示制御方法において、

フレーム単位の前記入力画像データにおける下位 m ビットをカットして n ビットに変換された第 1 フレーム画像データと、フレーム単位の前記入力画像データにおける上位 m ビットをカットして n ビットに変換された第 2 フレーム画像データと、を生成する工程と、

次いで、前記第 1 フレーム画像データにおける上位 m ビットを除くビット及び前記第 2 フレーム画像データにおける下位 m ビットを除くビットを、それぞれ 1 ビット右にシフトするシフト演算を行う工程と、

次いで、前記第 1 フレーム画像データ及び前記第 2 フレーム画像データに基づく画像を、前記入力画像データにおける同期信号の周波数の 2 倍のフレーム駆動周波数で、前記液晶表示部に出力させる工程と、

前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を弱める工程と、

を備えることを特徴とする液晶表示制御方法。

【請求項 3】

1 フレーム当たり ($n+m$) ビット (ここで、 n 及び m は、自然数) の入力画像データに基づいて、データ幅 n ビットの液晶表示部に映像を表示する液晶表示装置において、

フレーム単位の前記入力画像データにおける下位 m ビットをカットして n ビットに変換された第 1 フレーム画像データと、フレーム単位の前記入力画像データにおける上位 m ビットをカットして n ビットに変換された第 2 フレーム画像データと、を生成する生成手段と、

前記生成手段により生成された前記第 1 フレーム画像データにおける上位 m ビットを除くビット及び前記第 2 フレーム画像データにおける下位 m ビットを除くビットを、それぞれ 1 ビット右にシフトするシフト演算を行うシフト演算手段と、

前記シフト演算手段によりシフト演算された前記第 1 フレーム画像データ及び前記第 2 フレーム画像データに基づく画像を、前記入力画像データにおける同期信号の周波数の 2 倍のフレーム駆動周波数で、前記液晶表示部に出力させる出力制御手段と、

前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第

2 フレーム画像データに基づく画像出力時のバックライト輝度を弱めるバックライト制御手段と、

を備えることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置及び液晶表示制御方法に関する。

【背景技術】

【0002】

従来から、液晶パネルが対応する階調以上の階調表示を擬似的に実現し、色深度を改善することができる液晶表示装置が開発されている。

10

【0003】

例えば、特許文献1には、透明絶縁性基板上にマトリクスアレイ状に配置した画素電極を画面の表示時間の時分割により駆動し、時分割された画素電極の駆動に対応してバックライトの明るさを強弱させることにより、液晶表示装置に階調表示を行わせる液晶表示装置が開示されている。

また、例えば、特許文献2には、データ配分手段により、入力画像データを元の画像データよりも低解像度の複数フレームの画像データに配分し、光量制御手段により、ドライバによる各フレームの画像データの表示に対応して、バックライトの光量をシーケンス制御する液晶ディスプレイが開示されている。

20

【特許文献1】特開平5-273523号公報

【特許文献2】特開2000-338459号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1及び特許文献2の擬似的な階調表示を行う液晶表示装置には、以下の問題がある。すなわち、第1の問題点は、1フレーム目と2フレーム目に液晶パネルに出力する信号値の差分が大きいために、画面にチラツキが発生してしまうというものである。第2に、1フレーム目と2フレーム目に液晶パネルに供給する信号値の差分が大きいため、液晶層の状態遷移に時間がかかって液晶パネルの応答速度が遅くなってしまうという問題である。さらに、第3の問題点は、1フレーム目と2フレーム目に出力する信号値の差分が大きいため、ガンマ歪みの影響を受けやすいという問題である。

30

【0005】

本発明の課題は、チラツキの発生をより抑えて、液晶パネルが対応する階調以上の階調表示を擬似的に行うことができる液晶表示装置を提供することである。

【課題を解決するための手段】

【0006】

上記課題を解決するため、請求項1に記載の発明は、1フレーム当たり $(n+m)$ ビット（ここで、 n 及び m は、自然数）の入力画像データに基づいて、データ幅 n ビットの液晶表示部に映像を表示する液晶表示装置において、

40

フレーム単位の前記入力画像データにおける下位 m ビットをカットして n ビットに変換された第1フレーム画像データと、フレーム単位の前記入力画像データにおける上位 m ビットをカットして n ビットに変換された第2フレーム画像データと、を生成する生成手段と、

前記生成手段により生成された前記第1フレーム画像データにおける上位 m ビットを除くビット及び前記第2フレーム画像データにおける下位 m ビットを除くビットを、それぞれ1ビット右にシフトするシフト演算を行うシフト演算手段と、

前記シフト演算手段によりシフト演算された前記第1フレーム画像データ及び前記第2フレーム画像データに基づく画像を、前記入力画像データにおける同期信号の周波数の2倍のフレーム駆動周波数で、前記液晶表示部に出力させる出力制御手段と、

50

前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を、 $1/2^m$ とすることにより、前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を弱めるバックライト制御手段と、

を備えることを特徴とする。

【0007】

請求項 2 に記載の発明は、1 フレーム当たり $(n+m)$ ビット（ここで、 n 及び m は、自然数）の入力画像データに基づいて、データ幅 n ビットの液晶表示部に映像を表示する液晶表示制御方法において、

フレーム単位の前記入力画像データにおける下位 m ビットをカットして n ビットに変換された第 1 フレーム画像データと、フレーム単位の前記入力画像データにおける上位 m ビットをカットして n ビットに変換された第 2 フレーム画像データと、を生成する工程と、

次いで、前記第 1 フレーム画像データにおける上位 m ビットを除くビット及び前記第 2 フレーム画像データにおける下位 m ビットを除くビットを、それぞれ 1 ビット右にシフトするシフト演算を行う工程と、

次いで、前記第 1 フレーム画像データ及び前記第 2 フレーム画像データに基づく画像を、前記入力画像データにおける同期信号の周波数の 2 倍のフレーム駆動周波数で、前記液晶表示部に出力させる工程と、

前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を弱める工程と、

を備えることを特徴とする。

【0008】

請求項 3 に記載の発明は、1 フレーム当たり $(n+m)$ ビット（ここで、 n 及び m は、自然数）の入力画像データに基づいて、データ幅 n ビットの液晶表示部に映像を表示する液晶表示装置において、

フレーム単位の前記入力画像データにおける下位 m ビットをカットして n ビットに変換された第 1 フレーム画像データと、フレーム単位の前記入力画像データにおける上位 m ビットをカットして n ビットに変換された第 2 フレーム画像データと、を生成する生成手段と、

前記生成手段により生成された前記第 1 フレーム画像データにおける上位 m ビットを除くビット及び前記第 2 フレーム画像データにおける下位 m ビットを除くビットを、それぞれ 1 ビット右にシフトするシフト演算を行うシフト演算手段と、

前記シフト演算手段によりシフト演算された前記第 1 フレーム画像データ及び前記第 2 フレーム画像データに基づく画像を、前記入力画像データにおける同期信号の周波数の 2 倍のフレーム駆動周波数で、前記液晶表示部に出力させる出力制御手段と、

前記第 1 フレーム画像データに基づく画像出力時のバックライト輝度に対して、前記第 2 フレーム画像データに基づく画像出力時のバックライト輝度を弱めるバックライト制御手段と、

を備えることを特徴とする。

【発明の効果】

【0009】

請求項 1 に記載の発明によれば、生成手段により、フレーム単位の入力画像データにおける下位 m ビットがカットされて n ビットに変換された第 1 フレーム画像データと、フレーム単位の入力画像データにおける上位 m ビットがカットされて n ビットに変換された第 2 フレーム画像データと、が生成され、シフト演算手段により、生成手段により生成された第 1 フレーム画像データにおける上位 m ビットを除くビット及び第 2 フレーム画像データにおける下位 m ビットを除くビットが、それぞれ 1 ビット右にシフトされるシフト演算が行われ、出力制御手段により、シフト演算手段によりシフト演算された第 1 フレーム画像データ及び第 2 フレーム画像データに基づく画像が、入力画像データにおける同期信号

の周波数の2倍のフレーム駆動周波数で、液晶表示部に出力され、バックライト制御手段により、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が、 $1/2^m$ とされることにより、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が弱められる。

したがって、1フレーム目及び2フレーム目に出力する信号値の差分を平均的に小さくできることとなって、チラツキの発生をより抑えて、液晶パネルが対応する階調以上の階調表示を擬似的に行うことができる液晶表示装置を提供することができる。また、バックライト制御手段により、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が、 $1/2^m$

とされるため、液晶パネルに表示される画像の階調を最も効果的に改善させることができる。

【0010】

請求項2に記載の発明によれば、フレーム単位の入力画像データにおける下位mビットがカットされてnビットに変換された第1フレーム画像データと、フレーム単位の入力画像データにおける上位mビットがカットされてnビットに変換された第2フレーム画像データと、が生成され、次いで、第1フレーム画像データにおける上位mビットを除くビット及び第2フレーム画像データにおける下位mビットを除くビットが、それぞれ1ビット右にシフトされるシフト演算が行われ、次いで、第1フレーム画像データ及び第2フレーム画像データに基づく画像が、入力画像データにおける同期信号の周波数の2倍のフレーム駆動周波数で、液晶表示部に出力され、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が弱められる。

したがって、1フレーム目及び2フレーム目に出力する信号値の差分を平均的に小さくできることとなって、チラツキの発生をより抑えて、液晶パネルが対応する階調以上の階調表示を擬似的に行うことができる液晶表示装置を提供することができる。

【0011】

請求項3に記載の発明によれば、フレーム単位の入力画像データにおける下位mビットがカットされてnビットに変換された第1フレーム画像データと、フレーム単位の入力画像データにおける上位mビットがカットされてnビットに変換された第2フレーム画像データと、が生成され、シフト演算手段により、生成手段により生成された第1フレーム画像データにおける上位mビットを除くビット及び第2フレーム画像データにおける下位mビットを除くビットが、それぞれ1ビット右にシフトされるシフト演算が行われ、出力制御手段により、シフト演算手段によりシフト演算された第1フレーム画像データ及び第2フレーム画像データに基づく画像が、入力画像データにおける同期信号の周波数の2倍のフレーム駆動周波数で、液晶表示部に出力され、バックライト制御手段により、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が弱められる。

したがって、1フレーム目及び2フレーム目に出力する信号値の差分を平均的に小さくできることとなって、チラツキの発生をより抑えて、液晶パネルが対応する階調以上の階調表示を擬似的に行うことができる液晶表示装置を提供することができる。

【発明を実施するための最良の形態】

【0012】

以下、本発明の実施の形態を、図面を参照しながら詳細に説明する。

本実施形態の液晶表示装置は、所定のデータ幅nビットの液晶表示部を備えている。本液晶表示装置では、1フレーム当たり(n+m)ビット(ここで、n及びmは、自然数)の入力画像データに対して、以下に説明する所定の信号処理を行うことで、nビットパネルが本来表示可能なビット数を超えた入力画像データのビット数(n+mビット)での階調表示を実現する。

【0013】

まず、本実施形態における液晶表示装置 100 の要部構成について説明する。図 1 は、本実施形態における液晶表示装置 100 の要部構成を例示するブロック図である。

【0014】

本液晶表示装置 100 は、例えば、図 1 に示すように、装置本体部 1 内に、放送信号を受信するアンテナ 2 と、アンテナ 2 により受信された放送信号から所定のチャンネルの放送信号を選局するチューナ 3 と、チューナ 3 により選局された放送信号を復調する復調部 4 と、復調部 4 により復調された放送信号を複数のストリームに分離する TS デコーダ 5 と、TS デコーダ 5 により分離された放送信号を復号するビデオデコーダ 6 及びオーディオデコーダ 7 と、オーディオデコーダ 7 により復号された音声信号に対して所定の処理を行う音声処理部 8 と、音声処理部 8 により処理された音声信号を出力する音声出力部 9 と、ビデオデコーダ 6 により復号された映像信号から同期信号を分離する同期分離回路 10 と、ビデオデコーダ 6 により復号された映像信号に対して所定の映像処理を行う映像処理部 11 と、映像処理部 11 により処理された映像信号を出力する液晶 (LCD :Liquid Crystal Display) 表示部 12 と、液晶表示部 12 を駆動するゲート線駆動部 13 及びデータ線駆動部 14 と、同期分離回路 10 により入力画像データから分離された同期信号の周波数を通倍する倍速変換部 15 と、液晶表示部 12 に備わるバックライト 122 を制御するバックライト制御部 16 と、各種操作を行うためのキー操作部 17 と、装置本体部 1 全体を統括制御する制御部 18 と、等を備えており、各部は制御バス 19 により接続されている。

10

【0015】

アンテナ 2 は、例えば、屋外において所定の方向に向けて配置され、図示しないテレビジョン放送局等から発信される高周波 (RF) のテレビジョン放送信号 (RF 信号) を受信する。

20

チューナ 3 は、例えば、図示は省略するが、高周波増幅回路と、局部発振回路及び混合回路から成る周波数変換回路と、を備えて構成されており、アンテナ 2 等により入力されたテレビジョン放送信号を、高周波増幅回路において増幅し、混合回路において局部発振回路から出力される局部発振信号と混合する。さらに、特定の周波数を選局するための制御部 18 からの制御出力に応じて、特定周波数帯の中間周波信号 (IF 信号) を受信し、当該中間周波信号に所定の処理を行って復調部 4 に出力する。

復調部 4 は、例えば、制御部 18 からの制御に基づいて、チューナ 3 から出力された中間周波信号に対してデジタル復調や誤り訂正などの処理を実行し、トランスポートストリーム (TS) を生成して、TS デコーダ 5 に出力する。

30

【0016】

TS デコーダ 5 は、復調部 4 から入力されたトランスポートストリームを、MPEG 2 (Moving Picture Experts Group 2) 規格下のビデオストリーム、オーディオストリーム及び PSI/SI (Program Specific Information/Service Information) 等のデータストリームに分離するとともに、当該ビデオストリームをビデオデコーダ 6 に、オーディオストリームをオーディオデコーダ 7 に出力し、さらに、PSI/SI 等のデータストリームを制御部 18 等に供給する。

ビデオデコーダ 6 は、TS デコーダ 5 から入力されたビデオストリームを復号し、逆 DCT 変換や動き補償制御等を行い、画像データ (入力画像データ) を生成して映像処理部 11 に出力する。また、オーディオデコーダ 7 は、TS デコーダ 5 から入力されたオーディオストリームを復号し、音声データを生成して音声処理部 8 に出力する。

40

【0017】

音声処理部 8 は、オーディオデコーダ 7 から入力された音声データに対して、D/A 変換等の各種処理を行い、音声信号を生成して音声出力部 9 に出力する。

音声出力部 9 は、例えば、スピーカ 9a 等を備え、音声処理部 8 から入力された音声信号に基づく音声を当該スピーカ 9a により出力させる。

【0018】

同期分離回路 10 は、ビデオデコーダ 6 により復号された映像信号から同期信号を分離し

50

、バックライト制御部 16 に送出する。

【0019】

映像処理部 11 は、例えば、図 2 に示すように、メモリ 111 と、データ処理部 112 と、選択部 113 と、バッファ 114 等を備えて構成され、ビデオデコーダ 6 から入力される入力画像データに対して所定の信号処理を行う。

【0020】

具体的には、映像処理部 11 では、まず初めに、入力される 1 フレーム当たり ($n+m$) ビットの入力画像データをメモリ 111 に書き込み、書き込みクロック周波数の 2 倍の読みだしクロック周波数で、書き込まれたデータを ($n+m$) ビット毎に 2 度読み出して、入力画像データを 2 倍に倍増する。

10

【0021】

データ処理部 112 には、メモリ 111 から読み出され、2 倍に倍増された入力画像データの各々を保持する第 1 フレームメモリ 1121 及び第 2 フレームメモリ 1122 が設けられている。データ処理部 112 は、まず、メモリ 111 から 1 度目に読み出されたフレーム単位の入力画像データにおける下位 m ビットをカットして n ビットに変換し、第 1 フレーム画像データを生成する。続いて、メモリ 111 から 2 度目に読み出されたフレーム単位の入力画像データにおける上位 m ビットをカットして n ビットに変換し、第 2 フレーム画像データを生成する。

次に、生成された n ビットの第 1 フレーム画像データにおける上位 m ビットを除いて、ビットの信号値を $1/2$ 化するシフト演算を行う。続いて、 n ビットの第 2 フレーム画像データにおける下位 m ビットを除いて、ビットの信号値を $1/2$ 化するシフト演算を行う。具体的には、データ処理部 112 は、制御部 18 からの制御に従って、($n+m$) ビットの入力画像データにおける下位 m ビットがカットされることにより生成された n ビットの第 1 フレーム画像データに対して、上位 m ビット以外の ($n-m$) ビットを 1 ビット右にシフトさせる。また、($n+m$) ビットの入力画像データにおける上位 m ビットがカットされることにより生成された n ビットの第 2 フレーム画像データに対して、下位 m ビット以外の ($n-m$) ビットを 1 ビット右にシフトさせる。このとき、第 1 フレーム画像データのシフト演算における桁あふれは切り上げし、第 2 フレーム画像データのシフト演算における桁あふれは切り捨てる。

20

【0022】

選択部 113 は、データ処理部 112 においてシフト演算が行われた第 1 フレーム画像データと、第 2 フレーム画像データを交互に選択し、バッファ 114 に出力する。

30

バッファ 114 は、データ処理部 112 から入力される第 1 フレーム画像データと、第 2 フレーム画像データを一時的に保持するとともに、倍速変換部 15 から出力される同期信号に基づいて、入力画像データにおける同期信号の周波数の 2 倍のフレーム駆動周波数で、液晶表示部 12 に出力する。

【0023】

液晶表示部 12 は、液晶パネル 121 を備え、映像処理部 11 から入力された映像信号に基づく映像を当該液晶パネル 121 に表示させる。

液晶表示部 12 に備わる液晶パネル 121 は、例えば、図示は省略するものの、ガラス基板と、このガラス基板に対して所定の間隔を隔てて配設された対向基板とを張り合わせ、これらガラス基板及び対向基板を 2 枚の偏光板で挟むとともに、ガラス基板及び対向基板の間に液晶層が封入された構成となっており、液晶パネル 121 の裏側にはバックライト 122 が配設されている。

40

ガラス基板の上には、複数の画素電極がマトリクス状に配設され、一方、当該画素電極に対向して対向基板上に対向電極が形成されている。各画素電極は、これを駆動する薄膜トランジスタ (TFT: Thin Film Transistor) を、マトリクス状のゲート線及びデータ線と接続されるように配設されており、画素電極に供給された画素電極電圧と、対向電極に供給された対向電極電圧との電位差によって、画素電極と対向電極との間に封入された領域の液晶層が配列方向を変え、偏光板と配向膜とともに動作して、背面側からの光を通過

50

／遮断させる液晶シャッターとして作用する。また、対応基板側にはRGBのカラーフィルタが設けられ、液晶パネル121においてカラー表示を行う。

【0024】

ゲート線駆動部13は、液晶表示部12におけるゲート線の各々の対応して設けられており、同一のゲート線上に連なる薄膜トランジスタをオンさせる電圧或いはオフさせる電圧をゲート線に供給する。

データ線駆動部14は、液晶表示部12におけるデータ線の各々に対応して設けられており、信号処理部から入力される映像データに応じた電圧を、ゲート線駆動部13から出力される同期信号と同期してデータ線に出力する。

このような液晶表示部12及び駆動部13、14において、ゲート線駆動部13により高電位の電圧を一のゲート線に供給するとともに、各データ線に、映像処理部11から出力されるデータに応じた電圧値の電圧を供給し、これを、上のゲート線から下のゲート線まで順に繰り返すことにより、1フレーム分の画像が液晶パネル121に表示されることとなる。

【0025】

倍速変換部15は、同期分離回路10により、入力画像データから分離された同期信号の周波数を逡倍するPLL回路を備え、例えば、同期信号の周波数を2倍の周波数に倍速変換し、バックライト制御部16と、映像処理部11に備わるバッファ114に出力する。

バックライト制御部16は、制御部18の制御に従い、倍速変換部15から出力される同期信号に基づく入力画像データの2倍のフレーム駆動周波数により、液晶表示部12に備わるバックライト122に対してバックライト制御信号を出力して、バックライト122を所定の輝度に点灯させるバックライト制御を行う。

【0026】

キー操作部17は、例えば、遠隔操作を行うためのリモートコントローラ（以下、「リモコン」と称する）に備わり、ユーザが各種指示を入力するための複数のキーを備えている。当該キー操作部17において、ユーザによるキーの押下操作が行われると、押下されたキーに対応する入力操作信号が出力され、この入力操作信号が制御部18において受信されると、制御部18により押下されたキーに対応する制御が実行されることとなる。

【0027】

制御部18は、例えば、CPU（Central Processing Unit）181、メモリ部182、ROM（Read Only Memory）183等を備えて構成されている。

【0028】

CPU181は、装置本体部1の各部から入力された入力信号や、リモコン等における各種キーの押下操作によって入力された入力操作信号等に応じて、ROM183に格納された各種プログラムを実行するとともに、実行にかかるプログラムに基づいて装置本体部1の各部に出力信号を出力することにより、液晶表示装置100の動作全般を統括制御する。

【0029】

メモリ部182は、例えば、RAM（Random Access Memory）等の揮発性メモリからなるワークエリア1821を備えており、CPU181によって各種プログラムが実行される際に生じる処理結果や、入力されたデータ等をこのワークエリア1821に記憶させる。

また、メモリ部182は、EPROM（Erasable Programmable ROM）等の不揮発性メモリからなるデータエリア1822を備えている。

【0030】

ROM183は、例えば、不揮発性メモリから成るプログラム格納エリアを有しており、具体的には、信号処理プログラム183a、出力制御プログラム183b、バックライト制御プログラム183c等を記憶している。

【0031】

信号処理プログラム183aは、例えば、CPU181に、1フレーム当たり（ $n+m$ ）

10

20

30

40

50

ビットの入力画像データに基づいて、当該入力画像データにおける下位 m ビットをカットして n ビットに変換された第1フレーム画像データと、フレーム単位の入力画像データにおける上位 m ビットをカットして n ビットに変換された第2フレーム画像データと、を生成する処理を行うとともに、生成された第1フレーム画像データにおける上位 m ビットを除くビット及び第2フレーム画像データにおける下位 m ビットを除くビットを、それぞれ1ビット右にシフトするシフト演算処理を映像処理部11に実行させる。

CPU181は、かかる信号処理プログラム183aを実行することにより、映像処理部11とともに生成手段及びシフト演算手段として機能する。

【0032】

ここで、図3を用いて、信号処理プログラム183aの実行において、上述した映像処理部11において行われる信号処理の具体例について説明する。

なお、以下の説明において、例えば、 $n=8$ 、 $m=2$ として、液晶表示装置100には、RGBの各信号を256段階で表現するデータ幅8ビットの液晶パネル121が備わるものとする。また、1フレーム当たり $(n+m)$ ビットの入力画像データは、10ビットのデータであるものとする。

【0033】

まず初めに、CPU181は、図3(a)に示すように、映像処理部11に1フレーム当たり10ビットの入力画像データ「0011101101」が入力されると、この入力画像データをメモリ111に書き込むとともに、書き込みクロック周波数の2倍の読みだしクロック周波数で2度読み出し、入力画像データを2倍のデータ「00111011011」(これを、「1つ目のデータ」とする)、「0011101101」(これを、「2つ目のデータ」とする)に倍増させ、各データをデータ処理部112に出力させる。

【0034】

次に、CPU181は、図3(b)に示すように、データ処理部112において、1つ目のデータ「0011101101」の下位2ビットをカットして8ビットに変換することにより、第1フレーム画像データ「00111011」を生成させる。さらに、2つ目のデータ「0011101101」における上位2ビットをカットして8ビットに変換し、第2フレーム画像データ「11101101」を生成させる。

【0035】

次いで、CPU181は、図3(c)に示すように、データ処理部112において、8ビットの第1フレーム画像データ「00111011」における上位2ビット以外の6ビットを、1ビット右にシフトさせるとともに、桁あふれは切り上げるシフト演算を行って、第1フレーム画像データを「00011110」に変換する。また、8ビットの第2フレーム画像データ「11101101」における下位2ビット以外の6ビットを、1ビット右にシフトさせるとともに、桁あふれは切り捨てるシフト演算を行って、第2フレーム画像データを「01110101」に変換する。

【0036】

出力制御プログラム183bは、信号処理プログラム183aの実行においてシフト演算された第1フレーム画像データ及び第2フレーム画像データに基づく画像を、入力画像データの周波数の2倍のフレーム駆動周波数で、液晶表示部12に出力する機能を実現させるためのプログラムである。

具体的には、CPU181は、上述した信号処理プログラム183aの実行において、シフト演算が行われた第1フレーム画像データと、第2フレーム画像データを、選択部113において交互に選択し、液晶表示部12に対して出力する。このとき、CPU181は、第1フレーム画像データ及び第2フレーム画像データを、一時的にバッファ114に蓄えるとともに、入力画像データから分離した同期信号の周波数の2倍のフレーム駆動周波数で、バッファ114から読み出して液晶表示部12に出力する。すなわち、例えば、入力画像データから分離された同期信号の周波数が60Hzである場合には、120Hzのフレーム駆動周波数で、第1フレーム画像データ及び第2フレーム画像データが交互に液晶表示部12に出力されることとなる。

10

20

30

40

50

CPU181は、かかる出力制御プログラム183bを実行することにより、出力制御手段として機能する。

【0037】

バックライト制御プログラム183cは、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度を、 $1/2^m$ とすることにより、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度を弱める機能を実現させるためのプログラムである。

具体的には、CPU181は、バックライト制御部16により、映像処理部11のバッファ114から出力される第1フレーム画像データ及び第2フレーム画像データの出力の切り替えに合わせて、バックライト122の点灯を制御する。例えば、上述のように $n=8$ 、 $m=2$ とした場合、CPU181は、データ幅8ビットの液晶パネル121を備える液晶表示部12に第1フレーム画像データを出力する時、バックライト制御部16により、100%のバックライト輝度でバックライト122を点灯させる。また、CPU181は、液晶表示部12に対する第2フレーム画像データを出力する時、バックライト制御部16により、第1フレーム画像出力時の4分の1の25%のバックライト輝度でバックライト122を点灯させる。これにより、液晶パネル121に表示される画像の画質が25%（すなわち、2ビット分）改善されることとなる。

CPU181は、かかるバックライト制御プログラム183cを実行することにより、バックライト制御手段として機能する。

【0038】

上述のように、本液晶表示装置100においては、映像処理部11において生成されてシフト演算が行われた第1フレーム画像データと、第2フレーム画像データを、順次切り替えて映像表示部に出力することにより、第1フレーム画像データ及び第2フレーム画像データで一画面を表示するとともに、第1フレーム画像データ出力時及び第2フレーム画像データ出力時のバックライト122の最大輝度を切り替える。これにより、液晶パネル121が本来表現可能な階調以上の階調表示が実現されることとなり、例えば、256階調表示を行う8ビットパネルにおいて、入力画像データに応じた10ビットでの階調（すなわち、1024階調）で画像が表示されることとなる。

【0039】

以上説明した本実施形態における映像表示装置は、1フレーム当たり $(n+m)$ ビット（ここで、 n 及び m は、自然数）の入力画像データに基づいて映像を表示するデータ幅 n ビットの液晶表示部12を備え、CPU181による信号処理プログラム183aの実行により、フレーム単位の入力画像データにおける下位 m ビットがカットされて n ビットに変換された第1フレーム画像データと、フレーム単位の入力画像データにおける上位 m ビットがカットされて n ビットに変換された第2フレーム画像データと、が生成され、生成された第1フレーム画像データにおける上位 m ビットを除くビット及び第2フレーム画像データにおける下位 m ビットを除くビットが、それぞれ右にシフトされるシフト演算が行われる。また、CPU181による出力制御プログラム183bの実行により、信号処理プログラム183aの実行によりシフト演算された第1フレーム画像データ及び第2フレーム画像データに基づく画像が、入力画像データにおける同期信号の周波数の2倍のフレーム駆動周波数で液晶表示部12に出力され、CPU181によるバックライト制御プログラム183cの実行により、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が、 $1/2^m$ とされることにより、第1フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が弱められる。

したがって、1フレーム目及び2フレーム目に出力する信号値の差分が平均的に小さくなるため、チラツキの発生をより抑えて、液晶パネル121が対応する階調以上の階調表示を擬似的に行うことができる液晶表示装置100を提供することができる。また、第1

10

20

30

40

50

フレーム画像データに基づく画像出力時のバックライト輝度に対して、第2フレーム画像データに基づく画像出力時のバックライト輝度が、 $1/2^m$ とされるため、液晶パネル121に表示される画像の階調を最も効果的に改善させることができる。

【0040】

また、本液晶表示装置100によれば、液晶駆動時に1フレーム目と2フレーム目に液晶パネル121に出力する信号値の差分が小さくなるため、液晶層をより高速に状態遷移させることができることとなり、液晶パネル121の応答速度が速くなり、駆動速度に対するマージンを増やすことができる。

さらに、本液晶表示装置100では、1フレーム目と2フレーム目にそれぞれ中間色を出力して輝度レベルを重ね合わせるにより画像表示を行っているため、ガンマ歪みの影響を軽減することができる。

10

【0041】

なお、本発明は、上記実施の形態に限られることなく、本発明の趣旨を逸脱しない範囲において、種々の改良並びに設計の変更を行っても良い。

【図面の簡単な説明】

【0042】

【図1】本実施形態における液晶表示装置の要部構成を例示するブロック図である。

【図2】映像処理部の要部構成を例示するブロック図である。

【図3】信号処理プログラムの実行に際して映像処理部において行われる信号処理を説明するための図である。

20

【符号の説明】

【0043】

- 100 液晶表示装置
- 11 映像処理部（生成手段、シフト演算手段）
- 12 液晶表示部
- 16 バックライト制御部（バックライト制御手段）
- 181 CPU（生成手段、シフト演算手段、出力制御手段、バックライト制御手段）
- 183a 信号処理プログラム（生成手段、シフト演算手段）
- 183b 出力制御プログラム（出力制御手段）
- 183c バックライト制御プログラム（バックライト制御手段）

30

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 5 0 J
	H 0 4 N 5/66	1 0 2 B
	H 0 4 N 5/66	1 0 2 Z

F ターム(参考)	2H093	NA16	NA53	NA55	NC21	NC28	NC34	NC44	NC49	NC50	ND06
		ND10									
	5C006	AA14	AF03	AF04	AF05	AF44	AF46	AF84	BF02	EA01	FA23
		FA56									
	5C058	AA06	AB03	BA07	BA09	BA29	BB25				
	5C080	AA10	BB05	DD06	EE29	FF07	GG15	GG17	JJ02		

要解决的问题：提供一种液晶显示装置，其中液晶面板可以以模拟的方式执行比相应的灰度更多的灰度显示而不产生更多的闪烁。在一种液晶显示装置100中，CPU 181包括转换成n位通过切割下的m位在一帧中每(N + M)的输入图像数据的比特，则帧中的第一帧图像数据通过切割所述输入图像数据的高m位，该位的低M位，但不包括所述第一帧的图像数据的高m位第二帧图像数据生成变换成n位的第二帧图像数据除了位右移一位，并输出到数据宽度为n位的液晶显示部12在输入图像数据的帧驱动频率的两倍，相对于基于第二帧图像数据的第一帧图像数据在图像输出时减弱背光亮度。点域1

