

【特許請求の範囲】

【請求項 1】

相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される第 1 の副画素電極と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される第 2 の副画素電極とが形成され、

10

前記第 2 の基板には前記第 1 及び第 2 の副画素電極に対向するコモン電極が形成され、
前記第 1 の副画素電極には前記スイッチング素子を介して第 1 の電圧が印加され、前記第 2 の副画素電極には前記第 1 の電圧よりも低い第 2 の電圧が印加されることを特徴とする液晶表示装置。

【請求項 2】

相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、

20

前記微細電極部の先端部のうち隣接する微細電極部と対向しない部分に切り欠きを有することを特徴とする液晶表示装置。

【請求項 3】

相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、

30

前記微細電極部の基端側の微細電極部間の領域の形状が、前記微細電極部間の領域の中心線に対し線対称となる形状であることを特徴とする液晶表示装置。

【請求項 4】

相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、

前記微細電極部の先端部のうち隣接する微細電極部と対向しない部分に切り欠きを有し、且つ前記微細電極部の基端側の微細電極部間の領域の形状が、前記微細電極部間の領域の中心線に対し線対称となる形状であることを特徴とする液晶表示装置。

40

【請求項 5】

相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には、

一方向に伸びるゲートバスラインと、

前記ゲートバスラインに交差する方向に伸びるデータバスラインと、

50

前記ゲートバスラインに並行する補助容量バスラインと、

前記ゲートバスライン及び前記データバスラインにより区画される画素領域毎に形成されたスイッチング素子と、

複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、液晶分子の配向方向が相互に異なる複数のドメイン制御領域を有し、前記第1のスイッチング素子に直結された第1の副画素電極と、

前記第1の副画素電極と同一の画素領域内に配置され、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、液晶分子の配向方向が相互に異なる複数のドメイン制御領域を有する第2の副画素電極と、

第1の絶縁膜を挟んで前記補助容量バスラインに対向する位置に配置された補助容量電極と、 10

前記スイッチング素子に接続され、前記第1及び第2の副画素電極のドメイン制御領域の境界部に対向する位置に配置されて、第2の絶縁膜を介して前記第2の副画素電極に容量結合する制御電極と、

前記補助容量バスラインに接続され、前記第1の絶縁膜を挟んで前記制御電極に対向する位置に配置された補助容量下部電極とを具備し、

前記第2の基板には前記第1及び第2の副画素電極に対向するコモン電極が形成されていることを特徴とする液晶表示装置。

【請求項6】

相互に対向して配置された第1及び第2の基板と、 20

前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、

前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、

前記画素電極は各領域毎に形成された複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記微細電極部の画素縁部の幅が、画素中央側の幅よりも広いことを特徴とする液晶表示装置。

【請求項7】

相互に対向して配置された第1及び第2の基板と、 30

前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、

前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、

前記画素電極には前記領域毎にその伸びる方向が相互に異なる2以上の微細電極部が設けられていることを特徴とする液晶表示装置。

【請求項8】

相互に対向して配置された第1及び第2の基板と、 40

前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、

前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、

前記画素電極は、データバスラインに直交する方向に伸びる複数の微細電極部により構成されていることを特徴とする液晶表示装置。

【請求項9】

相互に対向して配置された第1及び第2の基板と、

前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、

前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる 50

方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された第 1 及び第 2 の副画素電極とが形成され、

前記第 1 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とより構成され、前記スイッチング素子に直結されており、

前記第 2 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、容量結合を介して前記スイッチング素子に接続されており、

前記第 1 の副画素電極の微細電極部の幅が前記第 2 の副画素電極の微細電極部の幅よりも広いことを特徴とする液晶表示装置。 10

【請求項 10】

相互に対向して配置された第 1 及び第 2 の基板と、

前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、

前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された第 1 及び第 2 の副画素電極とが形成され、

前記第 1 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記スイッチング素子に直結されており、 20

前記第 2 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、容量結合を介して前記スイッチング素子に接続されており、

前記第 1 の副画素電極と前記第 2 の副画素電極との総面積に対する前記第 1 の副画素電極の面積比率が 10 乃至 70 % であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は MVA (Multi-domain Vertical Alignment) モードの液晶表示装置に関し、特に電圧印加時に液晶分子の倒れる方向を決定するポリマーが液晶層中に形成された液晶表示装置に関する。 30

【背景技術】

【0002】

一般的に、液晶表示装置は、2枚の基板の間に液晶を封入してなる液晶パネルと、液晶パネルの両側にそれぞれ配置された偏光板とにより構成されている。液晶パネルの一方の基板には画素毎に画素電極が形成されており、他方の基板には各画素共通のコモン電極が形成されている。画素電極とコモン電極との間に電圧を印加すると、電圧に応じて液晶分子の配向方向が変化し、その結果液晶パネル及びその両側の偏光板を透過する光の量が変化する。画素毎に印加電圧を制御することにより、液晶表示装置に所望の画像を表示することができる。 40

【0003】

従来から広く使用されている TN (Twisted Nematic) モードの液晶表示装置では、誘電率異方性が正の液晶を使用し、2枚の基板の間に液晶分子をツイスト配向させている。しかし、TN モードの液晶表示装置には視野角特性が十分でないという欠点がある。つまり、TN モードの液晶表示装置では、液晶パネルを斜め方向から見たときに色調やコントラストが著しく劣化し、極端な場合には明暗が反転してしまう。

【0004】

視野角特性が優れた液晶表示装置として、IPS (In-Plane Switching) モードの液晶表示装置や、MVA (Multi-domain Vertical Alignment) モードの液晶表示装置が知ら 50

れている。IPSモードの液晶表示装置では、一方の基板上に線状の画素電極及びコモン電極が交互に並んで配置されており、これらの画素電極とコモン電極との間に電圧を印加すると、電圧に応じて基板面に平行な面内で液晶分子の向きが変化する。

【0005】

しかし、IPSモードの液晶表示装置は、視野角特性は優れているものの、基板面に対し平行な方向に電圧を印加するので、画素電極及びコモン電極の上方の液晶分子の向きを制御することができない。そのため、IPSモードの液晶表示装置では、実質的な開口率が低く、強力なバックライトを使用しないと画面が暗くなってしまうという欠点がある。

【0006】

MVAモードの液晶表示装置では、一方の基板の上に画素電極が形成されており、他方の基板の上にコモン電極が形成されている。また、一般的なMVAモードの液晶表示装置では、コモン電極の上に斜め方向に伸びる誘電体からなる土手状の突起物が形成されており、画素電極には突起物に並行するスリットが設けられている。

10

【0007】

MVAモードの液晶表示装置では、電圧を印加していない状態では液晶分子が基板面に垂直な方向に配向しており、画素電極とコモン電極との間に電圧を印加すると、液晶分子は電圧に応じた角度で傾斜して配向する。このとき、画素電極に設けられたスリットや土手状の突起物により、1画素内に液晶分子の倒れる方向が相互に異なる複数の領域(ドメイン)が形成される。このように、1画素内に液晶分子の倒れる方向が相互に異なる複数の領域を形成することにより、良好な視野角特性を得ることができる。

20

【0008】

しかし、上述したMVAモードの液晶表示装置では、スリットや突起物により実質的な開口率が低下するため、IPSモードの液晶表示装置ほどではないものの、TNモードの液晶表示装置に比べて実質的な開口率が低く、強力なバックライトが必要である。そのため、この種のMVAモードの液晶表示装置は、低消費電力が要求されるノート型パソコンには殆ど採用されていない。

【0009】

特開2003-149647号公報には、上記の欠点を解消すべく開発されたMVAモードの液晶表示装置が開示されている。図1は、そのMVAモードの液晶表示装置を示す平面図である。なお、図1では2画素分の領域を示している。

30

【0010】

液晶パネルを構成する一方の基板の上には、水平方向(X軸方向)に伸びる複数のゲートバスライン11と、垂直方向(Y軸方向)に伸びる複数のデータバスライン12とが形成されている。これらのゲートバスライン11とデータバスライン12との間には絶縁膜(ゲート絶縁膜)が形成されており、ゲートバスライン11とデータバスライン12との間を電氣的に分離している。これらのゲートバスライン11及びデータバスライン12により区画される矩形の領域がそれぞれ画素領域となる。

【0011】

各画素領域には、TFT(薄膜トランジスタ)14と画素電極15とが形成されている。TFT14は、図1に示すように、ゲートバスライン11の一部をゲート電極としており、ゲート電極の上方にTFT14の活性層となる半導体膜(図示せず)が形成されている。また、この半導体膜のY軸方向の両側には、ドレイン電極14a及びソース電極14bが接続されている。TFT14のソース電極14bはデータバスライン12と電氣的に接続され、ドレイン電極14aは画素電極15と電氣的に接続されている。

40

【0012】

なお、本願では、TFTの活性層となる半導体膜に接続された2つの電極のうち、データバスラインに接続される電極をソース電極と呼び、画素電極に接続される電極をドレイン電極と呼んでいる。

【0013】

画素電極15は、例えばITO(Indium-Tin Oxide)等の透明導電体により形成されて

50

いる。この画素電極 15 には、電圧印加時の液晶分子の配向方向が 4 方向となるように、スリット 15 a が形成されている。すなわち、画素電極 15 は X 軸に平行な中心線及び Y 軸に平行な中心線を境界として 4 つの領域に分割されている。第 1 の領域（右上の領域）には X 軸に対し 45° の方向に伸びる複数のスリット 15 a が形成されており、第 2 の領域（左上の領域）には X 軸に対し 135° の方向に伸びる複数のスリット 15 a が形成されており、第 3 の領域（左下の領域）には X 軸に対し 225° の方向に伸びる複数のスリット 15 a が形成されており、第 4 の領域（右下の領域）には X 軸に対し 315° の方向に伸びる複数のスリット 15 a が形成されている。この画素電極 15 の上には、ポリイミドからなる垂直配向膜（図示せず）が形成されている。

【0014】

他方の基板には、ブラックマトリクス、カラーフィルタ及びコモン電極が形成されている。ブラックマトリクスは、例えば Cr（クロム）等の金属又は黒色樹脂からなり、ゲートバスライン 11、データバスライン 12 及び TFT 14 に対向する位置に配置されている。カラーフィルタには赤色、緑色及び青色の 3 種類があり、各画素毎にいずれか 1 色のカラーフィルタが配置されている。コモン電極は ITO 等の透明導電体からなり、カラーフィルタの上に形成されている。このコモン電極の上には、ポリイミドからなる垂直配向膜が形成されている。

【0015】

これらの 2 枚の基板はスペーサ（図示せず）を挟んで相互に対向して配置されており、両者の間に誘電率異方性が負の液晶が封入されて液晶パネルを構成している。以下、液晶パネルを構成する 2 枚の基板のうち、TFT が形成された基板を TFT 基板と呼び、TFT 基板に対向して配置される基板を対向基板と呼ぶ。

【0016】

図 1 に示す MVA モードの液晶表示装置では、画素電極 15 に電圧を印加していないときには液晶分子は基板面にほぼ垂直に配向する。そして、画素電極 15 に電圧を印加すると、図 1 中に模式的に示すように、液晶分子 10 はスリット 15 a の伸びる方向に傾斜し、1 画素内に液晶分子の傾斜方向が相互に異なる 4 つの領域（ドメイン）が形成される。これにより、斜め方向への光の漏れが抑制され、良好な視野角特性が確保される。

【0017】

ところで、図 1 に示す MVA モードの液晶表示装置において、画素電極 15 に電圧を印加した直後は、液晶分子 10 が内側（画素の中心に向う方向）に倒れるのか、外側（画素の外側に向う方向）に倒れるのかは決まっていない。初めにスリット 15 a の先端側（データバスライン 12 側）の液晶分子 10 の倒れる方向が画素電極 15 の端部の電界によって内側に決まり、その後液晶分子 10 の倒れる方向が画素の中央に向かって伝播していく。このため、1 画素内の全ての液晶分子 10 が所定の方向に倒れるまでに時間がかかり、応答時間が長くなるという欠点がある。

【0018】

前述の特開 2003 - 149647 号公報には、一对の基板間に重合成分（モノマー）を添加した液晶を封入し、画素電極とコモン電極との間に電圧を印加して液晶を所定の方向に配向させた後、紫外線を照射して重合成分を重合させて液晶層中にポリマーを形成することが記載されている。このようにして製造された液晶表示装置では、液晶層中のポリマーにより液晶分子の倒れる方向が決定されるので、画素電極とコモン電極との間に電圧を印加すると同時に画素内の全ての液晶分子が所定の方向に倒れ初め、応答時間が著しく短縮される。

【0019】

また、特開平 11 - 95221 号公報及び特開平 8 - 36186 号公報にも、液晶中に重合成分を添加することが記載されている。

【特許文献 1】特開 2003 - 149647 号公報

【特許文献 2】特開平 11 - 95221 号公報

【特許文献 3】特開平 8 - 36186 号公報

10

20

30

40

50

【発明の開示】

【発明が解決しようとする課題】

【0020】

一般的に、垂直配向(VA)モードの液晶表示装置では、正面から見たときの階調輝度特性が斜め方向から見たときの階調輝度特性と異なることが知られており、上述したMVAモードの液晶表示装置においても同様の欠点を有している。図2は、横軸に階調をとり、縦軸に透過率をとって、MVAモードの液晶表示装置における正面から見たときの階調輝度特性と方位角90°、極角60°の方向(斜め上側の方向)から見たときの階調輝度特性とを示す図である。なお、本願では、液晶パネルの中心を原点とし、視線を液晶パネルに投影してできる直線と液晶パネルのX軸とのなす角度を方位角と呼び、液晶パネルの法線と視線とのなす角度を極角と呼んでいる。また、図2では、黒から白までの間を256階調に分割している。各階調は画素電極に印加する電圧に対応しており、階調の値が大きいほど画素電極に印加される電圧が高くなる。更に、図2では、透過率を、白表示時の透過率(T_{white})を1としたときの相対値で示している。

10

【0021】

図2からわかるように、従来のMVAモードの液晶表示装置では、正面から見たときの階調透過率特性と斜め方向から見たときの階調透過率特性とが大きく異なるので、正面から見たときには良好な表示品質を得ることができるものの、斜め方向から見たときには表示品質が劣化するという欠点がある。特に、図2からわかるように従来のMVAモードの液晶表示装置では、正面から見たときの階調透過率特性に比べて斜め方向から見たときの階調透過率特性が大きくうねっており、中間階調表示のときに輝度差が小さくなる。このため、斜め方向から見たときに、正面から見たときに比べて画像が白っぽく見える現象(Wash out)が発生し、表示品質が劣化する。また、液晶の屈折率異方性には波長依存性があるため、正面から見たときと斜め方向から見たときとで色が変わってしまうこともある。

20

【0022】

更に、図1に示すような画素電極15のスリット15aはフォトリソグラフィ法により形成するが、フォトリソ膜の膜厚のばらつきやステップ露光時のわずかな露光量の差(ショットむら)によりスリット幅のばらつきが発生する。これにより、画素の光学特性にばらつきが発生して表示むらの原因となり、例えばパネル全面に中間階調表示を行ったときにタイル状のパターンが見えることがある。

30

【0023】

更にまた、実質的な開口率を向上し、消費電力をより一層低下させることが要望されている。更にまた、近年の液晶表示装置には、応答特性のより一層の向上が要望されている。

【0024】

以上から、本発明の目的は、実質的な開口率が高くノート型パソコンに適用可能であるとともに、斜め方向から見たときも表示品質が良好なMVAモードの液晶表示装置を提供することである。

【0025】

本発明の他の目的は、実質的な開口率をより一層向上できるMVAモードの液晶表示装置を提供することである。

40

【0026】

本発明の更に他の目的は、実質的な開口率が高くノート型パソコンに適用可能であるとともに、フォトリソグラフィ工程に起因する表示むらの発生を回避し、表示品質が良好なMVAモードの液晶表示装置を提供することである。

【0027】

本発明の更に他の目的は、実質的な開口率が高くノート型パソコンに適用可能であるとともに、応答特性が良好なMVAモードの液晶表示装置を提供することである。

【課題を解決するための手段】

50

【0028】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、前記第1の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される第1の副画素電極と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される第2の副画素電極とが形成され、前記第2の基板には前記第1及び第2の副画素電極に対向するコモン電極が形成され、前記第1の副画素電極には前記スイッチング素子を介して第1の電圧が印加され、前記第2の副画素電極には前記第1の電圧よりも低い第2の電圧が印加されることを特徴とする液晶表示装置により解決する。

10

【0029】

本発明においては、第2の副画素電極に、第1の副画素電極よりも低い電圧が印加される。このように、1つの画素内に印加電圧が相互に異なる複数の領域が存在すると、画面を斜め方向から見たときに白っぽくなる現象(Wash out)が抑制され、表示品質が向上する。

【0030】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、前記第1の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、前記微細電極部の先端部のうち隣接する微細電極部と対向しない部分に切り欠きを有することを特徴とする液晶表示装置により解決する。

20

【0031】

微細電極部とバスラインとの間の液晶分子は、微細電極部の伸びる方向と異なる方向に配向する。このため、微細電極部とバスラインとの間に暗部が発生し、実質的な開口率を低下させる原因となっている。微細電極部とバスラインとの間隔を小さくすることにより、暗部が発生する領域を小さくすることができ、実質的な開口率を向上させることができる。しかし、この場合は微細電極部とバスラインとの間の容量が大きくなり、クロストークによる表示品質の劣化を招く。

30

【0032】

ところで、微細電極部の先端部のうち隣接する微細電極と対向しない部分は、液晶分子を所定の方向に配向させるのに寄与していない一方、バスラインとの間の寄生容量を増やす要因となっている。そこで、本発明においては、微細電極部の先端部のうち隣接する微細電極と対向しない部分に切り欠きを設ける。これにより、クロストークの発生を抑制しつつ、実質的な開口率を向上させることができる。

【0033】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、前記第1の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、前記微細電極部の基端側の微細電極部間の領域の形状が、前記微細電極部間の領域の中心線に対し線対称となる形状であることを特徴とする液晶表示装置により解決する。

40

【0034】

上記のように、微細電極部の基端側の微細電極間の領域の形状を、微細電極部間の領域の中心線に対し線対称となる形状とすることにより、微細電極部の基端側の微細電極部間の領域の液晶分子を、微細電極部の伸びる方向に配向させることができる。これにより、暗部の発生が抑制され、実質的な開口率が向上する。

50

【0035】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、前記第1の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、前記微細電極部の先端部のうち隣接する微細電極部と対向しない部分に切り欠きを有し、且つ前記微細電極部の基端側の微細電極部間の領域の形状が、前記微細電極部間の領域の中心線に対し線対称となる形状であることを特徴とする液晶表示装置により解決する。

【0036】

本発明においては、微細電極部の基端側の微細電極部間の領域、及び微細電極部の先端側の微細電極部間の領域における液晶分子の配向の乱れを抑制するので、実質的な開口率をより一層向上させることができる。これにより、液晶表示装置のより一層の低消費電力化が可能となる。

【0037】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、前記第1の基板上には、一方向に伸びるゲートバスラインと、前記ゲートバスラインに交差する方向に伸びるデータバスラインと、前記ゲートバスラインに並行する補助容量バスラインと、前記ゲートバスライン及び前記データバスラインにより区画される画素領域毎に形成されたスイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、液晶分子の配向方向が相互に異なる複数のドメイン制御領域を有し、前記第1のスイッチング素子に直結された第1の副画素電極と、前記第1の副画素電極と同一の画素領域内に配置され、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、液晶分子の配向方向が相互に異なる複数のドメイン制御領域を有する第2の副画素電極と、第1の絶縁膜を挟んで前記補助容量バスラインに対向する位置に配置された補助容量電極と、前記スイッチング素子に接続され、前記第1及び第2の副画素電極のドメイン制御領域の境界部に対向する位置に配置されて、第2の絶縁膜を介して前記第2の副画素電極に容量結合する制御電極と、前記補助容量バスラインに接続され、前記第1の絶縁膜を挟んで前記制御電極に対向する位置に配置された補助容量下部電極とを具備し、前記第2の基板には前記第1及び第2の副画素電極に対向するコモン電極が形成されていることを特徴とする液晶表示装置により解決する。

【0038】

本発明においては、第1及び第2の副画素電極のドメイン制御領域の境界部に対向する位置に、制御電極と補助容量下部電極とが第1の絶縁膜を挟んで配置されている。これにより、画素電極に並列接続される補助容量の容量値が大きくなり、応答特性が向上する。

【0039】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、前記画素電極は各領域毎に形成された複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記微細電極部の画素縁部の幅が、画素中央側の幅よりも広いことを特徴とする液晶表示装置により解決する。

【0040】

このように、微細電極部の画素中央側の幅を画素縁部の幅よりも広くすることにより、フォトリソグラフィ工程に起因する表示むらの発生を回避することができる。

【0041】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された第1及び第2の副画素電極とが形成され、前記第1の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とより構成され、前記スイッチング素子に直結されており、前記第2の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、容量結合を介して前記スイッチング素子に接続されており、前記第1の副画素電極の微細電極部の幅が前記第2の副画素電極の微細電極部の幅よりも広いことを特徴とする液晶表示装置により解決する。

10

【0042】

このように、スイッチング素子に直結された第1の副画素電極の微細電極部の幅を、容量結合を介してスイッチング素子に接続された第2の副画素電極の微細電極部の幅よりも広くすることにより、フォトリソグラフィ工程に起因する表示むらの発生を回避することができる。

【0043】

上記した課題は、相互に対向して配置された第1及び第2の基板と、前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された第1及び第2の副画素電極とが形成され、前記第1の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記スイッチング素子に直結されており、前記第2の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、容量結合を介して前記スイッチング素子に接続されており、前記第1の副画素電極と前記第2の副画素電極との総面積に対する前記第1の副画素電極の面積比率が10乃至70%であることを特徴とする液晶表示装置により解決する。

20

【0044】

スイッチング素子に直結された第1の副画素電極の面積比率を10乃至70%の範囲内とすることにより、画面を斜め方向から見たときに白っぽくなる現象を抑制することができる。

30

【発明を実施するための最良の形態】**【0045】**

以下、本発明の実施形態について、添付の図面を参照して説明する。

【0046】

(第1の実施形態)

図3は本発明の第1の実施形態の液晶表示装置の平面図、図4は同じくその液晶表示装置の模式断面図である。なお、図3では、2画素分の領域を示している。

40

【0047】

液晶パネル100は、図4に示すように、TFT基板110と、対向基板130と、それらの間に封入された誘電率異方性が負の液晶からなる液晶層140とにより構成されている。この液晶パネル100の厚さ方向の両側には、それぞれ偏光板141a, 141bが配置されている。液晶層140中には、液晶中に添加した重合成分(モノマー又はオリゴマー)を紫外線照射により重合させて形成したポリマーが含まれている。

【0048】

TFT基板110には、図3に示すように、水平方向(X軸方向)に伸びる複数のゲートバスライン112と、垂直方向(Y軸方向)に伸びる複数のデータバスライン117とが形成されている。これらのゲートバスライン112及びデータバスライン117により

50

区画される矩形の領域がそれぞれ画素領域である。また、TFT基板110には、ゲートバスライン112と平行に配置されて画素領域の中央を横断する補助容量バスライン113が形成されている。本実施形態では、偏光板141a, 141bのうちの一方はその吸収軸をゲートバスライン112に平行にして配置され、他方はその吸収軸をデータバスライン117に平行にして配置される。

【0049】

各画素領域毎に、TFT118と、3つの副画素電極121a~121cと、制御電極119a, 119cと、補助容量電極119bとが形成されている。副画素電極121a~121cはITO等の透明導電体からなり、それぞれ電圧印加時の液晶分子の配向方向を規定するスリット122が設けられている。

10

【0050】

以下、図3の平面図及び図4の模式断面図を参照して、TFT基板110及び対向基板130の構造をより詳細に説明する。

【0051】

TFT基板110のベースとなるガラス基板111の上には、ゲートバスライン112及び補助容量バスライン113が形成されている。これらのゲートバスライン112及び補助容量バスライン113は、例えばAl(アルミニウム)-Ti(チタン)を積層してなる金属膜により形成される。

【0052】

ゲートバスライン112及び補助容量バスライン113の上には、例えばSiO₂又はSiN等からなる第1の絶縁膜(ゲート絶縁膜)114が形成されている。この第1の絶縁膜114の上の所定の領域には、TFT118の活性層となる半導体膜(例えば、アモルファスシリコン膜又はポリシリコン膜)115が形成されている。この半導体膜115の上には、SiN等からなるチャンネル保護膜116が形成されており、このチャンネル保護膜116の両側にはTFT118のドレイン電極118a及びソース電極118bが形成されている。

20

【0053】

また、第1の絶縁膜114の上には、TFT118のソース電極118bに接続されたデータバスライン117と、ドレイン電極118aに接続された制御電極119a, 119cと、補助容量電極119bとが形成されている。図4に示すように、補助容量電極119bは第1の絶縁膜114を挟んで補助容量バスライン113に対向する位置に形成されている。補助容量バスライン113、補助容量電極119b及びそれらの間の第1の絶縁膜114により、補助容量が構成される。また、制御電極119a, 119cは、Y軸に平行な画素領域の中心線に沿って形成されており、補助容量電極119bはX軸に平行な画素領域の中心線に沿って形成されている。

30

【0054】

これらのデータバスライン117、ドレイン電極118a、ソース電極118b、制御電極119a, 119c及び補助容量電極119bは、例えばTi/Al/Tiを積層してなる金属膜により形成される。

【0055】

これらのデータバスライン117、ドレイン電極118a、ソース電極118b、制御電極119a, 119c及び補助容量電極119bの上には、例えばSiNからなる第2の絶縁膜120が形成されている。この第2の絶縁膜120の上には、3つの副画素電極121a~121cが形成されている。図4に示すように、副画素電極121aは第2の絶縁膜120を介して制御電極119aと容量結合しており、副画素電極121cは第2の絶縁膜120を介して制御電極119cと容量結合している。また、副画素電極121bは、第2の絶縁膜120に設けられたコンタクトホール120aを介して補助容量電極119bと電氣的に接続されている。

40

【0056】

図3に示すように、副画素電極121aは画素領域の上側に配置されており、Y軸に平

50

行な中心線を境界として左右対称形の2つの領域(ドメイン制御領域)に分割されている。そして、右側の領域にはX軸に対しほぼ45°方向に伸びる複数のスリット122が形成されており、左側の領域にはX軸に対しほぼ135°方向に伸びる複数のスリット122が形成されている。

【0057】

副画素電極121bは画素領域の中央に配置されており、X軸に平行な中心線及びY軸に平行な中心線により4つの領域(ドメイン制御領域)に分割されている。右上の第1の領域にはX軸に対しほぼ45°の方向に伸びる複数のスリット122が形成されており、左上の第2の領域にはX軸に対しほぼ135°の方向に伸びる複数のスリット122が形成されており、左下の第3の領域にはX軸に対しほぼ225°の方向に伸びる複数のスリット122が形成されており、右下の第4の領域にはX軸に対しほぼ315°の方向に伸びる複数のスリット122が形成されている。

10

【0058】

副画素電極121cは画素領域の下側に配置されており、Y軸に平行な中心線を境界として左右対称形の2つの領域(ドメイン制御領域)に分割されている。そして、左側の領域にはX軸に対しほぼ225°の方向に伸びる複数のスリット122が形成されており、右下の領域にはX軸に対しほぼ315°の方向に伸びる複数のスリット122が形成されている。各副画素電極121a~121cのスリット122の幅は例えば3.5µmであり、スリット間の間隔(微細電極部の幅)は例えば6µmである。

【0059】

なお、本願明細書では、画素電極又は副画素電極のうち、スリット間の帯状の導体部分を微細電極部と呼び、微細電極部の基端側を相互に電氣的に接続する部分を接続電極部と呼んでいる。

20

【0060】

これらの副画素電極121a~121cの上には、ポリイミド等からなる垂直配向膜(図示せず)が形成されている。

【0061】

一方、対向基板130のベースとなるガラス基板131の一方の面側(図4では下側)には、ブラックマトリクス(遮光膜)132と、カラーフィルタ133と、コモン電極134とが形成されている。

30

【0062】

ブラックマトリクス132は、TFT基板110側のゲートバスライン112、データバスライン117及びTFT118に対向する位置に配置されている。カラーフィルタ133には、赤色、緑色及び青色の3種類があり、画素領域毎にいずれか1色のカラーフィルタが配置されている。隣接する赤色画素、緑色画素及び青色画素の3つの画素により1つのピクセルが構成され、種々の色の表示を可能としている。

【0063】

コモン電極134はITO等の透明導電体により形成され、カラーフィルタ133の上(図4では下側)に配置されている。このコモン電極134の上(図4では下側)には、ポリイミド等の垂直配向膜(図示せず)が形成されている。

40

【0064】

このように構成された本実施形態の液晶表示装置において、データバスライン117に表示信号を印加し、ゲートバスライン112に所定の電圧(走査信号)を印加すると、TFT118がオンになって制御電極119a, 119c及び補助容量電極119bに表示信号が伝達される。副画素電極121bはコンタクトホール120aを介して補助容量電極119bと接続されているため、副画素電極121bの電圧は表示信号の電圧と同じになる。

【0065】

一方、副画素電極121a, 121cには、制御電極119a, 119cとの間の容量値に応じた電圧が印加される。ここで、表示信号の電圧を V_0 とし、副画素電極121a

50

、121cと対向電極との間の容量値をC1、副画素電極121a、121cと制御電極119a、119cとの間の容量値をC2とすると、副画素電極121a、121cに印加される電圧V1は、 $V1 = V_0 \cdot C2 / (C1 + C2)$ となる。

【0066】

つまり、副画素電極121a、121cには、画素電極121bよりも低い電圧が印加され、1画素内に透過率-印加電圧特性(T-V特性)が異なる2つの領域が存在することになる。そして、各領域の透過率-印加電圧特性を合成したものが全体の透過率-印加電圧特性となる。このように、1画素内に透過率-印加電圧特性が異なる複数の領域を形成することにより、画面を斜めから見たときの表示品質の劣化が回避されることが知られている。

10

【0067】

本実施形態では、副画素電極121b(すなわち、容量結合を介さずにTFTに接続された副画素電極:以下、直結画素電極という)が配置された領域における透過率-印加電圧特性のしきい値と、副画素電極121a、121c(容量結合を介してTFTに接続された副画素電極:以下、容量結合画素電極という)が配置された領域における透過率-印加電圧特性のしきい値との差が1Vとなるように各容量値C1、C2を設定する。また、本実施形態では、副画素電極121b(直結画素電極)が配置された領域の面積と、副画素電極121a、121c(容量結合画素電極)が配置された領域の面積との比を、4:6としている。これらの容量値C1、C2値及び面積比は、所望の階調輝度特性に応じて適宜設定すればよい。

20

【0068】

図5は、横軸に階調をとり、縦軸に透過率をとって、本実施形態の液晶表示装置(実施例)の正面から見たときの透過率-印加電圧特性と、斜め方向から見たときの透過率-印加電圧特性とを示す図である。なお、図5には、図1に示す構造の従来例の液晶表示装置の斜め方向から見たときの透過率-印加電圧特性を示している。この図5からわかるように、本実施形態の液晶表示装置は、斜め方向から見たときの透過率-印加電圧特性のうねりが従来例の液晶表示装置に比べて小さい。このことから、本実施形態の液晶表示装置は、図1に示す従来例の液晶表示装置に比べて斜め方向から見たときの表示品質が改善されていることがわかる。

30

【0069】

なお、スリット122の伸びる方向が相互に異なる各領域の境界部分、すなわちX軸に平行な画素領域の中心線に沿った領域及びY軸に平行な画素領域の中心線に沿った領域では、電圧印加時に液晶分子がX軸又はY軸に平行な方向(すなわち、偏光板141a、141bの吸収軸と平行又は直交する方向)に配向するので、光が透過しない。本実施形態では、制御電極119a、119c及び補助容量電極119bを、この境界部分に設けているので、制御電極119a、119c及び補助容量電極119bを設けることによる開口率の低下を最小限にすることができる。

【0070】

以下、本実施形態の液晶表示装置の製造方法について説明する。

【0071】

まず、TFT基板110のベースとなるガラス基板111を用意する。そして、このガラス基板111の上に例えばAl(アルミニウム)/Ti(チタン)を積層してなる金属膜を形成し、この金属膜をフォトリソグラフィ法によりパターンニングして、ゲートバスライン112と、補助容量バスライン113とを形成する。この場合、例えばゲートバスライン112は、垂直方向に約300μmのピッチで形成する。

40

【0072】

次に、ガラス基板111の上側全面に例えばSiO₂又はSiN等の絶縁物からなる第1の絶縁膜(ゲート絶縁膜)114を形成する。そして、この第1の絶縁膜114の上の所定の領域に、TFT118の活性層となる半導体膜(アモルファスシリコン膜又はポリシリコン膜)115を形成する。

50

【0073】

次に、ガラス基板111の上側全面にSiN膜を形成し、フォトリソグラフィ法によりSiN膜をパターニングして、半導体膜115のチャンネルとなる領域の上にチャンネル保護膜116を形成する。

【0074】

次に、ガラス基板111の上側全面に不純物を高濃度に導入した半導体膜からなるオーミックコンタクト層(図示せず)を形成する。その後、ガラス基板111の上に例えばTi/Al/Tiをこの順で積層してなる金属膜を形成し、この金属膜及びオーミックコンタクト層をフォトリソグラフィ法によりパターニングして、データバスライン117、ドレイン電極118a、ソース電極118b、制御電極119a, 119c及び補助容量電極119bを形成する。この場合、例えばデータバスライン117は、水平方向に約100μmのピッチで形成する。

10

【0075】

次に、ガラス基板111の上側全面に例えばSiO₂又はSiN等の絶縁物からなる第2の絶縁膜120を形成する。そして、この第2の絶縁膜120に、補助容量電極119bに到達するコンタクトホール120aを形成する。

【0076】

次に、ガラス基板111の上側全面にITOをスパッタリングして、ITO膜を形成する。このITO膜は、コンタクトホール120aを介して補助容量電極119bと電気的に接続される。その後、ITO膜をフォトリソグラフィ法によりパターニングして、副画素電極121a~121cを形成する。これらの副画素電極121a~121cには、前述したように斜め方向に伸びるスリット122を形成する。

20

【0077】

次いで、ガラス基板111の上側全面にポリイミドを塗布して配向膜を形成する。このようにして、TFT基板110が完成する。

【0078】

次に、対向基板130の製造方法について説明する。

【0079】

まず、対向基板130のベースとなるガラス基板131を用意する。そして、このガラス基板131の所定の領域上に、Cr(クロム)又は黒色樹脂によりブラックマトリクス132を形成する。このブラックマトリクス132は、例えばTFT基板110側のゲートバスライン112及びソースバスライン117に対向する位置に形成する

30

次に、赤色感光性樹脂、緑色感光性樹脂及び青色感光性樹脂を使用して、ガラス基板131の上に赤色、緑色及び青色のカラーフィルタ133を形成する。

【0080】

次いで、ガラス基板131の上側全面にITOをスパッタリングしてコモン電極134を形成した後、コモン電極134の上にポリイミドを塗布して配向膜を形成する。このようにして、対向基板130が完成する。

【0081】

このようにして製造したTFT基板110と対向基板130とを相互に対向させて配置し、両者の間に誘電率異方性が負の液晶を封入して液晶パネル100とする。液晶には、予め重合成分として例えば光官能基を有する重合成分(ジアクリレート又はメタクリレート等)を、液晶に対し0.3wt%添加しておく。また、TFT基板110と対向基板130との間隔(セルギャップ)は例えば3.5~4μmとする。

40

【0082】

次いで、ゲートバスライン112に所定の信号を印加して各画素のTFT118をオン状態にし、更にデータバスライン117に所定の電圧を印加する。これにより、副画素電極121a~121cとコモン電極134との間に電圧が印加され、画素内の液晶分子が所定の方向に配向する。液晶分子の配向が十分に安定した後、紫外線を照射して液晶中のモノマーを重合させる。このようにして液晶層中に形成されたポリマーにより、電圧印加

50

時に液晶分子が倒れる方向が決定される。

【0083】

その後、液晶パネル100の厚さ方向の両側にそれぞれ偏光板141a, 141bを配置し、更に駆動回路及びバックライトを取り付ける。このようにして、本実施形態の液晶表示装置が完成する。

【0084】

(第2の実施形態)

図6は本発明の第2の実施形態の液晶表示装置を示す平面図である。なお、図6において、図3と同一物には同一符号を付してその詳しい説明は省略する。

【0085】

本実施形態においては、1つの画素領域内に、2つの副画素電極152a, 152bが形成されている。副画素電極152a(直結画素電極)は画素領域内の上側の領域に配置されており、X軸に平行な中心線及びY軸に平行な中心線により4つの領域(ドメイン制御領域)に分割されている。右上の第1の領域にはX軸に対しほぼ45°の方向に伸びる複数のスリット153が形成されており、左上の第2の領域にはX軸に対しほぼ135°の方向に伸びる複数のスリット153が形成されており、左下の第3の領域にはX軸に対しほぼ225°の方向に伸びる複数のスリット153が形成されており、右下の第4の領域にはX軸に対しほぼ315°の方向に伸びる複数のスリット153が形成されている。

【0086】

副画素電極152b(容量結合画素電極)は、画素領域内の下側の領域に配置されている。副画素電極152bの面積は副画素電極152aよりも大きく、副画素電極152aと同様にX軸に平行な中心線及びY軸に平行な中心線により4つの領域(ドメイン制御領域)に分割されている。そして、右上の第1の領域にはX軸に対しほぼ45°の方向に伸びる複数のスリット153が形成されており、左上の第2の領域にはX軸に対しほぼ135°の方向に伸びる複数のスリット153が形成されており、左下の第3の領域にはX軸に対しほぼ225°の方向に伸びる複数のスリット153が形成されており、右下の第4の領域にはX軸に対しほぼ315°の方向に伸びる複数のスリット153が形成されている。

【0087】

副画素電極152a, 152bの下方には、Y軸に平行な画素領域の中心線に沿って伸びる制御電極151aが形成されている。この制御電極151aはTFT118のドレイン電極と電氣的に接続されている。

【0088】

また、副画素電極152aの下方には、X軸に平行な副画素電極152aの中心線に沿って補助容量バスライン113及び補助容量電極151bが形成されている。補助容量バスライン113はゲートバスライン112と同じ層(レイヤー)に形成されている。また、補助容量電極151bは制御電極151aと同じ層に形成され、制御電極151aと接続されている。補助容量バスライン113と補助容量電極151bとの間には第1の絶縁膜(図4の絶縁膜114に相当)が形成されており、この第1の絶縁膜と補助容量バスライン113及び補助容量電極151bとにより補助容量を構成している。また、補助容量電極151bは、第2の絶縁膜(図4の絶縁膜120に相当)に形成されたコンタクトホール154を介して副画素電極152aと電氣的に接続されている。

【0089】

更に、副画素電極152bの下方には、X軸に平行な副画素電極152bの中心線に沿って制御電極151cが形成されている。この制御電極151cも制御電極151aと同じ層(レイヤー)に形成され、制御電極151aと電氣的に接続されている。また、この制御電極151cは、第2の絶縁膜を介して副画素電極152bに容量結合している。

【0090】

対向基板の構造は第1の実施形態と基本的に同じであるので、ここでは説明を省略する。また、本実施形態においても、TFT基板と対向基板の間にはジアクリレート等の重

10

20

30

40

50

合成分を添加した液晶を封入し、画素電極（副画素電極 152a, 152b）とコモン電極との間に電圧を印加して液晶分子を所定の方向に配向させた後、紫外線を照射して重合成分を重合させ、液晶層中にポリマーを形成している。

【0091】

本実施形態においても、第1の実施形態と同様に1画素内に透過率 - 印加電圧特性が異なる2つの領域を設けているので、画面を斜め方向から見たときの表示品質の劣化が回避されるという効果を奏する。

【0092】

また、本実施形態では、X軸に平行な副画素電極 152a の中心線に沿って補助容量バスライン 113 及び補助容量電極 151b を形成している。この部分はドメインの境界となる部分であり、電圧印加時に液晶分子がX軸と平行な方向に倒れるので、仮に補助容量バスライン 113 及び補助容量電極 151b がなくても、この部分では光は透過しない。従って、補助容量バスライン 113 及び補助容量電極 151b を形成することによる透過率の低下が回避される。また、本実施形態においては、補助容量電極 151b の長さ及び幅を調整することにより補助容量の容量値を調整することが可能であり、補助容量の容量値の設計自由度が高いという利点もある。

【0093】

これと同様に、X軸に平行な副画素電極 152b の中心線に沿って制御電極 151c を形成している。また、制御電極 151c の長さ及び幅を調整することにより、制御電極 151a, 151c と副画素電極 152b との間の結合容量値を調整することが可能であり、結合容量値の設計自由度が高いという利点もある。

【0094】

（第3の実施形態）

図7は本発明の第3の実施形態の液晶表示装置を示す平面図である。図7において、図3と同一物には同一符号を付してその詳しい説明は省略する。

【0095】

本実施形態においても、1つの画素領域内に2つの副画素電極 162a, 162b が形成されている。副画素電極 162a（直結画素電極）は画素領域内の上側の領域に配置されており、X軸に平行な中心線及びY軸に平行な中心線により4つの領域（ドメイン制御領域）に分割されている。右上の第1の領域にはX軸に対しほぼ45°の方向に伸びる複数のスリット 163 が形成されており、左上の第2の領域にはX軸に対しほぼ135°の方向に伸びる複数のスリット 163 が形成されており、左下の第3の領域にはX軸に対しほぼ225°の方向に伸びる複数のスリット 163 が形成されており、右下の第4の領域にはX軸に対しほぼ315°の方向に伸びる複数のスリット 163 が形成されている。

【0096】

副画素電極 162b（容量結合画素電極）は画素領域内の下側の領域に配置されている。副画素電極 162b の面積は副画素電極 162a よりも大きく、副画素電極 162a と同様にX軸に平行な中心線及びY軸に平行な中心線により4つの領域（ドメイン制御領域）に分割されている。そして、右上の第1の領域にはX軸に対しほぼ315°の方向に伸びる複数のスリット 163 が形成されており、左上の第2の領域にはX軸に対しほぼ225°の方向に伸びる複数のスリット 163 が形成されており、左下の第3の領域にはX軸に対しほぼ135°の方向に伸びる複数のスリット 163 が形成されており、右下の第4の領域にはX軸に対しほぼ45°の方向に伸びる複数のスリット 163 が形成されている。

【0097】

副画素電極 162a, 162b の下方には、Y軸に平行な画素領域の中心線に沿って制御電極 161a が形成されている。この制御電極 161a は、TF T 118 のドレイン電極 118a と電氣的に接続されている。

【0098】

10

20

30

40

50

また、副画素電極 1 6 2 a の下方には、X 軸に平行な副画素電極 1 6 2 a の中心線に沿って補助容量バスライン 1 1 3 及び補助容量電極 1 6 1 b が形成されている。補助容量バスライン 1 1 3 はゲートバスライン 1 1 2 と同じ層に形成されている。また、補助容量電極 1 6 1 b は制御電極 1 6 1 a と同じ層に形成され、制御電極 1 6 1 a と電氣的に接続されている。補助容量バスライン 1 1 3 と補助容量電極 1 6 1 b との間には第 1 の絶縁膜（図 4 の絶縁膜 1 1 4 に相当）が形成されており、補助容量バスライン 1 1 3、補助容量電極 1 6 1 b 及びそれらの間の第 1 の絶縁膜により補助容量を構成している。補助容量電極 1 6 1 b は、第 2 の絶縁膜（図 4 の絶縁膜 1 2 0 に相当）に形成されたコンタクトホール 1 6 4 を介して副画素電極 1 6 2 a と電氣的に接続されている。

【0099】

10

更に、副画素電極 1 6 2 b の端部の下方には制御電極 1 6 1 c が形成されている。この制御電極 1 6 1 c も制御電極 1 6 1 a と同じ層に形成され、制御電極 1 6 1 a と電氣的に接続されている。この制御電極 1 6 1 c は、第 2 の絶縁膜を介して副画素電極 1 6 2 b に容量結合している。

【0100】

本実施形態においても、対向基板の構造は第 1 の実施形態と基本的に同じであるので、ここでは対向基板の説明を省略する。また、本実施形態においても、TFT 基板と対向基板の間にはジアクリレート等の重合成分を添加した液晶を封入し、画素電極（副画素電極 1 6 2 a、1 6 2 b）とコモン電極との間に電圧を印加して液晶分子を所定の方向に配向させた後、紫外線を照射して重合成分を重合させている。

20

【0101】

前述した第 2 の実施形態（図 6 参照）では、副画素電極 1 5 2 a と副画素電極 1 5 2 b との間の液晶分子が電圧印加時に X 軸に平行な方向に傾斜するので、副画素電極 1 5 2 a と副画素電極 1 5 2 b との間に暗線が発生する。一方、本実施形態においては、2 つの副画素電極 1 6 2 a、1 6 2 b の間隙がその近傍のスリット 1 6 3 と同じ方向に延在しているので、副画素電極 1 6 2 a、1 6 2 b 間の液晶分子が電圧印加時にスリット 1 6 3 と同じ方向に傾斜する。これにより、副画素電極 1 6 2 a、1 6 2 b 間には暗線が発生せず、実質的な開口率が向上する。

【0102】

また、本実施形態においても、第 1 の実施形態と同様に 1 画素内に透過率 - 印加電圧特性が異なる 2 つの領域を設けているので、画面を斜め方向から見たときの表示品質の劣化が回避されるという効果を奏する。

30

【0103】

（第 4 の実施形態）

図 8 は、本発明の第 4 の実施形態の液晶表示装置を示す平面図である。

【0104】

本実施形態においては、図 8 に示すように、データバスライン 1 7 7 が、X 軸に対しほぼ 45° 又は 315° の方向に屈曲したジグザグの形状に形成されている。但し、ゲートバスライン 1 2 2 は、第 1 ~ 第 3 の実施形態と同様に、X 軸に平行に形成されている。

【0105】

40

これらのゲートバスライン 1 2 2 及びデータバスライン 1 7 7 により区画される画素領域毎に、3 つの副画素電極 1 7 2 a、1 7 2 b、1 7 2 c と、TFT 1 1 8 とが形成されている。本実施形態においても、TFT 1 1 8 はゲートバスライン 1 2 2 の一部をゲート電極としており、ゲートバスライン 1 2 2 を挟んでドレイン電極 1 1 8 b 及びソース電極 1 1 8 a が相互に対向して配置されている。副画素電極 1 7 2 a ~ 1 7 2 c の下方には、画素領域の中心線に沿って屈曲した形状の制御電極 1 7 1 が形成されている。この制御電極 1 7 1 は、第 1 の絶縁膜（図 3 の絶縁膜 1 1 4 に相当）上に形成されており、TFT 1 1 8 のドレイン電極 1 1 8 b と電氣的に接続している。

【0106】

副画素電極 1 7 2 a（容量結合画素電極）は、その中心線により 2 つの領域（ドメイン

50

制御領域)に分割されている。そして、右側の領域にはX軸に対しほぼ 315° の方向に伸びるスリット173が設けられており、左側の領域にはX軸に対しほぼ 135° の方向に伸びるスリット173が設けられている。

【0107】

副画素電極172b(直結画素電極)は、画素領域の中央の屈曲した部分に配置されており、X軸に対しほぼ 45° の方向に伸びるスリット173が形成された第1の領域と、X軸に対しほぼ 135° の方向に伸びるスリット173が形成された第2の領域と、X軸に対しほぼ 225° の方向に伸びるスリット173が形成された第3の領域と、X軸に対しほぼ 315° の方向に伸びるスリット173が形成された第4の領域とに分割されている。この副画素電極172bは第2の絶縁膜(図3の絶縁膜120に相当)に設けられた10
コンタクトホール174を介して制御電極171に電氣的に接続されている。

【0108】

また、副画素電極172c(容量結合画素電極)は、その中心線により2つの領域(ドメイン制御領域)に分割されている。そして、右側の領域にはX軸に対しほぼ 45° の方向に伸びるスリット173が設けられており、左側の領域にはX軸に対しほぼ 225° の方向に伸びるスリット173が設けられている。副画素電極172a, 172cは、第2の絶縁膜を介して制御電極171と容量結合している。

【0109】

本実施形態においても、対向基板の構造は第1の実施形態と基本的に同じであるので、ここでは対向基板の説明を省略する。また、本実施形態においても、TFI基板と対向基板との間にはジアクリレート等の重合成分を添加した液晶を封入し、画素電極(副画素電極172a~172c)とコモン電極との間に電圧を印加して液晶分子を所定の方向に配向させた後、紫外線を照射して重合成分を重合させている。20

【0110】

第1~第3の実施形態では、副画素電極のスリットがX軸に対し 45° 、 135° 、 225° 及び 315° の方向に伸びており、液晶分子はスリットと同じ方向に傾斜する。しかし、副画素電極の端部では電気力線が外側に向かって発生するため、副画素電極とデータバスラインとの間の液晶分子はX軸に平行な方向に倒れる。一方、液晶パネルを挟む2枚の偏光板のうち的一方は吸収軸をX軸に平行に配置され、他方は吸収軸をY軸に平行に配置される。この場合、第1~第3の実施形態の液晶表示装置では、副画素電極とデータバスラインとの間に暗部が発生し、実質的な開口率が低下してしまう。30

【0111】

そこで、本実施形態においては、図8に示すように予めデータバスライン177をゲートバスライン122に対しほぼ 45° 又は 315° の方向に延在させて、電圧印加時に副画素電極172a~172cとデータバスライン177との間の液晶分子を偏光板の偏光軸に対し 45° の方向に倒れるようにしている。従って、副画素電極172a~172cとデータバスライン177との間に暗部が発生しなくなり、第1~第3の実施形態に比べて実質的な開口率が向上し、より一層明るい表示が可能になるという効果を奏する。実際に本実施形態に係る液晶表示装置を製造してその透過率を調べたところ、図3に示す構造の液晶表示装置に比べて透過率が約5%向上した。40

【0112】

本実施形態の液晶表示装置においても、1画素内に透過率-印加電圧特性が異なる複数の領域が形成されているため、画面を斜め方向から見たときの表示品質が向上するという効果が得られる。

【0113】

(第5の実施形態)

図9は、本発明の第5の実施形態の液晶表示装置を示す平面図である。本実施形態が第4の実施形態と異なる点は副画素電極の形状が異なることにあり、その他の構造は第4の実施形態と同様であるので、図9において図8と同一物には同一符号を付してその詳しい説明は省略する。

【0114】

図8に示す第4の実施形態の液晶表示装置では、副画素電極172a~172cに多くのスリット173を形成している。これらのスリット173はフォトリソグラフィ法により形成される。すなわち、副画素電極172a~172cとなるITO膜の上にフォトレジストを塗布し、その後ステップ露光した後に現像処理を施し、残存したフォトレジスト膜をマスクとしてITO膜をエッチングすることにより形成される。しかし、スリット173は微細であるので、フォトレジスト膜の膜厚のばらつきやステップ露光時のわずかな露光量の差(ショットむら)によりスリット幅のばらつきが発生し、それにより光学特性が影響されて表示品位が低下することが考えられる。

【0115】

そこで、第5の実施形態では、副画素電極182a~182c(第4の実施形態の副画素電極172a~172cに対応)の端部及び屈曲部のみにスリット183を形成している。本実施形態の液晶表示装置は、液晶中に添加した重合成分(モノマー)を重合する際に、第4の実施形態の液晶表示装置に比べて電圧を印加してから液晶分子が所定の方向に配向するまでの時間が長くなる。しかしながら、実使用時には液晶層中のポリマーにより液晶分子の配向方向が決定されているので、第4の実施形態の液晶表示装置と同等の応答特性が得られる。

【0116】

(第6の実施形態)

以下、本発明の第6の実施形態について説明する。

【0117】

前述したように、図1に示す液晶表示装置では、フォトリソグラフィ工程に起因してスリット幅のばらつきが発生し、中間階調表示を行うとタイル状のパターンが見えることがある。本願発明者等は、このような問題を解消すべく種々実験・研究を行った。その結果、液晶層の厚さ(セルギャップ)をd、スリット間の導体部分(すなわち微細電極部)の幅をL、スリット幅をSとしたときに、下記(1)式を満足するようにd、L及びSの値を設定することにより、フォトリソグラフィ工程に起因する表示むらを防止できるとの知見を得た。

【0118】

【数1】

$$L+d-S \geq 4 \mu\text{m} \quad \dots (1)$$

【0119】

例えば、液晶層の厚さdを4 μm とし、微細電極部の幅Lを6 μm とし、スリット幅Sを3.5 μm とすればよい。

【0120】

実際に上記の条件で液晶表示装置を製造したところ、タイル状のパターンの発生を防止できることが確認された。しかしながら、白表示時の輝度が低下するという新たな問題が発生した。これは、以下の理由によるものと考えられる。

【0121】

画素電極とコモン電極との間に電圧を印加すると、液晶分子(誘電率異方性が負の液晶分子)は、画素電極から発生する電気力線に直交する方向に倒れようとする。図10に示すように、微細電極部201の先端側(データバスライン202側)の液晶分子203は、電圧印加と同時に画素の中心に向かって倒れる。また、スリット204及び微細電極部201の上では、互いに逆方向に倒れようとする液晶分子203がぶつかり合い、最終的には微細電極部201の先端部の液晶分子203の影響を受けて、これらの液晶分子203はスリット204の伸びる方向に倒れる。

【0122】

しかし、微細電極部201の先端部とデータバスライン202との間の液晶分子203は電圧印加時にデータバスライン202に対しほぼ垂直な方向に倒れるので、この部分に

10

20

30

40

50

暗部が発生する。微細電極部 201 の幅を広く（例えば 6 μm ）すると、暗部となる領域が増えてしまうため、輝度が低下してしまう。

【0123】

暗部となる領域を小さくするためには、微細電極部 201 を伸ばして微細電極部 201 とデータバスライン 202 との間隔を小さくすることが考えられる。しかし、単に微細電極部 201 とデータバスライン 202 との間隔を小さくしただけでは、微細電極部 201 とデータバスライン 202 との間の寄生容量が大きくなり、クロストークが発生して表示品質の劣化を招いてしまう。すなわち、輝度の改善とクロストークの抑制とはトレードオフの関係にある。

【0124】

本願発明者等は、図 10 に示す形状の画素電極を有する液晶表示装置における液晶分子の配向状態を詳細に観察した。その結果、微細電極部 201 の先端部のうち対向する微細電極部 201 がない部分（図 10 に A で示す部分）では、液晶分子 203 はデータバスライン 202 に対しほぼ垂直に倒れていることが判明した。この微細電極部 203 の先端部分は、データバスライン 202 に近いために寄生容量を大きくする要因となっている。

【0125】

そこで、本実施形態においては、図 11 に示すように、微細電極部 215 b とデータバスライン 212 との間隔を小さくするとともに、微細電極部 215 b の先端部であって液晶分子をスリット 215 a の方向に配向させるのに寄与していない部分、すなわち対向する微細電極部がない部分（図 11 中に円で囲んだ部分）に切り欠きを設けて、寄生容量の増加を回避する。これにより、白表示時の透過率が向上し省電力化が可能になるとともに、表示品質の劣化が回避される。

【0126】

なお、図 11 において、211 はゲートバスライン、212 はデータバスライン、214 は TFT、215 は画素電極を示している。また、図 11 の拡大図中の一点鎖線は、従来の MVA モードの液晶表示装置における微細電極部の先端位置を示している。

【0127】

フォトリソグラフィ工程で先端が鋭角の微細電極部を形成することは極めて困難であり、通常は微細電極部の先端が丸みを帯びてしまう。しかも、フォトリソグラフィ工程におけるわずかな条件の変化により丸みの程度にばらつきが発生し、光学特性のばらつきの原因となる。このため、設計時において、微細電極部の先端形状を所定の曲率の円弧状又は多角形状としておくことが好ましい。

【0128】

また、本願発明者等は、図 10 に示す形状の画素電極を有する液晶表示装置における液晶分子の配向状態を更に観察した結果、スリット 204 の基端部（図 10 に B で示す部分）の近傍では、液晶分子 203 が 45° 方向に倒れないため、白輝度が低下する要因となっていることが判明した。これは、以下の理由によると考えられる。

【0129】

画素電極の幹部（各微細電極部を相互に接続する部分：すなわち接続電極 205）は、ゲートバスライン 202 に平行に形成されている。この接続電極 205 と微細電極部 201 とに挟まれた領域 B の液晶分子 203 は、接続電極 205 及び微細電極部 201 から発生する電気力線に直交する方向に倒れようとしてぶつかり合い、最終的には両者のつりあいとれる方向、すなわち接続電極 205 と微細電極部 201 とのなす角を 2 等分する線の方向に倒れる。この方向は、スリット 204 の伸びる方向からずれているため、白表示時における透過率が低くなる。

【0130】

そこで、本実施形態では、スリットの基端部の形状を、スリットの中心線に対し線対称となる形状とする。具体的には、例えば図 12 に示すように、スリット 215 a の基端側の形状を直方形としたり、図 13 に示すように二等辺三角形とする。これにより、スリット 215 a の基端部の液晶分子 203 がスリット 215 a の中心線の方向に倒れるように

10

20

30

40

50

なり、輝度が向上する。

【0131】

以下、本実施形態の液晶表示装置を実際に製造し、その特性を調べた結果について、比較例と比較して説明する。なお、これらの実施例及び比較例の液晶表示装置において、対向基板の構造は第1の実施形態の液晶表示装置と同様である。また、TFT基板と対向基板との間には、ジアクリレートを添加した液晶（誘電率異方性が負の液晶）を封入し、その後画素電極とコモン電極との間に所定の電圧を印加した状態で紫外線を照射して、液晶層中にポリマーを形成している。また、液晶パネルの両側にはそれぞれ偏光板を配置している。

【0132】

（比較例1）

図1に示すような画素電極を有する液晶表示装置を製造した。この比較例1の液晶表示装置の液晶層の厚さ d は $3.8\ \mu\text{m}$ 、微細電極部の幅 L は $3\ \mu\text{m}$ 、スリット幅 S は $3.5\ \mu\text{m}$ である。 $L + d - S$ の値は $3.3\ \mu\text{m}$ となり、前述の(1)式を満足していない。この比較例1の液晶表示装置の全面に中間階調の表示を行ったところ、タイル状のパターンが観察された。

10

【0133】

（比較例2）

図1に示すような画素電極を有する液晶表示装置を製造した。この比較例2の液晶表示装置の液晶層の厚さ d は $4\ \mu\text{m}$ 、微細電極部の幅 L は $3\ \mu\text{m}$ 、スリット幅 S は $3.5\ \mu\text{m}$ である。 $L + d - S$ の値は $3.5\ \mu\text{m}$ となり、前述の(1)式を満足していない。この比較例2の液晶表示装置の全面に中間階調の表示を行ったところ、タイル状のパターンが観察された。

20

【0134】

（比較例3）

図1に示すような画素電極を有する液晶表示装置を製造した。この比較例3の液晶表示装置の液晶層の厚さ d は $4\ \mu\text{m}$ 、微細電極部の幅 L は $6\ \mu\text{m}$ 、スリット幅 S は $3.5\ \mu\text{m}$ である。 $L + d - S$ の値は $6.5\ \mu\text{m}$ となり、前述の(1)式を満足する。この比較例3の液晶表示装置の全面に中間階調の表示を行ったところ、タイル状のパターンは観察されなかった。しかしながら、この液晶表示装置の白表示時の輝度を測定したところ、比較例2の液晶表示装置に比べて約10%低下していることが判明した。

30

【0135】

（実施例1）

図11に示すような画素電極を有する液晶表示装置を製造した。この実施例1の液晶表示装置の液晶層の厚さ d は $4\ \mu\text{m}$ 、微細電極部の幅 L は $6\ \mu\text{m}$ 、スリット幅 S は $3\ \mu\text{m}$ である。 $L + d - S$ の値は $7\ \mu\text{m}$ となり、前述の(1)式を満足する。この実施例1の液晶表示装置の全面に中間階調の表示を行ったところ、タイル状のパターンは観察されなかった。また、この液晶表示装置の白表示時の輝度を測定したところ、比較例3の液晶表示装置に比べて約7%向上していることが判明した。

【0136】

（実施例2）

図12に示すような画素電極を有する液晶表示装置を製造した。この実施例2の液晶表示装置の液晶層の厚さ d は $4\ \mu\text{m}$ 、微細電極部の幅 L は $6\ \mu\text{m}$ 、スリット幅 S は $3\ \mu\text{m}$ である。 $L + d - S$ の値は $7\ \mu\text{m}$ となり、前述の(1)式を満足する。この実施例2の液晶表示装置の全面に中間階調の表示を行ったところ、タイル状のパターンは観察されなかった。また、この液晶表示装置の白表示時の輝度を測定したところ、比較例3の液晶表示装置に比べて約7.1%向上していることが判明した。

40

【0137】

（実施例3）

図13に示すような画素電極を有する液晶表示装置を製造した。この実施例3の液晶表

50

示装置の液晶層の厚さ d は $4\ \mu\text{m}$ 、微細電極部の幅 L は $6\ \mu\text{m}$ 、スリット幅 S は $3\ \mu\text{m}$ である。 $L + d - S$ の値は $7\ \mu\text{m}$ となり、前述の (1) 式を満足する。この実施例 3 の液晶表示装置の全面に中間階調の表示を行ったところ、タイル状のパターンは観察されなかった。また、この液晶表示装置の白表示時の輝度を測定したところ、比較例 3 の液晶表示装置に比べて約 7.1% 向上していることが判明した。

【0138】

これらの実施例 1 ~ 3 と比較例 1 ~ 3 との比較により、本実施形態の液晶表示装置が表示品質の向上に有効であるとともに、白表示時の透過率が高く省電力化に有効であることが確認された。

【0139】

(第 7 の実施形態)

以下、本発明の第 7 の実施形態について説明する。

【0140】

第 1 の実施形態の液晶表示装置では、突起や幅広のスリットのような構造物がないために開口率を大きくすることができる。しかし、補助容量を画素容量に対し十分に大きくしないと、1 フレーム期間 (約 $16.7\ \text{ms}$) 内で液晶にかかる電圧が大きく低下し、透過強度がピーク手前で飽和してしまう。これは 2 段応答と呼ばれる現象であり、2 段応答により透過強度が 90% 以下で飽和してしまうと、液晶の立ち上がりを急峻にしても液晶パネルの応答速度を短縮することはできない。そこで、本実施形態においては、開口率を維持したまま補助容量の容量値の増大を図り、上述の問題を解消する。以下、図 14、図 15 を参照して具体的に説明する。

【0141】

図 14 は本発明の第 7 の実施形態の液晶表示装置の 1 画素を示す平面図、図 15 は図 14 の I - I 線の位置における断面図である。なお、図 14 では偏光板の図示を省略している。

【0142】

TFT 基板 310 には、図 14 に示すように、水平方向 (X 軸方向) に伸びる複数のゲートバスライン 312 と、垂直方向 (Y 軸方向) に伸びる複数のデータバスライン 317 とが形成されている。これらのゲートバスライン 312 及びデータバスライン 317 により区画される矩形の画素領域の中央には、ゲートバスライン 312 に平行に補助容量バスライン 313 が形成されている。

【0143】

また、各画素領域毎に、補助容量下部電極 313a、313c、TFT 318、補助容量電極 319b、制御電極 319a、319c 及び第 1 ~ 第 3 の副画素電極 321a ~ 321c が形成されている。補助容量下部電極 313a、313c は、Y 軸に平行な画素領域の中心線に沿って形成されており、補助容量バスライン 313 と電氣的に接続されている。

【0144】

TFT 318 はゲートバスライン 312 の一部をゲート電極としており、ゲートバスライン 312 を挟んでドレイン電極 318a 及びソース電極 318b が相互に対向して配置されている。

【0145】

制御電極 319a、319c は第 1 の絶縁膜 314 を挟んで補助容量下部電極 313a、313c に対向する位置に形成されており、ドレイン電極 318a と電氣的に接続されている。また、補助容量電極 319b は第 1 の絶縁膜 314 を挟んで補助容量バスライン 313 に対向する位置に形成されており、制御電極 319a、319c と電氣的に接続されている。補助容量バスライン 313 及び補助容量下部電極 313a、313c と、補助容量電極 319b 及び制御電極 319a、319c と、それらの間の第 1 の絶縁膜 314 とにより、補助容量が構成されている。

【0146】

10

20

30

40

50

副画素電極 3 2 1 a ~ 3 2 1 c は I T O 等の透明導電体により形成されており、第 2 の絶縁膜 3 2 0 の上にデータバスライン 3 1 7 に沿って配置されている。図 1 4 に示すように、副画素電極 3 2 1 a (容量結合画素電極) は画素領域の上側の領域に配置されており、Y 軸に平行な中心線を境界として 2 つの領域 (ドメイン制御領域) に分割されている。そして、右側の領域には X 軸に対し 4 5 ° の方向に伸びるスリット 3 2 2 が形成されており、左側の領域には Y 軸に対し 1 3 5 ° の方向に伸びるスリット 3 2 2 が形成されている。この副画素電極 3 2 1 a は、第 2 の絶縁膜 3 2 0 を介して制御電極 3 1 9 a に容量結合している。

【 0 1 4 7 】

副画素電極 3 2 1 b (直結画素電極) は、画素領域の中央に配置されており、X 軸に平行な中心線及び Y 軸に平行な中心線を境界として 4 つの領域 (ドメイン制御領域) に分割されている。そして、右上の領域には X 軸に対し 4 5 ° の方向に伸びるスリット 3 2 2 が形成されており、左上の領域には X 軸に対し 1 3 5 ° の方向に伸びるスリット 3 2 2 が形成されており、左下の領域には X 軸に対し 2 2 5 ° の方向に伸びるスリット 3 2 2 が形成されており、右下の領域には X 軸に対し 3 1 5 ° の方向に伸びるスリット 3 2 2 が形成されている。この副画素電極 3 2 1 b は、コンタクトホール 3 2 0 a を介して補助容量電極 3 1 9 b と電氣的に接続されている。

【 0 1 4 8 】

副画素電極 3 2 1 c (容量結合画素電極) は、画素領域の下側の領域に配置されており、Y 軸に平行な中心線を境界として 2 つの領域 (ドメイン制御領域) に分割されている。そして、右側の領域には X 軸に対し 3 1 5 ° の方向に伸びるスリット 3 2 2 が形成されており、左側の領域には X 軸に対し 2 2 5 ° の方向に伸びるスリット 3 2 2 が形成されている。この副画素電極 3 1 9 c は、第 2 の絶縁膜 3 2 0 を介して制御電極 3 1 9 c に容量結合している。

【 0 1 4 9 】

以下、図 1 4 の平面図及び図 1 5 の断面図を参照して、T F T 基板 3 1 0 及び対向基板 3 3 0 の構造をより詳細に説明する。

【 0 1 5 0 】

T F T 基板 3 1 0 のベースとなるガラス基板 3 1 1 の上には、ゲートバスライン 3 1 2、補助容量バスライン 3 1 3 及び補助容量下部電極 3 1 3 a, 3 1 3 c が形成されている。これらのゲートバスライン 3 1 2、補助容量バスライン 3 1 3 及び補助容量下部電極 3 1 3 a, 3 1 3 c は、例えば A l - T i を積層してなる金属膜をフォトリソグラフィ法によりパターニングすることにより同時に形成される。

【 0 1 5 1 】

ゲートバスライン 3 1 2、補助容量バスライン 3 1 3 及び補助容量下部電極 3 1 3 a, 3 1 3 c の上には、S i O₂ 又は S i N 等からなる第 1 の絶縁膜 (ゲート絶縁膜) 3 1 4 が形成されている。この第 1 の絶縁膜 3 1 4 の所定の領域には、T F T 3 1 8 の活性層となる半導体膜 (アモルファスシリコン又はポリシリコン膜) 3 1 5 が形成されている。この半導体膜 3 1 5 の上には、S i N 等からなるチャネル保護膜 3 1 6 が形成されており、このチャネル保護膜 3 1 6 の両側には T F T 3 1 8 のドレイン電極 3 1 8 a 及びソース電極 3 1 8 b が形成されている。

【 0 1 5 2 】

また、第 1 の絶縁膜 3 1 4 の上には、T F T 3 1 8 のソース電極 3 1 8 b に接続されたデータバスライン 3 1 7 と、ドレイン電極 3 1 8 a に接続された制御電極 3 1 9 a, 3 1 9 c と、補助容量電極 3 1 9 b とが形成されている。図 1 5 に示すように、補助容量電極 3 1 9 b は第 1 の絶縁膜 3 1 4 を挟んで補助容量バスライン 3 1 3 に対向する位置に形成されている。また、制御電極 3 1 9 a は、第 1 の絶縁膜 3 1 4 を挟んで補助容量下部電極 3 1 3 a に対向する位置に形成され、制御電極 3 1 9 c は第 1 の絶縁膜 3 1 4 を挟んで補助容量下部電極 3 1 3 c に対向する位置に形成されている。

【 0 1 5 3 】

10

20

30

40

50

これらのデータバスライン 317、ドレイン電極 318a、ソース電極 318b、制御電極 319a, 319c 及び補助容量電極 319b は、例えば Ti / Al / Ti を積層してなる金属膜をフォトリソグラフィ法によりパターンングすることにより同時に形成される。

【0154】

データバスライン 317、ドレイン電極 318a、ソース電極 318b、制御電極 319a 及び補助容量電極 319b の上には、例えば SiN からなる第 2 の絶縁膜 320 が形成されている。この第 2 の絶縁膜 320 の上に、副画素電極 321a ~ 321c が形成されている。前述したように、これらの副画素電極 321a ~ 321c にはそれぞれ X 軸に対し斜め方向に伸びるスリット 322 が設けられている。本実施形態では、副画素電極 321a ~ 321c に設けられた各スリット 322 の幅を 3.5 μ m、スリット 322 間の導体部分（微細電極部）の幅を 6 μ m としている。

10

【0155】

副画素電極 321a は第 2 の絶縁膜 320 を介して制御電極 319a と容量結合しており、副画素電極 321b は第 2 の絶縁膜 320 に形成されたコンタクトホール 320a を介して補助容量電極 319b と電氣的に接続されており、副画素電極 321c は第 2 の絶縁膜 320 を介して制御電極 319c と容量結合している。

【0156】

これらの制御電極 319a ~ 319c の上には、ポリイミド等からなる垂直配向膜（図示せず）が形成されている。

20

【0157】

一方、対向基板 330 のベースとなるガラス基板 331 の上（図 15 では下側）には、ブラックマトリクス 332 と、カラーフィルタ 333 と、コモン電極 334 とが形成されている。

【0158】

ブラックマトリクス 332 は例えば Cr 等の金属又は黒色樹脂からなり、TFT 基板 310 側のゲートバスライン 312、データバスライン 317、補助容量バスライン 313 及び TFT 318 に対向する位置に配置されている。カラーフィルタ 333 には、赤色、緑色及び青色の 3 種類があり、画素領域毎にいずれか 1 色のカラーフィルタが配置されている。

30

【0159】

コモン電極 334 は ITO 等の透明導電体からなり、カラーフィルタ 333 の上（図 15 では下側）に配置されている。このコモン電極 334 の上（図 15 では下側）には、ポリイミド等からなる垂直配向膜（図示せず）が形成されている。

【0160】

TFT 基板 310 と対向基板 330 との間には、これらの基板 310, 330 間に封入された誘電率異方性が負の液晶からなる液晶層 340 が配置されている。液晶層 340 中には、電圧印加時における液晶分子の配向方向を決めるポリマーが形成されている。このポリマーは、副画素電極 321a ~ 321c とコモン電極 334 との間に電圧を印加した状態で紫外線を照射することにより、液晶中に添加した重合成分（ジアクリレート等のモノマー）を重合させて形成されたものである。

40

【0161】

なお、本実施形態では誘電率異方性が負の液晶を使用している。誘電率異方性が正の液晶を使用すると、電圧無印加時に液晶分子が基板面に対し平行に配向するため、重合成分を重合させる際に印加電圧を大きくすることができない。このため、液晶分子の配向方向をスリットの伸びる方向にすることが難しくなる。

【0162】

本実施形態においては、液晶分子の配向方向が相互に異なるドメイン制御領域の境界部分、すなわち光が透過しない部分に補助容量下部電極 313a, 313c と制御電極 319a, 319c とを配置しているので、開口率を低下させることなく補助容量を大きくす

50

ることができる。逆に、補助容量下部電極 3 1 3 a , 3 1 3 c と制御電極 3 1 9 a , 3 1 9 c とにより構成される容量の分だけ補助容量バスライン 3 1 3 及び補助容量電極 3 1 9 b の幅を小さくしてもよく、この場合は補助容量の容量値を確保しつつ、開口率を上げることができる。

【0163】

図 1 6 は、横軸に画素容量比（補助容量と画素容量との比）をとり、縦軸に電圧比をとって、それらの関係を示す図である。但し、ここでは液晶層の厚さ（セルギャップ）を 4 μm 、補助容量バスライン及び補助容量下部電極と補助容量電極及び制御電極との間の第 1 の絶縁膜の厚さを 0 . 3 3 μm とし、液晶の誘電率変化量を - 3 . 5、開口率を 5 3 % としている。また、電圧比は、白表示における書き込み電圧と液晶層に印加される電圧との比であり、白表示における書き込み電圧を 1 としている。

10

【0164】

この場合、図 3 に示す第 1 の実施形態の液晶表示装置の補助容量は、画素容量比で 1 . 5 となる。一方、本実施形態の液晶表示装置の補助容量は、画素容量比で 2 . 5 となる。画素容量比の差を液晶に印加される電圧比に換算すると、第 1 の実施形態の液晶表示装置では 0 . 9 2 となり、本実施形態の液晶表示装置では 0 . 9 4 となる。電圧比が透過強度が 9 0 % となる電圧比よりも小さくなると、液晶分子の立ち上がりが急峻でも液晶パネルの応答速度は速くならないことが判明している。透過強度が 9 0 % となる電圧は、液晶の光学特性だけではなく液晶分子の配向均一性も影響する。第 1 の実施形態及び本実施形態の液晶表示装置のいずれにおいても、透過強度が 9 0 % となる電圧比は 0 . 9 3 であった。

20

【0165】

第 1 の実施形態の液晶表示装置及び本実施形態の液晶表示装置を実際に製造し、その応答速度を測定した。すなわち、透過強度 1 0 % から 9 0 % までの立ち上がり時間（ r ）と 9 0 % から 1 0 % までの立ち下がり時間（ f ）との和で規定される応答速度を測定した。その結果、第 1 の実施形態の液晶表示装置では応答速度が 2 0 m s であったのに対し、本実施形態の液晶表示装置では応答速度が 1 2 m s と短いことが確認できた。

【0166】

（第 8 の実施形態）

以下、本発明の第 8 の実施形態について説明する。

30

【0167】

前述の第 7 の実施形態の液晶表示装置では、T F T 3 1 8 に直結された副画素電極 3 2 1 b と容量結合を介して T F T 3 1 8 に接続された副画素電極 3 2 1 a , 3 2 1 c とに異なる電圧を印加しているため、副画素電極 3 2 1 b と副画素電極 3 2 1 a , 3 2 1 c との間に電位差が発生する。この電位差のために副画素電極 3 2 1 b と副画素電極 3 2 1 a , 3 2 1 c との間の液晶分子の配向方向がスリット 3 2 2 の伸びる方向からずれてしまう。このような現象は方位角ぶれ（又は、 θ ぶれ）と呼ばれる。方位角ぶれが発生すると局所的に液晶の複屈折性が低下して暗線が発生し、光透過率が低下する原因となる。

【0168】

図 1 7 は、第 7 の実施形態の液晶表示装置における透過率特性及び配向特性を示す図である。図 1 7 中の 2 は補助容量下部電極（図 1 4 の補助容量下部電極 3 1 3 a , 3 1 3 c に対応）を示し、4 は制御電極（図 1 4 の制御電極 3 1 9 a , 3 1 9 c に対応）を示し、1 は T F T に直結された副画素電極（図 1 4 の副画素電極 3 2 1 b に対応）を示し、3 は制御電極 4 に容量結合した副画素電極（図 1 4 の副画素電極 3 2 1 a , 3 2 1 c に対応）を示している。

40

【0169】

この図 1 7 に示すように、副画素電極 1 , 3 間に電位差が発生するため、液晶分子の配向方向がスリットの伸びる方向からずれてしまう現象（方位角ぶれ）が発生する。そして、方位角ぶれが発生した部分は液晶の複屈折性が低下して暗線となる。第 7 の実施形態の

50

液晶表示装置では、図 17 中に 9 で示すように、副画素電極 3 の縁部の微細電極部（副画素電極 1 に最も近い微細電極部）の両側（図 17 右図中に破線で囲んだ部分）にそれぞれ暗線が発生する。

【0170】

そこで、本実施形態では、TFT に直結した副画素電極と容量結合を介して TFT に接続された副画素電極との間の暗線の発生を抑制し、実質的な開口率の向上を実現する。以下、図 18 を参照して具体的に説明する。

【0171】

図 18 は、本発明の第 8 の実施形態の液晶表示装置の 1 画素を示す平面図である。なお、図 18 において、図 14 と同一物には同一符号を付して、重複する部分の説明を省略する。 10

【0172】

本実施形態においては、TFT 318 に直結した副画素電極 321b と、制御電極 319a, 319c に容量結合した副画素電極 321a, 321c との間の領域の下方に、補助容量下部電極 341 及び制御電極 345 が配置されている。補助容量下部電極 341 はその近傍のスリット 322 と平行に形成されており、補助容量下部電極 313a, 313c に接続されている。また、制御電極 345 は第 1 の絶縁膜を介して補助容量下部電極 341 に対向する位置に形成されており、制御電極 319a, 319c に接続されている。

【0173】

上述したように、本実施形態の液晶表示装置では、副画素電極 321b と副画素電極 321a, 321c との間の領域の下方に、TFT 318 のドレイン電極 318a と同電位になる制御電極 345 が形成されている。従って、副画素電極 321b と副画素電極 321a, 321c との間には横方向の電界が発生し、副画素電極 321a, 321c と制御電極 345 との間には斜め方向の電界が発生する。 20

【0174】

電界の強さ（電界密度）は電位差と電極間の距離とに比例するので、副画素電極 321b と副画素電極 321a, 321c との間の間隔が $3.5 \mu\text{m}$ （スリット 322 の幅と同じ）とし、制御電極 345 と副画素電極 321a, 321c との間の絶縁膜の厚さを $0.33 \mu\text{m}$ とすると、横方向の電界が液晶分子に与える影響よりも斜め方向の電界が液晶分子に与える影響のほうが大きいことになる。このため、副画素電極 321a, 321c の端部の微細電極部の副画素電極 321b の部分にしか暗線が発生しなくなり、実質的な開口率が向上する。 30

【0175】

図 19 は、本実施形態の液晶表示装置における透過率特性及び配向特性を示す図である。図 19 において、図 17 と同一物には同一符号を付している。この図 19 に示すように、本実施形態の液晶表示装置では、副画素電極 3 の縁部の微細電極部の一方の側の部分（図 19 中に破線で囲んだ部分）にしか暗線が発生しない。この図 19 と図 17 との比較から、本実施形態の液晶表示装置が図 17 に示す液晶表示装置に比べて実質的な開口率が向上していることがわかる。

【0176】

また、本実施形態においては、制御電極 345 の下方に補助容量下部電極 341 を形成しているので、第 7 の実施形態の液晶表示装置よりも補助容量が更に大きくなる。これにより、液晶パネルの応答時間がより一層短縮されるという利点がある。 40

【0177】

図 20 に示すように、制御電極 345 と補助容量下部電極 341 とにより構成される容量の分だけ補助容量バスライン 313 及び補助容量電極 319b の幅を小さくしてもよい。これにより、実質的な開口率がより一層向上するという利点がある。

【0178】

画素容量比の差を液晶に印加される電圧比に換算すると、図 18 に示す液晶表示装置では電圧比が 0.96 となり、図 20 に示す液晶表示装置では電圧比が 0.94 となる。ま 50

た、図18、図20に示す液晶表示装置を実際に製造し、それらの応答速度を測定した。その結果、図18に示す液晶表示装置の応答速度は10msであり、図20に示す液晶表示装置の応答速度は12msであった。

【0179】

(第9の実施形態)

図21は、本発明の第9の実施形態の液晶表示装置の1画素を示す平面図である。図21において、図18と同一物には同一符号を付してその詳しい説明は省略する。

【0180】

本実施形態においては、副画素電極321b(直結画素電極)と副画素電極321a、321c(容量結合画素電極)との間に、副画素電極351a、351bが形成されている。これらの副画素電極351a、351bも、副画素電極321a~321cと同様にITOにより形成されている。また、副画素電極351a、351bは、その近傍の副画素電極321a~321cの微細電極部と同じ方向に伸びている。

【0181】

補助容量下部電極341及び制御電極345は、副画素電極351a、351bと副画素電極321a、321cとの間の領域に形成されている。そして、副画素電極351a、351bは、第2の絶縁膜を介して制御電極(制御電極319a、345、又は制御電極319c、345)に容量結合している。本実施形態では、副画素電極351と制御電極との間の容量が大きいため、副画素電極351a、351bには制御電極321a、321cよりも大きな電圧が印加される。すなわち、本実施形態においては、制御電極321b、制御電極351a、351b、制御電極321a、321cの順に印加電圧が小さくなる。

【0182】

上述の如く、本実施形態においては、隣接する副画素間の電位差が、副画素電極351がない場合に比べて小さくなる。これにより、方位角ぶれによる暗線の発生をより一層低減することができる。

【0183】

図22は、本実施形態の液晶表示装置における透過率特性を示す図である。図22において、図19と同一物には同一符号を付している。この図22と図19との比較から、本実施形態の液晶表示装置が図19に示す液晶表示装置に比べて実質的な開口率がより一層向上していることがわかる。

【0184】

画素容量比の差を液晶に印加される電圧比に換算すると、本実施形態の液晶表示装置では電圧比が0.94となる。また、本実施形態の液晶表示装置を実際に製造し応答速度を測定した結果、応答速度は12msであった。

【0185】

(第10の実施形態)

以下、本発明の第10の実施形態について説明する。

【0186】

前述したように、図1に示す液晶表示装置では、電圧印加時にスリットの基端部や先端部で液晶分子の配向の乱れが発生し、実質的な開口率が低下する原因となっている。そして、微細電極部をデータバスラインの近くまで伸ばすことにより、実質的な開口率を向上させることができる。

【0187】

図23(a)、(b)及び図24(a)、(b)は微細電極部とデータバスラインとの間隔が7μm又は5μmの液晶表示装置における電圧印加時の光の透過状態を示す図である。但し、図23(a)、(b)はいずれもブラックマトリクス(BM)がないときの光の透過状態を示しており、図24(a)、(b)はいずれもブラックマトリクス(BM)があるときの光の透過状態を示している。また、微細電極部の幅はいずれも6μmであり、スリット幅はいずれも3.5μmである。

【0188】

図23(a), (b)から、微細電極部の先端部分に液晶分子の乱れに起因する暗部が発生していることがわかる。そして、図23(a)と図23(b)との比較から、微細電極部とデータバスラインとの間隔を小さくすると、暗部の領域が小さくなることがわかる。実際の液晶表示装置では、図24(a), (b)に示したように、微細電極部とデータバスラインとの間はブラックマトリクスにより覆われる。図24(a), (b)の液晶表示装置の輝度を測定したところ、図24(a)の液晶表示装置の輝度は 170 cd/m^2 であり、図24(b)の液晶表示装置の輝度は 181 cd/m^2 であった。

【0189】

上述のように、微細電極部をデータバスラインの近くまで伸ばし、微細電極部とデータバスラインとの間をブラックマトリクスで覆うことにより、液晶表示装置の実質的な開口率を大きくし、輝度を向上させることができる。但し、微細電極部とデータバスラインとの間隔を更に小さくすると、クロストークによる表示品質の低下を招く。

【0190】

図25(a), (b)は、高速度カメラを使用して、液晶に電圧を印加してから配向が安定するまでの液晶表示装置の過渡特性を調べた結果を示す図である。但し、図25(a)は液晶パネルの両側に直線偏光板を配置した液晶表示装置の過渡特性を示しており、図25(b)は液晶パネルの両側に円偏光板(直線偏光板+1/4波長板)を配置した液晶表示装置の過渡特性を示している。また、微細電極部とデータバスラインとの間隔は $7 \mu\text{m}$ 、微細電極部の幅は $6 \mu\text{m}$ 、スリット幅は $3.5 \mu\text{m}$ としている。通常の液晶表示装置では、 16.7 ms を1フレームとしている。

【0191】

これらの図25(a), (b)から、円偏光板を使用することで輝度及び応答速度を改善できることがわかる。しかしながら、円偏光板は直線偏光板に比べて高価であるため、液晶表示装置の用途によっては、円偏光板を使用できないこともある。図25(a)から、スリットの基端部及び先端部の液晶分子は、配向が安定するまで時間がかかっていることがわかる。

【0192】

そこで、本実施形態においては、画素電極のスリットの基端側及び先端側における液晶分子の配向を改善することにより、液晶表示装置の輝度及び応答特性を向上させる。以下に示す実施例1~4により、本実施形態の液晶表示装置をより具体的に説明する。

【0193】

なお、以下の実施例において、スリットに替えて誘電体からなる膜をスリットと同じ形状に形成してもよい。誘電体膜によってもスリットと同様に液晶分子の配向方向を制御することができるので、同様の効果を得ることができる。

【0194】

(実施例1)

図26は、第10の実施形態の実施例1に係る液晶表示装置の1画素を示す平面図である。

【0195】

TFT基板には、水平方向(X軸方向)の伸びるゲートバスライン412と、垂直方向(Y軸方向)に伸びるデータバスライン417とが形成されている。これらのゲートバスライン412及びデータバスライン417により区画される矩形の画素領域の中央には、ゲートバスライン412に平行に補助容量バスライン413が形成されている。

【0196】

また、各画素領域毎に、TFT418、制御電極419a、補助容量電極419c及び画素電極421が形成されている。

【0197】

TFT418はゲートバスライン412の一部をゲート電極としており、ゲートバスライン412を挟んでドレイン電極418a及びソース電極418bが相互に対向して配置

されている。制御電極 4 1 9 a は、T F T 4 1 8 のドレイン電極 4 1 8 a と電氣的に接続されている。また、補助容量電極 4 1 9 c は、第 1 の絶縁膜を挟んで補助容量バスライン 4 1 3 に対向する位置に形成されており、制御電極 4 1 9 a を介して T F T 4 1 8 のドレイン電極 4 1 8 a に電氣的に接続されている。

【0198】

画素電極 4 2 1 は I T O 等の透明導電体により形成されており、X 軸に平行な中心線及び Y 軸に平行な中心線を境界として液晶分子の配向方向が相互に異なる 4 つの領域 (ドメイン制御領域) に分割されている。右上の第 1 の領域には、X 軸に対し 4 5 ° 方向に伸びるスリット 4 2 2 a、6 5 ° 方向に伸びるスリット 4 2 2 b、及び 4 5 ° 方向に伸びるスリットと 6 5 ° 方向に伸びるスリットとを組み合わせるスリット 4 2 2 c が形成されている。また、左上の第 2 の領域には、X 軸に対し 1 3 5 ° 方向に伸びるスリット 4 2 2 d、1 1 5 ° 方向に伸びるスリット 4 2 2 e、及び 1 3 5 ° 方向に伸びるスリットと 1 1 5 ° 方向に伸びるスリットとを組み合わせるスリット 4 2 2 f が形成されている。更に、左下の第 3 の領域には、X 軸に対し 2 2 5 ° 方向に伸びるスリット 4 2 2 g、2 4 5 ° 方向に伸びるスリット 4 2 2 h、及び 2 2 5 ° 方向に伸びるスリットと 2 4 5 ° 方向に伸びるスリットとを組み合わせるスリット 4 2 2 i が形成されている。更にまた、右下の第 4 の領域には、X 軸に対し 3 1 5 ° 方向に伸びるスリット 4 2 2 j、2 9 5 ° 方向に伸びるスリット 4 2 2 k、及び 3 1 5 ° 方向に伸びるスリットと 2 9 5 ° 方向に伸びるスリットとを組み合わせるスリット 4 2 2 m とが形成されている。

【0199】

画素電極 4 2 1 は、第 2 の絶縁膜に形成されたコンタクトホール 4 2 0 a を介して補助容量電極 4 1 9 c と電氣的に接続されている。また、画素電極 4 2 1 の表面は、ポリイミド等からなる垂直配向膜に覆われている。

【0200】

なお、図 2 6 中の一点鎖線は、対向基板に形成されるブラックマトリクスのエッジの位置を示している。また、本実施例 1 の液晶表示装置においても、対向基板の構造は第 1 の実施形態と基本的に同じであるので、ここではその説明を省略する。更に、本実施例 1 の液晶表示装置においても、T F T 基板と対向基板との間には誘電率異方性が負の液晶からなる液晶層が配置されており、液晶層中には液晶に添加した重合成分 (モノマー又はオリゴマー) を液晶に電圧を印加した状態で紫外線照射して重合させて形成されたポリマーが含まれている。このポリマーにより電圧印加時の液晶分子の配向方向が決定される。

【0201】

図 1 に示すような液晶表示装置では、例えば第 1 の領域において Y 軸に平行な画素電極の中心線に沿って配置された接続電極部近傍の液晶分子には、接続電極部から発生する電気力線により接続電極部に対し垂直な方向 (0 ° の方向) に倒れようとする力が発生する。また、接続電極部近傍の液晶分子には、スリットにより、X 軸に対し 4 5 ° 方向に倒れようとする力が加わる。その結果、接続電極部近傍の液晶分子は、それらの 2 つの力が釣り合う方向に倒れる。すなわち、接続電極部近傍の液晶分子が倒れる方向は、X 軸に対し 4 5 ° よりも小さい方向となる。

【0202】

一方、図 2 6 に示す本実施例 1 の液晶表示装置では、例えば第 1 の領域において接続電極部近傍のスリットを 4 5 ° よりも大きくしているため、接続電極部近傍の液晶分子をほぼ 4 5 ° 方向に倒すことができる。これにより、接続電極部近傍における暗部の発生が抑制され、透過率が向上する。また、接続電極部近傍の液晶分子の配向安定性が向上するので、応答特性が向上する。

【0203】

(実施例 2)

図 2 7 は、第 1 0 の実施形態の実施例 2 に係る液晶表示装置の 1 画素を示す平面図である。なお、実施例 2 の液晶表示装置が図 2 6 に示す実施例 1 の液晶表示装置と異なる点は、画素電極に設けられたスリットの形状が異なることにあり、その他の構成は基本的に実

10

20

30

40

50

施例 1 の液晶表示装置と同様であるので、図 2 7 において図 2 6 と同一物には同一符号を付してその詳しい説明は省略する。

【0204】

実施例 2 の液晶表示装置では、図 2 7 に示すように、画素電極 4 4 1 が X 軸に平行な中心線及び Y 軸に平行な中心線を境界として 4 つの領域（ドメイン制御領域）に分割されており、各領域にはそれぞれ X 軸に平行な方向に伸びるスリット 4 4 2 が設けられている。電圧印加時には、各領域の液晶分子はいずれもスリット 4 4 2 に沿って中心に向う方向に配向する。すなわち、電圧印加時には、右上及び右下の領域の液晶分子は X 軸に対し 180° 方向に倒れ、左上及び左下の領域の液晶分子は X 軸に対し 0° 方向に倒れる。

【0205】

本実施例 2 の液晶表示装置では、配向分割数が 2 となるため、配向分割数が 4 となる実施例 1 の液晶表示装置に比べて視野角特性が悪くなる。しかし、スリット 4 4 2 の先端側（データバスライン側）の液晶分子の倒れる方向がスリット方向と一致するので、スリット 4 4 2 の先端側における配向不良が回避されるという利点がある。また、スリット 4 4 2 の先端側における液晶分子の配向安定性が向上する。

【0206】

（実施例 3）

図 2 8 は、第 10 の実施形態の実施例 3 に係る液晶表示装置の 1 画素を示す平面図である。なお、実施例 3 の液晶表示装置が図 2 6 に示す実施例 1 の液晶表示装置と異なる点は、画素電極に設けられたスリットの形状が異なることにあり、その他の構成は基本的に実施例 1 の液晶表示装置と同様であるので、図 2 8 において図 2 6 と同一物には同一符号を付してその詳しい説明は省略する。

【0207】

実施例 3 の液晶表示装置においても、図 2 8 に示すように画素電極 4 5 1 が X 軸に平行な中心線及び Y 軸に平行な中心線を境界として 4 つの領域（ドメイン制御領域）に分割されている。右上の第 1 の領域には、X 軸に対し 45° 方向に伸びるスリット 4 5 2 a と、 25° 方向に伸びるスリット 4 5 2 b が設けられている。また、左上の第 2 の領域には、X 軸に対し 135° 方向に伸びるスリット 4 5 2 c と、 155° 方向に伸びるスリット 4 5 2 d が設けられている。更に、左下の第 3 の領域には、X 軸に対し 225° 方向に伸びるスリット 4 5 2 e と、 205° 方向に伸びるスリット 4 5 2 f が設けられている。更にまた、右下の第 4 の領域には、X 軸に対し 315° 方向に伸びるスリット 4 5 2 g と、 335° 方向に伸びるスリット 4 5 2 h が設けられている。

【0208】

本実施例 3 においても、画素電極 4 5 1 に設けられたスリットにより、1 つの画素領域が液晶分子の配向方向が相互に異なる 4 つの領域（ドメイン制御領域）に分割されている。そして、各領域には、それぞれ X 軸に対し 45° 、 135° 、 225° 又は 315° 方向に伸びるスリットと、 25° 、 155° 、 205° 又は 335° 方向に伸びるスリットとが設けられている。これにより、図 1 に示す液晶表示装置に比べて、スリットの先端側（データバスライン側）における暗部の発生を抑制することができる。

【0209】

（実施例 4）

図 2 9 は、第 10 の実施形態の実施例 4 に係る液晶表示装置の 1 画素を示す平面図である。なお、実施例 4 の液晶表示装置が図 2 6 に示す実施例 1 の液晶表示装置と異なる点は、画素電極に設けられたスリットの形状が異なることにあり、その他の構成は基本的に実施例 1 の液晶表示装置と同様であるので、図 2 9 において図 2 6 と同一物には同一符号を付してその詳しい説明は省略する。

【0210】

本実施例 4 の液晶表示装置においても、図 2 9 に示すように画素電極 4 6 1 が X 軸に平行な中心線及び Y 軸に平行な中心線を境界として 4 つの領域（ドメイン制御領域）に分割されている。右上の第 1 の領域には、基端側（接続電極部側）が X 軸に対し 45° の方向

10

20

30

40

50

に伸び、先端側（データバスライン側）がX軸に対し25°の方向に伸びるスリット462aが設けられている。また、左上の第2の領域には、基端側がX軸に対し135°の方向に伸び、先端側がX軸に対し155°の方向に伸びるスリット462bが設けられている。更に、左下の第3の領域には、基端側がX軸に対し225°の方向に伸び、先端側がX軸に対し205°の方向に伸びるスリット462cが設けられている。更にまた、右下の第4の領域には、基端側がX軸に対し315°の方向に伸び、先端側がX軸に対し335°の方向に伸びるスリット462dが設けられている。

【0211】

本実施例4においても、画素電極461に設けられたスリットにより、1つの画素領域が液晶分子の配向方向が相互に異なる4つの領域に分割されている。そして、各スリットの先端側がデータバスライン417に対し直角に近い角度で設けられているので、スリットの先端部における暗部の発生を抑制することができる。また、スリット先端部における液晶分子の配向安定性が向上する。更に、実施例4のようにデータバスライン側の微細電極部の幅を太くすることにより、ITO膜をパターニングする際のステップ露光に起因する表示むらの発生が抑制されることが確認されている。

【0212】

（第11の実施形態）

前述したように、1画素内にTFTと直結した副画素電極（直結画素電極）と容量結合を介してTFTに接続した副画素電極（容量結合画素電極）とを形成することにより、斜め方向から見たときの表示品質の劣化を抑制することができる。

【0213】

図30は、横軸に白表示電圧をとり、縦軸に画素電極の全面積に対する直結画素電極の面積比率（直結画素電極比率）をとって、白表示電圧及び直結画素電極比率とガンマずれ量との関係を示す図である。この図30において、直結画素電極比率0%は容量結合画素電極のみであることを示し、直結画素電極比率100%は直結画素電極のみであることを示す。また、ガンマずれ量は、液晶パネルを正面から見たときのガンマ値と、極角60°（パネルの法線に対し60°の方向）の方向から見たときのガンマ値との差の平均値であり、ガンマずれ量が小さいほど斜め方向から見たときの表示品質がよいことを示している。

【0214】

図1に示す液晶表示装置（従来例）では、直結画素電極比率が100%であるので、図30から、白表示電圧が6Vであるとするとガンマずれ量が2となる。また、図30から、直結画素電極比率を10~40%とし白表示電圧を4Vとすると、ガンマずれ量が1以下となり、斜め方向から見たときの表示品質が良好となることがわかる。但し、この場合は、白表示電圧が低いので画面が暗くなる。白表示電圧が6Vの場合、直結画素電極の面積比率を10~70%とすると、明るい表示が可能になるとともに、ガンマずれ量が1.4以下となり、斜め方向から見たときにも比較的良好な表示品質を維持することができる。従って、直結画素電極の面積比率は10~70%とすることが好ましい。

【0215】

図31は、本発明の第11の実施形態の液晶表示装置（その1）を示す平面図である。この液晶表示装置では、直結画素電極511bの微細電極部の幅L1を5μm、スリット幅S1を3.5μmとし、容量結合画素電極511a, 511cの微細電極部の幅L2を4μm、スリット幅S2を3.5μmとし、直結画素電極511bの面積Mと容量結合画素電極511a, 511cの面積Sとの比を、M:S=5:5としている。

【0216】

図32は、本発明の第11の実施形態の液晶表示装置（その2）を示す平面図である。この液晶表示装置では、直結画素電極511bの微細電極部の幅L1を6μm、スリット幅S1を3.5μmとし、容量結合画素電極511a, 511cの微細電極部の幅L2を4μm、スリット幅S2を3.5μmとし、直結画素電極511bの面積Mと容量結合画素電極511a, 511cの面積Sとの比を、M:S=5:5としている。

【0217】

図33は、本発明の第11の実施形態の液晶表示装置(その3)を示す平面図である。この液晶表示装置では、直結画素電極511bの微細電極部の幅L1を6 μ m、スリット幅S1を3.5 μ mとし、容量結合画素電極511a, 511cの微細電極部の幅L2を4 μ m、スリット幅S2を3.5 μ mとし、直結画素電極511bの面積Mと容量結合画素電極511a, 511cの面積Sとの比を、M:S=4:6としている。

【0218】

図34は、本発明の第11の実施形態の液晶表示装置(その4)を示す平面図である。この液晶表示装置では、直結画素電極511bの微細電極部の幅L1を6 μ m、スリット幅S1を3.5 μ mとし、容量結合画素電極511a, 511cの微細電極部の幅L2を4 μ m、スリット幅S2を3.5 μ mとし、直結画素電極511bの面積Mと容量結合画素電極511a, 511cの面積Sとの比を、M:S=3:7としている。

10

【0219】

微細電極部の幅を太くすると、ITO膜をパターンニングする際のステップ露光に起因する表示むらの発生を抑制することができるが、液晶分子に対する配向規制力が弱くなる。これらの図31~図34に示すように、直結画素電極511bの微細電極部の幅を太くし、容量結合画素電極511a, 511cの微細電極部の幅を細くすることにより、液晶分子に対する配向規制力を維持しつつ、ステップ露光に起因する表示むらの発生を防止することができる。また、直結画素電極比率を10~70%の範囲内とすることにより、ガンマずれ量が小さくなり、斜め方向から見たときの表示品質が向上する。

20

【0220】

前述の第1の実施形態(図3参照)では、1画素内に直結画素電極と容量結合画素電極とを設けることにより、透過率-印加電圧(T-V特性)が相互に異なる複数の領域を形成した場合について説明したが、液晶中に添加した重合成分を重合させるときの条件(紫外線強度及び紫外線の波長等)を変えることによっても、1画素内に透過率-印加電圧特性が相互に異なる複数の領域を形成することができる。

【0221】

また、液晶に添加した重合成分を重合させるときに、赤色(R)画素、緑色(G)画素及び青色(B)画素で電圧印加条件を変えて紫外線を照射してもよい。これにより、赤色(R)画素、緑色(G)画素及び青色(B)画素のガンマ特性を均一化することが可能になり、色ずれが極めて少ない液晶表示装置を実現できる。

30

【0222】

更に、1画素内にモノマーの重合条件が相互に異なる領域を設けたり、又は基板面の表面エネルギーが相互に異なる複数の領域を設けて、その後液晶中に添加した重合成分を重合させてもよっても、1画素内に透過率-印加電圧特性が相互に異なる複数の領域を形成することができる。例えば、基板上に樹脂膜を部分的に形成することにより、液晶中に添加したモノマーが重合するときの条件や、基板面の表面エネルギーを変化させることができる。

【0223】

また、1画素内に、微細電極部の幅及びスリット幅(ラインアンドスペース)が相互に異なる複数の領域を設けることによっても、1画素内に透過率-印加電圧特性が相互に異なる複数の領域を形成することができる。

40

【0224】

更に、上述した実施形態においてはいずれも液晶中に添加した重合成分を紫外線照射により重合させるものとしたが、熱処理により重合成分を重合させてもよく、紫外線照射処理と熱処理とを併用して重合成分を重合させてもよい。

【0225】

また、上述した各実施形態において、液晶層のもつ光学異方性を補償するために、基板面(液晶パネル面)に平行な方向に遅相軸をもつ光学位相差フィルムを配置してもよい。

【0226】

50

以下、本発明の諸態様を、付記としてまとめて記載する。

【0227】

(付記1) 相互に対向して配置された第1及び第2の基板と、

前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、

前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、

前記第1の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される第1の副画素電極と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される第2の副画素電極とが形成され、

前記第2の基板には前記第1及び第2の副画素電極に対向するコモン電極が形成され、

前記第1の副画素電極には前記スイッチング素子を介して第1の電圧が印加され、前記第2の副画素電極には前記第1の電圧よりも低い第2の電圧が印加されることを特徴とする液晶表示装置。

10

【0228】

(付記2) 前記第1の副画素電極は、前記スイッチング素子に直接接続されていることを特徴とする付記1に記載の液晶表示装置。

【0229】

(付記3) 前記第2の副画素電極は、容量結合を介して前記スイッチング素子に接続されていることを特徴とする付記1に記載の液晶表示装置。

20

【0230】

(付記4) 前記第1及び第2の副画素電極は、いずれも前記微細電極部の伸びる方向が相互に異なる複数の領域に区画されていることを特徴とする付記3に記載の液晶表示装置。

【0231】

(付記5) 前記容量結合を構成する電極が、前記第1及び第2の副画素電極の下方であって、前記複数の領域の境界に沿って配置されていることを特徴とする付記4に記載の液晶表示装置。

【0232】

(付記6) 更に、前記第1の副画素電極に電氣的に接続されて補助容量を構成する補助容量電極を有し、前記補助容量電極が、前記複数の領域の境界に沿って配置されていることを特徴とする付記4に記載の液晶表示装置。

30

【0233】

(付記7) 更に、前記スイッチング素子をオン・オフする信号が供給されるゲートバスラインと、前記スイッチング素子に接続されて表示信号が供給されるデータバスラインと、前記液晶を封入した第1及び第2の基板を挟んで配置される第1及び第2の偏光板とを有することを特徴とする付記1に記載の液晶表示装置。

【0234】

(付記8) 前記第1及び第2の副画素電極の微細電極部の伸びる方向が前記ゲートバスライン及び前記データバスラインのいずれにも交差する方向であり、前記第1及び第2の偏光板のうちの一方の偏光板の吸収軸が前記ゲートバスラインと平行であり、他方の偏光板の吸収軸が前記ゲートバスラインに直交する方向であることを特徴とする付記7に記載の液晶表示装置。

40

【0235】

(付記9) 前記データバスラインが、屈曲した形状であることを特徴とする付記7に記載の液晶表示装置。

【0236】

(付記10) 前記データバスラインの少なくとも一部が、前記微細電極部の伸びる方向に直交する方向に伸びていることを特徴とする付記9に記載の液晶表示装置。

【0237】

50

(付記 1 1) 前記第 1 及び第 2 の副画素電極の端部及び屈曲部のみに、スリットが設けられていることを特徴とする付記 1 0 に記載の液晶表示装置。

【0238】

(付記 1 2) 相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、

前記微細電極部の先端部のうち隣接する微細電極部と対向しない部分に切り欠きを有することを特徴とする液晶表示装置。 10

【0239】

(付記 1 3) 前記微細電極部の幅を L 、微細電極間の間隔を S 、液晶層の厚さを d としたときに、 $L + d - S \geq 4 \mu m$ を満足することを特徴とする付記 1 2 に記載の液晶表示装置。

【0240】

(付記 1 4) 更に、前記スイッチング素子をオン・オフする信号が供給されるゲートバスラインと、前記スイッチング素子に接続されて表示信号が供給されるデータバスラインと、前記液晶を封入した第 1 及び第 2 の基板を挟んで配置される第 1 及び第 2 の偏光板とを有することを特徴とする付記 1 2 に記載の液晶表示装置。 20

【0241】

(付記 1 5) 相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、

前記微細電極部の基端側の微細電極部間の領域の形状が、前記微細電極部間の領域の中心線に対し線対称となる形状であることを特徴とする液晶表示装置。

【0242】 30

(付記 1 6) 前記微細電極部の基端側の微細電極部間の領域の形状が、直方形であることを特徴とする付記 1 5 に記載の液晶表示装置。

【0243】

(付記 1 7) 前記微細電極部の基端側の微細電極部間の領域の形状が、二等辺三角形であることを特徴とする付記 1 5 に記載の液晶表示装置。

【0244】

(付記 1 8) 更に、前記スイッチング素子をオン・オフする信号が供給されるゲートバスラインと、前記スイッチング素子に接続されて表示信号が供給されるデータバスラインと、前記液晶を封入した第 1 及び第 2 の基板を挟んで配置される第 1 及び第 2 の偏光板とを有することを特徴とする付記 1 5 に記載の液晶表示装置。 40

【0245】

(付記 1 9) 相互に対向して配置された第 1 及び第 2 の基板と、
前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成される画素電極とが形成され、

前記微細電極部の先端部のうち隣接する微細電極部と対向しない部分に切り欠きを有し、且つ前記微細電極部の基端側の微細電極部間の領域の形状が、前記微細電極部間の領域の中心線に対し線対称となる形状であることを特徴とする液晶表示装置。 50

【0246】

(付記20) 相互に対向して配置された第1及び第2の基板と、
 前記第1及び第2の基板間に封入された液晶と、
 前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体を有し、
 前記第1の基板には、
 一方向に伸びるゲートバスラインと、
 前記ゲートバスラインに交差する方向に伸びるデータバスラインと、
 前記ゲートバスラインに並行する補助容量バスラインと、
 前記ゲートバスライン及び前記データバスラインにより区画される画素領域毎に形成されたスイッチング素子と、
 複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、液晶分子の配向方向が相互に異なる複数のドメイン制御領域を有し、前記第1のスイッチング素子に直結された第1の副画素電極と、
 前記第1の副画素電極と同一の画素領域内に配置され、複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、液晶分子の配向方向が相互に異なる複数のドメイン制御領域を有する第2の副画素電極と、
 第1の絶縁膜を挟んで前記補助容量バスラインに対向する位置に配置された補助容量電極と、
 前記スイッチング素子に接続され、前記第1及び第2の副画素電極のドメイン制御領域の境界部に対向する位置に配置されて、第2の絶縁膜を介して前記第2の副画素電極に容量結合する制御電極と、
 前記補助容量バスラインに接続され、前記第1の絶縁膜を挟んで前記制御電極に対向する位置に配置された補助容量下部電極とを具備し、
 前記第2の基板には前記第1及び第2の副画素電極に対向するコモン電極が形成されていることを特徴とする液晶表示装置。

【0247】

(付記21) 前記第1の副画素電極が、前記第2の絶縁膜に形成されたコンタクトホールを介して前記補助容量電極に電氣的に接続されていることを特徴とする付記20に記載の液晶表示装置。

【0248】

(付記22) 前記補助容量電極が、前記第1の副画素電極のドメイン制御領域の境界に対向する位置に配置されていることを特徴とする付記20に記載の液晶表示装置。

【0249】

(付記23) 前記第1及び第2副画素電極の間の領域に、前記補助容量下部電極に接続された第2の補助容量下部電極と、前記制御電極に接続され前記第1の絶縁膜を挟んで前記第2の補助容量下部電極に対向する第2の制御電極とを有することを特徴とする付記20に記載の液晶表示装置。

【0250】

(付記24) 前記第1及び第2の副画素電極の間に前記制御電極と容量結合した第3の副画素電極が形成され、前記第2の補助容量下部電極及び前記第2の制御電極が前記第3の副画素電極と前記第1の副画素電極との間に配置されていることを特徴とする付記23に記載の液晶表示装置。

【0251】

(付記25) 前記第3の副画素電極には、前記第1の副画素電極に印加される電圧よりも低く、前記第2の副画素電極に印加される電圧よりも高い電圧が印加されることを特徴とする付記24に記載の液晶表示装置。

【0252】

(付記26) 前記補助容量バスラインと前記制御電極とが、前記画素領域の中央で直交することを特徴とする付記20に記載の液晶表示装置。

【0253】

(付記27) 前記液晶が、電圧無印加時に基板面に対し垂直に配向することを特徴とする付記20に記載の液晶表示装置。

【0254】

(付記28) 相互に対向して配置された第1及び第2の基板と、
前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、
前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、
前記画素電極は各領域毎に形成された複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記微細電極部の画素縁部の幅が、画素中央側の幅よりも広いことを特徴とする液晶表示装置。

10

【0255】

(付記29) 前記画素電極の微細電極部が、ほぼ線対称又は点对称に配置されていることを特徴とする付記28に記載の液晶表示装置。

【0256】

(付記30) 前記重合成分の重合が、紫外線照射処理、熱処理又はそれらの複合処理により行われていることを特徴とする付記28に記載の液晶表示装置。

【0257】

(付記31) 前記液晶を封入した第1及び第2の基板の基板面に平行な方向に遅相軸をもつ光学位相差フィルムを有することを特徴とする付記28に記載の液晶表示装置。

20

【0258】

(付記32) 相互に対向して配置された第1及び第2の基板と、
前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、
前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、
前記画素電極には前記領域毎にその伸びる方向が相互に異なる2以上の微細電極部が設けられていることを特徴とする液晶表示装置。

30

【0259】

(付記33) 相互に対向して配置された第1及び第2の基板と、
前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、
前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された画素電極とが形成され、
前記画素電極は、データバスラインに直交する方向に伸びる複数の微細電極部により構成されていることを特徴とする液晶表示装置。

40

【0260】

(付記34) 相互に対向して配置された第1及び第2の基板と、
前記第1及び第2の基板間に封入された誘電率異方性が負の液晶と、
前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、
前記第1の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された第1及び第2の副画素電極とが形成され、
前記第1の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記スイッチング素子に直結されており、

50

前記第 2 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、容量結合を介して前記スイッチング素子に接続されており、

前記第 1 の副画素電極の微細電極部の幅が前記第 2 の副画素電極の微細電極部の幅よりも広いことを特徴とする液晶表示装置。

【0261】

(付記 35) 前記第 1 及び第 2 の副画素電極は、いずれも前記微細電極部が、ほぼ線対称又は点対称に配置されていることを特徴とする付記 34 に記載の液晶表示装置。

【0262】

(付記 36) 前記重合成分の重合が、紫外線照射処理、熱処理又はそれらの複合処理により行われていることを特徴とする付記 34 に記載の液晶表示装置。 10

【0263】

(付記 37) 前記液晶を封入した第 1 及び第 2 の基板の基板面に平行な方向に遅相軸をもつ光学位相差フィルムを有することを特徴とする付記 34 に記載の液晶表示装置。

【0264】

(付記 38) 相互に対向して配置された第 1 及び第 2 の基板と、前記第 1 及び第 2 の基板間に封入された誘電率異方性が負の液晶と、前記液晶中に添加された重合成分を重合して形成され、電圧印加時に液晶分子の倒れる方向を決定する重合体とを有し、

前記第 1 の基板には画素毎に、スイッチング素子と、液晶分子の配向方向が相互に異なる複数の領域に分割された第 1 及び第 2 の副画素電極とが形成され、 20

前記第 1 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、前記スイッチング素子に直結されており、

前記第 2 の副画素電極は、各領域毎に所定の方向に伸びる複数の帯状の微細電極部とそれらを相互に電氣的に接続する接続電極部とにより構成され、容量結合を介して前記スイッチング素子に接続されており、

前記第 1 の副画素電極と前記第 2 の副画素電極との総面積に対する前記第 1 の副画素電極の面積比率が 10 乃至 70 % であることを特徴とする液晶表示装置。

【0265】

(付記 39) 前記画素電極の微細電極部が、ほぼ線対称又は点対称に配置されていることを特徴とする付記 38 に記載の液晶表示装置。 30

【0266】

(付記 40) 前記重合成分の重合が、紫外線照射処理、熱処理又はそれらの複合処理により行われていることを特徴とする付記 38 に記載の液晶表示装置。

【0267】

(付記 41) 前記液晶を封入した第 1 及び第 2 の基板の基板面に平行な方向に遅相軸をもつ光学位相差フィルムを有することを特徴とする付記 38 に記載の液晶表示装置。

【0268】

(付記 42) 前記微細電極部間にスリットが設けられていることを特徴とする付記 1, 12, 15, 19, 20, 28, 32, 33, 34 及び 38 のいずれか 1 項に記載の液晶表示装置。 40

【0269】

(付記 43) 前記微細電極部間に帯状の誘電体膜が形成されていることを特徴とする付記 1, 12, 15, 19, 20, 28, 32, 33, 34 及び 38 のいずれか 1 項に記載の液晶表示装置。

【図面の簡単な説明】

【0270】

【図 1】図 1 は、従来の MVA モードの液晶表示装置の一例を示す平面図である。

【図 2】図 2 は、従来の MVA モードの液晶表示装置における正面から見たときの階調輝 50

度特性と方位角 90° 、極角 60° の方向から見たときの階調輝度特性とを示す図である。

【図3】図3は、本発明の第1の実施形態の液晶表示装置を示す平面図である。

【図4】図4は、第1の実施形態の液晶表示装置の模式断面図である。

【図5】図5は、第1の実施形態の液晶表示装置の正面から見たときの透過率 - 印加電圧特性と、斜め方向から見たときの透過率 - 印加電圧特性とを示す図である。

【図6】図6は、本発明の第2の実施形態の液晶表示装置を示す平面図である。

【図7】図7は、本発明の第3の実施形態の液晶表示装置を示す平面図である。

【図8】図8は、本発明の第4の実施形態の液晶表示装置を示す平面図である。

【図9】図9は、本発明の第5の実施形態の液晶表示装置を示す平面図である。

10

【図10】図10は、従来のMVA方式の液晶表示装置における液晶分子の配向を示す模式図である。

【図11】図11は、本発明の第6の実施形態の実施例1の液晶表示装置を示す平面図及びその一部拡大図である。

【図12】図12は、本発明の第6の実施形態の実施例2の液晶表示装置を示す平面図及びその一部拡大図である。

【図13】図13は、本発明の第6の実施形態の実施例3の液晶表示装置を示す平面図及びその一部拡大図である。

【図14】図14は、本発明の第7の実施形態の液晶表示装置を示す平面図である。

【図15】図15は、図14のI-I線の位置における断面図である。

20

【図16】図16は、画素容量比と電圧比との関係を示す図である。

【図17】図17は、第7の実施形態の液晶表示装置における透過率特性及び配向特性を示す図である。

【図18】図18は、本発明の第8の実施形態の液晶表示装置を示す平面図である。

【図19】図19は、第8の実施形態の液晶表示装置における透過率特性及び配向特性を示す図である。

【図20】図20は、第8の実施形態の液晶表示装置の他の例を示す平面図である。

【図21】図21は、本発明の第9の実施形態の液晶表示装置を示す平面図である。

【図22】図22は、第9の実施形態の液晶表示装置における透過率特性を示す図である

30

【図23】図23(a), (b)は微細電極部とデータバスラインとの間隔が $7\mu\text{m}$ 又は $5\mu\text{m}$ の液晶表示装置(但し、ブラックマトリクスなし)における電圧印加時の光の透過状態を示す図である。

【図24】図24(a), (b)は微細電極部とデータバスラインとの間隔が $7\mu\text{m}$ 又は $5\mu\text{m}$ の液晶表示装置(但し、ブラックマトリクスあり)における電圧印加時の光の透過状態を示す図である。

【図25】図25(a), (b)は、高速度カメラを使用して、液晶に電圧を印加してから配向が安定するまでの液晶表示装置の過渡特性を調べた結果を示す図である。

【図26】図26は、第10の実施形態の実施例1に係る液晶表示装置を示す平面図である。

40

【図27】図27は、第10の実施形態の実施例2に係る液晶表示装置を示す平面図である。

【図28】図28は、第10の実施形態の実施例3に係る液晶表示装置を示す平面図である。

【図29】図29は、第10の実施形態の実施例4に係る液晶表示装置を示す平面図である。

【図30】図30は、白表示電圧及び直結画素電極比率とガンマずれ量との関係を示す図である。

【図31】図31は、本発明の第11の実施形態の液晶表示装置(その1)を示す平面図である。

50

【図 3 2】図 3 2 は、本発明の第 1 1 の実施形態の液晶表示装置（その 2）を示す平面図である。

【図 3 3】図 3 3 は、本発明の第 1 1 の実施形態の液晶表示装置（その 3）を示す平面図である。

【図 3 4】図 3 4 は、本発明の第 1 1 の実施形態の液晶表示装置（その 4）を示す平面図である。

【符号の説明】

【0 2 7 1】

1, 3, 1 2 1 a ~ 1 2 1 c, 1 5 2 a, 1 5 2 b, 1 6 2 a, 1 6 2 b, 1 7 2 a ~ 1 7 2 c, 1 8 2 a ~ 1 8 2 c, 3 2 1 a ~ 3 2 1 c, 3 5 1 a, 3 5 1 b ... 副画素電極 10

、

2, 3 1 3 a, 3 1 3 c, 3 4 1 ... 補助容量下部電極、

4, 1 1 9 a, 1 1 9 c, 1 5 1 a, 1 5 1 c, 1 6 1 a, 1 6 1 c, 1 7 1, 3 1 3 a, 3 1 3 c, 3 1 9 a, 3 1 9 c, 3 4 5, 4 1 9 a ... 制御電極、

1 1, 1 1 2, 2 1 1, 3 1 2, 4 1 2 ... ゲートバスライン、

1 2, 1 1 7, 1 7 7, 2 0 2, 2 1 2, 3 1 7, 4 1 7 ... データバスライン、

1 4, 1 1 8, 2 1 4, 3 1 8, 4 1 8 ... TFT、

1 5, 2 1 5, 4 2 1, 4 4 1, 4 5 1, 4 6 1 ... 画素電極、

1 1 0, 3 1 0 ... TFT 基板、

1 1 1, 1 3 1, 3 1 1, 3 3 1 ... ガラス基板、 20

1 1 3, 3 1 3, 4 1 3 ... 補助容量バスライン、

1 1 4, 1 2 0, 3 1 4, 3 2 0 ... 絶縁膜、

1 1 5, 3 1 5 ... 半導体膜、

1 1 6, 3 1 6 ... チャンネル保護膜、

1 1 9 b, 1 5 1 b, 1 6 1 b, 3 1 3 b、3 1 9 b, 4 1 9 c ... 補助容量電極

1 2 2, 1 5 3, 1 6 3, 1 7 3, 1 8 3, 2 0 4, 2 1 5 a, 3 2 2, 4 2 2 a ~ 4 2 2 k、4 2 2 m, 4 2 2, 4 5 2 a ~ 4 5 2 h, 4 6 2 a ~ 4 6 2 d ... スリット、

1 3 0, 3 3 0 ... 対向基板、

1 3 2, 3 3 2 ... ブラックマトリクス、

1 3 3, 3 3 3 ... カラーフィルタ、 30

1 3 4, 3 3 4 ... コモン電極、

1 4 0, 3 4 0 ... 液晶層、

1 4 1 a, 1 4 1 b ... 偏光板、

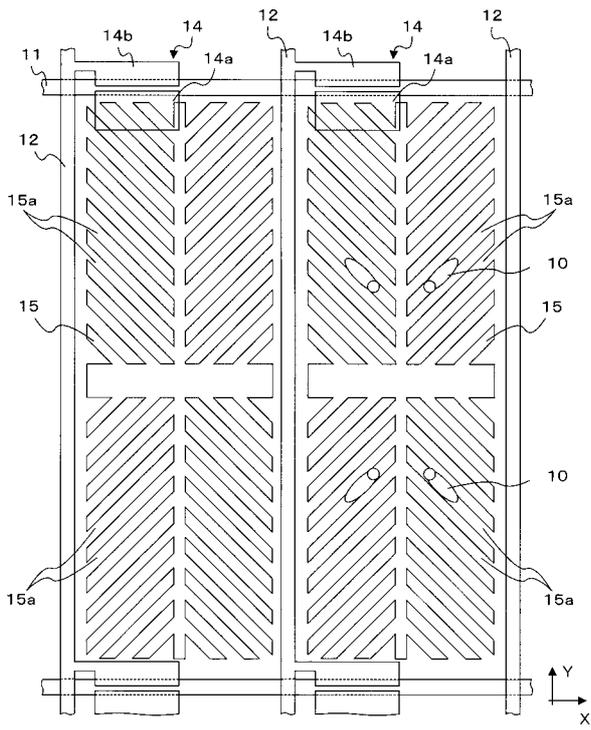
2 0 1, 2 1 5 b ... 微細電極部、

2 0 5 ... 接続電極部、

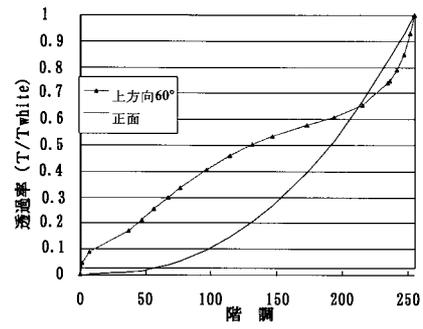
5 1 1 b ... 直結画素電極（副画素電極）、

5 1 1 a, 5 1 1 c ... 容量結合画素電極（副画素電極）。

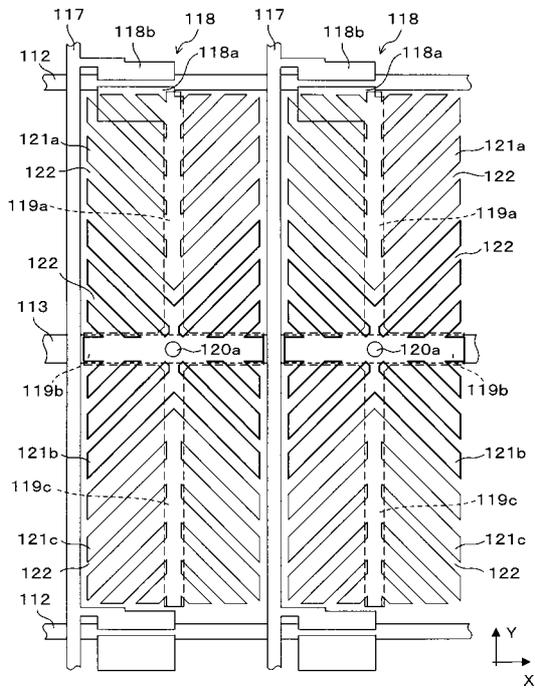
【 図 1 】



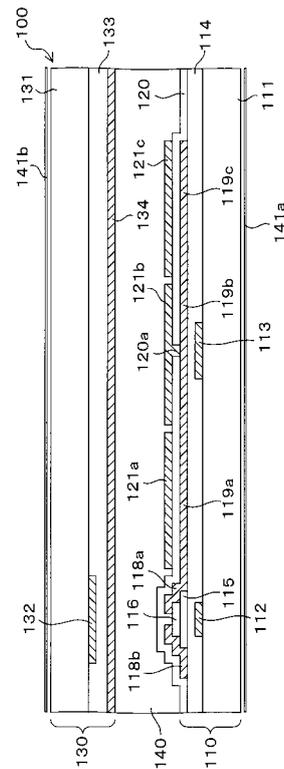
【 図 2 】



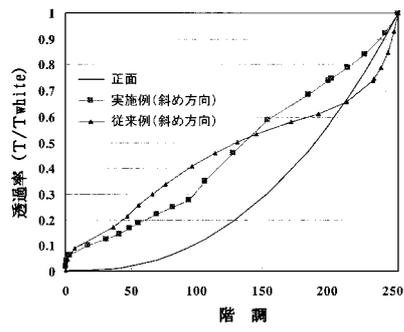
【 図 3 】



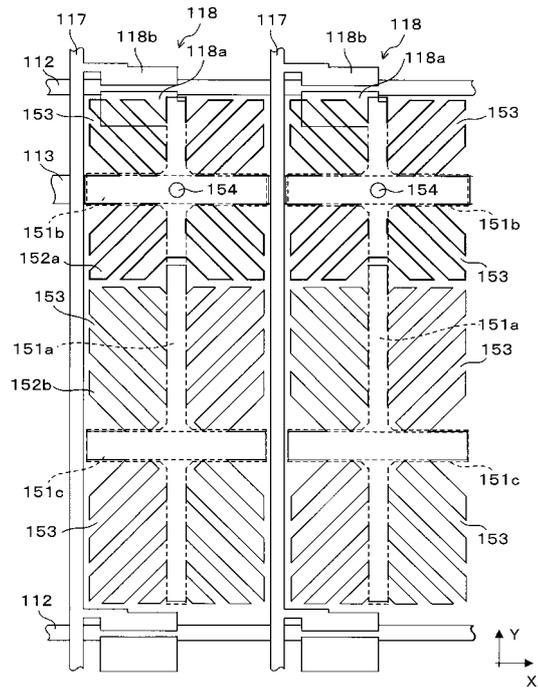
【 図 4 】



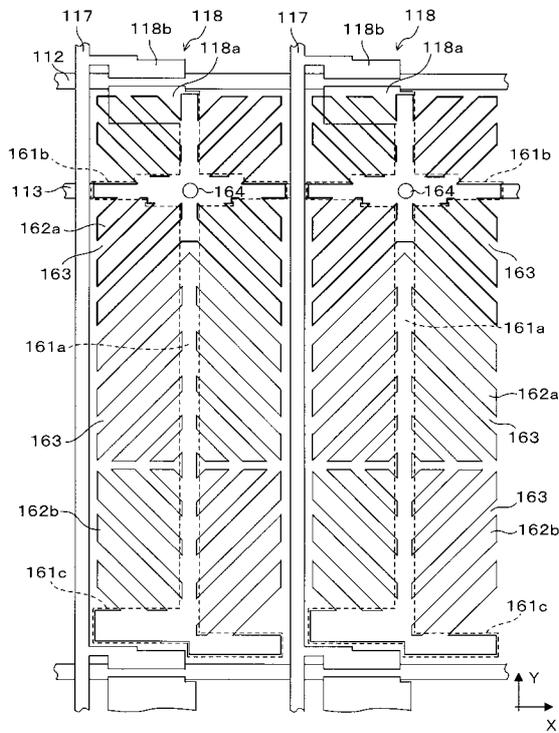
【 図 5 】



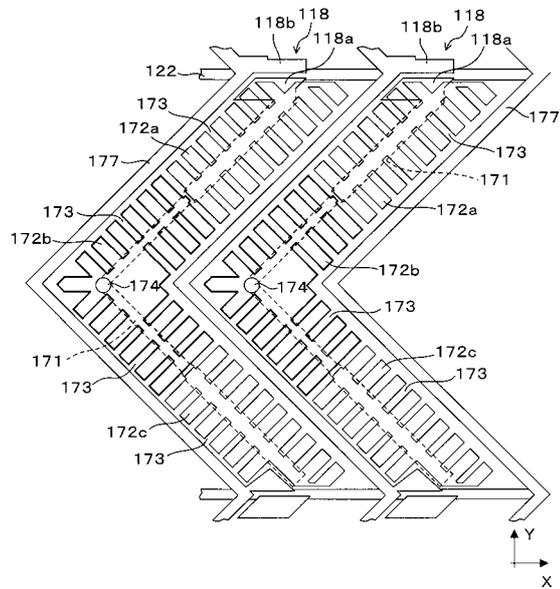
【 図 6 】



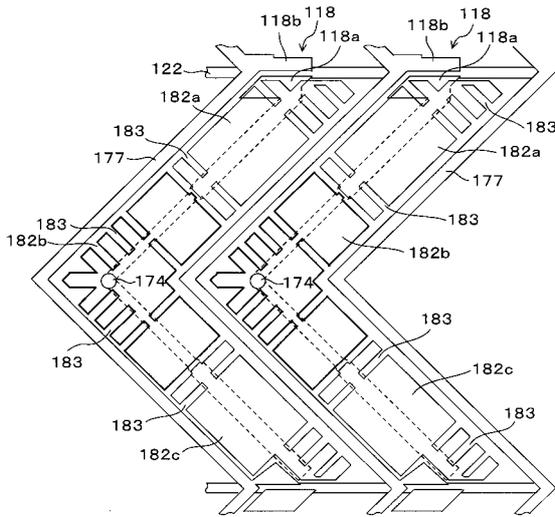
【 図 7 】



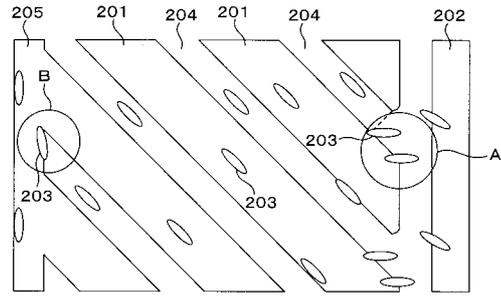
【 図 8 】



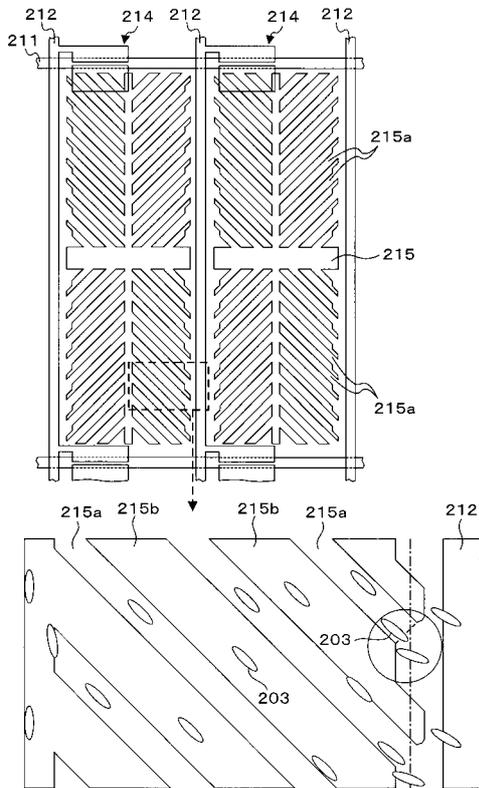
【 図 9 】



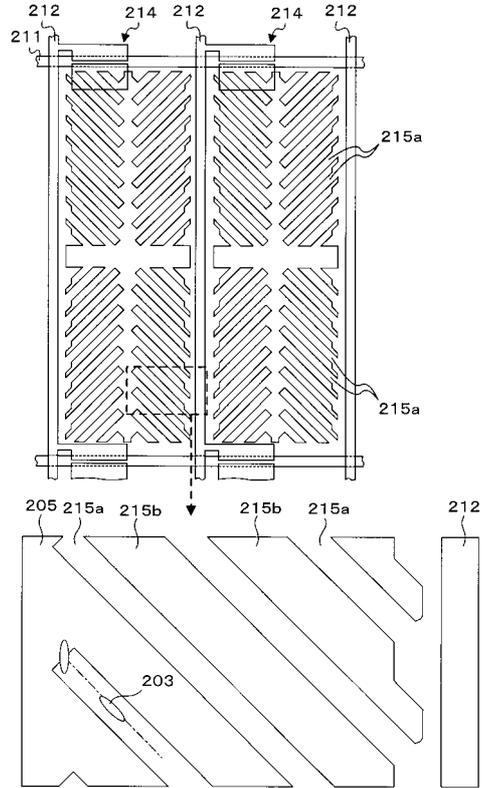
【 図 10 】



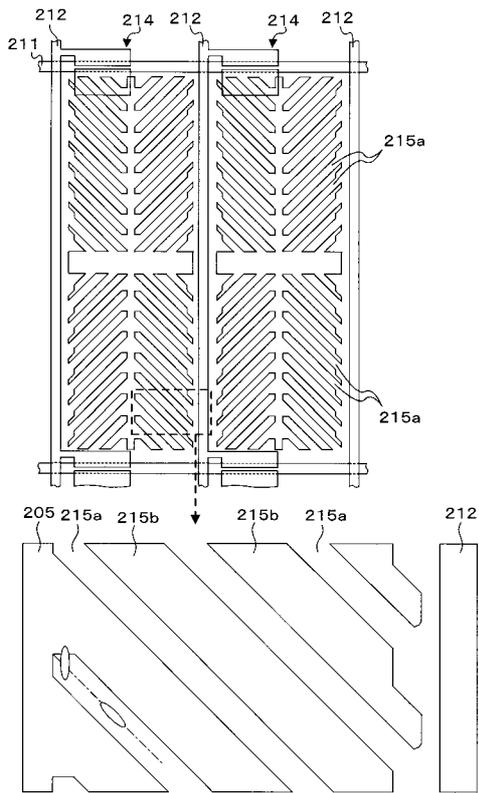
【 図 11 】



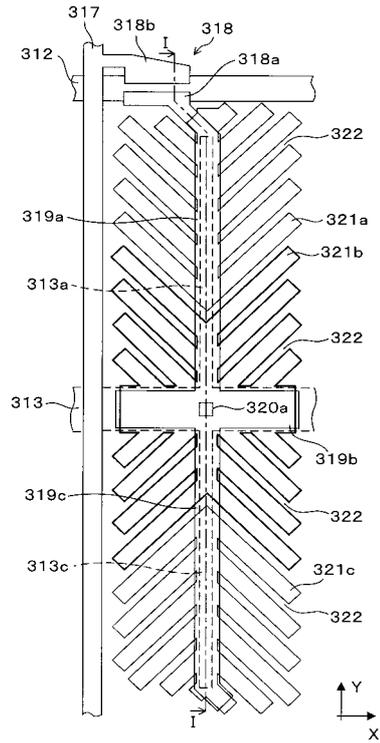
【 図 12 】



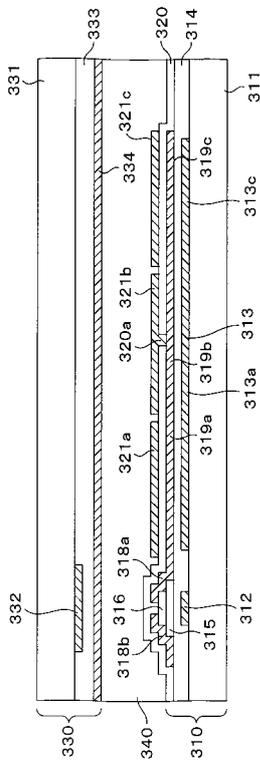
【 図 1 3 】



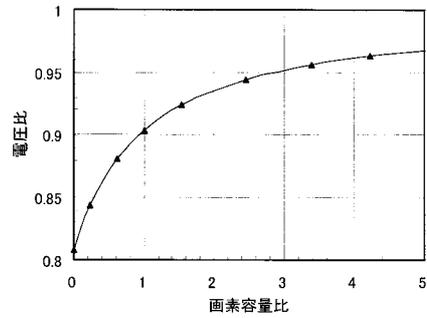
【 図 1 4 】



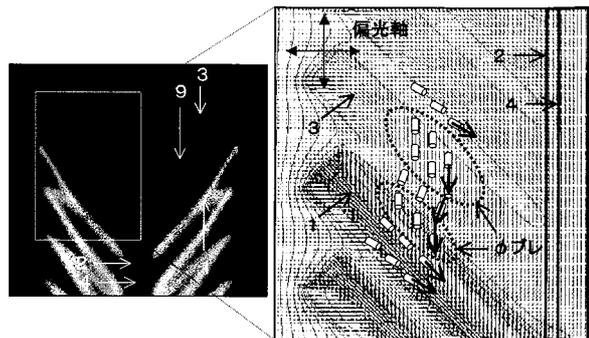
【 図 1 5 】



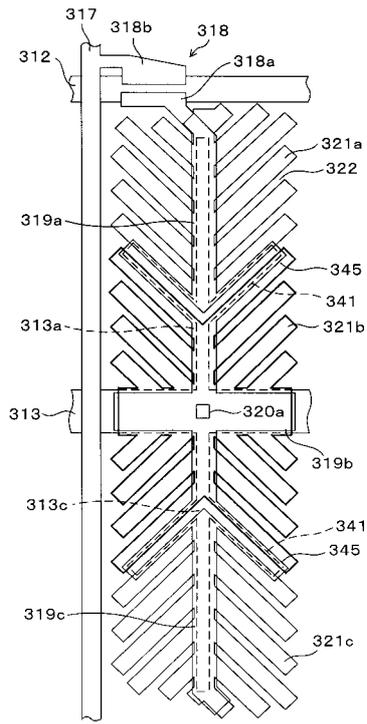
【 図 1 6 】



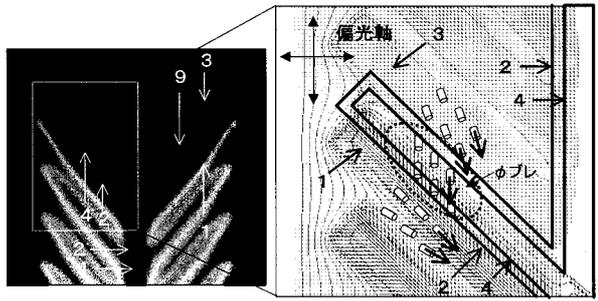
【 図 1 7 】



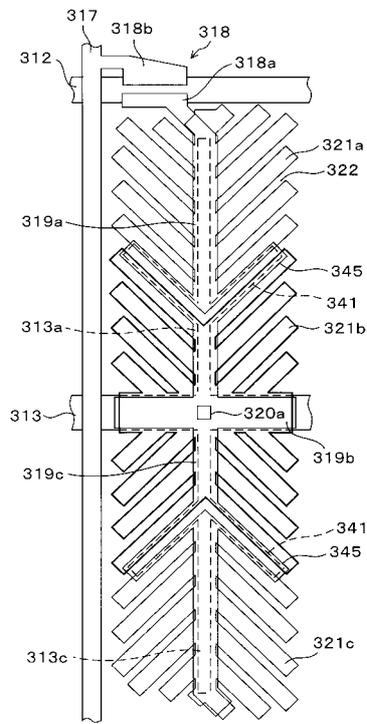
【図 18】



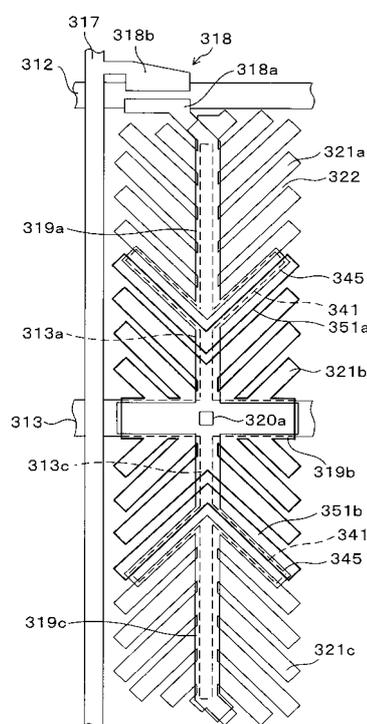
【図 19】



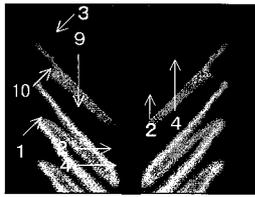
【図 20】



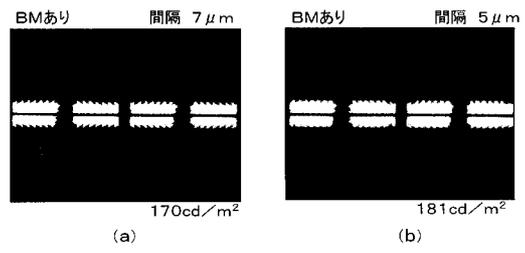
【図 21】



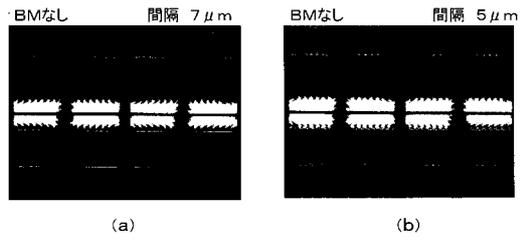
【 図 2 2 】



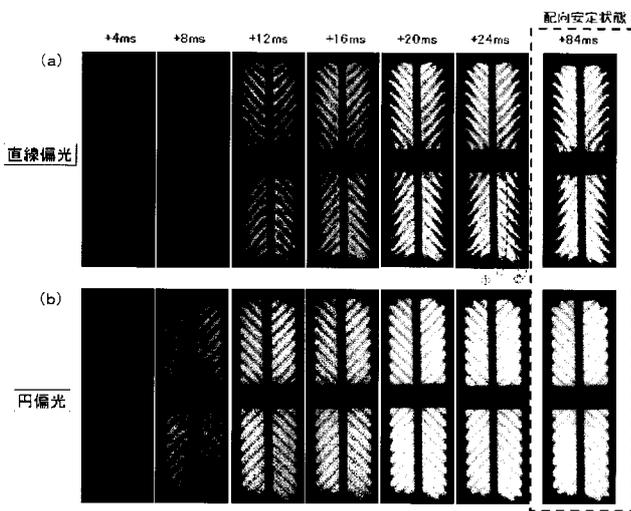
【 図 2 4 】



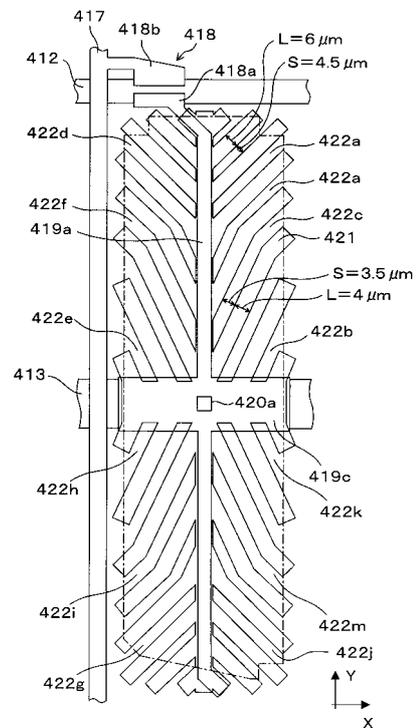
【 図 2 3 】



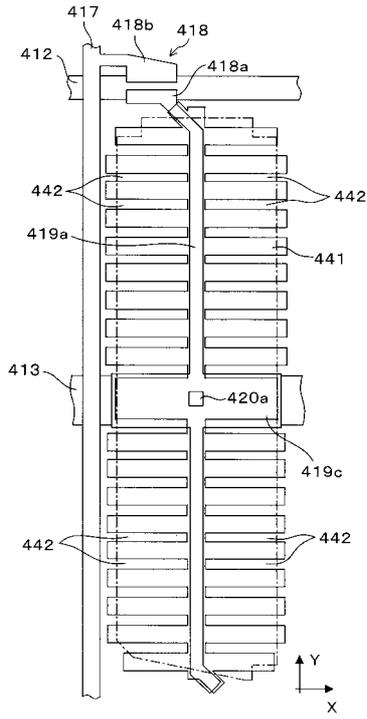
【 図 2 5 】



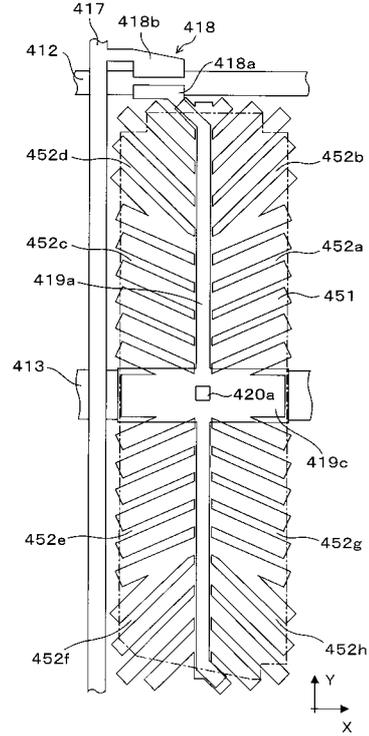
【 図 2 6 】



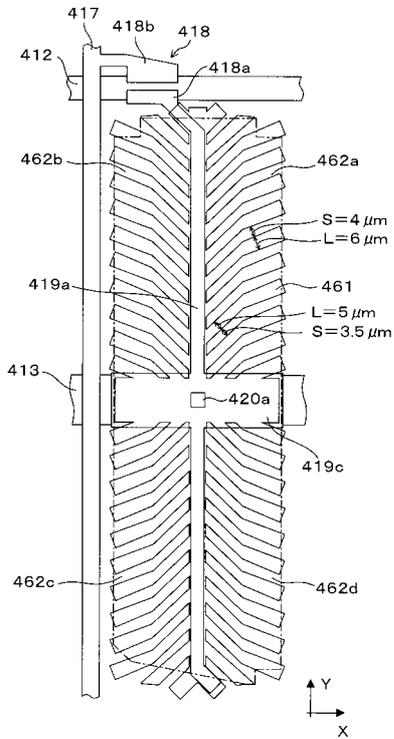
【 図 2 7 】



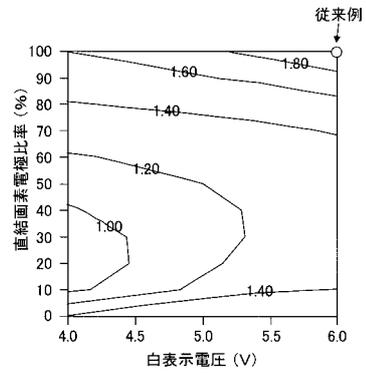
【 図 2 8 】



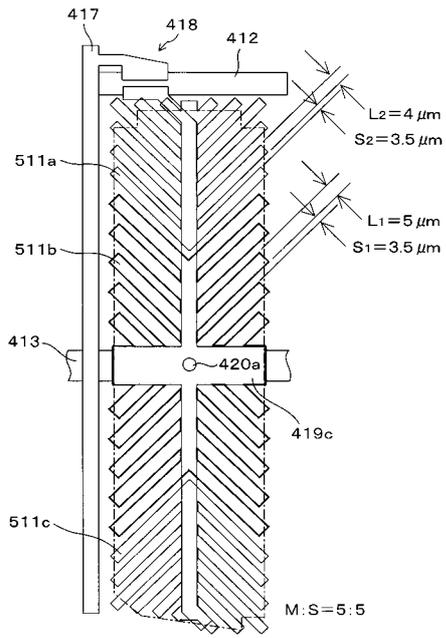
【 図 2 9 】



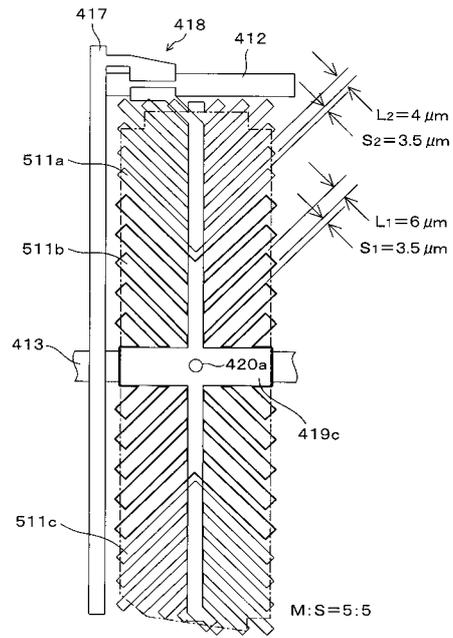
【 図 3 0 】



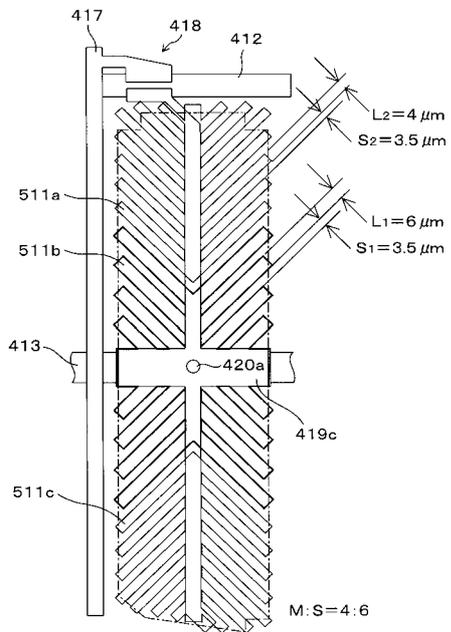
【 図 3 1 】



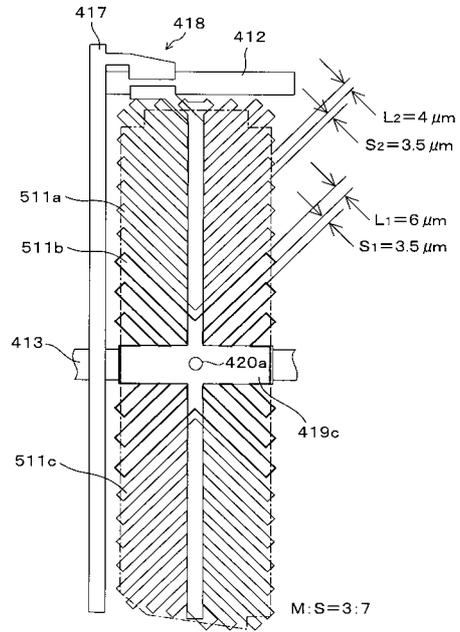
【 図 3 2 】



【 図 3 3 】



【 図 3 4 】



フロントページの続き

- (72)発明者 大室 克文
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 花岡 一孝
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 廣澤 仁
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 杉浦 規生
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 蟹井 健吾
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 槇本 彰太
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 近藤 直人
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 対馬 功
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 田野瀬 友則
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 高木 孝
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- (72)発明者 藤川 徹也
神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内
- F ターム(参考) 2H090 HA11 HA14 HA16 HC10 HC13 HC14 KA03 KA11 KA12 LA01
LA04 MA11 MA12 MA15 MB11
2H092 GA12 GA13 GA14 JA24 JB41 NA05 NA07 NA21 QA15

| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 液晶表示装置 | | |
| 公开(公告)号 | JP2006189610A | 公开(公告)日 | 2006-07-20 |
| 申请号 | JP2005001356 | 申请日 | 2005-01-06 |
| [标]申请(专利权)人(译) | 夏普株式会社 | | |
| 申请(专利权)人(译) | 夏普公司 | | |
| [标]发明人 | 仲西洋平 田代国広 大室克文 花岡一孝 廣澤仁 杉浦規生 蟹井健吾 槇本彰太 近藤直人 対馬功 田野瀬友則 高木孝 藤川徹也 | | |
| 发明人 | 仲西 洋平 田代 国広 大室 克文 花岡 一孝 廣澤 仁 杉浦 規生 蟹井 健吾 槇本 彰太 近藤 直人 対馬 功 田野瀬 友則 高木 孝 藤川 徹也 | | |
| IPC分类号 | G02F1/1337 G02F1/1343 | | |
| CPC分类号 | G02F1/134309 G02F1/1334 G02F1/133512 G02F1/133514 G02F1/133707 G02F1/133711 G02F1/134336 G02F1/136286 G02F1/1393 G02F2001/133757 G02F2001/133761 G02F2001/134345 | | |
| FI分类号 | G02F1/1337 G02F1/1343 | | |
| F-TERM分类号 | 2H090/HA11 2H090/HA14 2H090/HA16 2H090/HC10 2H090/HC13 2H090/HC14 2H090/KA03 2H090/KA11 2H090/KA12 2H090/LA01 2H090/LA04 2H090/MA11 2H090/MA12 2H090/MA15 2H090/MB11 2H092/GA12 2H092/GA13 2H092/GA14 2H092/JA24 2H092/JB41 2H092/NA05 2H092/NA07 2H092/NA21 2H092/QA15 2H092/JB32 2H290/AA33 2H290/BB24 2H290/BB32 2H290/BB73 2H290/BB84 2H290/BF54 2H290/CA46 | | |
| 代理人(译) | 冈本圭造 | | |
| 其他公开文献 | JP4829501B2 | | |
| 外部链接 | Espacenet | | |

