

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4982028号  
(P4982028)

(45) 発行日 平成24年7月25日(2012.7.25)

(24) 登録日 平成24年4月27日(2012.4.27)

(51) Int.Cl.	F I
<b>G09G 3/36 (2006.01)</b>	G09G 3/36
<b>G02F 1/133 (2006.01)</b>	G02F 1/133 550
<b>G09G 3/20 (2006.01)</b>	G02F 1/133 575
	G09G 3/20 611C
	G09G 3/20 612E
	請求項の数 17 (全 15 頁) 最終頁に続く

(21) 出願番号	特願2003-359412 (P2003-359412)	(73) 特許権者	390019839
(22) 出願日	平成15年10月20日(2003.10.20)		三星電子株式会社
(65) 公開番号	特開2004-145340 (P2004-145340A)		Samsung Electronics Co., Ltd.
(43) 公開日	平成16年5月20日(2004.5.20)		大韓民国京畿道水原市靈通区三星路129
審査請求日	平成18年8月25日(2006.8.25)		129, Samsung-ro, Yeongtong-gu, Suwon-si, Gyeonggi-do, Republic of Korea
(31) 優先権主張番号	2002-064184	(74) 代理人	100121382
(32) 優先日	平成14年10月21日(2002.10.21)		弁理士 山下 託嗣
(33) 優先権主張国	韓国 (KR)	(72) 発明者	李 奎 洙
前置審査			大韓民国京畿道水原市八達区靈通洞清明マウル4団地アパート403棟402号
			最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

スイッチング素子を備える複数の画素と、前記スイッチング素子にゲート信号を伝達する複数のゲート線と、前記画素にデータ電圧を伝達する複数のデータ線と、を含む液晶パネルと、

前記データ線のセットそれぞれに接続されている複数のデータ駆動ICを含み、画像データを受信し、前記データ線に前記画像データに対応するデータ電圧を供給するデータ駆動部と、及び

前記ゲート線に前記ゲート信号を印加するゲート駆動部と、を含み、

前記データ駆動ICは基準電圧及び正負電源電圧の供給を受け、前記画像データの電圧レベルは前記正負電源電圧の中間電圧である前記基準電圧を基準にスイングし、

前記データ駆動部がn個のデータ駆動集積回路を含む場合、

第1データ信号がk番目データ駆動集積回路に入力された後、第1番目データ駆動集積回路まで順次シフト供給され、

第2データ信号がk+1番目データ駆動集積回路に入力された後、n番目データ駆動集積回路まで順次シフト供給され、前記kは0<k<nを満足する、液晶表示装置。

【請求項2】

前記データ駆動ICは前記液晶パネルの上に実装されている、請求項1に記載の液晶表示装置。

【請求項3】

前記データ駆動部が受信した前記画像データは、まず少なくとも1の前記データ駆動ICに入力され、他のデータ駆動ICにシフトされる、請求項1に記載の液晶表示装置。

【請求項4】

前記データ駆動ICは第1及び第2のデータ駆動ICのセットを含み、前記画像データは、それぞれ前記第1及び第2のデータ駆動ICのセットに入力される第1及び第2画像データを含む、請求項3に記載の液晶表示装置。

【請求項5】

前記第1及び第2駆動ICセットの各々は、前記画像データを外部装置から受信する1のデータ駆動ICを含む、請求項4に記載の液晶表示装置。

【請求項6】

前記外部装置から前記画像データを受信する前記1のデータ駆動ICから、より遠いデータ駆動IC用の前記画像データは、前記外部装置から前記画像データを受信する前記1のデータ駆動ICに対してより近いデータ駆動IC用の画像データよりも先行している、請求項5に記載の液晶表示装置。

【請求項7】

前記データ駆動部に供給される前記基準電圧を生成し、前記ゲート駆動部に供給される前記ゲート信号用の電圧を生成する電圧生成部をさらに含む、請求項1に記載の液晶表示装置。

【請求項8】

前記電圧生成部は、前記データ駆動部に供給され、前記データ電圧として選択される複数の階調電圧を生成する、請求項7に記載の液晶表示装置。

【請求項9】

前記基準電圧は前記データ駆動ICに同時に入力される、請求項1に記載の液晶表示装置。

【請求項10】

前記基準電圧を伝達する信号線は前記液晶パネル上に形成されている、請求項1に記載の液晶表示装置。

【請求項11】

前記画像データは、TTL/CMOS方式によって伝送される信号の電圧振幅レベルより小さい電圧振幅レベルを有している、請求項1に記載の液晶表示装置。

【請求項12】

前記ゲート駆動部は、ゲート線セットにそれぞれ接続されている複数のゲート駆動ICを含む、請求項1に記載の液晶表示装置。

【請求項13】

複数の画素と、複数のゲート線と、複数のデータ線と、データ線にデータ電圧を供給する複数のデータ駆動ICを有するデータ駆動部と、ゲート線にゲート信号を供給するゲート駆動部と、を含む液晶パネルを含む液晶表示装置の駆動方法であって、

前記データ駆動ICの少なくとも1つに画像データを入力する段階と、

前記データ駆動ICに前記画像データをシフトする段階と、

前記データ駆動部がn個のデータ駆動集積回路を含み、第1データ信号がk番目データ駆動集積回路に入力された後第1番目データ駆動集積回路まで供給される段階と、

第2データ信号がK+1番目データ駆動集積回路に入力された後n番目データ駆動集積回路まで供給される段階と、を含み、

前記データ駆動ICは基準電圧及び正負電源電圧の供給を受け、前記画像データの電圧レベルは、前記正負電源電圧の中間電圧である前記基準電圧を基準にスイングし、

前記kは $0 < k < n$ を満たす、液晶表示装置の駆動方法。

【請求項14】

前記画像データのシフト方向は2つである、請求項13に記載の液晶表示装置の駆動方法。

【請求項15】

10

20

30

40

50

前記画像データはT T L / C M O S方式によって伝送される信号の電圧スイングレベルより小さい電圧スイングレベルを有している、請求項 1 3 に記載の液晶表示装置の駆動方法の駆動方法。

【請求項 1 6】

前記基準電圧は前記データ駆動I Cに同時に入力される請求項 1 3 に記載の液晶表示装置の駆動方法。

【請求項 1 7】

前記第 1 データ信号は正順に供給され、前記第 2 データ信号は逆順に供給される請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

10

【技術分野】

【0 0 0 1】

本発明は液晶表示装置及びその駆動方法に関し、さらに詳細には、安定したデータ伝送が可能な液晶表示装置及びその駆動方法に関する。

【背景技術】

【0 0 0 2】

液晶表示装置は、現在最も広く使用されている平板表示装置の一つであって、電場を生成する複数の電極が形成されている二枚の基板と両基板間の液晶層、それぞれの基板の外側の面に付着されて光を偏光させる二枚の偏光板から構成され、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光の量を調節する表示装置である。このような液晶表示装置の一方の基板には、薄膜トランジスタが形成されており、これは電極に印加される電圧をスイッチングする役割をする。

20

【0 0 0 3】

薄膜トランジスタが形成される基板の中央部には、画面が表示される表示領域が位置する。表示領域には複数の信号線、つまり、複数のゲート線及び複数のデータ線がそれぞれ行（横）と列（縦）の方向に長く形成されていて、各ゲート線は縦方向に平行配置され、各データ線は横方向に平行配置されている。ゲート線とデータ線の交差によって定義される画素領域には画素電極が形成されており、薄膜トランジスタはゲート線を通じて伝えられたゲート信号に従って、データ線から画素電極に送り出すデータ信号の伝達可否を制御する。

30

【0 0 0 4】

表示領域の外には、ゲート線とデータ線にそれぞれ連結されている複数のゲートパッド及び複数のデータパッドが形成されており、これらのパッドは外部駆動集積回路と直接連結され、外部からのゲート信号及びデータ信号の印加を受けてゲート線とデータ線に伝達する。

【0 0 0 5】

薄膜トランジスタ基板には、このようなゲート信号及びデータ信号を伝達するためにゲート用印刷回路基板及びデータ用印刷回路基板が異方性導電膜を利用した熱圧着工程によって付着されている。薄膜トランジスタ基板とデータ用印刷回路基板との間には、デジタル信号をアナログ信号に変換してデータパッドを経由してデータ線に出力するデータ駆動集積回路を実装したデータ信号伝送用フィルム（F P C）が連結されている。また、薄膜トランジスタ基板とゲート用印刷回路基板との間には各種制御信号をゲート用オンオフ信号に変換してゲートパッドを経由してゲート線に出力するゲート駆動集積回路を実装したゲート信号伝送用フィルムが連結されている。

40

【0 0 0 6】

このように、データ駆動集積回路及びゲート駆動集積回路が伝送用フィルムを通じて薄膜トランジスタ基板と印刷回路基板に連結されるような構造は、伝送用フィルムに集積回路を設置するための実装空間が、両基板間に要求されるためにサイズが大きくなり、また、集積回路を伝送用フィルム上に付着していることによる接触不良が発生する短所がある。

50

## 【0007】

このような短所を解消するために、データ駆動集積回路及び/またはゲート駆動集積回路を直接薄膜トランジスタ基板に実装し、伝送用フィルムは単純に連結するためにのみを使用して集積回路と印刷回路基板を連結させるCOG(Chip on Glass)形態の構造が用いられている。

## 【0008】

しかし、COG構造の液晶表示装置においては、複数のデータ駆動集積回路を薄膜トランジスタ基板に実装する際に、印刷回路基板のタイミング制御部から伝送される画像データと制御信号及び階調電圧をデータ駆動集積回路へ伝送するためのデータ配線を形成した伝送用フィルムが、複数個あって並列配置されるために、高価な伝送用フィルムの多数使用による製造コストの増加、さらに、伝送用フィルムを各データ駆動集積回路と連結させるための実装空間が要求される短所が発生する。

10

## 【0009】

また、それぞれのデータ駆動集積回路と伝送用フィルムの接続が多くなるため、費用と接続不良率が高くなる短所がある。

## 【0010】

このような短所を解決するために、伝送系の一端にのみ伝送用フィルムを接続させてデータ信号を供給する構造、つまりこのように、一方の端より供給されたデータ信号が、データ駆動集積回路にシフト動作をさせることによって、並べて配置されたデータ駆動集積回路の各々に、供給されるようにするカスケード構造が提案された。

20

## 【0011】

しかし、このようなカスケード構造及びその他の構造からなる従来の液晶表示装置においては、印刷回路基板のデータ制御回路がRSDS(Reduced Swing Differential Signal)や一般的なTTL方式によってデータをデータ駆動集積回路へ伝送する。例えば、6ビットのデータを伝送する場合、TTLレベルの伝送方式では、クロック信号と共にR、G、Bデータをそれぞれ伝送しなければならないために、全19本の信号線(クロック信号線1+RGB各信号線 $6 \times 3 = 19$ )が必要となる。

## 【0012】

なお、RSDS伝送方式の場合は、各信号に対して正極性の信号及び負極性の信号を同時に伝送するために全20本の信号線(クロック信号線2+各信号線 $9 \times 2 = 20$ )が必要である。

30

## 【0013】

このように、カスケード構造においても、データを伝送するための信号線が増加する問題が発生し、信号線の増加によって各信号線間の影響で雑音が増加する可能性が高くなる。

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0014】

本発明が目的とする技術的課題は、従来の問題点を解決するためのもので、印刷回路基板と集積駆動回路の連結のための伝送用フィルムの数を最小化しながら、少数の信号線によってデータを一層安定的に伝送することができる液晶表示装置及びその駆動方法を供給することにある。

40

## 【課題を解決するための手段】

## 【0015】

スイッチング素子を備える複数の画素と、前記スイッチング素子にゲート信号を伝達する複数のゲート線と、前記画素にデータ電圧を伝達する複数のデータ線と、を含む液晶パネルと、

前記データ線のセットそれぞれに接続されている複数のデータ駆動ICを含み、画像データを受信し、前記データ線に前記画像データに対応するデータ電圧を供給するデータ駆動部と、及び

50

前記ゲート線に前記ゲート信号を印加するゲート駆動部と、を含み、

前記データ駆動 IC は基準電圧及び正負電源電圧の供給を受け、前記画像データの電圧レベルは前記正負電源電圧の中間電圧である前記基準電圧を基準にスイングする液晶表示装置を提供する。

【0016】

ここで、前記データ駆動 IC は前記液晶パネルの上に実装されている。

ここで、前記データ駆動部が受信した前記画像データは、まず少なくとも1の前記データ駆動 IC に入力され、他のデータ駆動 IC にシフトされる。

【0017】

ここで、前記データ駆動 IC は第1及び第2のデータ駆動 IC のセットを含み、前記画像データは、それぞれ前記第1及び第2のデータ駆動 IC のセットに入力される第1及び第2画像データを含む。

ここで、前記第1及び第2駆動 IC セットの各々は、前記画像データを外部装置から受信する1のデータ駆動 IC を含む。

【0018】

ここで、前記外部装置から前記画像データを受信する前記1のデータ駆動 IC から、より遠いデータ駆動 IC 用の前記画像データは、前記外部装置から前記画像データを受信する前記1のデータ駆動 IC に対してより近いデータ駆動 IC 用の画像データよりも先行している。

【0019】

ここで、前記データ駆動部に供給される前記基準電圧を生成し、前記ゲート駆動部に供給される前記ゲート信号用の電圧を生成する電圧生成部をさらに含む。

ここで、前記電圧生成部は、前記データ駆動部に供給され、前記データ電圧として選択される複数の階調電圧を生成する。

【0020】

ここで、前記基準電圧は前記データ駆動 IC に同時に入力される。

ここで、前記基準電圧を伝達する信号線は前記液晶パネル上に形成されている。

ここで、前記画像データは、TTL/CMOS方式によって伝送される信号の電圧振幅レベルより小さい電圧振幅レベルを有している。

ここで、前記ゲート駆動部は、ゲート線セットにそれぞれ接続されている複数のゲート駆動 IC を含む。

【0021】

ここで、前記データ駆動部がn個のデータ駆動集積回路を含む場合、第1データ信号がk番目データ駆動集積回路に入力された後、第1番目データ駆動集積回路まで順次シフト供給され、第2データ信号がk+1番目データ駆動集積回路に入力された後、n番目データ駆動集積回路まで順次シフト供給され、前記kは $0 < k < n$ を満足する。

ここで、前記第1データ信号は正順に供給され、前記第2データ信号は逆順に供給される。

【0022】

また、複数の画素と、複数のゲート線と、複数のデータ線と、データ線にデータ電圧を供給する複数のデータ駆動 IC を有するデータ駆動部と、ゲート線にゲート信号を供給するゲート駆動部と、を含む液晶パネルを含む液晶表示装置の駆動方法であって、

前記データ駆動 IC の少なくとも1つに画像データを入力する段階と、

前記データ駆動 IC に前記画像データをシフトする段階と、を含み、

前記データ駆動 IC は基準電圧及び正負電源電圧の供給を受け、前記画像データの電圧レベルは、前記正負電源電圧の中間電圧である前記基準電圧を基準にスイングする液晶表示装置の駆動方法を提供する。

【0023】

ここで、前記画像データのシフト方向は2つである。

【0024】

10

20

30

40

50

ここで、前記画像データはT T L / C M O S方式によって伝送される信号の電圧スイングレベルより小さい電圧スイングレベルを有している。

ここで、前記基準電圧は前記データ駆動I Cに同時に入力される。

【0025】

ここで、前記データ駆動部がn個のデータ駆動集積回路を含み、第1データ信号がk番目データ駆動集積回路に入力された後第1番目データ駆動集積回路まで供給される段階、及び第2データ信号がK+1番目データ駆動集積回路に入力された後n番目データ駆動集積回路まで供給される段階をさらに含み、前記kは $0 < k < n$ を満たす。

【発明の効果】

【0026】

本発明は、複数のデータ駆動集積回路が並列に配置される液晶表示装置において、印刷回路基板と集積駆動回路の連結のための伝送用フィルムの個数及びデータ信号線の本数を最少化して製造費用を減少させることができる。

【0027】

さらに、データ信号線の減少によって各信号線間の相互影響で発生するノイズを減少させてE M Iを改善させることができ、従って安定したデータ信号伝送が行われる。

【0028】

なお、終端抵抗が要求されないので面積効率が増大し、印刷回路基板とのインピダンスマッチングを必要としない。

【発明を実施するための最良の形態】

【0029】

以下、本発明の技術分野における通常の知識を有する者が、本発明を容易に実施できる最も好ましい実施例を示した図面を参照して詳細に説明する。しかし、本発明は多様な形態で実現でき、ここで説明する実施例に限定されるものではない。

【0030】

図1は本発明の実施例による液晶表示装置のブロック図である。本発明の実施例による液晶表示装置は、図1に示すように、液晶パネル10、データ駆動部20、ゲート駆動部30、タイミング制御部40、及び駆動電圧生成部50を含む。

【0031】

液晶パネル10には、ゲート信号を伝達するための複数のゲート線が形成されると共に、このゲート線と交差していて階調電圧を伝達するための複数のデータ線が形成されており、隣接する2本のゲート線と隣接する2本のデータ線で囲まれた領域を単位構造とする画素が行列状に形成されている。

【0032】

各画素は各信号線に連結されたスイッチング素子Qと、これに連結された液晶蓄電器C1c及び維持蓄電器Cstを含む。スイッチング素子Qは三端子素子であって、その制御端子はゲート線に連結されており、入力端子はデータ線に連結され、出力端子は液晶蓄電器C1c及び維持蓄電器Cstの各第1端子に連結されている。

【0033】

データ駆動部20は、液晶パネル10の各画素に伝達されるべき電圧値を生成してデータ線に供給する役割を果たす。さらに詳しくは、後述するタイミング制御部40から送られるデータをデータ駆動部に保存し、データを液晶パネル10に送る命令信号(L O A D信号)を受けると、それぞれのデータ値に相当する電圧を選択して液晶パネル10内へその電圧を伝達する役割を果たす。

【0034】

ゲート駆動部30は、データ駆動部20からの階調電圧を画素に伝達するゲートを開閉する役割を果たす。液晶パネル10の各画素に電気信号を伝える回路はスイッチング素子、例えばT F Tによってオンやオフとなる。このT F Tによるオン、オフ動作は駆動電圧生成部50から供給されるゲート電圧V o n、V o f fによって実行される。

【0035】

10

20

30

40

50

駆動電圧生成部50は、スイッチング素子Qをターンオンするゲートオン電圧V<sub>on</sub>と、スイッチング素子Qを遮断させるゲートオフ電圧V<sub>off</sub>と、そして共通電圧V<sub>com</sub>と、を生成し、その他にもデジタルのデータ信号をアナログ信号に変換する階調電圧群を生成する。さらに、本発明の実施例によるデータ信号伝送のための基準電圧V<sub>ref</sub>なども生成する。

【0036】

タイミング制御部40は、データ駆動部20及びゲート駆動部30を駆動させるための各種タイミング信号を生成し、具体的には前記駆動部20、30へ送られる信号の生成、データのタイミング調節、クロック調節などの役割を果たす。また、次に記載するように、このような構成要素などは基板上に設置されて電氣的に連結される。

10

【0037】

図2は、本発明の実施例による液晶表示装置の構造を概略的に示すが、タイミング制御部と駆動電圧生成部、そしてデータ駆動部相互間の連結関係のみを示している。図2に示すように、本発明の実施例による液晶表示装置においては、液晶パネル10の構成要素であるカラーフィルター基板100と組み合わされている薄膜トランジスタ基板200の周縁部に複数のデータ駆動集積回路:Data IC(21~24)が配置されている。

【0038】

薄膜トランジスタ基板200の中央部に位置する表示領域に複数の信号線、つまり、複数のゲート線111及び複数のデータ線112がそれぞれ行および列方向に長く形成されており、各々のデータ駆動集積回路21~24に対応して複数のデータ線がそれぞれ位置する。

20

【0039】

データ駆動集積回路21~24は薄膜トランジスタ基板200上にCOG形態で実装されており、伝送用フィルムF1、F2を通じて印刷回路基板300と連結される。

【0040】

印刷回路基板300には、タイミング制御部40と駆動電圧生成部50などが設置され、伝送用フィルムは、印刷回路基板300に設置されたタイミング制御部40から供給されるデータ信号(画像データ)を伝送するためのリード線が形成されている第1伝送用フィルムF1と、印刷回路基板300の駆動電圧生成部50から供給される基準電圧V<sub>ref</sub>を伝送するためのリード線が形成されている第2伝送用フィルムF2に分けられる。第1及び第2伝送用フィルムF1、F2は、異方性導電膜(図示せず)に熱圧着工程を適用して、垂直(厚さ方向)には導電するが水平には絶縁された異方性導電によって、薄膜トランジスタ基板200と電氣的に連結される。

30

【0041】

第1伝送用フィルムF1は、データ信号を伝達するリード線が、薄膜トランジスタ基板200に形成されているデータ駆動部20のデータ信号配線と一対一に対応するように位置合わせされ、特に図2のように、データ信号を伝送するリード線が、並列に配置されている複数のn個のデータ駆動集積回路のうち第1データ駆動集積回路21のデータ信号配線と一対一に対応するように位置合わせされる。

【0042】

従って、第1伝送用フィルムF1を通じて伝送されるデータ信号が第1データ駆動集積回路21に入力される。データ信号は第1データ駆動集積回路21によってシフトされて第2データ駆動集積回路へ伝達され、このようなシフト動作によって順方向(第1データ駆動集積回路側から第4データ駆動集積回路側へ向かう方向)移動して、データ信号は第1データ駆動集積回路21から最後のデータ駆動集積回路24まで伝達される。

40

【0043】

第2伝送用フィルムF2は、基準電圧V<sub>ref</sub>を伝達するリード線が、薄膜トランジスタ基板200に形成されている各データ駆動集積回路21~24の電源配線と連結される。従って図2のように、第2伝送用フィルムF2を通じて伝送される基準電圧V<sub>ref</sub>が各データ駆動集積回路21~24に同時または順次に入力される。ここで、第2伝送用フ

50

フィルム F 2 に基準電圧  $V_{ref}$  を伝達するリード線の他にも階調電圧を伝送するためのリード線も形成できる。ここで、基準電圧  $V_{ref}$  が各データ駆動集積回路 21 ~ 24 に同時に入力されると、各データの駆動集積回路に同一レベルの基準電圧が入力されるので好ましい。

【0044】

上記のように、タイミング制御部及び駆動電圧生成部と連結される各データ駆動集積回路の構造が図3に概略的に示されている。図3のように、データ駆動集積回路21乃至24はタイミング制御部40または前段にあるデータ駆動集積回路から供給されるデータ信号、及びクロック信号を受けた入力バッファB1、B3、後段のデータ駆動集積回路へデータ信号及びクロック信号を出力する出力バッファB2、B4、入力されるクロック信号を分周するクロック分周部211、分周されたクロック信号によって入力バッファB1からデータ信号を受信するデータ受信部212、データ信号値に相当するデータ電圧を液晶パネル10のデータ線に出力するデータ電圧印加部214、及びデータ受信部212より出力されるデータ信号と第2伝送用フィルムF2を通じて駆動電圧生成部50から供給される基準電圧  $V_{ref}$  に基づいてデータ電圧印加部214を駆動させる駆動部213を含む。

【0045】

ここで、各入力バッファ及び出力バッファB1、B2はタイミング制御部40から印加される入出力制御信号ENによって駆動されてデータ信号を受信したり出力したりする。

【0046】

次は、このような構造に基づいて液晶表示装置の動作について説明する。まず、タイミング制御部40がデータ信号を生成して伝送することについて説明する。印刷回路基板300上のタイミング制御部40は、液晶に印加する画像信号を信号源(図示せず)から受けて処理してデータ信号を生成し、液晶駆動に必要な各種タイミング信号、例えばゲート信号を生成する。

【0047】

本発明の実施例におけるタイミング制御部40は、基準電圧  $V_{ref}$  を基準にして、その上下に振れる(スイングする)クロック信号を生成し、同様に、画像信号によっても、基準電圧  $V_{ref}$  を基準にして、その上下にスイングする低電圧振幅のデータ信号を生成する。なお、基準電圧  $V_{ref}$  は、データ駆動部に入力される正負電源電圧の中間値に設定するのが好ましく、電源電圧との差は半振幅値の0.5ボルト以上、できれば振幅値に相当する1ボルト以上、にすることが好ましい。

【0048】

例えば既存のTTL(TTL/CMOS方式)の場合、データ信号レベルのスイッチングの振幅が約3.3Vであり、RSDSの場合データ信号レベルのスイッチングの振幅が約0.2Vであるのに対し、本発明の実施例によるデータ信号レベルのスイッチングの振幅は約1.0V、つまりTTLとRSDSの中間レベルのスイッチングの振幅である。

【0049】

本発明の実施例によるデータ信号は、例えば次の表のような特性を有する。

【0050】

【表1】

記号	パラメーター	最小	標準	最大	単位
Voh	最大出力	$V_{ref}+400$	$V_{ref}+500$		mV
Vref	基準電圧	—	1.0V	—	mV
Vol	最小出力		$V_{ref}-500$	$V_{ref}-400$	mV

10

20

30

40

50

表1のように、本発明の実施例によるデータ信号は基準電圧  $V_{ref} = 1.0V$  を基準に最大電圧  $1.5V$ 、最少電圧  $0.5V$  の範囲内でスイングする。このように、データ信号が、基準電圧  $V_{ref}$  を基準として振幅  $1.0V$  という低電圧の範囲内でスイングされながら出力されるため、電力消費を低減することができる。

#### 【0051】

図4は、本発明の実施例によるデータ信号の伝送タイミング図を示している。添付した図4のように、タイミング制御部40は基準電圧  $V_{ref}$  を基準にスイングするクロック信号を生成して出力し、クロック信号に同期してR、G、Bデータ信号を各々生成して出力する。R、G、Bデータ信号も表1に示されるように、基準電圧  $V_{ref}$  を基準として振幅  $1.0V$  という低電圧の範囲内でスイングされながら出力される。6ビットのR、G、Bデータ信号を供給する場合、図4のように一つの信号線を通じて各々2ビットずつR、G、Bデータ信号を出力する。例えば、一つの信号線を通じて、クロック信号の立ち上がりで  $R_0$  を出力し、クロック信号の立ち下がりで  $R_1$  を出力し、データ信号を組み合わせで出力する。逆に、クロック信号の立ち下がりで  $R_0$  を出力し、クロック信号の立ち上がりで  $R_1$  を出力しても良い。

#### 【0052】

このように一つの信号線を通じて2ビットを送る場合は、一つの信号線を通じて1ビットずつを送る場合に比べて周波数が2倍にならない。そのため、EMIが大きくなるという問題がある。しかし、前述のようにデータ信号が低電圧の範囲でスイングすることで、相対的にEMIが小さくなり、周波数が大きくなることを補償することができる。

#### 【0053】

上記のように、本発明の実施例によるデータ伝送方式によれば、6ビットのデータ信号を伝送する際、クロック信号を伝達する信号線1、基準電圧を伝達する信号線1、そしてR、G、Bデータ信号を伝達する信号線9がそれぞれ必要であり、全部で11個の信号線が必要となる。これで、従来のRSDSやTTLデータ伝送に比べて信号線を顕著に減少できることが分かる。このようなデータ信号線の減少によって各信号線間の相互影響で発生するノイズを減少させ、EMIを改善させることができ、安定したデータ信号伝送を行うことができる。このような本発明の実施例によるデータ信号伝送方法は、複数のデータ駆動集積回路がカスケードタイプのCOG構造に設置されている状態で、低電圧のデータ信号が基準電圧を基準としてスイングされ(振れ)ながら伝送されていることから、“LVCC(Low Voltage Cascade Connection)”と命名できる。

#### 【0054】

なお上記のように、LVCC方式により出力されるデータ信号及びクロック信号は、第1伝送用フィルムF1を通じて薄膜トランジスタ基板200上のデータ駆動集積回路21に伝送される。この際、第1伝送用フィルムF1を通じて順次に伝送されるデータ信号はデータ信号配線を通じて第1データ駆動集積回路21に入力される。

#### 【0055】

第1データ駆動集積回路21の受信機R1、R2は印加される入出力制御信号ENによって印加されるデータ信号及びクロック信号をそれぞれ受信し、送信機T1、T2は入出力制御信号ENによって受信したデータ信号及びクロック信号を次段のデータ駆動集積回路22に出力する。この際、階調電圧は各データ駆動集積回路内において所定のバッファBを通じてデータ電圧印加部214へ供給される。

#### 【0056】

このようなシフト動作によりタイミング制御部40から印加されるデータ信号は順に各データ駆動集積回路21~24に入力される。

#### 【0057】

タイミング制御部40の制御によって駆動電圧生成部50で生成された基準電圧  $V_{ref}$  は、第2伝送用フィルムF2を通じてデータ駆動集積回路21~24へそれぞれ並列に

10

20

30

40

50

入力される。或はクロックやデータと同様に各データ駆動集積回路に直列に印加されることもできる。

【0058】

それぞれのデータ駆動集積回路は、上記のようにタイミング制御部40から供給されるデータ信号をデータ受信部212で保存し、液晶パネル10へデータを送る命令信号を受けて、駆動部213の制御によってデータ電圧印加部214がそれぞれのデータ値に相当する電圧を選択して液晶パネル10内に当該電圧を伝達する。

【0059】

なお、ゲート駆動部30はタイミング制御部40から伝達されるゲート信号によって画素にデータ電圧が印加できるように各画素のスイッチング素子を選択的に導通させる。これでスイッチング素子に入力された階調電圧が画素電極に充電される。

10

【0060】

従って、それぞれの画素電極に供給されたデータ電圧と共通電極の電圧の電位差によって液晶の配向状態が変わり、それによって光の透過量が変わることで所望の画像が表示される。

【0061】

上記の実施例において、ゲート駆動部30は印刷回路基板300に設置された駆動電圧生成部50からゲート信号(ゲートオン/オフ電圧)の供給を受けるのが好ましい。この際、ゲート駆動部30は薄膜トランジスタ基板200上に直接装着されるCOG構造で構成されることができ、さらに、印刷回路基板300の駆動電圧生成部50から伝送されるゲート信号を伝達する信号線と、ゲート信号を液晶パネル10上のゲート線に伝達する信号線などが形成されている伝送用フィルム上に装着される構造で構成されることも出来る。

20

【0062】

前記実施例においては、一方向からのみデータ信号が入力されシフトされているが、その他に並列に配置された複数のデータ駆動集積回路の両方向からデータ信号が入力されるようにする場合、例えば複数のデータ駆動集積回路が並列に配置されている構造の両側、つまり第1番目のデータ駆動集積回路と最後のデータ駆動集積回路へデータ信号がそれぞれ入力されて中心方向にシフトされる場合、複数のデータ駆動集積回路のうち任意の2つのデータ駆動集積回路にデータ信号を入力し前記選択されたデータ駆動集積回路等の中心方向へデータをシフトさせる場合なども、前記のように基準となる中間電圧を基準にデータ信号を低電圧振幅でスイングさせながらデータ駆動集積回路へ伝送することが実現できる。

30

【0063】

複数のデータ駆動集積回路が並べて配置されている構造においては、一方向からデータ信号が入力されてシフト伝播されることによる配線抵抗で最後に位置したデータ駆動集積回路に入力されるデータ信号が減少することを防止するために、各データ駆動集積回路に同じ振幅のデータ信号が入力されるようにすることができる。

【0064】

図5は、この場合に該当する本発明の他の実施例による液晶表示装置の構造を概略的に示している。添付した図5のように、前記実施例と同様に、上部のカラーフィルタ基板100に合着されている薄膜トランジスタ基板110の縁部にデータ信号値に相当する階調電圧をデータ線112に印加する複数のデータ駆動集積回路21~2k、2k+1~2nが位置している。ゲート駆動部30及び駆動電圧生成部50は前記実施例と同様に構成できるので、ここではゲート駆動部と駆動電圧生成部の配線連結関係についての説明は省略する。

40

【0065】

ところが、前記実施例とは異なって、データ信号を伝送する第1伝送用フィルムF1のリード線は、第1データ信号を伝送する第1リード線と第2データ信号を伝送する第2リード線から構成され、第1リード線は並列に配置されている第1乃至第nデータ駆動集積

50

回路のうち第  $k$  データ駆動集積回路  $2k$  のデータ信号配線と一対一対応し、第 2 リード線は第  $k+1$  データ駆動集積回路  $2k+1$  のデータ信号配線と一対一対応するように位置合わせされる。

【0066】

従って、第 1 伝送用フィルム  $F1$  を通じて第 1 及び第 2 データ信号が伝送されて、それぞれ第  $k$  データ駆動集積回路  $2k$  及び第  $k+1$  データ駆動集積回路  $2k+1$  に入力される。入力された第 1 及び第 2 データ信号は第 1 実施例のように各データ駆動集積回路のシフト動作によって第 1 データ駆動集積回路  $21$  及び第  $n$  データ駆動集積回路  $2n$  までそれぞれ伝達される。

【0067】

つまり、複数のデータ駆動集積回路  $21 \sim 2k$ 、 $2k+1 \sim 2n$  が並列に配置されている構造において、前記実施例ではデータ信号が一方向から入力されて反対側のデータ駆動集積回路方向にシフトされるのに対し、ここでは特定地点にデータ信号が入力されたのち特定地点を中心に分岐されて中心反対方向である両側方向にシフトされて移動する。

【0068】

第 1 伝送用フィルム  $F1$  を通じて伝送された第 1 データ信号は、第  $k$  データ駆動集積回路  $2k$  に入力されて第 1 データ駆動集積回路  $21$  まで伝達され、第 1 伝送用フィルム  $F1$  を通じて伝送された第 2 データ信号は、第  $k+1$  データ駆動集積回路  $2k+1$  に入力されて第  $n$  データ駆動集積回路  $2n$  まで伝達される。ここで、 $K$  は  $1 < k < N$  ( $k$ 、 $n$  は自然数) であり好ましくは  $n/2$  である。

【0069】

この際、並列に配置されている第 1 データ駆動集積回路  $21$  乃至第  $n$  データ駆動集積回路  $2n$  にデータ信号が順に入力できるようにタイミング制御部  $40$  は、第 1 データ信号は順に出力し第 2 データ信号は逆順に出力する。つまり前記実施例のように、“ $A$ 、 $B$ 、 $C$ 、 $D$ 、 $E$ 、 $F$ 、 $G$ 、 $H$ ” のデータ信号を供給する場合、“ $A$ 、 $B$ 、 $C$ 、 $D$ ” の第 1 データ信号は  $A$ 、 $B$ 、 $C$ 、 $D$  の順番通り供給する。第 1 に伝達された  $A$  が第 4 データ駆動集積回路に入力されてシフトされ第 1 データ駆動集積回路に入力され、第 2 に伝えられた  $B$  が第 2 データ駆動集積回路に入力されるようにして、第 1 乃至第 4 データ駆動集積回路に“ $A$ 、 $B$ 、 $C$ 、 $D$ ” がそれぞれ入力される。また、“ $E$ 、 $F$ 、 $G$ 、 $H$ ” の第 2 データ信号は逆順に供給して第 1 に伝達された“ $H$ ” が第 5 データ駆動集積回路に入力されてシフトされ第 8 データ駆動集積回路に入力され、第 2 に入力される“ $G$ ” が第 7 データ駆動集積回路に入力されるようにして、第 5 乃至第 8 データ駆動集積回路に“ $E$ 、 $F$ 、 $G$ 、 $H$ ” がそれぞれ入力される。このように第 1 及び第 2 データ信号はシフトされる方向によって入力される順番が調節され、各データ信号は上記実施例と同様にゲート駆動部  $30$  によって画素に印加される。

【0070】

このような実施例によれば、複数のデータ駆動集積回路が並列に配置されて薄膜トランジスタ基板に実装される構造において、画像データ伝送周波数を低くすることができ、各データ駆動集積回路に同じ振幅の電圧が印加されて動作不良を防止することができる。

【0071】

なお、前記第 1 及び第 2 データ信号は  $LVC$  方式で伝送され、この際、駆動電圧生成部から供給される基準電圧は各データ駆動集積回路に同時に入力されたり、一方向に入力された後シフトされながら各データ駆動集積回路に順番に入力される。

【0072】

このような本発明の実施例などにおいては、駆動電圧生成部から基準電圧をデータ駆動集積回路に伝達する電源配線が伝送用フィルム上に形成されているが、前記電源配線が薄膜トランジスタ基板に形成されることができる。そのときは、各データ駆動集積回路の上側に基準電圧を伝達する電源配線が形成され、この電源配線は伝送用フィルムを通じて印刷回路基板の駆動電圧生成部と連結されて基準電圧の伝達を受けるようにするのが好ましい。さらに、基準電圧はデータ信号と同様に第 1 伝送用フィルムを通じて第 1 データ駆

10

20

30

40

50

動集積回路に入力されたのちシフト動作によって順番に次段のデータ駆動集積回路に入力されるようにすることも出来る。

【0073】

なお、上記実施例においては、駆動電圧生成部が基準電圧を生成して各データ駆動集積回路に伝送しているが、データ駆動集積回路が駆動電圧生成部から供給される階調電圧を基にして基準電圧を生成して使用することもできる。本発明は請求の範囲を逸脱しない範囲内で様々な変更及び実施が可能である。

【図面の簡単な説明】

【0074】

【図1】本発明の実施例による液晶表示装置のブロック図である。

10

【図2】本発明の実施例による液晶表示装置におけるデータ駆動部とタイミング制御部の間の信号線連結状態を示すブロック図である。

【図3】本発明の実施例によるデータ駆動部の回路図である。

【図4】本発明の実施例によるデータ信号の伝送タイミング図である。

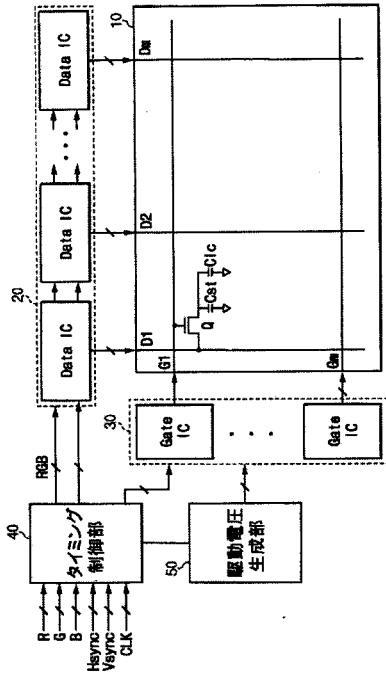
【図5】本発明の他の実施例による液晶表示装置におけるデータ駆動部とタイミング制御部の間の信号線連結状態を示すものである。

【符号の説明】

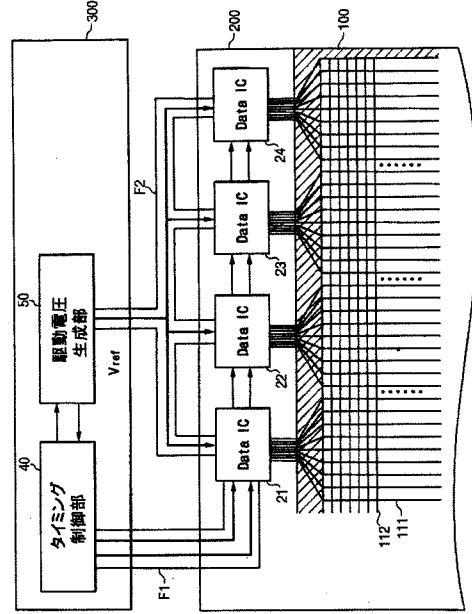
【0075】

10	液晶パネル	
20	データ駆動部	20
21 ~ 24 ~ 2k ~ 2n	データ駆動集積回路	
30	ゲート駆動部	
40	タイミング制御部	
50	駆動電圧発生部	
100	カラーフィルター基板	
111	データ線	
112	ゲート線	
200	薄膜トランジスタ基板	
211	クロック分周部	
212	データ受信部	30
213	駆動部	
214	データ電圧印加部	
300	印刷回路基板	

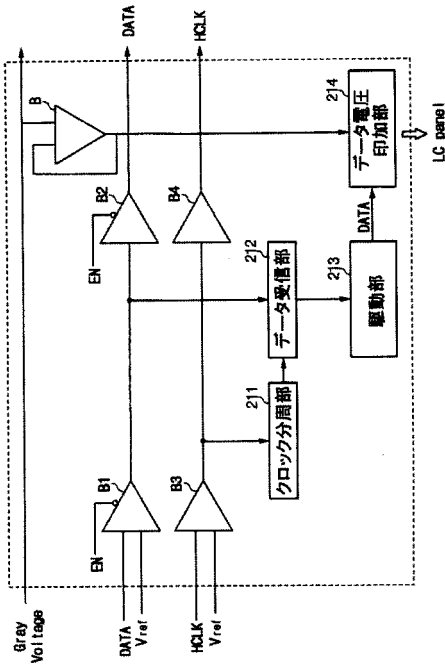
【 図 1 】



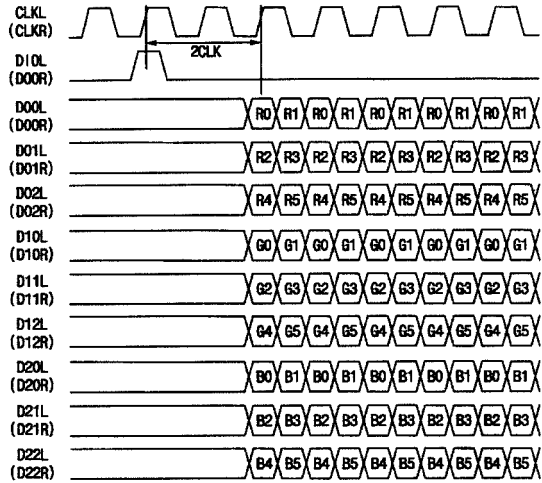
【 図 2 】



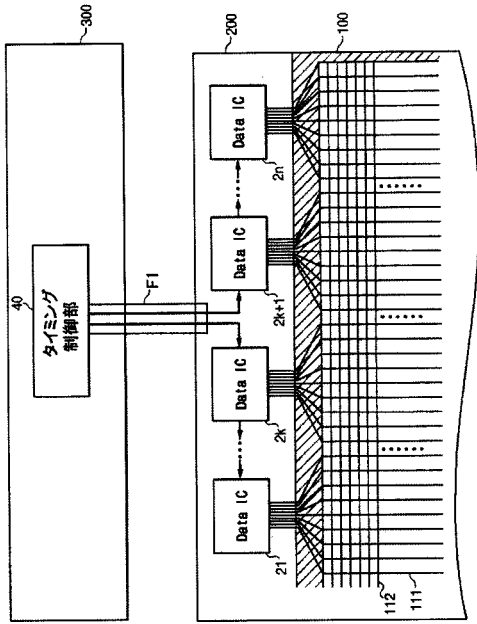
【 図 3 】



【 図 4 】



【図5】



---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 3 3 C  
G 0 9 G 3/20 6 3 3 U

審査官 堀部 修平

(56)参考文献 特開平 1 1 - 1 9 4 7 4 8 ( J P , A )  
特開 2 0 0 1 - 2 6 5 2 8 8 ( J P , A )  
特開 2 0 0 2 - 0 5 5 6 4 6 ( J P , A )  
特開平 0 4 - 2 2 1 9 9 3 ( J P , A )  
特開平 1 1 - 1 9 4 7 5 0 ( J P , A )  
特開平 1 0 - 2 8 2 9 3 9 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
G 0 9 G 3 / 0 0 - 3 / 3 8  
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">JP4982028B2</a>	公开(公告)日	2012-07-25
申请号	JP2003359412	申请日	2003-10-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李奎洙		
发明人	李奎洙		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3648		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.575 G09G3/20.611.C G09G3/20.612.E G09G3/20.633.C G09G3/20.633.U		
F-TERM分类号	2H093/NA16 2H093/NA51 2H093/NB01 2H093/NB07 2H093/NB11 2H093/NC01 2H093/NC10 2H093/NC12 2H093/NC13 2H093/NC16 2H093/NC21 2H093/NC34 2H093/ND31 2H093/ND37 2H093/ND40 2H093/ND41 2H193/ZA04 2H193/ZD21 2H193/ZF01 2H193/ZF22 2H193/ZF36 5C006/AF25 5C006/AF84 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BC16 5C006/BC24 5C006/BF41 5C006/EB05 5C006/FA13 5C006/FA32 5C006/FA42 5C006/FA46 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD12 5C080/DD23 5C080/DD26 5C080/EE29 5C080/FF01 5C080/FF07 5C080/FF11 5C080/GG09 5C080/JJ02 5C080/JJ04 5C080/JJ06		
代理人(译)	山下大洁嗣		
优先权	1020020064184 2002-10-21 KR		
其他公开文献	JP2004145340A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种液晶显示装置，通过减少信号线之间的影响而产生的噪声，能够实现更稳定的数据传输。在由多条栅极线和多条数据线的交叉点限定的区域中限定以行和列布置的多条栅极线和多条数据线，的显示区域中的像素被形成时，被布置在与每个数据线的对应关系，并将该数据驱动对应于对应于数据信号值输入到输入定时的灰度电压数据线包括集成电路的数据驱动器，并且被布置为对应于相应的栅极线，对应于栅极电压输入的输入定时，其特征在于具有栅极，栅极驱动器驱动集成电路到栅极线，数据信号参考输入到数据驱动器的正和负电源电压的中间电压变为正侧或负侧。 .The

記号	パラメーター	最小	標準	最大	単位
Voh	最大出力	Vref+400	Vref+500		mV
Vref	基準電圧	-	1.0V	-	mV
Vol	最小出力		Vref-500	Vref-400	mV