

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-コ-ト* (参 考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 0
	1/1337	1/1337	2 H 0 9 2
G 0 9 F 9/30	330	G 0 9 F 9/30	330 Z 5 C 0 9 4
	9/35	9/35	

審査請求 未請求 請求項の数 8 O L (全 5 数)

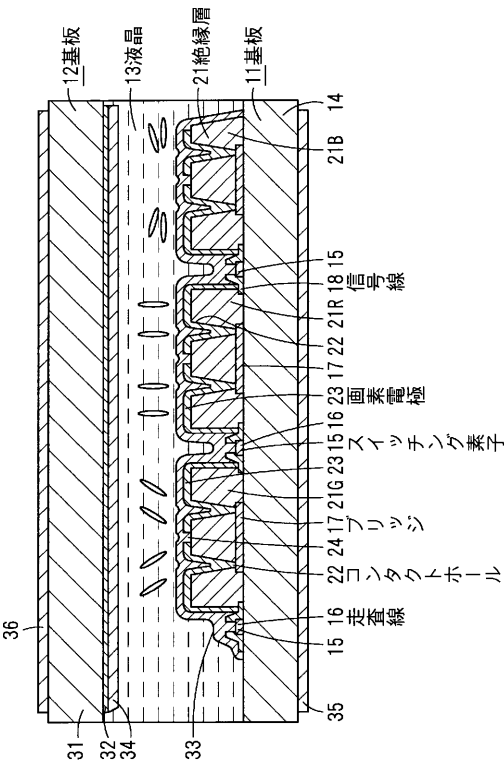
(21)出願番号	特願2002 - 17628(P2002 - 17628)	(71)出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成14年1月25日(2002.1.25)	(72)発明者	倉内 昭一 埼玉県深谷市幡羅町一丁目9番地2 株式会 社東芝深谷工場内
		(72)発明者	川田 靖 埼玉県深谷市幡羅町一丁目9番地2 株式会 社東芝深谷工場内
		(74)代理人	100062764 弁理士 樺澤 襄 (外 1 名)
		最終頁に続く	

(54)【発明の名称】 液晶表示素子

(57)【要約】

【課題】 確実に配向分割可能な液晶表示素子を提供する。

【解決手段】 画素電極23をスリット24で完全に分割することにより、スリット24に沿った部分で電界の方向を一定にして配向分割できる。スリット24の全体に亘って液晶13の配向を制御して横方向へのねじれが生じたりせず、スリット24の近傍で乱れた電界が生じないため透過率が低下したり残像あるいはリバースがなくなり応答性も向上する。画素電極のスリットがブリッジで分断されているマルチドメイン型V A N型液晶に比べて輝度が高く、残像、リバースなどもなく画質品位が向上する。画素電極部間の接続は画素電極23とは別個に液晶13とは反対の透明基板14側に位置させて電氣的な接続をしているため、電界が乱れることを防止しつつ電氣的接続を得ることができる。



【特許請求の範囲】

【請求項 1】 対向配置された 2 枚の基板と、
これら基板間に挟持された液晶と、
前記基板の一方の前記液晶側に一画素を複数に分割して
形成した画素電極と、
この画素電極の前記液晶側とは反対側に設けられそれぞ
れ分割した部分を電氣的に接続するブリッジとを具備し
たことを特徴とする液晶表示素子。

【請求項 2】 画素電極は、マトリクス状に複数配設さ
れ、
これらそれぞれの画素電極を制御するスイッチング素子
と、
これらスイッチング素子に接続される走査線および信号
線とを具備したことを特徴とする請求項 1 記載の液晶表
示素子。

【請求項 3】 ブリッジは、走査線および信号線のいず
れかと同じ材料で形成されたことを特徴とする請求項 2
記載の液晶表示素子。

【請求項 4】 ブリッジは、同じ材料で形成される走査
線および信号線のいずれかと同一工程で形成されること
を特徴とする請求項 3 記載の液晶表示素子。

【請求項 5】 ブリッジは、透光性導電材料で形成され
たことを特徴とする請求項 1 記載の液晶表示素子。

【請求項 6】 ブリッジは、1 つの画素電極に対して 1
つであることを特徴とする請求項 1 記載の液晶表示素
子。

【請求項 7】 画素電極およびブリッジ間に介挿される
絶縁層と、この絶縁層に形成され画素電極およびブリッ
ジを電氣的に接続するためのコンタクトホールとを具備
したことを特徴とする請求項 1 記載の液晶表示素子。

【請求項 8】 画素電極は、配向分割用に分割されてい
ることを特徴とする請求項 1 記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、1 つの画素電極が
複数に分割された液晶表示素子に関する。

【0002】

【従来の技術】一般に、液晶表示素子を用いた表示装置
は、軽量、薄型および低消費電力などであるために、オ
フィスオートメーション機器、情報端末、時計あるいは
テレビなどのさまざまな分野に用いられている。特に、
画素電極を薄膜トランジスタ (Thin Film Transistor)
で制御する液晶表示素子は、応答性から携帯テレビやコ
ンピュータなど多くの情報を含むデータの表示用モニタ
に用いられている。

【0003】また、近年、情報量の増加に伴い画像の精
細度や表示速度の向上が要求され、精細度の向上には薄
膜トランジスタが形成されるアレイ基板の構造の微細化
により対応している。

【0004】一方、光をスイッチングする液晶層では画

素の微細化に伴い単位時間当たりの動作速度を短くする
ために、液晶材料の応答速度が現在のモードより 2 倍～
数十倍速いものが要求される。これらの要求を満たす液
晶モードとしてネマチック液晶を用いた OCB 方式、V
AN 方式、HAN 方式、 π 配列方式、スメクチック液晶
を用いた界面安定型強誘電性液晶 (Surface Stabilized
Ferroelectric Liquid Crystal) 方式、反強誘電性液
晶方式が用いられている。特に、VAN 方式の配向モー
ドでは従来のツイストネマチック型 (TN) モードより
速い応答速度が得られることや、垂直配向の採用により
静電気破壊など不良原因が発生するおそれがあるラビン
グ配向処理工程を削除可能である。さらに、VAN 方式
の配向モードは視野角の補償設計が容易で、液晶分子の
チルト方向が互いに異なる複数のドメインに液晶層を分
割するマルチドメイン方式を採用することにより視野角
をより広くできる。

【0005】ここで、カラーのアクティブマトリクス型
の液晶表示装置について説明する。

【0006】この液晶表示装置は、マトリクスアレイ基
板と対向基板とをスペーサにより間隙を介して対向さ
せ、これらマトリクスアレイ基板および対向基板の間隙
の周囲を接着剤で固定し、この接着剤で囲われたマトリ
クスアレイ基板および対向基板間に液晶を封入して挟持
している。

【0007】また、マトリクスアレイ基板は、複数の走
査線および複数の信号線が直交して配設され、これら走
査線および信号線の交点にアモルファスシリコンやポリ
シリコンを半導体層とした薄膜トランジスタが配設さ
れ、この薄膜トランジスタに対応して画素電極がマトリ
クス状に配設されている。

【0008】一方、対向基板上には、三原色の着色層の
ついたカラーフィルタおよび対向電極が積層して形成さ
れている。

【0009】また、近年ではマトリクスアレイ基板およ
び対向基板の貼り合わせ精度低減や開口率向上の手段と
して、アレイ基板上のスイッチング素子と画素電極の間
にカラーフィルタ層や透明絶縁膜を形成する方法があ
る。この方法ではスイッチング素子と画素電極をコンタ
クトさせるためにカラーフィルタ層や、透明絶縁膜にコ
ンタクトホールが形成される。

【0010】ここで、マルチドメイン方式の VAN 型の
配向モードの液晶表示素子について図 5 を参照して説明
する。

【0011】図 5 に示すように、この液晶表示素子はマ
トリクスアレイ基板の画素電極 1 にスリット 2 を形成し
対向基板に突起 3 を形成した場合、マトリクスアレイ基
板と対向基板とを所定の配置に貼り合わせる必要があ
り、配置にずれが生ずると互いに視野角補償するための
ドメインの面積が大きく異なるため、表示むらあるいは
透過率の低下などの原因となる。

【0012】また、画素電極1の複数の画素電極部4は互いに同電位にする必要があるため、分割された画素電極部4を互いに電氣的に接続しておかなければならず、スリット2で完全に分離できないため、スリット2の一部に電氣的接続を目的としたブリッジ5を形成しておく必要がある。

【0013】

【発明が解決しようとする課題】しかしながら、ブリッジ5では液晶の配向分割ができず、画素電極1に電圧を印加した際の液晶の倒れ方が均一でなくなる。さらに、ブリッジ5で電界が乱れるために液晶は制御されずに倒れるため、横方向へのねじれを生じ、液晶の透過率低下や残像あるいはリバースを生ずる問題を有している。

【0014】本発明は、上記問題点を鑑みなされたもので、確実に配向分割可能な液晶表示素子を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明は、対向配置された2枚の基板と、これら基板間に挟持された液晶と、前記基板の一方の前記液晶側に一画素を複数に分割して形成した画素電極と、この画素電極の前記液晶側とは反対側に設けられそれぞれ分割した部分を電氣的に接続するブリッジとを具備したもので、画素電極を複数に完全に分割しても、液晶側とは反対側でブリッジに接続することにより一画素のそれぞれ分割された画素電極を等しい電位にすることが可能であるとともに、画素電極を完全に分割することができることにより、分割されている部分での電界が安定して確実に配向分割が可能になり液晶の配向を制御して一定にできるため、表示品位が向上するとともに応答速度が向上する。

【0016】

【発明の実施の形態】以下、本発明の液晶表示素子の一実施の形態を図面を参照して説明する。

【0017】図1に示すように、マトリクスアレイ基板11に対向基板12を間隙を介して対向して配置し、これらマトリクスアレイ基板11および対向基板12間の周囲を接着剤で接着し、これらマトリクスアレイ基板11および対向基板12間に液晶組成物を封入して挟持し液晶13を形成する。

【0018】また、マトリクスアレイ基板11には、ガラス基板などの絶縁性を有する透明基板14上にスイッチング素子となる薄膜トランジスタ15を形成する。

【0019】この薄膜トランジスタ15を形成するに際しては、透明基板14上に走査線となるゲート線16をモリブデンあるいはモリブデン/アルミニウム/モリブデンの積層膜で膜厚約0.3μmスパッタリングにより成膜し、フォトリソグラフィにより所定の形状にパターン形成する。また、このゲート線16と同一工程で同一材料によりブリッジ17を形成する。そして、ゲート線16上に膜厚0.15μmの二酸化珪素あるいは窒化珪素の図示し

ないゲート絶縁膜層を形成し、このゲート絶縁膜層上に同様に図示しないアモルファスシリコンあるいはポリシリコンの半導体層を形成する。さらに、この半導体層上にそれぞれ膜厚0.3μmのITO(Indium Tin Oxide)の信号線18およびソース電極19を形成して薄膜トランジスタ15を形成する。

【0020】次に、この薄膜トランジスタ15に対応して、絶縁層としても機能する赤色の着色層21Rを形成する。この赤色の着色層21Rは、赤色の顔料を分散させた感光性レジストCR-2000(富士ハントエレクトロニクステクノロジー株式会社製)をスピナを用いて薄膜トランジスタ15が形成された透明基板14上の全面に塗布し、90℃で10分乾燥させた後、赤色の着色層21Rを形成する部分のみに紫外線を照射し、透明基板14の外周部の幅10μmおよび20μm×20μmのコンタクトホール22では紫外線が遮光されるようなフォトマスクを介し、露光量が200mJ/cm²となるように露光する。そして、水酸化カリウム1wt%水溶液で20秒間現像し、200℃で60分焼成して、赤色の着色層21Rを形成する。

【0021】同様に、緑の着色材料としてCG-2000(富士ハントエレクトロニクステクノロジー株式会社製)を用いて緑色の着色層21Gおよび青の着色材料としてCB-2000(富士ハントエレクトロニクステクノロジー株式会社製)を用いて青色の着色層21Bを順次形成することにより、赤色の着色層21R、緑色の着色層21Gおよび青色の着色層21Bの膜厚がそれぞれ1.5μmの三原色の絶縁層としてのカラーフィルタ層21が形成される。

【0022】さらに、感光性の黒色樹脂をスピナで塗布し、90℃で10分乾燥させた後、マトリクスアレイ基板11の表示エリアの外周部で幅3mmに紫外線が照射されるようなフォトマスクを介して、露光量300mJ/cm²で露光する。そして、pH=11.5のアルカリ性水溶液で現像し、200℃で60分焼成することにより、図示しない黒色樹脂を形成した。

【0023】その後、これらカラーフィルタ層21上にITOを膜厚約0.1μmの厚さにスパッタリングし、図2に示すように、フォトリソグラフィにより、薄膜トランジスタ15に対応してマトリクス状に画素電極23を形成し、この画素電極23には画素電極23の短手方向の中心線を軸として線対称となるように斜め方向に欠落部となる配向分割用のスリット24を形成する。このスリット24により、画素電極23は複数の画素電極部23aに分割されそれぞれ独立する。しかし、画素電極部23aはそれぞれコンタクトホール22を介してブリッジ17に接触することにより、ブリッジ17を介して画素電極部23a毎に電氣的に接続されて画素電極部23aは互いに同電位になり、一画素内の画素電極23は等しい電位になる。

【0024】一方、対向基板12は、同様にガラス基板な

どの絶縁性を有する透明基板31上にITOの共通電極32を形成する。

【0025】そして、共通電極23上に対向突起25が形成される。対向突起25は、マトリクスアレイ基板と貼り合わせた際に図2および図3に示すような位置となるように配置される。

【0026】さらに、マトリクスアレイ基板11および対向基板12に、それぞれ垂直配向膜材料を塗布してそれぞれ配向膜33, 34を形成する。そして、マトリクスアレイ基板11および対向基板12のそれぞれの端面を治具で位置合わせして対向させ、マトリクスアレイ基板11および対向基板12の周囲に注入口を残してエポキシ系の熱硬化樹脂の図示しない接着剤XN-215（三井東圧化学株式会社製）を用いて貼り合わせる。続いて、マトリクスアレイ基板11および対向基板12間に誘電率異方性が負の液晶組成物を注入し、注入口を紫外線硬化樹脂で封止する。

【0027】そして、マトリクスアレイ基板11および対向基板12の両面に、LLC2-9218S（株式会社サンリツ製）の偏光板35, 36を貼付し、液晶表示素子である液晶セルとする。

【0028】実験によると、画素電極23をスリット24で完全に分割することにより、スリット24に沿った部分で電界の方向を一定にして配向分割することができるため、スリット24の全体に亘って液晶13の配向を制御して横方向へのねじれが生じたりせず、スリット24の近傍で乱れた電界が生じないため透過率が低下したり残像あるいはリバースがなくなり応答性も向上し、従来の画素電極のスリットがブリッジで分断されているマルチドメイン型VAN型液晶に比べて輝度が高く、残像、リバースなどもなく画質品位が向上する。また、画素電極部23a間の接続は画素電極23とは別個に液晶13とは反対の透明基板14側に位置させて電気的な接続をしているため、電界が乱れることを防止しつつ電気的接続を得ることができる。

【0029】なお、上記実施の形態では、マトリクスアレイ基板11にカラーフィルタ層21を形成したものについて説明したが、このカラーフィルタ層の部分絶縁性を有する透明樹脂にし、対向基板12側にカラーフィルタ層を形成したものについても同様の作用、効果を得ることができる。

【0030】また、上記実施の形態では、ゲート線16を製造する工程と同一工程でブリッジ17を形成したが、信号線18をITOに代えてモリブデンあるいはモリブデン/アルミニウム/モリブデンの積層膜で形成し、信号線18を製造する工程と同一の工程でブリッジ17を形成しても同様の作用、効果を得ることができる。

【0031】そして、いずれの場合にも、ゲート線16または信号線18と同一工程でブリッジ17を形成するため、工程を多くしたりすることがなく、単にマスクを変換す

*ることによりブリッジ17を形成できるため、工程数が増えないため製造が複雑化することなく、生産性の低下を防止できる。

【0032】さらに、ゲート線16または信号線18のいずれとも別個に、ブリッジ17を形成してもよい。この場合、工程数は増加してしまうが、ブリッジ17の形状などに自由度が高くなる。

【0033】また、たとえば図3に示すように、1つのブリッジ17により3つ以上の画素電極部23aを電気的に接続できる。この場合、画素電極部23aを接続するためのコンタクトホールを少なくすることができるため、より電界の乱れを小さくでき、視認性が向上する。そして、このように、広い面積に亘りブリッジ17を形成する場合には、たとえばITOなどの透光性材料で形成すれば、陰などが生ずることもない。

【0034】さらに、たとえば図4に示すように、スリット24の形状を異ならせてもよい。この図4に示すスリットは、画素電極23の長手方向の中央に線分を形成し、この線分の両端からそれぞれ角に向けて形成され、4つの画素電極部23aに分割したものである。このように、スリット24の形状を異ならせて画素電極部23aの形状を異ならせても同様の効果を得ることができる。また、この図4に示す実施の形態では、それぞれ隣合う画素電極部23a間をそれぞれブリッジ17で接続しているが、図3に示す場合と同様に、1つのブリッジで4つの画素電極部23aを電気的に接続しても同様の効果を得ることができる。

【0035】

【発明の効果】本発明によれば、画素電極を複数に完全に分割しても、液晶側とは反対側でブリッジに接続することにより一画素のそれぞれ分割された画素電極を等しい電位にすることが可能であるとともに、画素電極を完全に分割することができることにより、分割されている部分での電界が安定して確実に配向分割が可能になり液晶の配向を制御して一定にできるため、表示品位が向上するとともに応答速度を向上できる。

【図面の簡単な説明】

【図1】本発明の液晶表示素子の一実施の形態を示す断面図である。

【図2】同上画素電極を示す平面図である。

【図3】同上他の実施の形態の画素電極を示す平面図である。

【図4】同上また他の実施の形態の画素電極を示す平面図である。

【図5】従来例の画素電極を示す平面図である。

【符号の説明】

11 マトリクスアレイ基板

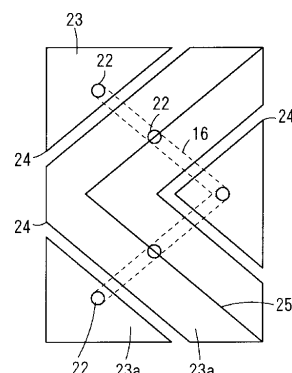
12 対向基板

13 液晶

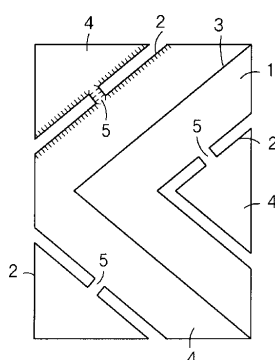
15 スイッチング素子としての薄膜トランジスタ

- *21 絶縁層としてのカラーフィルタ層
22 コンタクトホール
23 画素電極

【圖 3】



【图5】



フロントページの続き

- (72)発明者 真鍋 敦行
埼玉県深谷市幡羅町一丁目9番地2 株式
会社東芝深谷工場内
- Fターム(参考) 2H090 HA14 HC10 HD14 LA01 LA04
MA07 MB14
2H092 GA13 GA21 JA34 JB22 MA13
MA16 NA04 PA02 PA06
5C094 AA01 AA13 AA53 BA02 BA43
CA19 DB04 EA04 FB20 HA08

专利名称(译)	液晶显示元件		
公开(公告)号	JP2003215618A	公开(公告)日	2003-07-30
申请号	JP2002017628	申请日	2002-01-25
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	倉内昭一 川田靖 山口剛史 春原一之 磨矢奈津子 真鍋敦行		
发明人	倉内 昭一 川田 靖 山口 剛史 春原 一之 磨矢 奈津子 真鍋 敦行		
IPC分类号	G02F1/1337 G02F1/1343 G09F9/30 G09F9/35		
FI分类号	G02F1/1343 G02F1/1337 G09F9/30.330.Z G09F9/35 G09F9/30.330		
F-TERM分类号	2H090/HA14 2H090/HC10 2H090/HD14 2H090/LA01 2H090/LA04 2H090/MA07 2H090/MB14 2H092/GA13 2H092/GA21 2H092/JA34 2H092/JB22 2H092/MA13 2H092/MA16 2H092/NA04 2H092/PA02 2H092/PA06 5C094/AA01 5C094/AA13 5C094/AA53 5C094/BA02 5C094/BA43 5C094/CA19 5C094/DB04 5C094/EA04 5C094/FB20 5C094/HA08 2H092/JA24 2H092/KB26 2H290/AA34 2H290/BB24 2H290/BB44 2H290/BB46 2H290/CA46		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够可靠地进行取向分割的液晶显示元件。通过用狭缝完全分割像素电极，可以通过使沿着狭缝的部分的电场方向恒定来进行取向分割。在整个狭缝24上控制液晶13的取向以防止在横向上扭曲，并且在狭缝24附近不会出现干扰电场，因此透射率降低并且没有余像或反向响应。属性也得到了改善。与其中像素电极的狭缝被桥分开的多域VAN液晶相比，亮度更高并且图像质量得到改善而没有余像和反转。像素电极部分之间的连接与透明基板14的与用于电连接的液晶13相反的一侧上的像素电极23分开进行，从而在防止电连接的同时防止了电场的干扰。可以得到

