

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-284055

(P2005-284055A)

(43) 公開日 平成17年10月13日(2005.10.13)

(51) Int. Cl.⁷

G02F 1/133

F I

G02F 1/133 550

テーマコード(参考)

2H093

審査請求 未請求 請求項の数 3 O L (全 16 頁)

(21) 出願番号 特願2004-99216 (P2004-99216)
 (22) 出願日 平成16年3月30日(2004.3.30)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅普
 (74) 代理人 100107076
 弁理士 藤網 英吉
 (74) 代理人 100107261
 弁理士 須澤 修
 (72) 発明者 堀口 正寛
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 (72) 発明者 田中 千浩
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

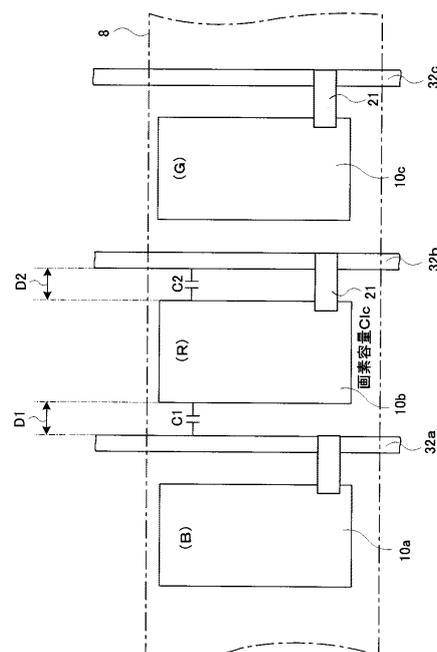
(54) 【発明の名称】 液晶表示装置及び電子機器

(57) 【要約】 (修正有)

【課題】 寄生容量C1に対して画素容量C1cを十分大きくすることにより、縦クロストークを低減する。

【解決手段】 二端子素子型液晶装置において、カラーフィルタ基板に複数の走査線が、素子基板に複数のデータ線及び画素電極などが形成され、両基板間に液晶が封入されている。各画素電極とそれに接続されていない隣接する各信号線との間には寄生容量C1が生じ、各画素電極と対向する各信号電極の間には画素容量C1cが存在する。縦クロストークは、保持期間Th中に、隣接するデータ線との間の寄生容量C1に起因して印加される電圧Vcにより、画素電極の電圧が変化することにより生じる。そこで、電圧Vcの上限を、電圧-透過率特性における印加電圧値V(T50)よりも小さくなるように設定する。即ち、 $V_{1c} = \{C1 / (C1c + C1)\} \times Vd < V(T50)$ とし、画素容量C1cを寄生容量C1に対して十分大きくなるようにする。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

複数の信号線と、複数の画素電極と、前記信号線の各々と前記画素電極の各々とに接続された複数の二端子素子とを有する第 1 基板と、複数の走査線を有し、前記基板に対向配置された第 2 基板とを備え、前記第 1 基板と前記第 2 基板の間に液晶が封入されてなる液晶表示装置であって、

前記各画素電極と、当該各画素電極に接続されていない隣接する信号線の間には生じる各寄生容量を C_1 とし、

前記各画素電極と、対向する前記各走査線とに挟持された前記液晶の各画素容量を C_{1c} としたとき、

前記各画素容量 C_{1c} は、前記液晶の電圧 - 透過率特性に基づいて、前記各寄生容量 C_1 に対して大きな値に設定されていることを特徴とする液晶表示装置。

10

【請求項 2】

前記信号線のデータ振幅電圧を V_d とし、

前記液晶の電圧 - 透過率特性における透過率 50% に対応する電圧を $V(T50)$ とするとき、

$\{C_1 / (C_{1c} + C_1)\} \times V_d < V(T50)$ であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

請求項 1 又は 2 に記載の液晶表示装置を備えることを特徴とする電子機器。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、各種情報の表示に用いて好適な液晶表示装置および電子機器に関する。

【背景技術】

【0002】

二端子素子型アクティブ・マトリクス、あるいは TFD (Thin Film Diode) と呼ばれる液晶表示装置においては、相互に対向する 2 枚の基板のうち一方の基板に走査線が、他方の基板に信号線（データ線）及び画素電極が形成され、両基板間に液晶が封入されている。そして、画素電極が形成された基板には、電流 - 電圧特性が非線形な素子が設けられ、その素子は画素電極及び信号線に夫々接続されている。また、そのような液晶表示装置において、画素電極はその両側の信号線の略中央位置に形成されている。

30

【0003】

しかしながら、そのようなアクティブ・マトリクス型の液晶表示装置では、画素電極とその両側の各信号線との間隔が夫々狭いため、特に、画素電極とそれに接続されていない隣接する信号線との間に生じる寄生容量の影響により、いわゆる縦クロストークが生じ、表示品位が低下してしまうという問題があった。この縦クロストークは、灰色などを背景色として、赤、青、緑などの単色、或いは赤、青、緑の各色に対して補色の関係にある、シアン、マゼンタ、イエローなどの色を矩形状に表示したときに矩形表示領域の上下方向に位置する領域が、本来表示されるべき背景色より明るく表示されてしまい、かつ、微妙に色づいて表示されてしまう現象をいう。

40

【0004】

なお、この種の液晶表示装置として、例えば、画素電極とこれに近接する走査線や信号線との間の寄生容量を低減して、表示画像の輝度むらやクロストークを解消し良好な画像表示を実現する液晶表示装置が提案されている（例えば、特許文献 1 を参照）。この特許文献 1 では、画素電極の周縁部の少なくとも一部に重なり、かつ走査線及び信号線のうち少なくとも一部に重なるように配設した静電遮蔽性を有するシールド電極により、寄生容量を解消して、輝度むらやクロストークの発生を避け高品位な画像表示を実現している。

【0005】

50

【特許文献1】特開平5 - 203994号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明者は、上記の問題点を解消するために、種々の考察及び実験を行った。その結果、縦クロストークが、液晶表示装置における画素容量 $C1c$ 、及び画素電極とそれに接続されていない信号線との間に生じる寄生容量 $C1$ に大きく左右されることを知見した。さらには、それらの容量特性とVT特性（電圧 - 透過率特性）との関連が縦クロストークに大きく影響することを知見した。尚、画素容量 $C1c$ は1画素分の液晶容量を意味する。

【0007】

本発明は、上記の知見に基づいてなされたものであり、画素容量 $C1c$ 、寄生容量 $C1$ 及びVT特性を適切に設定して、その設定を満足するように画素容量 $C1c$ を寄生容量 $C1$ に対して十分大きくすることにより、上記のような縦クロストークを低減することを課題とする。

【課題を解決するための手段】

【0008】

本発明の1つの観点では、液晶表示装置は、複数の信号線と、複数の画素電極と、前記信号線の各々と前記画素電極の各々とに接続された複数の二端子素子とを有する第1基板と、複数の走査線を有し、前記基板に対向配置された第2基板とを備え、前記第1基板と前記第2基板の間に液晶が封入されてなり、前記各画素電極と、当該各画素電極に接続されていない隣接する信号線との間に生じる各寄生容量を $C1$ とし、前記各画素電極と、対向する前記各走査線とに挟持された前記液晶の各画素容量を $C1c$ としたとき、前記各画素容量 $C1c$ は、前記液晶の電圧 - 透過率特性に基づいて、前記各寄生容量 $C1$ に対して大きな値に設定されている。

【0009】

上記の液晶表示装置は、データ信号を供給する複数の信号線と、複数の画素電極とが、例えばTFD素子やTFT素子などのスイッチング素子により接続されて構成される。画素電極に対しては、その両側に隣接して2つの信号線が配置される。画素電極と、隣接する信号線との間には寄生容量が生じるが、隣接する2つの信号線のうち、二端子素子を介して画素電極と接続されていない方の信号線との間の寄生容量により、画素電極の電位が変化し、いわゆる縦クロストークが発生して画質が低下する。そこで、各画素電極と、対向する各走査線とに挟持された液晶の各画素容量を $C1c$ としたとき、各画素容量 $C1c$ を前記液晶の電圧 - 透過率特性に基づいて、前記各寄生容量 $C1$ に対して大きな値に設定する。これにより、画素容量に対する寄生容量の割合を小さくすることができるので、隣接するデータ線との寄生容量により画素電極に印加される電圧を低減することができ、縦クロストークを低減することができる。

【0010】

上記の液晶表示装置の一態様では、前記信号線のデータ振幅電圧を Vd とし、前記液晶の電圧 - 透過率特性における透過率50%に対応する電圧を $V(T50)$ とするとき、 $\{C1 / (C1c + C1)\} \times Vd < V(T50)$ とすることができる。

【0011】

この態様によれば、電圧 $V1c$ の上限が $V(T50)$ よりも小さくなるように設定されるので、この条件を満たすように、各画素容量 $C1c$ は各寄生容量 $C1$ に対して大きな値に設定される。これにより、液晶層の透過率を適正に維持でき、縦クロストークを低減できる。

【0012】

また、上記の液晶表示装置を備える電子機器を構成することができる。

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明を実施するための最良の形態について説明する。尚、以下

10

20

30

40

50

の実施形態は、本発明を液晶表示装置に適用したものである。本実施形態は、画素容量 $C1c$ 及び寄生容量 $C1$ を適切に設定して、その設定を満足するように画素容量 $C1c$ を寄生容量 $C1$ に対して十分大きくすることにより、縦クロストークの発生を低減して高品位な表示画像を得る。

【0014】

まず、本発明の実施形態に係る液晶表示装置の構成について説明する。図1は、本発明の液晶表示装置100の概略構成を模式的に示す平面図である。図1では、主として、液晶表示装置100の電極及び配線の構成を平面図として示している。ここに、本発明の液晶表示装置100は、TFD素子を用いたアクティブ・マトリクス駆動方式であって、半透過反射型の液晶表示装置である。図2は、図1の液晶表示装置100における切断線A-A'に沿った概略断面図を示す。

10

【0015】

まず、図2を参照して、切断線A-A'に沿った液晶表示装置100の断面構成について説明し、その後、液晶表示装置100の電極及び配線の構成について説明する。

【0016】

図2において、液晶表示装置100は、素子基板92と、その素子基板92に対向して配置されるカラーフィルタ基板91とが枠状のシール部材3を介して貼り合わされ、内部に液晶が封入されて液晶層4が形成されてなる。この枠状のシール部材3には、複数の金粒子などの導通部材7が混入されている。素子基板92はガラスなどの透明基板1(以下、「上側基板」とも呼ぶ。)を備え、カラーフィルタ基板91は同じくガラスなどの透明基板2(以下、「下側基板」とも呼ぶ。)を備える。

20

【0017】

下側基板2の内面上には、表面上に細かい凹凸が形成された散乱層9が形成されている。散乱層9の内面上は、サブ画素SG毎に、所定の厚みを有する反射層5が形成されている。各反射層5には、矩形の開口部20(以下、「透明領域」とも呼ぶ。)が複数形成されている。各反射層5は、アルミニウム、アルミニウム合金、銀合金等の薄膜により形成することができる。開口部20は、カラーフィルタ基板91の内面上に縦横にマトリクス状に配列されたサブ画素SG毎に、当該サブ画素SGの全面積を基準として所定割合の面積を有するように形成されている。

【0018】

反射層5上であって且つ各サブ画素SGの間には、隣接するサブ画素SG間を隔て、一方のサブ画素から他方のサブ画素への光の混入を防止するため、黒色遮光層BMが形成されている。この黒色遮光層BMは、黒色の樹脂材料、例えば黒色の顔料を樹脂中に分散させたもの等を用いることが可能である。なお、これに代えて、R、G、Bの着色層が相互に重ね合わされて形成された重ね遮光層(図示略)を用いてもよい。

30

【0019】

また、反射層5上及び開口部20上には、サブ画素SG毎にR、G、Bの三色のいずれかからなる着色層6R、6G、及び6Bが形成されている。着色層6R、6G及び6Bによりカラーフィルタが構成される。画素Gは、R、G、Bのサブ画素SGから構成されるカラー1画素分の領域を示している。なお、以下の説明において、色を問わずに着色層を指す場合は単に「着色層6」と記し、色を区別して着色層を指す場合は「着色層6R」などと記す。また、図2に示すように、開口部20上に形成された着色層6の厚さは、反射層5上に形成された着色層6の厚さよりも厚く形成されている。これにより、着色層6は、反射型表示モードと透過型表示モードとにおいて夫々所望の色相及び明るさを呈するように設計されている。

40

【0020】

着色層6及び黒色遮光層BMの上には、透明樹脂等からなる保護層18が形成されている。この保護層18は、カラーフィルタ基板91及び液晶表示装置100の製造工程中使用される薬剤等による腐食や汚染から、着色層6を保護する機能を有する。保護層18の表面上には、ストライプ状のITO(Indium-Tin Oxide)などの透明電極(走査電極)

50

8（以下、「下側基板2の走査線」とも呼ぶ）が形成されている。この透明電極8の一端はシール部材3内に延在しており、そのシール部材3内の導通部材7と電氣的に接続されている。

【0021】

一方、上側基板1の内面上には、サブ画素毎に、TFD素子21及び画素電極10が形成されている。TFD素子21及び画素電極10の内面上には、透明樹脂等からなる保護層17が形成されている。上側基板1及び保護層17の内面上の左右周縁部には、走査線31が形成されている。走査線31の一端部はシール部材3内まで延在しており、その走査線31は、シール部材3内の導通部材7と電氣的に接続されている。

【0022】

下側基板2の透明電極8の内面上、及び上側基板1の保護層17の内面上には、それぞれ図示しない配向膜が形成されている。それらの配向膜の間には、液晶層4の厚さを均一に保持するために粒子状のスペーサ（図示略）がランダムに配置されている。スペーサの材料としては、シリカや樹脂などを主成分とするものが好ましい。

10

【0023】

下側基板2の外面上には、位相差板（1/4波長板）11及び偏光板12が配置されており、上側基板1の外面上には、位相差板（1/4波長板）13及び偏光板14が配置されている。また、偏光板12の下側には、バックライト15が配置されている。バックライト15は、例えば、LED（Light Emitting Diode）等といった点状光源や、冷陰極蛍光管等といった線状光源などが好適である。

20

【0024】

下側基板2の透明電極8、即ち下側基板2の走査線と、上側基板1の走査線31とは、シール部材3内に混入された導通部材7を介して上下導通している。

【0025】

さて、本実施形態の液晶表示装置100において反射型表示がなされる場合、液晶表示装置100に入射した外光は、図1に示す経路Rに沿って進行する。つまり、液晶表示装置100に入射した外光は、反射層5によって反射され観察者に至る。この場合、その外光は、着色層6が形成されている領域を通過して、その着色層6の下側にある反射層5により反射され、再度着色層6を通過することによって所定の色相及び明るさを呈する。こうして、所望のカラー表示画像が観察者により視認される。

30

【0026】

一方、透過型表示がなされる場合、バックライト15から出射した照明光は、図1に示す経路Tに沿って進行し、透過領域、即ち、開口部20上の着色層6を通過して観察者に至る。この場合、その照明光は、着色層6を透過することにより所定の色相及び明るさを呈する。こうして、所望のカラー表示画像が観察者により視認される。

【0027】

次に、図1、図3及び図4を参照して、本発明の素子基板92及びカラーフィルタ基板91の電極及び配線の構成について説明する。図3は、素子基板92を背面方向（即ち、図2における下方）から観察したときの素子基板92の電極及び配線などの構成を平面図として示す。図4は、カラーフィルタ基板91を正面方向（即ち、図2における上方）から観察したときのカラーフィルタ基板91の電極の構成を平面図として示す。なお、図3において電極や配線は観察方向の背面側に形成されるものであるが、説明の便宜上、実線で表すこととしている。また、図3及び図4において、電極や配線以外のその他の要素は説明の便宜上図示を省略している。

40

【0028】

図1において、素子基板92の画素電極10と、カラーフィルタ基板91の透明電極8との交差する領域が表示の最小単位であるサブ画素SGを構成する。そして、このサブ画素SGが紙面縦方向及び紙面横方向に複数個、マトリクス状に並べられた領域が表示領域V（2点鎖線により囲まれる領域）である。この表示領域Vに、文字、数字、図形等の画像が表示される。また、図1において、液晶表示装置100の外形と、表示領域Vとによ

50

って区画された領域は、画像表示に寄与しない額縁領域 38 である。

【0029】

先ず、図3を参照して、素子基板92の電極及び配線の構成などについて説明する。素子基板92は、TFD素子21、画素電極10、複数の走査線31、複数のデータ線32、YドライバIC33、XドライバIC34、及び複数の外部接続用端子35を備えている。

【0030】

素子基板92の張り出し領域36上には、YドライバIC33及びXドライバIC34が例えばACF(Anisotropic Conductive Film:異方性導電膜)を介して、それぞれ実装されている。なお、図3において、素子基板92の張り出し領域36側の辺92aから反対側の辺92cへ向かう方向をX方向とし、辺92dから辺92bへ向かう方向をY方向とする。

10

【0031】

張り出し領域36上には、複数の外部接続用端子35が形成されている。YドライバIC33及びXドライバIC34の各入力端子(図示略)は、導電性を有するバンプを介して、その複数の外部用接続端子35にそれぞれ接続されている。外部接続用端子35は、ACFや半田などを介して、図示しない配線基板、例えばフレキシブルプリント基板に接続されている。これにより、例えば携帯電話や情報端末などの電子機器から液晶表示装置100へ信号や電力が供給される。

【0032】

XドライバIC34の出力端子(図示略)は、導電性を有するバンプを介して、複数のデータ線32に接続されている。一方、各YドライバIC33の出力端子(図示略)は、導電性を有するバンプを介して、複数の走査線31に接続されている。これにより、各YドライバIC33は複数の走査線31に走査信号を、XドライバIC34は複数のデータ線32にデータ信号をそれぞれ出力する。

20

【0033】

複数のデータ線32は、紙面縦方向に延在する直線状の配線であり、張り出し領域36から表示領域VにかけてX方向に形成されている。各データ線32は一定の間隔を隔てて形成されている。また、各データ線32は、適宜の間隔をおいて複数のTFD素子21に接続されており、各TFD素子21は対応する各画素電極10に接続されている。

30

【0034】

複数の走査線31は、本線部分31aと、その本線部分31aに対して略直角に折れ曲がる折れ曲がり部分31bとにより構成されている。各本線部分31aは、額縁領域38内を張り出し領域36からX方向に形成されている。また、各本線部分31aは、各データ線32に対して略平行で、且つ、一定の間隔を隔てて形成されている。各折れ曲がり部分31bは、額縁領域38内において、左右に位置するシール部材3内までY方向に延在している。そして、その折れ曲がり部分31bの終端部は、シール部材3内で導通部材7に接続されている。

【0035】

次に、カラーフィルタ基板91の電極の構成について説明する。カラーフィルタ基板91は、Y方向にストライプ状の透明電極(走査電極)8が形成されている。各透明電極8の左端部或いは右端部は、図1及び図4に示すように、シール部材3内まで延在しており、且つ、シール部材3内の導通部材7に接続されている。

40

【0036】

以上に述べた、カラーフィルタ基板91と素子基板92とをシール部材3を介して貼り合わせた状態が図1に示されている。図示のように、カラーフィルタ基板91の各透明電極8は、素子基板92の各データ線32に対して直交しており、且つ、横列をなす複数の画素電極10と平面的に重なり合っている。このように、透明電極8と画素電極10とが重なり合う領域がサブ画素SGを構成する。

【0037】

50

また、カラーフィルタ基板 9 1 の透明電極 8 (即ち、カラーフィルタ基板 9 1 側の走査線)と、素子基板 9 2 の走査線 3 1 とは、図示のように左辺側と右辺側との間で交互に重なり合っており、その透明電極 8 と走査線 3 1 とは、シール部材 3 内の導通部材 7 を介して上下導通している。つまり、透明電極 8 たるカラーフィルタ基板 9 1 の各走査線と、素子基板 9 2 の各走査線 3 1 との導通は、図示のように左辺側と右辺側との間で交互に実現されている。これにより、カラーフィルタ基板 9 1 の透明電極 8 は、素子基板 9 2 の走査線 3 1 を介して、紙面左右に夫々位置する各 Y ドライバ IC 3 3 に電氣的に接続されている。

【0038】

次に、図 5 を参照して、液晶表示装置 1 0 0 における階調表示の方法について説明する。なお、本例ではノーマリーホワイトの液晶パネルであるとする。図 5 (a) は、Y ドライバ IC 3 3 から走査線 3 1 を介して走査電極 8 に印加される走査電位 V A の駆動波形を示す。図 5 (b) は、X ドライバ IC 3 4 からデータ線 3 2 に印加される信号電位 V B の駆動波形を示す。図 5 (c) は、走査電極 8 及びデータ線 3 2 の電極間電圧 V AB の駆動波形を示す。

10

【0039】

Y ドライバ IC 3 3 は、走査線 3 1 を介して走査電極 8 に対して走査電位 V A を印加する。一方、X ドライバ IC 3 4 は、データ線 3 2 に対して信号電位 V B を印加する。電位 V A 及び V B について説明する。まず、走査電極 8 には、図 5 (a) に示すような走査電位 V A が印加される。ライン選択期間 T 毎に、各走査線 3 1 を介して各走査電極 8 は順次選択され、ある共通電位 V GND に対して $\pm V_{sel}$ なる電位差、即ち電圧を持ついずれかの電位が印加される。なお、この電圧 V_{sel} を選択電圧と呼ぶ。そして、ライン選択期間 T 後には、共通電位 V GND に対して $\pm V_{hld}$ なる電圧を持ついずれかの電位が印加される。保持期間 T h において、選択時の電位が $V_{GND} + V_{sel}$ のときには $V_{GND} + V_{hld}$ の電位が印加され、選択時の電位が $V_{GND} - V_{sel}$ のときには $V_{GND} - V_{hld}$ の電位が印加される。なお、この電圧 V_{hld} を保持電圧と呼ぶ。また、全ての走査電極 8 が一巡して選択され終わる期間をフィールド期間といい、次のフィールド期間では、先のフィールド期間とは逆特性の選択電圧を用いて順次、走査電極を選択していく。

20

【0040】

一方、データ線 3 2 に対しては、図 5 (b) に示すように、共通電位 V GND に対して $\pm V_{sig}$ なる電圧を持ついずれかの電位が印加される。ここで、ある選択期間に選択された走査電極 8 に印加する電位が $V_{GND} + V_{sel}$ の場合に、 $V_{GND} - V_{sig}$ をオン電位 V_{on} 、 $V_{GND} + V_{sig}$ をオフ電位 V_{off} として用いる。また、ある選択期間に選択された走査電極 8 に印加する電位が $V_{GND} - V_{sel}$ の場合に、 $V_{GND} + V_{sig}$ をオン電位 V_{on} 、 $V_{GND} - V_{sig}$ をオフ電位 V_{off} として用いる。

30

【0041】

即ち、信号電位 V B の各ライン選択期間 T 内の波形は、当該データ線 3 2 に係る列における各画素の階調に応じて設定されるが、まず、信号電位 V B は、各ライン選択期間 T 毎にオン区間とオフ区間に分割され、オン区間においてはオン電位 V_{on} に、オフ区間においてはオフ電位 V_{off} に設定される。即ち、信号電位 V B は、階調値に応じてパルス幅変調される。そして、画素に与えるべき階調が高くなるほど (ノーマリーホワイトモードでは暗くなるほど)、オン区間の占める割合が大きく設定される。

40

【0042】

次に、走査電極 8 及びデータ線 3 2 の電極間電圧 V AB を図 5 (c) の実線で示す。この電極間電位 V AB が液晶層 4 に対して印加される。図示のように、電極間電圧 V AB の絶対値は、当該画素の選択期間において高くなることわかる。また、液晶層 4 に印加される液晶層電圧 V LC は、図 5 (c) のハッチングで示すようになる。液晶層電圧 V LC が変化する際には、液晶層 4 が形成する容量を充放電しなければならないため、液晶層電圧 V LC は電極間電圧 V AB に対して過渡応答的に変化する。なお、図 5 (c) において電圧 V NL は電極間電圧 V AB と液晶層電圧 V LC との差、即ち T F D 素子 2 1 の端子電圧である。以上のように

50

に、液晶表示装置 100 では、液晶層 4 に印加する駆動電圧をパルス幅変調することにより階調表示が行われる。

【0043】

[縦クロストークの発生原理]

まず、図 6 を参照して、縦クロストークについて説明する。図 6 は、液晶表示装置 100 における表示領域 V のみを拡大した平面図であり、その表示領域 V に縦クロストークが発生した状態を模式的に示している。

【0044】

液晶表示装置 100 に対しては、背景となるエリア B 及びエリア C をそれぞれ同一のグレーレベルとなるように走査線電圧及びデータ線電圧を印加している。また、エリア A においては、規定の明るさの単色或いは補色の矩形表示となるように走査線電圧及びデータ線電圧を印加している。しかし、実際には縦クロストークの発生により同一階調レベルであるはずのエリア B とエリア C では表示画像上のグレーレベルが異なってしまっている。即ち、エリア A の上下方向に位置するエリア C は、エリア B よりも幾分明るく表示されており、尚且つ微妙に色づいて表示されている。また、エリア A は、規定の明るさよりも暗く表示されている。このような、縦クロストークは、灰色などを背景にして単色或いは補色の矩形表示をしたときに発生する。

10

【0045】

次に、図 7 を参照して、この縦クロストークの発生原理について説明する。図 7 は、液晶表示装置 100 における 1 画素 (RGB 3 つのサブ画素) 分を拡大した部分拡大平面図を示す。

20

【0046】

画素電極 10 は、通常、一对のデータ線 32 の略中央位置に形成される。これは、画素電極 10 を隣接する各データ線 32 に近づけすぎない範囲で、その画素の開口率を大きくするという設計上の理由によるものである。また、各データ線 32 a、32 b、32 c は、TFD 素子 21 を介して画素電極 10 a、10 b、10 c に接続されている。例えば、画素電極 10 b に注目すると、データ線 32 a は、画素電極 10 b に隣接しているが、画素電極 10 b には接続されていない。画素電極 10 b と、隣接する 2 つのデータ線 32 a 及び 32 b との間には寄生容量 C1、C2 がそれぞれ存在する。

【0047】

液晶表示装置 100 において、所望する画像を表示するためには、ライン選択期間 T に、各画素電極 10 a ~ 10 c に所望の電圧が印加される。図 7 の例では、画素電極 10 b に対しては、データ線 32 b から TFD 素子 21 を介して所望の電圧 V1c が印加される。

30

【0048】

ところが、画素電極 10 b に対しては、それと隣接するデータ線 32 a との間での寄生容量 C1 が存在することにより、データ線 32 a から寄生容量 C1 に対応する電圧が印加されてしまい、その結果、画素電極 10 b の電位 V1c が所望の電位から変化してしまう。即ち、ある画素電極の電位が、それと隣接するデータ線との間の寄生容量に起因して変化してしまう。これにより、当該画素の透過率が変化し、縦クロストークが生じる。

40

【0049】

今、前述のように、図 6 においてエリア A に青を表示し、エリア B 及び C にグレーを表示したとする。また、図 7 において、データ線 32 a に対応する画素電極 10 a が青に対応するサブ画素であり、画素電極 10 b が赤に対応するサブ画素であり、最も右の画素電極 10 c が緑に対応するサブ画素であるとする。

【0050】

これら 3 色のサブ画素が図 6 におけるエリア B に存在する場合には、そのエリアがグレー表示されるので、3 つのデータ線 32 a、32 b、32 c に印加される電圧はほぼ等しく、寄生容量 C1 が画素電極 10 b に与える影響は少ない。

【0051】

50

一方、エリア A に青が表示されているので、エリア C においてもデータ線 3 2 a のみが低電位（白に対応する電位）であり、データ線 3 2 b 及び 3 2 c は高電位（黒に対応する電位）になる。よって、エリア C においては、保持期間中にデータ線 3 2 a と画素電極 1 0 b とに電位差が生じ、寄生容量 C 1 により画素電極 1 0 b の電位が下がる。その結果、画素電極 1 0 b により構成される赤のサブ画素の透過率が上がり、エリア C の部分は明るくなるとともに、いくぶん赤みを帯びて見えるようになる。これが、縦クロストークの発生する原理である。つまり、縦クロストークは、寄生容量の影響によって、隣接する画素電極の電位が所望の電位から変化することにより生じる。

【 0 0 5 2 】

[縦クロストークの低減方法]

10

次に、図 8 を参照して、縦クロストークの低減方法について述べる。図 8 は、本発明の実施形態に係る縦クロストークを低減する方法を説明する図である。図 8 (a) は、一般的な透過型液晶パネルの局部を拡大した層断面図を一例として示す。図 8 (b) は、その液晶パネルの電圧 - 透過率特性のグラフの一例を示す。

【 0 0 5 3 】

上記のように、縦クロストークは、隣接するデータ線との間の寄生容量 C 1 の影響により、画素電極の電圧 V 1 c が変化するために生じる。

【 0 0 5 4 】

ここで、保持期間中に、隣接するデータ線から液晶に与えられる電圧、即ち寄生容量に起因する電圧 V c は以下のように表すことができる。

20

【 0 0 5 5 】

$$V c = \{ C 1 / (C 1 c + C 1) \} \times V d \quad (式 2)$$

ここで、C 1 は前述のように隣接するデータ線と画素電極との寄生容量であり、C 1 c は画素電極の画素容量であり、V d はデータ線に与えられるデータ信号の振幅電圧である。縦クロストークを低減するためには、寄生容量に起因して隣接するデータ線からの電圧 V c をある程度の大きさに抑制する必要がある。

【 0 0 5 6 】

そこで、本実施形態では、その電圧 V c をある一定の大きさに規定することにより、画素容量 C 1 c が寄生容量 C 1 に対して十分大きくなるようにする。これにより、保持期間 T h 中に、隣接するデータ線から画素電極に与えられる電圧を抑制して、縦クロストークを低減する。

30

【 0 0 5 7 】

具体的には、その電圧 V c の上限値を、図 8 (b) のような電圧 - 透過率特性における印加電圧値との関連において決めることが望ましい。ここで、図 8 (a) 及び (b) を参照して、一般的な透過型液晶パネルの電圧 - 透過率特性について説明する。

【 0 0 5 8 】

液晶層 5 0 3 の電圧 - 透過率特性（いわゆる、V T 特性）は、例えば、図 8 (b) のグラフのように表される。図 8 (b) に示すグラフは、図 8 (a) に示すように、透明電極 5 0 1 及び 5 0 2 によって挟まれた液晶層 5 0 3 に光 T 1 を透過させると共に、電極間に印加する電圧 V を変化させた場合、液晶層 5 0 3 の透過率がどのように変化するかをノーマリーホワイトの表示モードの場合を例に挙げて示すものである。同グラフより、液晶層 5 0 3 に印加される電圧 V の大きさが大きくなる程、液晶の透過率が低下することがわかる。また、同グラフにおいて、V (T 1 0) は透過率が 1 0 % のときの電圧を示し、V (T 5 0) は透過率が 5 0 % のときの電圧を示している。

40

【 0 0 5 9 】

特に、本実施形態の液晶表示装置 1 0 0 では、次式に示すように、電圧 V c の上限値を V (T 5 0) よりも小さくなるように設定する。

【 0 0 6 0 】

即ち、電圧 V c が、

$$V c = \{ C 1 / (C 1 c + C 1) \} \times V d < V (T 5 0) \quad (式 3)$$

50

となるように設定する。

【0061】

上記の式3を満足するように、画素容量 C_{1c} を寄生容量 C_1 に対して十分大きくする。画素容量 C_{1c} を大きくするためには、上記の式1を参照して理解されるように、(1)素子基板92とカラーフィルタ基板91のセルギャップを小さくする、(2)液晶層4の誘電率を大きくする、(3)画素電極10の面積を大きくする等の方法が挙げられる。但し、画素電極10の面積は設計上の理由によりある程度決定されてしまうので、本発明では、上記(3)を適用するよりはむしろ上記(1)及び(2)を適用するのが好ましい。

【0062】

以上のように、本実施形態では、電圧 V_c の上限を $V(T50)$ よりも小さくなるように設定し、画素容量 C_{1c} を、寄生容量 C_1 に対して十分大きくするようにしている。このため、保持期間 T_h 中に、隣接するデータ線との間の寄生容量により、画素電極の電位が変動することが防止でき、液晶層4の透過率を適正に維持できる。これにより、縦クロストークを低減でき、高品位な表示画像が得られる。よって、液晶表示装置100において、灰色などを背景色に、単色或いは補色などの矩形表示をした場合でも高品位な表示画像が得られる。

【0063】

なお、上記の説明では、電圧 V_c をある一定の大きさに規定する基準として液晶層4の電圧-透過率特性を用いる場合を挙げたが、ここでいう電圧-透過率特性は電圧-反射率特性(いわゆる、 V_R 特性)をも含むものと考えられる。電圧-反射率特性は、例えば、図9に示すように、透明電極501及び502によって挟まれた液晶層503に反射膜504で反射する光 R_1 を供給すると共に、電極間に印加する電圧 V を変化させた場合、反射光の反射率がどのように変化するかを示すものである。例えば、反射率50%に対応する電圧を $V(R50)$ とすれば、電圧 V_{1c} が、

$$V_{1c} = \{ C_1 / (C_{1c} + C_1) \} \times V_d < V(R50)$$

となるように設定できる。なお、 $V(R50)$ と $V(T50)$ は必ずしも同じ値になるとは限らない。この場合も、保持期間 T_h 中に、隣接するデータ線との間の寄生容量により、画素電極の電位が変動することが防止でき、液晶層4の透過率を適正に維持できる。よって、縦クロストークを低減でき、高品位な表示画像が得られる。

【0064】

(変形例)

上記の実施形態では、半透過反射型の液晶表示装置100に本発明を適用したが、これに限らず、反射型又は透過型の液晶表示装置にも本発明を適用できる。また、上記実施形態では、ノーマリーホワイト型の液晶表示装置100に本発明を適用したが、これに限らず、ノーマリーブラック型の液晶表示装置にも本発明を適用できる。また、上記の実施形態では、アクティブ素子としてTFD素子を用いた液晶表示装置を例示したが、本発明はアクティブ素子として TFT 素子を用いた液晶表示装置にも同様に適用することができる。

【0065】

[電子機器]

次に、本発明による液晶表示装置100を電子機器の表示装置として用いる場合の実施形態について説明する。

【0066】

図10は、本実施形態の全体構成を示す概略構成図である。ここに示す電子機器は、上記の液晶表示装置100と、これを制御する制御手段410とを有する。ここでは、液晶表示装置100を、パネル構造体403と、半導体ICなどで構成される駆動回路402とに概念的に分けて描いてある。また、制御手段410は、表示情報出力源411と、表示情報処理回路412と、電源回路413と、タイミングジェネレータ414と、を有する。

10

20

30

40

50

【0067】

表示情報出力源411は、ROM(Read Only Memory)やRAM(Random Access Memory)などからなるメモリと、磁気記録ディスクや光記録ディスクなどからなるストレージユニットと、デジタル画像信号を同調出力する同調回路とを備え、タイミングジェネレータ414によって生成された各種のクロック信号に基づいて、所定フォーマットの画像信号などの形で表示情報を表示情報処理回路412に供給するように構成されている。

【0068】

表示情報処理回路412は、シリアル-パラレル変換回路、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路などの周知の各種回路を備え、入力した表示情報の処理を実行して、その画像情報をクロック信号CLKとともに駆動回路402へ供給する。駆動回路402は、走査線駆動回路、データ線駆動回路及び検査回路を含む。また、電源回路413は、上述の各構成要素にそれぞれ所定の電圧を供給する。

10

【0069】

次に、本発明に係る液晶表示装置100を適用可能な電子機器の具体例について図11を参照して説明する。

【0070】

まず、本発明に係る液晶表示装置100を、可搬型のパーソナルコンピュータ(いわゆるノート型パソコン)の表示部に適用した例について説明する。図11(a)は、このパーソナルコンピュータの構成を示す斜視図である。同図に示すように、パーソナルコンピュータ710は、キーボード711を備えた本体部712と、本発明に係る液晶表示パネルを適用した表示部713とを備えている。

20

【0071】

続いて、本発明に係る液晶表示装置100を、携帯電話機の表示部に適用した例について説明する。図11(b)は、この携帯電話機の構成を示す斜視図である。同図に示すように、携帯電話機720は、複数の操作ボタン721のほか、受話口722、送話口723とともに、本発明に係る液晶表示装置100を適用した表示部724を備える。

【0072】

なお、本発明に係る液晶表示装置100を適用可能な電子機器としては、図11(a)に示したパーソナルコンピュータや図11(b)に示した携帯電話機の他にも、液晶テレビ、ビューファインダ型・モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、デジタルスチルカメラなどが挙げられる。

30

【図面の簡単な説明】

【0073】

【図1】本実施形態に係る液晶表示装置の電極及び配線の構成を示す平面図。

【図2】本実施形態に係る液晶表示装置の断面構成を示す。

【図3】本実施形態に係る素子基板の電極及び配線の構成等を示す平面図。

【図4】本実施形態に係るカラーフィルタ基板の電極の構成を示す。

【図5】本実施形態に係る信号電位VA、VB及びVABの波形図である。

【図6】縦クロストークを説明する図である。

40

【図7】縦クロストークの発生原理を説明する図である。

【図8】本実施形態に係る縦クロストークの低減方法を説明する図である。

【図9】本実施形態に係る縦クロストークの低減方法を説明する図である。

【図10】本発明の液晶表示装置を適用した電子機器の回路ブロック図。

【図11】本発明の液晶表示装置を適用した電子機器の例。

【符号の説明】

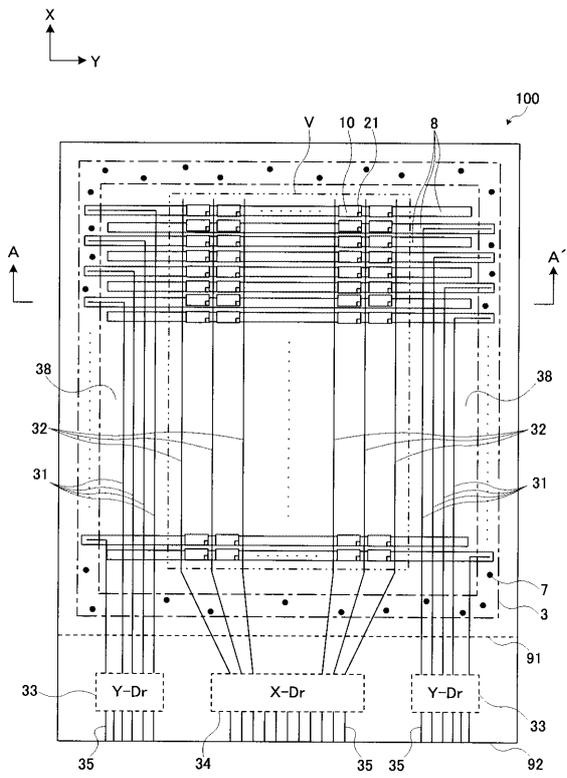
【0074】

1 上側基板、 2 下側基板、 3 シール部材、 6 着色層、 7 導通部材、
8 走査電極、 10、10' 画素電極、 31 走査線、 32、32a、32b
、32c データ線、 21 TFD素子、 91 カラーフィルタ基板、 92 素子

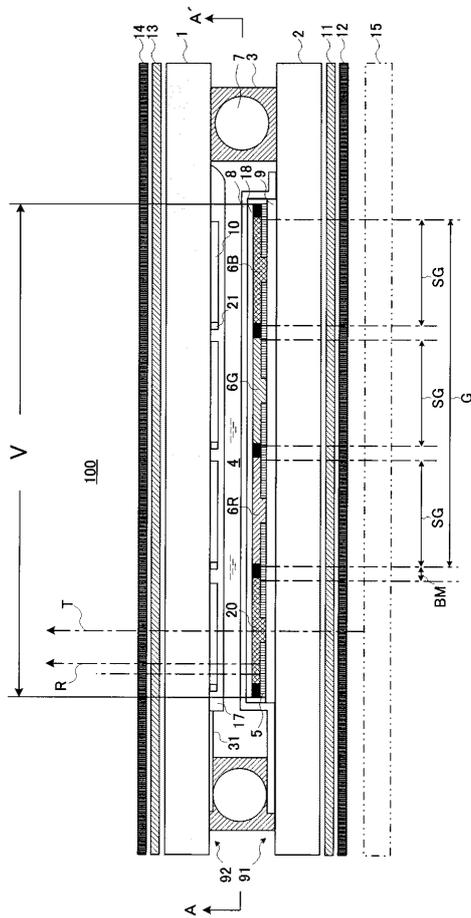
50

基板、 1 0 0 液晶表示装置

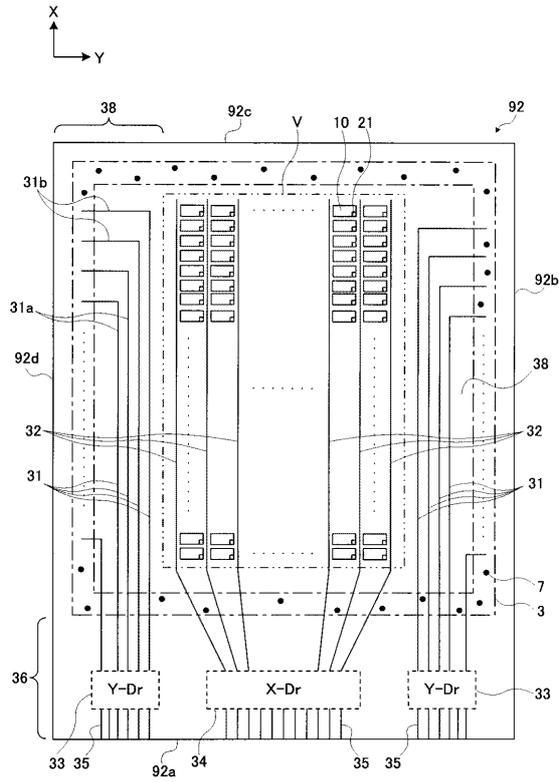
【 図 1 】



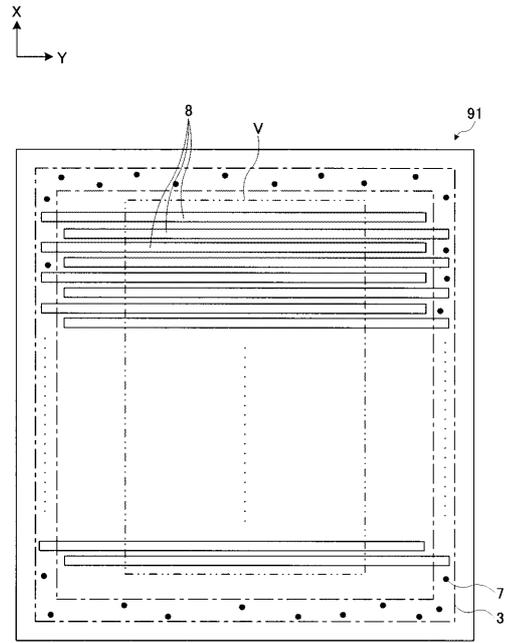
【 図 2 】



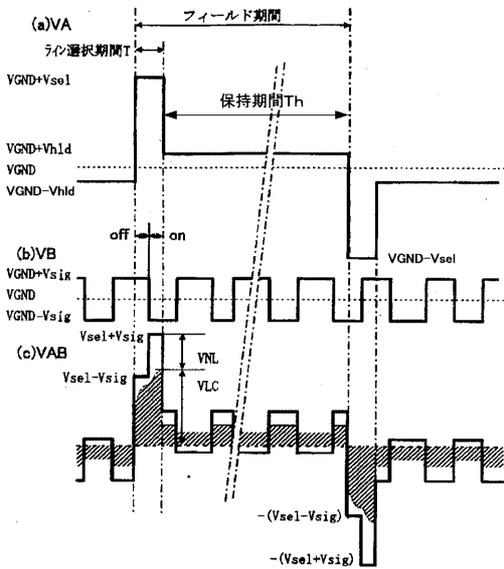
【 図 3 】



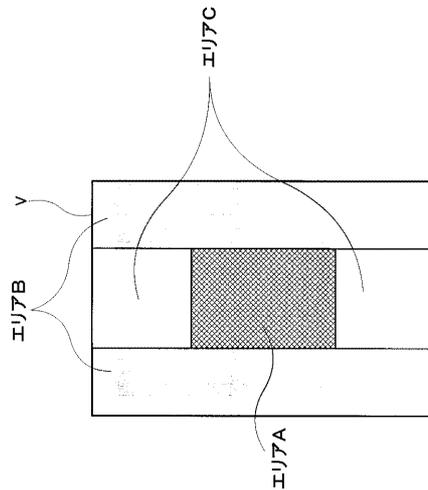
【 図 4 】



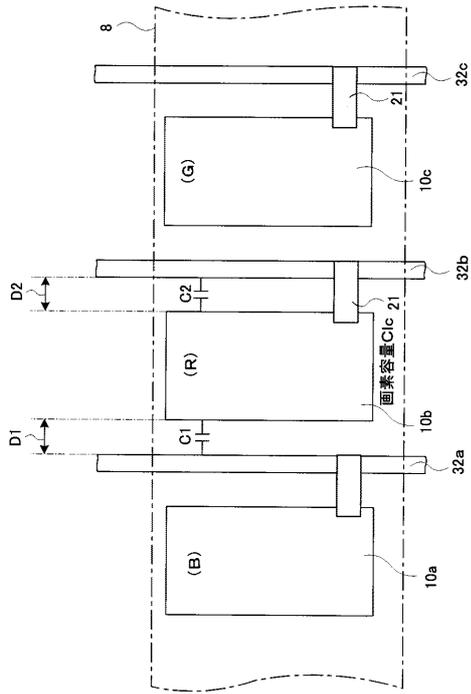
【 図 5 】



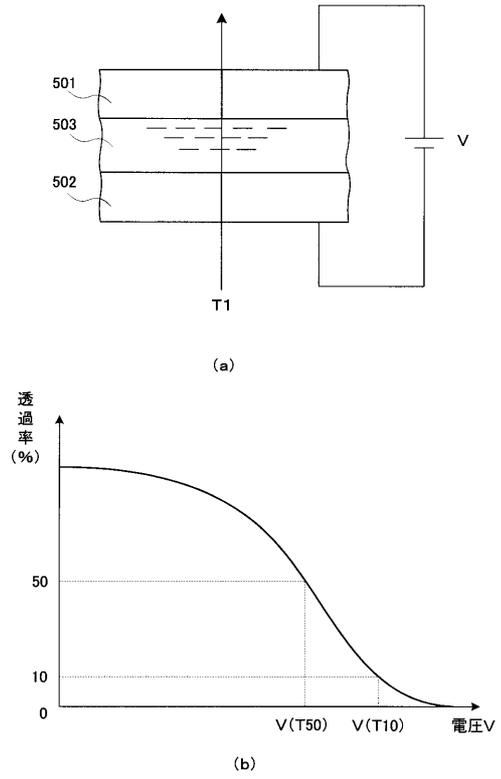
【 図 6 】



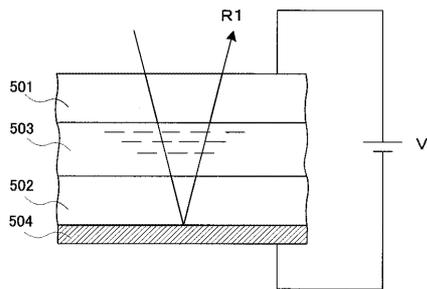
【 図 7 】



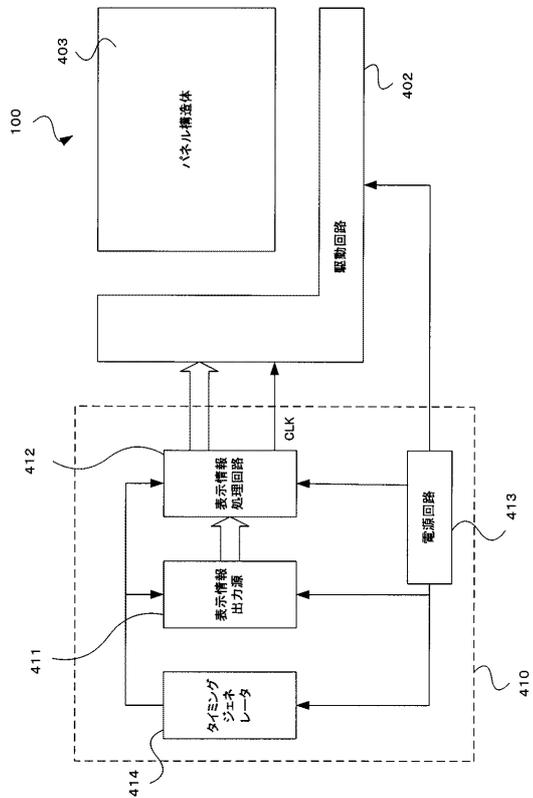
【 図 8 】



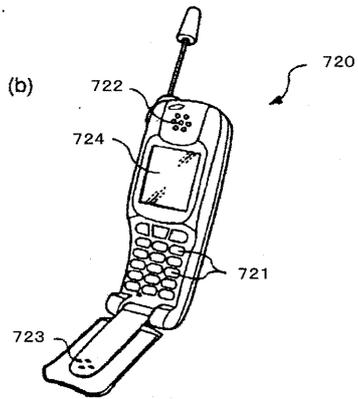
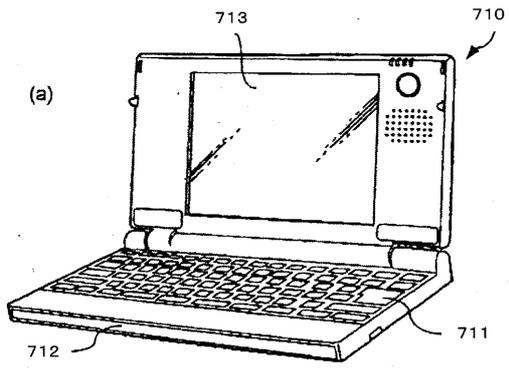
【 図 9 】



【 図 10 】



【 図 1 1 】



フロントページの続き

(72)発明者 原田 長子

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 2H093 NA16 NA56 NB07 NC11 NC34 NC39 ND15 NE03 NH18

专利名称(译)	液晶表示装置及び电子机器		
公开(公告)号	JP2005284055A	公开(公告)日	2005-10-13
申请号	JP2004099216	申请日	2004-03-30
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	堀口正寛 田中千浩 原田長子		
发明人	堀口 正寛 田中 千浩 原田 長子		
IPC分类号	G02F1/133		
FI分类号	G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA56 2H093/NB07 2H093/NC11 2H093/NC34 2H093/NC39 2H093/ND15 2H093/NE03 2H093/NH18 2H193/ZA04 2H193/ZA14 2H193/ZD26 2H193/ZP03		
代理人(译)	须泽 修		
外部链接	Espacenet		

摘要(译)

通过相对于寄生电容C1充分增加像素电容C1c来减少垂直串扰。在二端子元件型液晶装置中，在彩色滤光片基板上形成有多条扫描线，在元件基板上形成有多条数据线和像素电极，并且在两块基板之间密封有液晶。寄生电容C1出现在每个像素电极和未与其连接的每个相邻信号线之间，并且像素电容C1c存在于每个像素电极和与其面对的每个信号电极之间。当在保持周期Th期间像素电极的电压由于相邻数据线之间的寄生电容C1所施加的电压Vc而变化时，发生垂直串扰。因此，电压Vc的上限被设定为小于电压透射率特性中的施加电压值V(T50)。即， $V_{1c} = \{C1 / (C1c + C1)\} \times Vd < V(T50)$ ，并且像素电容C1c被设置为充分大于寄生电容C1。[选择图]图7

