

5b: 画素(面積S1)
6b: 蓄積容量部(容量Cst1)
7b: チャネル幅(W1)
8b: チャネル長さ(L1)
9b: トランジスタ

【特許請求の範囲】

【請求項 1】

画素面積が異なる複数の画素と、
各画素において液晶の容量成分と並列接続された蓄積容量と、を備え、
第 1 の画素における画素面積を S_1 、蓄積容量を C_{st1} 、
第 2 の画素における画素面積を S_2 、蓄積容量を C_{st2} 、 $S_1 > S_2$ としたとき、
 $(C_{st1} \div S_1) \div (C_{st2} \div S_2) \geq 1$ の関係を満たす、液晶表示装置。

【請求項 2】

基板上にマトリクス状に配置され画素を区画する複数の信号線および走査線と、
前記各信号線および走査線の交点近傍に配置されたトランジスタと、をさらに備え、
前記第 2 の画素における前記トランジスタは、前記第 1 の画素における前記トランジスタよりも充電能力が小さい、請求項 1 に記載の液晶表示装置。

10

【請求項 3】

前記第 1 の画素におけるトランジスタのチャンネル幅を W_1 、前記第 2 の画素におけるトランジスタのチャンネル幅を W_2 としたとき、
 $(W_1 \div S_1) \div (W_2 \div S_2) \geq 1$ の関係を満たす、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記第 1 の画素におけるトランジスタのチャンネル長を L_1 、前記第 2 の画素におけるトランジスタのチャンネル長を L_2 としたとき、
 $L_1 \geq L_2$ の関係を満たす、請求項 3 に記載の液晶表示装置。

20

【請求項 5】

基板上にマトリクス状に配置され画素を区画する複数の信号線および走査線と、
前記各信号線および走査線の交点近傍に配置されたトランジスタと、
画素面積が異なる複数の画素と、を備え、
第 1 の画素における画素面積を S_1 、第 2 の画素における画素面積を S_2 、 $S_1 > S_2$ としたとき、
前記第 2 の画素における前記トランジスタは、前記第 1 の画素における前記トランジスタよりも充電能力が小さい、液晶表示装置。

【請求項 6】

前記第 1 の画素におけるトランジスタのチャンネル幅を W_1 、前記第 2 の画素におけるトランジスタのチャンネル幅を W_2 としたとき、
 $(W_1 \div S_1) \div (W_2 \div S_2) \geq 1$ の関係を満たす、請求項 5 に記載の液晶表示装置。

30

【請求項 7】

前記第 1 の画素におけるトランジスタのチャンネル長を L_1 、前記第 2 の画素におけるトランジスタのチャンネル長を L_2 としたとき、
 $L_1 \geq L_2$ の関係を満たす、請求項 6 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、液晶表示装置に関し、特に面積の異なる複数の画素を有する液晶表示装置に関するものである。

【背景技術】

【0002】

液晶表示装置は、薄型、軽量の表示装置として広く利用されている。中でも、各画素に T F T (Thin Film Transistor) を取り付けた T F T 液晶表示装置は、画質の良さなどから広く利用されている。この T F T 液晶表示装置は、パソコン用ディスプレイを始め、液晶テレビ、携帯電話など広い用途で使用されている。また、最近では価格が低下してきたことで、デジタルフォトフレーム（以下、D P F と記載）など新しい用途も増えてきてい

50

る。DPFでは、従来の用途と異なり、例えば写真の中の中央部を故意に拡大し、一般の製品と異なる表示を楽しむことが考えられる。これらの特殊用途に使用するために、画素の大きさを任意に変化させた個性的な液晶表示装置が必要になってくる。下記特許文献には、液晶表示装置の一部の画素の大きさを変化させる技術が開示されている。

【0003】

特許文献1には、液晶の視野角依存性を改善するために、周縁部から中央部になるにつれて画素を小さくし、片側の基板を凸レンズにする液晶表示装置が開示されている。また、特許文献2には、画面中央部の画素を他の部分より大きくしたり小さくしたりすることで、デフォルメ機能を持たせる液晶表示装置が開示されている。また、特許文献3には、視認性の強い中央部の画素のみ小さくして、視認性の弱い周辺部の画素を大きくすることで歩留まりを改善する液晶表示装置が開示されている。

10

【0004】

【特許文献1】実開昭64-10723号公報

【特許文献2】特開2000-56287号公報

【特許文献3】特開平6-003641号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した従来の画素の大きさを变化させた液晶表示装置は、画素の面積が大きくなるのにほぼ比例してその画素の液晶容量が大きくなり、これに起因して表示品質が低下するという共通の問題があった。

20

【0006】

画素電極の面積を S 、対向電極と画素電極との間の間隔を D とすると、液晶容量 C は、 $C = \epsilon_0 \cdot \epsilon \cdot S / D$ で表される（ ϵ_0 は真空中の誘電率、 ϵ は電極間絶縁物（液晶）の比誘電率）。上記式から明らかなように、電極間の間隔 D および比誘電率 ϵ が変化することによって液晶容量 C が変化することがわかる。

【0007】

ここで、液晶パネルのセルギャップは、光の干渉ムラなどの観点から均一にする必要がある。また、パネル内の液晶の比誘電率は一定である。このため、面積の大きい画素の液晶容量は、ほぼ面積に比例して大きくなる。これに伴い、面積の大きい画素ほど充電マージン（充電能力）が小さくなり、充電不足によるコントラストの低下等が起きやすくなる。特に画素を拡大して注目度を大きくしたい場合、注目度が高い箇所の画質が劣化することになり、商品価値を大きく低下させることになる。

30

【0008】

この充電マージンが小さくなる問題は、高精細、大画面化が進むに伴いより顕著になる。その一つの要因は、高精細化により、信号の選択時間が短くなり書き込み時間の短縮が生じるからである。また、大画面化に伴い配線の付加する容量が大きくなり、時定数が大きくなることも、充電マージンを小さくし輝度傾斜など表示品質の低下を招く。

【0009】

高画質、大画面の液晶表示装置は、大半がTF-T液晶表示装置であり、さらに画質を改善するために、液晶容量に印加されている電圧を次の階調電圧の印加時まで保持しておくための目的で、画素容量より大きい蓄積容量が付加されている場合が多い。この蓄積容量もゲート配線の時定数を増加させる大きな要因となっている。

40

【0010】

そこで本発明はかかる問題を解決するためになされたものであり、画素の大きさを变化させて面積の異なる複数の画素を有する場合であっても、表示品質の低下を低減することができる液晶表示装置を得ることを目的とする。

【課題を解決するための手段】

【0011】

本発明の液晶表示装置は、画素面積が異なる複数の画素と、各画素において液晶の容量

50

成分と並列接続された蓄積容量と、を備え、第 1 の画素における画素面積を S_1 、蓄積容量を C_{st1} 、第 2 の画素における画素面積を S_2 、蓄積容量を C_{st2} 、 $S_1 > S_2$ としたとき、 $(C_{st1} \div S_1) \div (C_{st2} \div S_2) \geq 1$ の関係を満たす。

【0012】

本発明の他の液晶表示装置は、基板上にマトリクス状に配置され画素を区画する複数の信号線および走査線と、前記各信号線および走査線の交点近傍に配置されたトランジスタと、画素面積が異なる複数の画素と、を備え、第 1 の画素における画素面積を S_1 、第 2 の画素における画素面積を S_2 、 $S_1 > S_2$ としたとき、前記第 2 の画素における前記トランジスタは、前記第 1 の画素における前記トランジスタよりも充電能力が小さい。

【発明の効果】

10

【0013】

本発明の液晶表示装置によれば、注目度の低い小さい画素の蓄積容量を面積比に対して小さくすることで、ゲート信号線の時定数が小さくなり、表示品質の低下を低減することができる。

【0014】

本発明の他の液晶表示装置によれば、注目度の低い小さい画素のトランジスタの充電能力を小さくすることで、ゲート信号線の時定数が小さくなり、表示品質の低下を低減することができる。

【発明を実施するための最良の形態】

【0015】

20

<実施の形態 1>

図 1 は、本発明の実施の形態 1 における液晶表示装置 10 の画像表示例を示した図である。図 2 は、本実施の形態における液晶表示装置 10 の配線と画素部分を示した模式図である。液晶表示装置 10 は、基板上にマトリクス状にソース配線 1、ゲート配線 2 が複数配置され、画素面積が異なる複数の画素を備える。本実施の形態では、大面積画素 3 と小面積画素 4 を備える。

【0016】

次に、図 1、2 を参照し、以下に本実施の形態における液晶表示装置 10 の形状的特徴について説明する。本実施の形態における液晶表示装置 10 は、画素面積が異なる複数の画素を備え、周辺部の画素が中央部の画素より縮小している。中央部と周辺部の画素の面積比は一定であり、ある境界部分で画素の大きさが変更される。大面積画素 3 の画面と小面積画素 4 の画面の面積比は任意である。本実施の形態では、周辺部の 4 辺すべてに小面積画素 4 を設けているが、小面積画素 4 を設ける部分を 1 辺にしても 2 辺、3 辺にしても構わない。また、後述する実施の形態 2 のように、周辺部の画素の面積が連続的に縮小されていてもよい。

30

【0017】

このような形状にすることで、例えば通常のデジタルカメラで取られた集合写真を表示する際、中央部の人が拡大された表示になるなど特殊な表示が楽しめる。また、レースやシューティングなどのゲームに使用すれば、通常の方法で撮影された画像をそのまま液晶表示装置 10 に出力すると、中央部を詳細に表示しながら周辺部も表示することができるので特殊な表示が楽しめる。

40

【0018】

このような表示は、通常の表示装置を用いて、コンピュータの画像処理によって行うこともできる。しかし、コンピュータの画像処理を行う場合、画像処理の計算が複雑になるため、表示の変化が早い場合に画像が遅れたり画質が低下するなどの問題が発生することがある。これに対し本実施の形態の液晶表示装置 10 では、通常の画像信号を入力するだけで特殊画像に変化させることができる。

【0019】

大面積画素 3 と小面積画素 4 の面積の比は任意であるが、最大の画素の面積 S_1 に対する最小の面積 S_2 の比が、1～99%程度が好ましい。1%以下では最小部の表示が判別

50

できず、99%以上であれば、最小部と最大部との表示の差が認識できない可能性があるためである。面積比は、さらに好ましくは5%~90%が良い。最小部の表示を容易に判別でき、最大部と最小部との表示の差も容易に認識できるためである。

【0020】

次に、図3、図4を参照して、画素の面積と画素内の設計パラメータの関係について説明する。図3は、本実施の形態における液晶表示装置10の大面积画素3の構成を示した図である。図4は、本実施の形態における液晶表示装置10の小面積画素4の構成を示した図である。液晶表示装置10は、各ソース配線1およびゲート配線2の交点近傍に配置されたトランジスタ9a、9bと、各ソース配線1およびゲート配線2で囲まれた画素5a、5bの領域に配置され、トランジスタ9a、9bに接続された画素電極と、画素電極上に配置された液晶（図示せず）と、液晶の容量成分と並列接続された蓄積容量部6a、6bと、を備える。画素5a、5bの表示面積は、正確にはカラーフィルターの開口部の面積によって決まるが、概略は、TFTアレイ基板の電極のうち、ゲート配線2と重なっている部分を除いた部分となる。

【0021】

次に、TFT液晶の画質を制御する基本技術について説明する。TFT液晶表示装置は、各画素の液晶部に加える電位をコントロールすることで表示の制御を行う。具体的には、ゲート配線2の電位がONになっているときに、ソース配線1よりチャネルを介して、画素電極に電荷が供給される。トランジスタ9a、9bの充電能力が十分であれば、画素電極はソース配線1と同電位となり、ゲート配線2の電位がOFFとなったあとも、概略同電位を保持し、所望の画像が得られる。一方、トランジスタ9a、9bの充電能力が十分でないと、画素電位がソース配線1と同電位になる前にゲート配線2がOFFとなり、充電不足となる。この場合、コントラストの低下やフリッカーなどが起き、表示品位が低下する。

【0022】

また、画質の高品位化のために、蓄積容量Cstが付加される場合が多い。これは、ゲート配線2がOFFになったときの電位変化で画素の電位が変化することを防ぐものである。蓄積容量は液晶容量の数倍~10倍程度に通常は設計される。

【0023】

本実施の形態におけるTFT液晶表示装置10では、画素5a、5bの面積比により、蓄積容量部6a、6bとトランジスタ9a、9bの充電能力を制御する。まず、蓄積容量部6a、6bの制御について説明する。大きい画素5aの面積をS1、蓄積容量をCst1、小さい画素5bの面積をS2、蓄積容量をCst2としたときに、 $(Cst1 \div S1) \div (Cst2 \div S2) \geq 1$ の関係を満たすように、蓄積容量部6a、6bを設定する。

【0024】

上述したように、画素の面積が大きくなると、ほぼ比例して液晶容量が大きくなり、蓄積容量も大きくする必要がある。これに伴い、ゲート配線2の付加容量が増大し、ゲート配線2の時定数が高くなる。ゲート配線2の時定数が高くなると、信号遅延が発生し、画面の輝度傾斜が高くなるという問題が生じる。

【0025】

この問題を解決するために、本実施の形態では、小さい画素5bに付加する蓄積容量を小さくする。蓄積容量と画素面積の比は、 $A = (Cst1 \div S1) \div (Cst2 \div S2)$ としたときに、 $A \geq 1$ となるように蓄積容量部6a、6bを調節する。さらに好ましくは、 $A > 1$ を満たすように調節する。

【0026】

以上のように、注目度の低い小面積画素4の蓄積容量をできるだけ小さくして、ゲート配線2の時定数を低下させることで、小面積画素4の蓄積容量は減少するが、信号遅延を低減することができ、液晶表示装置10全体としては画質の向上に繋がる。蓄積容量の下限については特に制限はないが、好ましくは画素容量より大きい方がよい。

【0027】

次に、トランジスタ 9 a, 9 b の充電能力を小さくする制御について説明する。大きい画素 5 a の面積を S 1、チャネル幅 7 a を W 1、チャネル長 8 a を L 1、小さい画素 5 b の面積を S 2、チャネル幅 7 b を W 2、チャネル長 8 b を L 2 としたときに、 $(W 1 \div S 1) \div (W 2 \div S 2) \geq 1$ の関係を満たすように、チャネル幅 7 a, 7 b を設定する。

【0028】

これは、トランジスタ 9 a, 9 b の充電能力を小さくすることで、ゲート配線 2 の時定数を低下させることを目的とする。特に、上述した方法で、画素容量と蓄積容量を低下させた小面積画素 4 については充電に必要な電荷が小さくなるため、トランジスタ 9 b の能力も小さくすることができる。トランジスタ 9 b の能力を下げる方法としては、トランジスタのチャネル長 8 b を大きくするか、チャネル幅 7 b を小さくする方法が一般的である。チャネル幅 7 b を小さくする方法は、それに伴い規制容量 C g d の低下にも繋がり効果的であるため、本実施の形態では、トランジスタ 9 b の能力を小さくする方法として、チャネル幅 7 b を小さくする方法を用いる。

【0029】

ここで、チャネル幅 7 a, 7 b の設定については、 $B = (W 1 \div S 1) \div (W 2 \div S 2)$ としたとき、 $B \geq 1$ となるようにチャネル幅 7 a, 7 b を調整する。更に好ましくは、 $B > 1$ を満たすように調節する。

【0030】

以上のように、注目度の低い小面積画素 4 のチャネル幅 7 b を小さくして充電マージンを小さくすることで、ゲート配線 2 の時定数を低下させることができ、液晶表示装置 10 全体としては画質の向上に繋がる。

【0031】

また、チャネル長 8 a, 8 b については、写真製版装置の解像度など装置の制約で可能な範囲で小さく設定し、トランジスタ能力を最大にすることが好ましい。このため、大面積画素 3 と小面積画素 4 のチャネル長 8 a, 8 b については概略同じが好ましい (L 1 L 2)。

【0032】

以上のように設計された T F T 液晶表示装置 10 は、注目度の高い大面積画素 3 において最適設計がなされ、かつゲート配線 2 の時定数を低減することができるため、輝度傾斜が小さくなり表示品位が更に高くなる。

【0033】

<実施の形態 2>

図 5 は、本発明の実施の形態 2 における液晶表示装置 20 の画像表示例を示した図である。図 6 は、本実施の形態における液晶表示装置 20 の配線と画素部分を示した模式図である。液晶表示装置 20 は、基板上にマトリクス状にソース配線 1、ゲート配線 2 が複数配置され、画素面積が異なる複数の画素を備える。本実施の形態では、周辺部の画素が中央部より縮小されており、画素の大きさは外側ほど小さくなるように連続している。

【0034】

図 7 は、本実施の形態における液晶表示装置 20 の大面積画素 3 の構成を示した図である。図 8 は、本実施の形態における液晶表示装置 20 の小面積画素 4 の構成を示した図である。本実施の形態においても、大面積画素 3 と比較して、小面積画素 4 の蓄積容量とチャネル幅 7 b を低減することにより、ゲート配線 2 の付加容量低減、時定数の低下が可能になる。蓄積容量部 6 a, 6 b とトランジスタ 9 a, 9 b の充電能力の制御方法は、実施の形態 1 と同様のため、説明を省略する。

【0035】

以上より、実施の形態 1 と同様に、本実施の形態における液晶表示装置 20 は、注目度の低い小面積画素 4 の蓄積容量およびチャネル幅 7 b を低減することで、ゲート配線 2 の時定数を低下させることができ、液晶表示装置 20 全体としては画質の向上に繋がる。また、チャネル長 8 a, 8 b を概略同じにすることで、大面積画素 3 において最適設計がなされ、かつゲート配線 2 の時定数を低減することができるため、輝度傾斜が小さくなり表

10

20

30

40

50

示品位が更に高くなる。

【0036】

上述した実施の形態1, 2では、いずれも中央部と比較して周辺部の画素が小さくなっているが、周辺部の一部の画素のみを大きくした場合でも、本発明の蓄積容量部6a, 6bとトランジスタ9a, 9bの充電能力の制御方法を適用することにより、同様の効果を得ることができる。

【図面の簡単な説明】

【0037】

【図1】本発明の実施の形態1における液晶表示装置の画像表示例を示した図である。

【図2】本発明の実施の形態1における液晶表示装置の配線と画素部分を示した模式図である。

【図3】本発明の実施の形態1における液晶表示装置の大面積画素の構成を示した図である。

【図4】本発明の実施の形態1における液晶表示装置の小面積画素の構成を示した図である。

【図5】本発明の実施の形態2における液晶表示装置の画像表示例を示した図である。

【図6】本発明の実施の形態2における液晶表示装置の配線と画素部分を示した模式図である。

【図7】本発明の実施の形態2における液晶表示装置の大面積画素の構成を示した図である。

【図8】本発明の実施の形態2における液晶表示装置の小面積画素の構成を示した図である。

【符号の説明】

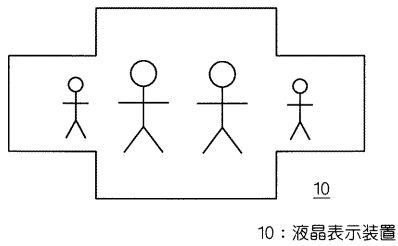
【0038】

1 ソース配線、2 ゲート配線、3 大面積画素、4 小面積画素、5a, 5b 画素、6a, 6b 蓄積容量部、7a, 7b チャンネル幅、8a, 8b チャンネル長さ、9a, 9b トランジスタ、10, 20 液晶表示装置。

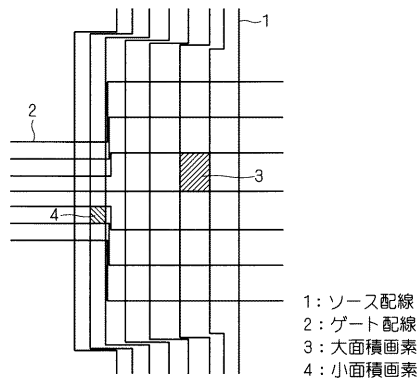
10

20

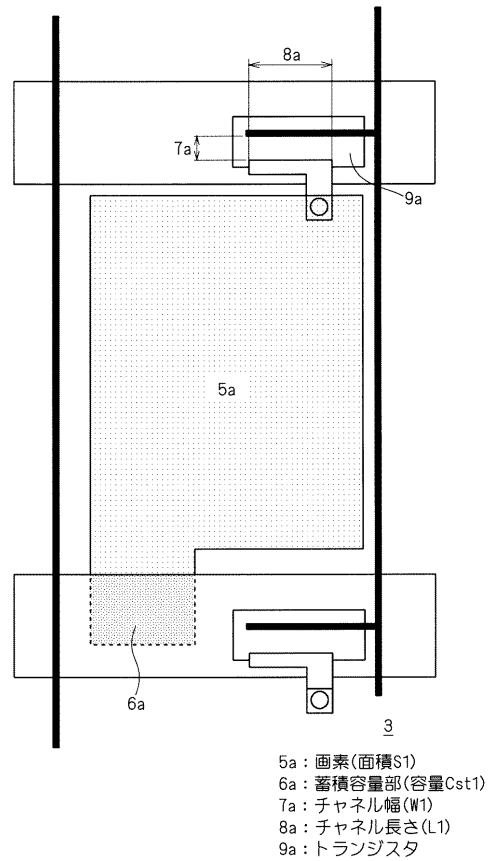
【図 1】



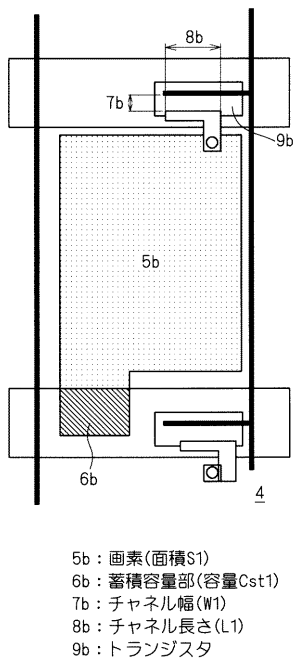
【図 2】



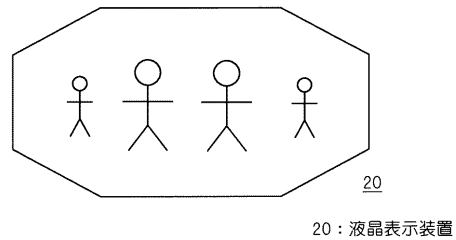
【図 3】



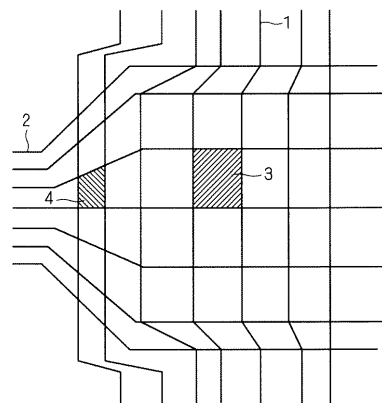
【図 4】



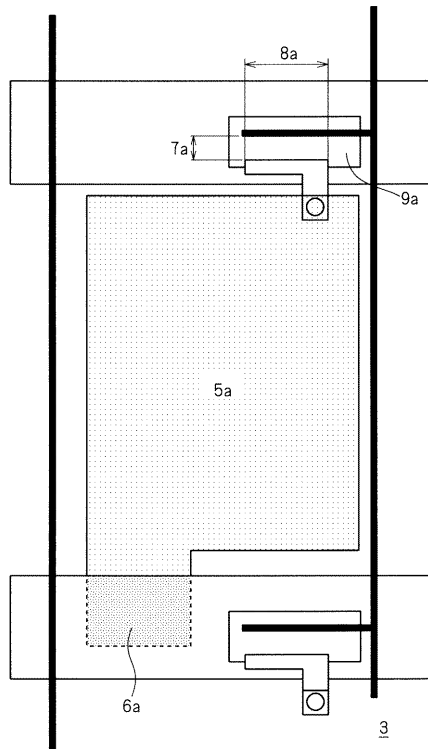
【図 5】



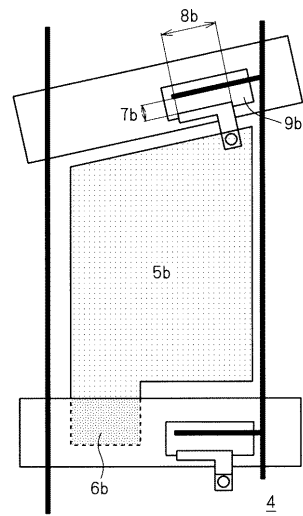
【図 6】



【図 7】



【図 8】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2010039242A	公开(公告)日	2010-02-18
申请号	JP2008202622	申请日	2008-08-06
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	吉田卓司		
发明人	吉田 卓司		
IPC分类号	G02F1/1368		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/JA24 2H092/JB06 2H092/JB64 2H092/NA25 2H192/AA24 2H192/AA43 2H192/AA44 2H192/AA45 2H192/CB52 2H192/CC04 2H192/CC14 2H192/CC42 2H192/DA02		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种即使在像素尺寸改变时也能够减少显示质量劣化的液晶显示装置。 解决方案：本发明的液晶显示装置10包括具有不同像素区域的多个像素和与每个像素中的液晶的电容成分并联连接的存储电容器，并且第一像素5a中的像素区域是 $(Cst1 \div S1) \div (Cst2 \div S2) \geq 1$ ，其中S1是存储容量，Cst1是第二像素5b中的存储容量，S2是存储区域，Cst2是存储容量， $S1 > S2$ 。 点域4

