

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2006-178461
(P2006-178461A)

(43) 公開日 平成18年7月6日(2006.7.6)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H093
GO2F 1/133 (2006.01)	GO2F 1/133 525	5C006
GO9G 3/36 (2006.01)	GO2F 1/133 550	5C080
GO9G 3/20 (2006.01)	GO9G 3/36	
審査請求 未請求 請求項の数 33 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2005-366929 (P2005-366929)	(71) 出願人 390019839
(22) 出願日 平成17年12月20日 (2005.12.20)	三星電子株式会社
(31) 優先権主張番号 10-2004-0109041	Samsung Electronics Co., Ltd.
(32) 優先日 平成16年12月20日 (2004.12.20)	大韓民国京畿道水原市靈通区梅灘洞416
(33) 優先権主張国 韓国 (KR)	416, Maetan-dong, Yeongtong-gu, Suwon-si Gyeonggi-do, Republic of Korea
	(74) 代理人 110000051
	特許業務法人共生国際特許事務所
	(72) 発明者 金 聖 萬
	大韓民国 ソウル市 松坡区 新川洞 ザンミアパート 30棟 508号
	最終頁に続く

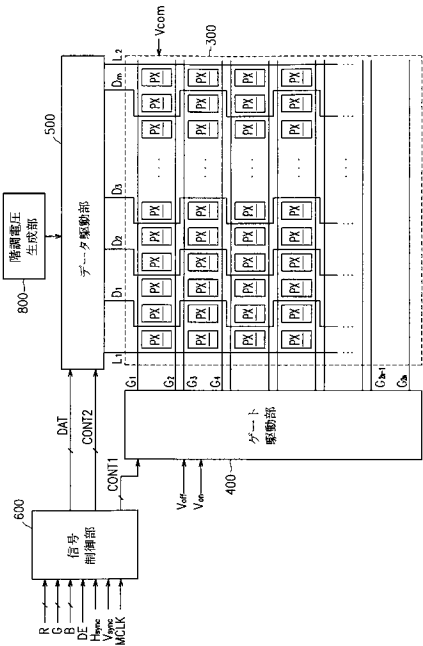
(54) 【発明の名称】 液晶表示板組立体及び表示装置

(57) 【要約】

【課題】 駆動回路チップ数を減らし、表示装置の製造コストを節減し、表示装置の画質を向上させ、画素の開口率が減少するのを改善することができる液晶表示板組立体及び表示装置を提供する。

【解決手段】 行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、前記スイッチング素子に接続され、行方向に延びている複数対のゲート線と、前記スイッチング素子に接続され、列方向に延びている複数のデータ線とを有し、前記一対のゲート線は、一つの画素行のスイッチング素子に接続され、前記一つのデータ線は、少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線のそれぞれは、隣接した二つのゲート線間で横方向に折れ曲がっている。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、

前記スイッチング素子に接続され、行方向に延びている複数対のゲート線と、

前記スイッチング素子に接続され、列方向に延びている複数のデータ線とを有し、

前記一对のゲート線は、一つの画素行のスイッチング素子に接続され、前記一つのデータ線は、少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線のそれぞれは、隣接した二つのゲート線間で横方向に折れ曲がっていることを特徴とする液晶表示板組立体。

10

【請求項 2】

前記各データ線は、隣接した二つのゲート線間で第 1 横方向に折れ曲がって延長された後に前記二つの画素列間で縦方向に延び、次に隣接した二つのゲート線間で第 2 横方向に折れ曲がって延長されていることを特徴とする請求項 1 に記載の液晶表示板組立体。

【請求項 3】

前記第 1 横方向は、前記第 2 横方向と逆であることを特徴とする請求項 2 に記載の液晶表示板組立体。

【請求項 4】

前記各データ線は、2 行単位で同じ模様 (pattern) が繰り返されることを特徴とする請求項 3 に記載の液晶表示板組立体。

20

【請求項 5】

前記各データ線は、3 行単位で同じ模様が繰り返されることを特徴とする請求項 3 に記載の液晶表示板組立体。

【請求項 6】

前記各データ線は、前記第 1 横方向または前記第 2 横方向に少なくとも一つの画素分だけ延長されることを特徴とする請求項 3 に記載の液晶表示板組立体。

【請求項 7】

行方向に隣接した前記二つの画素は、同一のデータ線に連結されていることを特徴とする請求項 2 に記載の液晶表示板組立体。

【請求項 8】

行方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることを特徴とする請求項 7 に記載の液晶表示板組立体。

30

【請求項 9】

隣接した二つのデータ線間で行方向に配列されている前記二つの画素 (以下、単位画素対と記す) は互いに異なるデータ線に連結されていることを特徴とする請求項 8 に記載の液晶表示板組立体。

【請求項 10】

前記単位画素対は互いに異なるゲート線に連結されていることを特徴とする請求項 9 に記載の液晶表示板組立体。

【請求項 11】

行方向に隣接した前記二つの単位画素対のスイッチング素子の位置は同じであることを特徴とする請求項 10 に記載の液晶表示板組立体。

40

【請求項 12】

前記単位画素対は同一のゲート線に連結されていることを特徴とする、請求項 9 に記載の液晶表示板組立体。

【請求項 13】

行方向に隣接した前記二つの単位画素対のスイッチング素子の位置は互いに逆であることを特徴とする請求項 12 に記載の液晶表示板組立体。

【請求項 14】

列方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることを特

50

徴とする請求項 10 または請求項 12 に記載の液晶表示板組立体。

【請求項 15】

行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、

前記スイッチング素子に接続され、行方向に延びている複数対のゲート線と、

前記スイッチング素子に接続され、列方向に延びている複数のデータ線とを有し、

前記一対のゲート線は、一つの画素行のスイッチング素子に接続され、前記一つのデータ線は、少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線のそれぞれは、対角線方向に延長されていることを特徴とする液晶表示板組立体。

【請求項 16】

前記各データ線は、第 1 対角線方向に延長された後に前記二つの画素列間で縦方向に延び、次に第 2 対角線方向に延長されていることを特徴とする請求項 15 に記載の液晶表示板組立体。

【請求項 17】

前記第 1 対角線方向は、前記第 2 対角線方向と互いに逆であることを特徴とする請求項 16 に記載の液晶表示板組立体。

【請求項 18】

前記第 1 または第 2 対角線方向の角度は、ゲート線に垂直な線に対して 10 ~ 80 度の範囲であることを特徴とする請求項 17 に記載の液晶表示板組立体。

【請求項 19】

前記各データ線は、2 行単位で同じ模様が繰り返されることを特徴とする請求項 16 に記載の液晶表示板組立体。

【請求項 20】

前記各データ線は、前記第 1 対角線方向または前記第 2 対角線方向に少なくとも一つの画素分だけ延長されることを特徴とする請求項 19 に記載の液晶表示板組立体。

【請求項 21】

行方向に隣接した前記二つの画素は同一のデータ線に連結されていることを特徴とする請求項 16 に記載の液晶表示板組立体。

【請求項 22】

行方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることを特徴とする請求項 21 に記載の液晶表示板組立体。

【請求項 23】

隣接した二つのデータ線間で行方向に配列されている前記二つの画素（単位画素対）は互いに異なるデータ線に連結されていることを特徴とする請求項 22 に記載の液晶表示板組立体。

【請求項 24】

行方向に隣接した前記二つの単位画素対のスイッチング素子の位置は同じであることを特徴とする請求項 23 に記載の液晶表示板組立体。

【請求項 25】

列方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることを特徴とする請求項 24 に記載の液晶表示板組立体。

【請求項 26】

行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、

前記スイッチング素子に接続され、行方向に延びている複数のゲート線と、

前記スイッチング素子に端子線を通じて接続され、列方向に延びている複数のデータ線とを有し、

前記一対のゲート線は、一つの画素行のスイッチング素子に接続され、前記一つのデータ線は、少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線のそれぞれは、隣接した二つのゲート線間で横方向に折れ曲がっており、前記隣接したデー

10

20

30

40

50

タ線に沿って流れるデータ電圧の極性は互いに逆であり、前記画素の見掛け反転は複数の画素列単位で極性形態が変化することを特徴とする表示装置。

【請求項 27】

前記画素の見掛け反転は、四つの画素列単位で極性形態が変化することを特徴とする請求項 26 に記載の表示装置。

【請求項 28】

前記画素の見掛け反転は、正極性(+)列、第1混合極性列、負極性列、第2混合極性列が交互に繰り返されることを特徴とする請求項 27 に記載の表示装置。

【請求項 29】

前記第1混合極性列及び第2混合極性列は負極性及び正極性が列方向に混合されて示され、前記第1混合極性列は第2混合極性列と逆であることを特徴とする請求項 28 に記載の表示装置。

10

【請求項 30】

行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、

前記スイッチング素子に接続され、行方向に延びている複数のゲート線と、

前記スイッチング素子に端子線を通じて接続され、列方向に延びている複数のデータ線とを有し、

前記一对のゲート線は、一つの画素行のスイッチング素子に接続され、前記一つのデータ線は、少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータの線それぞれは対角線方向に延長されており、前記隣接したデータ線に沿って流れるデータ電圧の極性は互いに逆であり、前記画素の見掛け反転は複数の画素列単位で極性形態が変化することを特徴とする表示装置。

20

【請求項 31】

前記画素の見掛け反転は、四つの画素列単位で極性形態が変化することを特徴とする請求項 30 に記載の表示装置。

【請求項 32】

前記画素の見掛け反転は、正極性(+)列、第1混合極性列、負極性列、第2混合極性列が交互に繰り返されることを特徴とする請求項 31 に記載の表示装置。

【請求項 33】

30

前記第1混合極性列及び第2混合極性列は負極性及び正極性が列方向に混合されて示され、第1混合極性列は前記第2混合極性列と逆であることを特徴とする請求項 32 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示板組立体及び表示装置に関し、特に駆動回路チップ数を減らし、表示装置の製造コストを節減することのできる液晶表示板組立体及び表示装置に関する。

【背景技術】

【0002】

40

一般的な液晶表示装置は、画素電極及び共通電極が具備された二つの表示板とその間に入っている誘電率異方性を有する液晶層とを含む。画素電極は、行列状に配列され、薄膜トランジスタ(TFT)などのスイッチング素子に接続されて1行ずつ順次にデータ電圧の印加を受ける。共通電極は、表示板の全面に形成されて共通電圧が印加される。画素電極と共通電極及びその間の液晶層は回路的には液晶キャパシタをなし、液晶キャパシタはこれに連結されたスイッチング素子と共に画素を構成する基本単位となる。

【0003】

このような液晶表示装置において、二つの電極に電圧を印加して液晶層に電界を生成し、この電界の強度を調節して液晶層を通過する光の透過率を調節することによって所望の画像を得る。この時、液晶層に一方向の電界が長く印加されるため発生する劣化現象を防

50

ぐために、フレーム毎に、行毎に、または画素毎に共通電圧に対するデータ電圧の極性を反転させる。

【0004】

データ電圧の反転方式において、画素毎にデータ電圧の極性を反転させる場合（以下、ドット反転と言う）、キックバック電圧（kick back voltage）による垂直フリッカー現象や垂直クロストーク（vertical crosstalk）現象などが減少して画質が向上する。

【0005】

しかしながら、所定行及び所定列毎にデータ電圧の極性を反転させる必要があるため、データ線へのデータ電圧印加動作が複雑になり、データ線の信号遅延による問題が大きくなる。その結果、信号遅延を減らすために低抵抗物質でデータ線を形成するなど、製造工程が複雑で、かつ製造コストが増加する。 10

これに対し、所定列毎にデータ電圧の極性を反転させる場合（以下、列反転と言う）、一つのデータ線を通じて流れるデータ電圧の極性がフレーム毎にのみ反転されるので、データ線の信号遅延問題が大幅に減少する。

【0006】

ところが、列反転はドット反転のメリットを維持できず、垂直フリッカー現象と垂直クロストーク現象などによって液晶表示装置の画質が悪化する。

さらに液晶表示装置は、スイッチング素子を制御するためのゲート信号を伝達するゲート線と電界生成電極に印加するためのデータ電圧を伝達するデータ線、並びにゲート信号及びデータ電圧を生成するゲート駆動部とデータ駆動部を備える。ゲート駆動部及びデータ駆動部は、複数の駆動集積回路チップからなるのが一般的であるが、該チップの数をできるだけ減らすことが生産コスト節減のために重要な要素である。特に、データ駆動集積回路チップはゲート駆動回路チップに比べて高価で、その数を減らす必要がある。 20

【発明の開示】

【発明が解決しようとする課題】

【0007】

そこで、本発明は上記従来の液晶表示板組立体及び表示装置における問題点に鑑みてなされたものであって、本発明の目的は、駆動回路チップ数を減らし、表示装置の製造コストを節減することができ、そして表示装置の画質を向上させることができ、さらにまた、画素の開口率が減少するのを改善することのできる液晶表示板組立体及び表示装置を提供することにある。 30

【課題を解決するための手段】

【0008】

上記目的を達成するためになされた本発明による液晶表示板組立体は、行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、前記スイッチング素子に接続され、行方向に延びている複数のゲート線と、前記スイッチング素子に接続され、列方向に延びている複数のデータ線とを有し、前記一对のゲート線は一つの画素行のスイッチング素子に接続され、前記一つのデータ線は少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線それぞれは、隣接した二つのゲート線間で横方向に折れ曲がっていることを特徴とする。 40

【0009】

前記各データ線は、隣接した二つのゲート線間で第1横方向に折れ曲がって延長された後に前記二つの画素列間で縦方向に延び、次に隣接した二つのゲート線間で第2横方向に折れ曲がって延長されていることが好ましい。

前記第1横方向は、前記第2横方向と逆であることが好ましい。

前記各データ線は、2行単位で同じ模様（pattern）が繰り返されることが好ましい。

前記各データ線は、3行単位で同じ模様が繰り返されることが好ましい。

前記各データ線は、前記第1横方向または前記第2横方向に少なくとも一つの画素分だ 50

け延長されることが好ましい。

行方向に隣接した前記二つの画素は、同一のデータ線に連結されていることが好ましい。

行方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることが好ましい。

隣接した二つのデータ線間で行方向に配列されている前記二つの画素（以下、単位画素対と記す）は互いに異なるデータ線に連結されていることが好ましい。

前記単位画素対は互いに異なるゲート線に連結されていることが好ましい。

行方向に隣接した前記二つの単位画素対のスイッチング素子の位置は同じであることが好ましい。

前記単位画素対は同一のゲート線に連結されていることが好ましい。

行方向に隣接した前記二つの単位画素対のスイッチング素子の位置は互いに逆であることが好ましい。

列方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることが好ましい。

【0010】

また、上記目的を達成するためになされた本発明による液晶表示板組立体は、行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、前記スイッチング素子に接続され、行方向に延びている複数のゲート線と、前記スイッチング素子に接続され、列方向に延びている複数のデータ線とを有し、前記一対のゲート線は一つの画素行のスイッチング素子に接続され、前記一つのデータ線は少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線それぞれは対角線方向に延長されていることを特徴とする。

【0011】

前記各データ線は、第1対角線方向に延長された後に前記二つの画素列間で縦方向に延び、次に第2対角線方向に延長されていることが好ましい。

前記第1対角線方向は、前記第2対角線方向と互いに逆であることが好ましい。

前記第1または第2対角線方向の角度は、ゲート線に垂直な線に対して10～80度の範囲であることが好ましい。

前記各データ線は、2行単位で同じ模様が繰り返されることが好ましい。

前記各データ線は、前記第1対角線方向または前記第2対角線方向に少なくとも一つの画素分だけ延長されることが好ましい。

行方向に隣接した前記二つの画素は同一のデータ線に連結されていることが好ましい。

行方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることが好ましい。

隣接した二つのデータ線間で行方向に配列されている前記二つの画素（単位画素対）は互いに異なるデータ線に連結されていることが好ましい。

行方向に隣接した前記二つの単位画素対のスイッチング素子の位置は同じであることが好ましい。

列方向に隣接した前記二つの画素のスイッチング素子の位置は互いに逆であることが好ましい。

【0012】

上記目的を達成するためになされた本発明による表示装置は、行列状に配列され、画素電極及び該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、前記スイッチング素子に接続され、行方向に延びている複数のゲート線と、前記スイッチング素子に端子線を通じて接続され、列方向に延びている複数のデータ線とを有し、前記一対のゲート線は一つの画素行のスイッチング素子に接続され、前記一つのデータ線は少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線のそれぞれは、隣接した二つのゲート線間で横方向に折れ曲がっており、前記隣接したデータ線に沿って流れるデータ電圧の極性は互いに逆であり、前記画素の見掛け反転は複数の画素列単位

10

20

30

40

50

で極性形態が変化することを特徴とする。

【0013】

前記画素の見掛け反転は、四つの画素列単位で極性形態が変化することが好ましい。

前記画素の見掛け反転は、正極性(+)列、第1混合極性列、負極性列、第2混合極性列が交互に繰り返されることが好ましい。

前記第1混合極性列及び第2混合極性列は負極性及び正極性が列方向に混合されて示され、前記第1混合極性列は第2混合極性列と逆であることが好ましい。

【0014】

また、上記目的を達成するためになされた本発明による表示装置は、行列状に配列され、画素電極と該画素電極に接続されているスイッチング素子をそれぞれ有する複数の画素と、前記スイッチング素子に連結され、行方向に延びている複数のゲート線と、前記スイッチング素子に端子線を通じて接続され、列方向に延びている複数のデータ線とを有し、前記一对のゲート線は一つの画素行のスイッチング素子に接続され、前記一つのデータ線は少なくとも二つの画素列のスイッチング素子に接続され、前記複数のデータ線のそれぞれは対角線方向に延長されており、前記隣接したデータ線に沿って流れるデータ電圧の極性は互いに逆であり、前記画素の見掛け反転は複数の画素列単位で極性形態が変化することを特徴とする。 10

【0015】

前記画素の見掛け反転は、四つの画素列単位で極性形態が変化することが好ましい。

前記画素の見掛け反転は、正極性(+)列、第1混合極性列、負極性列、第2混合極性列が交互に繰り返されることが好ましい。 20

前記第1混合極性列及び第2混合極性列は負極性及び正極性が列方向に混合されて示され、第1混合極性列は前記第2混合極性列と逆であることが好ましい。

【発明の効果】

【0016】

本発明に係る液晶表示板組立体及び表示装置によれば、隣接した画素行間でスイッチング素子が接続されたデータ線の位置を変更すれば、駆動部反転は列反転方式であっても見掛け反転は様々な形態の反転となることができる。したがって、データ駆動部において列反転方式でデータ電圧の極性が決定されて印加されるため、データ線材料の選択幅が広くなり、製造工程を単純化し易く、見掛け反転が列反転とドット反転が混合した形となり、画質が向上する。また、データ線数が減少し、これと連結される高価のデータ駆動回路チップ数も減少し、表示装置の製造コストが大きく節減できるという効果がある。 30

【0017】

また、データ線が形成されている部分とそうでない部分で発生する表示面積差を補償して表示面積差による縦筋不良現象(vertical streak defect)を減少させ、表示装置の画質が良くなる。また、ゲート線とデータ線との間及びデータ線と液晶層との間で発生する寄生容量などが減り、画質が良くなるという効果がある。

【0018】

さらに、別のパターンを設けずに製造工程中に生ずるマスクなどの整列の誤差による寄生容量の偏差を補償するため、画質が向上し、画素の開口率が増加する。また、隣接した二つのゲート線間で横方向に折れ曲がって延びるもの代りに対角線方向に延びたデータ線を用いるとき、隣接した二つのゲート線間で横方向に延びるデータ線部分が無くなって隣接した二つのゲート線間の間隔を狭くでき、画素の開口率が増加するという効果がある。 40

【発明を実施するための最良の形態】

【0019】

次に、本発明に係る液晶表示板組立体及び表示装置を実施するための最良の形態の具体例を図面を参照しながら説明する。

【0020】

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一の図面符号を付けている。層、膜、領域、板な 50

どの部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

【実施例１】

【００２１】

本発明による液晶表示板組立体及び液晶表示装置の第１の実施例である液晶表示装置に対して、図面を参照にして詳細に説明する。

図１は、本発明の第１の実施例による液晶表示装置のブロック図であり、図２は、本発明の第１の実施例による液晶表示装置の一つの画素に対する等価回路図である。

【００２２】

図１に示すように、本発明の第１の実施例による液晶表示装置は、液晶表示板組立体３００及びこれに接続されたゲート駆動部４００とデータ駆動部５００、データ駆動部５００に接続された階調電圧生成部８００、及びこれらを制御する信号制御部６００を含む。

液晶表示板組立体３００は、等価回路的に複数の表示信号線（ $G_1 - G_{2n}$ 、 $D_1 - D_m$ ）と、これに接続されて大略行列状に配列された複数の画素とを含む。また、液晶表示板組立体３００は、互いに対向する下部及び上部表示板１００、２００と二つの間に挟持されている液晶層３を含む。

【００２３】

表示信号線（ $G_1 - G_{2n}$ 、 $D_1 - D_m$ ）は、ゲート信号（走査信号とも言う）を伝達する複数のゲート線（ $G_1 - G_{2n}$ ）とデータ信号を伝達するデータ線（ $D_1 - D_m$ ）とを含む。ゲート線（ $G_1 - G_{2n}$ ）は、大略行方向に延びて互いにほぼ平行であり、データ線（ $D_1 - D_m$ ）は、大略列方向に延びて互いに略平行である。図１で図示していないが、表示信号線はまた、液晶表示板組立体３００の最左側の周縁付近と液晶表示板組立体３００の最右側の周縁付近に大略行方向に各々延び、データ線（ $D_1 - D_m$ ）とほぼ平行なダミー線（ L_1 、 L_2 ）を含むことができる。

【００２４】

各画素は、ゲート線（ $G_1 - G_{2n}$ ）及びデータ線（ $D_1 - D_m$ ）と、ダミー線（ L_1 、 L_2 ）に接続されたスイッチング素子（ Q ）と、これに接続された液晶キャパシタ（ C_{LC} ）及びストレージキャパシタ（ C_{ST} ）とを含む（図２参照）。また、液晶表示板組立体３００の最左側の周縁付近と液晶表示板組立体３００の最右側の周縁付近に形成されている画素は、ゲート線（ $G_1 - G_{2n}$ ）及び液晶表示板組立体３００の最左側の周縁付近と最右側の周縁付近にそれぞれ形成されたダミー線（ L_1 、 L_2 ）に各々接続されたスイッチング素子（ Q ）と、これに接続された液晶キャパシタ（ C_{LC} ）及びストレージキャパシタ（ C_{ST} ）とを含む。ストレージキャパシタ（ C_{ST} ）は必要に応じて省略することができる。

【００２５】

各画素のスイッチング素子（ Q ）は、下部表示板１００に具備されている薄膜トランジスタなどからなり、ゲート線（ $G_1 - G_{2n}$ ）に接続されている制御端子であるゲート端子、データ線（ $D_1 - D_m$ ）に接続されている入力端子であるソース端子、並びに液晶キャパシタ（ C_{LC} ）及びストレージキャパシタ（ C_{ST} ）に接続されている出力端子であるドレーン端子を有する三端子素子である。

【００２６】

図２に示すように、液晶キャパシタ（ C_{LC} ）は、下部表示板１００の画素電極１９０と共通電極表示板である上部表示板２００の共通電極２７０を二つの端子とし、二つの電極１９０、２７０間の液晶層３は誘電体として機能する。画素電極１９０はスイッチング素子（ Q ）に接続され、共通電極２７０は上部表示板２００の全面に形成されて共通電圧（ V_{com} ）が印加される。図２とは異なって、共通電極２７０が下部表示板１００に具備されることもあり、その際には、二つの電極１９０、２７０のうちの少なくとも一つが線状若しくは棒状に作られる。

【００２７】

10

20

30

40

50

液晶キャパシタ (C_{LC}) の補助的な役割をするストレージキャパシタ (C_{ST}) は、下部表示板 100 に具備された別の信号線 (図示せず) と画素電極 190 が絶縁体を介在して重畳してなり、前記別の信号線には共通電圧 (V_{com}) などの定められた電圧が印加される。一方、ストレージキャパシタ (C_{ST}) は、画素電極 190 が絶縁体を媒介としてすぐ上の前段ゲート線と重畳してなることもできる。

【0028】

図1に示すように、一对のゲート線 (G_1 及び G_2 、 G_3 及び G_4) は1行の画素 (PX) 上下に配置されている。また、データ線 ($D_1 - D_m$) は左方向または右方向に略一つの画素分だけ延長され、隣接した二つの画素 (PX) 間に垂直方向に配置されている。

即ち、一对の画素列間において一つのデータ線が配置されている。この時、左方向または右方向に延びるデータ線 ($D_1 - D_m$) の延長方向は画素行毎に変更されて、一つの画素列におけるデータ線 ($D_1 - D_m$) はジグザグ状に配置されている。一つの画素行におけるデータ線 ($D_1 - D_m$) の形態は同じである。ゲート線 ($G_1 - G_{2n}$) 及びデータ線 ($D_1 - D_m$) と画素 (PX) 間の連結に関して、後により詳しく説明する。 10

【0029】

一方、色表示を実現するために各画素が原色のうちの一つを固有に表示したり (空間分割)、各画素が時間によって交互に原色を表示して (時間分割)、これら原色の空間的、時間的な和で所望の色相が認識されるようにする。原色の例として赤色、緑色及び青色を挙げられる。

図2は、空間分割の一例であって、各画素が上部表示板 200 の領域に原色のうちの一つを示すカラーフィルタ 230 を備えている様子を示している。図2とは異なってカラーフィルタ 230 は、下部表示板 100 の画素電極 190 の上若しくは下に形成することもできる。 20

液晶表示板組立体 300 の二つの表示板 100、200 のうちの少なくとも一つの外側面には光を偏光させる偏光子 (図示せず) が付着されている。

【0030】

階調電圧生成部 800 は、画素の透過率に係わる二組の複数階調電圧を生成する。そのうち一組は共通電圧 (V_{com}) に対してプラス値を有し、もう一組はマイナス値を有する。

ゲート駆動部 400 は、液晶表示板組立体 300 のゲート線 ($G_1 - G_{2n}$) に接続され外部からのゲートオン電圧 (V_{on}) とゲートオフ電圧 (V_{off}) の組み合わせからなるゲート信号をゲート線 ($G_1 - G_{2n}$) に印加し、複数の集積回路からなることができる。 30

【0031】

データ駆動部 500 は、液晶表示板組立体 300 のデータ線 ($D_1 - D_m$) 及びダミー線 (L_1 、 L_2) に接続され階調電圧生成部 800 からの階調電圧を選択してデータ電圧として画素に印加する。

ゲート駆動部 400 またはデータ駆動部 500 は、複数の駆動集積回路チップの形態で液晶表示板組立体 300 上に直接装着されたり、可撓性印刷回路フィルム (*flexible printed circuit film*) (図示せず) 上に装着されTCP (*tape carrier package*) の形態で液晶表示板組立体 300 に付着することもできる。これとは異なって、ゲート駆動部 400 またはデータ駆動部 500 が表示信号線 ($G_1 - G_{2n}$ 、 $D_1 - D_m$) と薄膜トランジスタスイッチング素子 (Q) 等と共に液晶表示板組立体 300 に集積することもできる。 40

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500 などの動作を制御する。

【0032】

以下、上述の液晶表示装置の表示動作について詳細に説明する。

信号制御部 600 は、外部のグラフィック制御機 (図示せず) から入力画像信号 (R 、 G 、 B) 及びその表示を制御する入力制御信号、例えば垂直同期信号 ($Vsync$) と水 50

平同期信号 (Hsync)、メインクロック (MCLK)、データネーブル信号 (DE) などの提供を受ける。信号制御部 600 の入力画像信号 (R、G、B) 及び入力制御信号に基づいて、画像信号 (R、G、B) を液晶表示板組立体 300 の動作条件に合わせて適切に処理し、ゲート制御信号 (CONT1) 及びデータ制御信号 (CONT2) などを生成した後、ゲート制御信号 (CONT1) をゲート駆動部 400 に送り、データ制御信号 (CONT2) 及び処理した画像信号 (DAT) をデータ駆動部 500 に送る。ここで、画像信号 (R、G、B) の処理は、図 1 に示した液晶表示板組立体 300 の画素配列に応じて画像データ (R、G、B) を再配列する動作を含む。

【0033】

ゲート制御信号 (CONT1) は、走査開始を指示する走査開始信号 (STV) とゲートオン電圧 (Von) の出力時間を制御する少なくとも一つのクロック信号を含む。ゲート制御信号 (CONT1) はまた、ゲートオン電圧 (Von) の持続時間を限定する出力ネーブル信号 (OE) を含むことができる。

データ制御信号 (CONT2) は、1 行の画素に対するデータ伝送を知らせる水平同期開始信号 (STH) とデータ線 ($D_1 - D_m$) に該当するデータ電圧の印加を指示するロード信号 (LOAD) 及びデータクロック信号 (HCLK) を含む。データ制御信号 (CONT2) はまた、共通電圧 (Vcom) に対するデータ電圧の極性 (以下、共通電圧に対するデータ電圧の極性を略してデータ電圧の極性と称する) を反転させる反転信号 (RVS) を含むことができる。

【0034】

データ駆動部 500 は、信号制御部 600 からのデータ制御信号 (CONT2) によって 1 行の画素の半分に対する画像データ (DAT) 集合を順次に受信し、階調電圧生成部 800 からの階調電圧のうちの各画像データ (DAT) に対応する階調電圧を選択することによって、画像データ (DAT) を該当するアナログデータ電圧に変換した後、これを該当データ線 ($D_1 - D_m$) に印加する。

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 (CONT1) によってゲートオン電圧 (Von) をゲート線 ($G_1 - G_{2n}$) に順次に印加して該ゲート線 ($G_1 - G_{2n}$) に接続されたスイッチング素子 (Q) をターンオンさせ、これによりデータ線 ($D_1 - D_m$) に印加されたデータ電圧がターンオンされたスイッチング素子 (Q) を通じて該当する画素に印加される。

【0035】

画素に印加されたデータ電圧と共通電圧 (Vcom) の差は、液晶キャパシタ (C_{LC}) の充電電圧、つまり画素電圧として現れる。液晶分子は画素電圧の大きさに応じてその配列が異なり、これにより液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は、表示板 100、200 に付着された偏光子 (図示せず) によって光透過率の変化として現れる。

1/2 水平周期 (または 1/2 H) 「水平同期信号 (Hsync) の一周期」を単位としてデータ駆動部 500 及びゲート駆動部 400 は同じ動作を繰り返す。この方法で、1 フレーム期間の間全てのゲート線 ($G_1 - G_{2n}$) に対して順次にゲートオン電圧 (Von) を印加して全ての画素にデータ電圧を印加する。1 フレームが終了すれば次のフレームが開始され、各画素に印加されるデータ電圧の極性が直前フレームでの極性と逆になるようにデータ駆動部 500 に印加される反転信号 (RVS) の状態が制御される (フレーム反転)。

【0036】

上記のようなフレーム反転以外にもデータ駆動部 500 は、1 フレーム期間の間隣接するデータ線 ($D_1 - D_m$) に沿って流れるデータ電圧の極性を反転させ、これによりデータ電圧が印加された画素電圧の極性も変化する。ところが、本発明の実施例において、画素 (PX) とデータ線 ($D_1 - D_m$) の連結は様々であって、データ駆動部 500 での極性反転パターンと液晶表示板組立体 300 の画面に現れる画素電圧の極性反転パターンが異なって示される。以下、データ駆動部 500 での反転を駆動部反転 (driver i

10

20

30

40

50

n v e r s i o n) と言ひ、画面に現れる反転を見掛け反転 (a p p a r e n t i n v e r s i o n) と言う。

【 0 0 3 7 】

次に図 3 を参照して本発明の第 1 の実施例による液晶表示装置に対して詳細に説明する。

図 3 は、本発明の第 1 の実施例による液晶表示装置の画素配列を示す図である。

図 3 に示した画素配列は既に説明したように、一対のゲート線が一つの画素行の画素電極 190 の上下に配置され、データ線 ($D_1 - D_m$) は二列の画素電極 190 の間で 1 個ずつ配置されている。

【 0 0 3 8 】

また、一つの画素行において、一つのデータ線 (D_p 、 D_{p+1} 、...) の間に位置した各画素電極 190 に接続されたスイッチング素子 (Q) は、互いに異なるゲート線 (G_{2k+1} 、 G_{2k+2}) ($k = 0, 1, 2, \dots$) に接続されているが、例えばデータ線 (D_p 、 D_{p+1} 、...) を中心に左側に配置された画素は、画素の上部右側にスイッチング素子 (Q) が配置され上部ゲート線 (G_{2k+1}) に接続され、データ線 (D_p 、 D_{p+1} 、...) を中心に右側に配置された画素は、画素の下部左側にスイッチング素子 (Q) が配置され下部ゲート線 (G_{2k+1}) に接続されている。即ち、データ線 (D_p 、 D_{p+1} 、...) と最も近い部分にスイッチング素子 (Q) が設けられ、スイッチング素子 (Q) はすぐ隣接したデータ線 (D_p 、 D_{p+1} 、...) に接続されている。

【 0 0 3 9 】

隣接した二つのデータ線 (D_p 、 D_{p+1}) 間に位置し行方向に隣接した一対の画素 (以下、単位画素対と言う) のスイッチング素子は、互いに異なるデータ線 (D_p 、 D_{p+1}) に接続されており、該スイッチング素子 (Q) は互いに反対側、つまり対角線方向に対向する位置に位置する。単位画素対のスイッチング素子は、互いに異なるデータ線 (D_p 、 D_{p+1}) に接続されており、行方向に隣接した単位画素対におけるスイッチング素子 (Q) の位置は同じである。

また、列方向に隣接した二つの画素のスイッチング素子 (Q) の位置は互いに逆であるが、列方向に隣接した二つの単位画素対のスイッチング素子の位置は同じである。

【 0 0 4 0 】

一つのデータ線 (D_p 、 D_{p+1} 、...) は、一つの画素行において、隣接した二つのゲート線 (G_{2k} 、 G_{2k+1}) 間で横方向、例えば左方向または右方向に略一つの画素分だけ延長された後に隣接した二つの画素電極 190 間で垂直方向に延び、再び次の画素行において、隣接した二つのゲート線 (G_{2k+2} 、 G_{2k+3}) 間ですぐ上の画素行とは逆方向に、例えば右方向または左方向に略一つの画素分だけ延長された後に隣接した二つの画素電極 190 間で垂直方向に延びている。このようなデータ線 (D_p 、 D_{p+1} 、...) の配列は 2 画素行毎に繰り返される。

【 0 0 4 1 】

このように、データ線 (D_p 、 D_{p+1} 、...) は、一つの画素分ほどジグザグ状に隣接した二つのゲート線間で折れ曲がって延長された後に縦方向に延び、隣接した画素行において単位画素対は、一つの画素分だけ右側または左側に移動し行方向に平行に配列された一対の画素電極となる。この時、同一のデータ線 (D_p 、 D_{p+1} 、...) に連結された画素対におけるスイッチング素子の位置は同じである。

【 0 0 4 2 】

以下、図 4 を参照して本発明の第 1 の実施例による液晶表示装置の別の画素配列に対して詳細に説明する。図 4 は、本発明の第 1 の実施例による液晶表示装置の別の画素配列を示す図である。

図 4 に示した画素配列は図 3 に示した画素配列と類似するものである。即ち、一対のゲート線が一画素行の画素電極 190 の上下に配置され、データ線 ($D_1 - D_m$) は二列の画素電極 190 間に 1 個ずつ配置されている。

【 0 0 4 3 】

また、単位画素対のスイッチング素子は互いに異なるデータ線 (D_p 、 D_{p+1}) に接続されており、列方向に隣接した二つの画素のスイッチング素子 (Q) の位置は互いに逆であるが、列方向に隣接した二つの単位画素対のスイッチング素子の位置は同じである。

データ線 (D_p 、 D_{p+1} 、...) は、一つの画素分ほどジグザグ状に隣接した二つのゲート線間で折れ曲がって縦方向に延び、同一のデータ線 (D_p 、 D_{p+1} 、...) に接続された画素対におけるスイッチング素子の位置は同じである。

【0044】

しかしながら、図4のように、同一の画素行において隣接した二つの単位画素対のスイッチング素子 (Q) の位置は互いに逆である。即ち、一画素行において、一つのデータ線 (D_p 、 D_{p+1} 、...) 間に位置した一对の画素電極 190 に接続されたスイッチング素子 (Q) は互いに異なるゲート線 (G_{2k+1} 、 G_{2k+2}) ($k = 0, 1, 2, \dots$) に接続されているが、単位画素対のスイッチング素子は同一のゲート線に接続されている。

10

【0045】

より詳細には、奇数番目データ線 (D_p 、 D_{p+2} 、...) ($p = 1, 2, \dots$) を中心に左側に配置された画素は、画素の上部右側にスイッチング素子 (Q) が配置され上側ゲート線 (G_{2k+1} 、 G_{2k+3} 、...) に接続され、奇数番目データ線 (D_p 、 D_{p+2} 、...) を中心に右側に配置された画素は、画素の下部左側にスイッチング素子 (Q) が配置され下側ゲート線 (G_{2k+2} 、 G_{2k+4} 、...) に接続されている。偶数番目データ線 (D_{p+1} 、 D_{p+3} 、...) を中心に左側に配置された画素は、画素の下部右側にスイッチング素子 (Q) が配置され下側ゲート線 (G_{2k+2} 、 G_{2k+4} 、...) に接続され、偶数番目データ線 (D_{p+1} 、 D_{p+3} 、...) を中心に右側に配置された画素は、画素の上部左側にスイッチング素子 (Q) が配置され上側ゲート線 (G_{2k+1} 、 G_{2k+3} 、...) に接続されている。

20

【0046】

図3及び図4に示した配置は一例であって、奇数番目行と偶数番目行の画素電極 190 とデータ線 ($D_1 - D_m$) 及びゲート線 ($G_1 - G_{2n}$) の接続は互いに入れ替わることができる。また、他の接続関係を有することもできる。また、各データ線は横方向に略一つの画素分だけ延びているが、二つ以上の画素分で延びることも可能である。

【0047】

このような図3及び図4に示した画素配列により、すぐ隣接したデータ線 (D_p 、 D_{p+1} 、...) にスイッチング素子 (Q) が接続されて、データ線 (D_p 、 D_{p+1} 、...) の形成面積が減少する。その結果、データ線 (D_p 、 D_{p+1} 、...) とゲート線 (G_{2k} 、 G_{2k+1} 、...) が重畳する面積が減少してこれらの間で発生する寄生キャパシタの寄生容量が減り、データ線 (D_p 、 D_{p+1} 、...) と液晶層3との間で発生する寄生容量が減って画素電圧に対する悪影響が少なくなる。

30

【0048】

また、隣接した二つの画素電極 190 間の距離は、データ線 (D_p 、 D_{p+1} 、...) が配置されている場合とそうでない場合とで差が生ずる。即ち、画素電極 190 間にデータ線 (D_p 、 D_{p+1} 、...) を配置するためには、データ線 (D_p 、 D_{p+1} 、...) の横幅以上の面積が必要であるため、データ線 (D_p 、 D_{p+1} 、...) が配置される部分の幅がそうでない部分の幅よりも大きい値を確保することが要求される。

40

このような画素電極 190 間の幅差によって、画素電極 190 間に位置する遮光部材 (図示せず) の横幅もまたデータ線 171 の有無によって変化し、データ線 171 を介在している二つの画素とそうでない二つの画素の表示面積が異なるために発生する縦筋不良が起こる可能性がある。

【0049】

しかし、図3及び図4に示した液晶表示装置の画素配列において、例えば、隣接した赤色用画素 (R) と緑色用画素 (G) に関して、これら二つの画素 (R 、 G) 間にデータ線 (D_p 、 D_{p+1} 、...) が存在する場合とそうでない場合が行方向及び列方向に交互に存在する。よって、データ線 (D_p 、 D_{p+1} 、...) の有無によって発生する二つの画素 (

50

R、G)の表示面積の差が行方向及び列方向に補償されて縦筋不良が減少する。

【0050】

特に、図4の場合、単位画素対のスイッチング素子(Q)が同一のゲート線に接続され単位画素対が同時に駆動されるため、目標電圧に対する充電時期が異なり、後で充電される画素の影響で既に充電された画素の充電電圧が変化する現象が発生しない。また、同一の画素行において、隣接したデータ線(D_p 、 D_{p+1} 、...)に接続されたスイッチング素子(Q)の位置が変化することで、製造工程中に発生するマスクなどの整列の誤差によるスイッチング素子(Q)のソース端子とドレイン端子間で発生する寄生容量の偏差による画質悪化が減少し、このような寄生容量の偏差を減らすための別のパターンが不要となり、画素の開口率が増加する。

10

【0051】

次に、図3及び図4を参照して、本発明の第1の実施例による反転形態に対して詳細に説明する。

図3及び図4において、駆動部反転は列反転であって、一つのデータ線に流れるデータ電圧は常に同一極性であり、隣接した二つのデータ線に流れるデータ電圧は反対極性である。

【0052】

図3及び図4の場合、正極性(+)列、負極性(-)と正極性が列方向に交互に出現する第1混合極性列、負極性列、正極性と負極性が列方向に交互に出現する第2混合極性列のような四つの極性形態が四つの画素列単位で順次に繰り返される。図3及び図4のように、第1及び第2混合極性列は互いに逆の極性パターンを有する。このような反転形態のため、負極性列と正極性列が混合されて、両極性が混在する状態と視認され、画素電圧が正極性である時と負極性である時にキックバック電圧によって生ずる輝度差が分散され、縦筋不良が減少する。

20

【実施例2】

【0053】

本発明の第2の実施例による液晶表示装置に対して図面を参考にして詳細に説明する。

図5は、本発明の第2の実施例による液晶表示装置のブロック図であり、図6は、本発明の第2の実施例による液晶表示装置の画素配列を示す図である。

【0054】

図5に示した本発明の第2の実施例による液晶表示装置は、図1に示した本発明の第1の実施例による液晶表示装置の構造とほぼ類似するものである。即ち、液晶表示板組立体300及びこれに接続されたゲート駆動部400とデータ駆動部500、データ駆動部500に接続された階調電圧生成部800、並びにこれらを制御する信号制御部600を含み、これらの動作に関しては、図1を参照して既に説明したので省略する。

しかしながら、図5に示したように、液晶表示装置の画素配列に関する構造は図6と同様であり、これは第1の実施例によるものと異なる。

【0055】

次に、図6を参照して本発明の第2の実施例による液晶表示装置の画素配列に関して詳細に説明する。

40

図6は、本発明の第2の実施例による液晶表示装置の別の画素配列を示す図である。

図6に示した画素配列は、図3に示した画素配列と類似するものである。即ち、一对のゲート線が一画素行の画素電極190の上下に配置され、データ線($D_1 - D_m$)は二列の画素電極190間に一つずつ配置されている。一つの画素行において、一つのデータ線(D_p 、 D_{p+1} 、...)間に位置した一对の画素電極190に接続されたスイッチング素子(Q)は、互いに異なるゲート線(G_{2k+1} 、 G_{2k+2})($k=0, 1, 2, \dots$)に接続されて、単位画素対のスイッチング素子是对角線方向に対向している。

【0056】

また、単位画素対のスイッチング素子は、互いに異なるデータ線(D_p 、 D_{p+1})に接続されている。さらに、列方向に隣接した二画素のスイッチング素子(Q)の位置は互

50

いに逆であるが、行方向及び列方向に隣接した単位画素対のスイッチング素子（ Q ）の位置は同じである。

しかしながら、図 6 に示したように、図 3 のように一つの列においてジグザグ状に折れ曲がっているが、データ線（ D_p 、 D_{p+1} 、 $\dots$ ）は三つの画素行単位で同じパターンが繰り返される。

【0057】

即ち、図 6 に示したように、（ $k+1$ ）番目画素行においてデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）は、二つの隣接したゲート線（ G_{2k} 、 G_{2k+1} ）間で左方向に折れ曲がって一つの画素ほどまで延長された後に一对の画素間を垂直方向に延びている。（ $k+2$ ）番目画素行においてデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）は、次の隣接したゲート線（ G_{2k+2} 、 G_{2k+3} ）間で再び右方向に折れ曲がって一つの画素ほどまで延長された後に一对の画素間を垂直方向に延びている。（ $k+3$ ）番目画素行においてデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）は、次の隣接したゲート線（ G_{2k+4} 、 G_{2k+5} ）間で再び右方向に折れ曲がって一つの画素ほどまで延長された後に一对の画素間を垂直方向に延びている。（ $k+4$ ）番目画素行においてデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）は、次の隣接したゲート線（ G_{2k+6} 、 G_{2k+7} ）間で再び左方向に折れ曲がって一つの画素ほどまで延長された後に一对の画素間を垂直方向に延びている。

10

【0058】

換言すると、データ線（ D_p 、 D_{p+1} 、 $\dots$ ）は繰り返される画素行単位の第 1 の画素行と最後の画素行において左方向に折れ曲がって一つの画素ほどまで延び、その間の画素行においては右方向に折れ曲がって一つの画素ほどまで順次に延びている。

20

上記のようなデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）の屈曲方向に限定されず、上記と逆方向にデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）が折れ曲がって延びることもできることは言うまでもない。即ち、データ線（ D_p 、 D_{p+1} 、 $\dots$ ）は、繰り返される画素行単位の第 1 の画素行と最後の画素行において右方向に折れ曲がって一つの画素ほどまで延び、その間の画素行においては左方向に折れ曲がって一つの画素ほどまで順次に延びることができる。

【0059】

図 6 に示される配置は一例にすぎず、奇数番目行及び偶数番目行の画素電極 190 とデータ線（ $D_1 - D_m$ ）及びゲート線（ $G_1 - G_{2n}$ ）の連結は互いに入れ替わることもあり、さらに別の連結関係を有することもできる。なお、各データ線は横方向に略一つの画素分だけ延びているが、二つ以上の画素分が延びることもできる。また、図 6 で、三つの画素行単位でデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）配列が繰り返されるが、連続して同じ横方向に折れ曲がって延長される回数に基づき四つ以上の画素行単位でデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）配列が繰り返されることもできる。

30

【0060】

図 6 に示した画素配列のためにデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）と最も近い部分にスイッチング素子（ Q ）が形成され、隣接したゲート線間で延長するデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）とスイッチング素子（ Q ）との距離が短くなり、さらにデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）の形成面積が減少する。これにより、データ線（ D_p 、 D_{p+1} 、 $\dots$ ）とゲート線（ G_{2k} 、 G_{2k+1} 、 $\dots$ ）とが重畳する面積が減少して、これらの間で発生する寄生容量の寄生容量が減少し、データ線（ D_p 、 D_{p+1} 、 $\dots$ ）と液晶層 3 間で発生する寄生容量が減って画素電圧に対する悪影響が少なくなる。

40

また、例えば隣接した赤色用画素（ R ）と緑色用画素（ G ）において、これら二つの画素（ R 、 G ）の間にデータ線（ D_p 、 D_{p+1} 、 $\dots$ ）が存在する場合とそうでない場合が行方向及び列方向に互いに交互に存在するため、二つの画素（ R 、 G ）の表示面積差が行方向及び列方向に補償されて縦筋不良が減少する。

【0061】

図 6 においても、駆動部反転は列反転であるが、正極性（ $+$ ）列、負極性（ $-$ ）と正極性とが列方向にいずれも出現する第 3 混合極性列、負極性列、正極性と負極性とが列方向にいずれも出現する第 4 混合極性列のように四つの極性形態が四つの画素列単位で順次に

50

繰り返される。例えば、第3混合極性列は、負極性 - 正極性 - 正極性が一つの単位として列方向に繰り返され、第4混合極性列は、正極性 - 負極性 - 負極性が一つの単位として列方向に繰り返される。これにより、画素電圧が正極性である時と負極性である時にキックバック電圧のために生ずる輝度差が分散され、縦筋不良が減少する。

【実施例3】

【0062】

次に、図7を参照して本発明の第3の実施例による液晶表示装置の画素配列について説明する。

図7は、本発明の第3の実施例による液晶表示装置の画素配列を示した図である。

図7に示す画素配列を有する液晶表示装置は、図1に示した液晶表示装置に基づくものであるが、図5に示した液晶表示装置であっても良く、その他の構造の液晶表示装置であっても良い。図5の場合、データ線 (D_p 、 D_{p+1} 、...) は三つの画素行単位で同じ模様が繰り返される。

10

【0063】

図7に示したように、画素電極190の模様が略長方形でなくシェブロン (chevron) 形であり、縦方向に延びたデータ線 (D_p 、 D_{p+1} 、...) が二つの隣接したゲート線間で横方向に折れ曲がって延長するのではなく、ゲート線に垂直の線に対して約 $10 \sim 80$ 度の範囲の角度を有する対角線方向に延びて、行方向に隣接した二つの画素間で垂直に延びることを除いて、図3に示した画素配列と同じであり、反転形態図に関しては図3に示すものと同様であるので詳細な説明は省略する。しかしながら、上記のようなデータ線 (D_p 、 D_{p+1} 、...) の構造は、図4及び図6の画素配列にも適用でき、その他の画素配列にも適用できることは言うまでもない。

20

【0064】

上記のようなデータ線 (D_p 、 D_{p+1}) 形態を有する画素配列は、図3に示した画素配列によって発生する効果の他にも、隣接した二つのゲート線間で横方向に延びる部分がないためゲート線とデータ線間で発生する寄生容量を大きく減らすことができ、データ線 (D_p 、 D_{p+1} 、...) と液晶層3とが重畳する面積が減少して、これらの間で発生する寄生容量が減り、画素電圧に対する悪影響が少なくなる。さらに、隣接した二つのゲート線間で横方向に延びるデータ線の部分が無くなるため、隣接した二つのゲート線間の間隔が狭くなり、これで画素の開口率が増加する。

30

【0065】

以上のように、隣接した画素行間でスイッチング素子が接続されたデータ線の位置を変更すれば、駆動部反転は列反転方式であっても見掛け反転は様々な形態の反転となることができる。したがって、データ駆動部において列反転方式でデータ電圧の極性が決定されて印加されるため、データ線材料の選択幅が広くなり、製造工程を単純化し易く、見掛け反転が列反転とドット反転が混合した形となり、画質が向上する。また、データ線数が減少し、これと連結される高価のデータ駆動回路チップ数も減少し、表示装置の製造コストが大きく節減できる。

【0066】

また、データ線が形成されている部分とそうでない部分で発生する表示面積差を補償して表示面積差による縦筋現象を減少させ、表示装置の画質が良くなる。また、ゲート線とデータ線との間及びデータ線と液晶層との間で発生する寄生容量などが減り、画質が良くなる。

40

さらに、別のパターンを設けずに製造工程中に生ずるマスクなどの整列の誤差による寄生容量の偏差を補償するため、画質が向上し、画素の開口率が増加する。また、隣接した二つのゲート線間で横方向に折れ曲がって延びるものの代りに対角線方向に延びたデータ線を用いるとき、隣接した二つのゲート線間で横方向に延びるデータ線部分が無くなって隣接した二つのゲート線間の間隔を狭くでき、画素の開口率が増加する。

【0067】

尚、本発明は、上述の実施例に限られるものではない。本発明の技術的範囲から逸脱し

50

ない範囲内で多様に変更実施することが可能である。

【図面の簡単な説明】

【0068】

【図1】本発明の第1の実施例による液晶表示装置のブロック図である。

【図2】本発明の第1の実施例による液晶表示装置の一つの画素に対する等価回路図である。

【図3】本発明の第1の実施例による液晶表示装置の画素配列を示す図である。

【図4】本発明の第1の実施例による液晶表示装置の別の画素配列を示す図である。

【図5】本発明の第2の実施例による液晶表示装置のブロック図である。

【図6】本発明の第2の実施例による液晶表示装置の画素配列を示す図である。

10

【図7】本発明の第3の実施例による液晶表示装置の画素配列を示す図である。

【符号の説明】

【0069】

3 液晶層

100、200 (下部及び上部)表示板

190 画素電極

230 カラーフィルタ

270 共通電極

300 液晶表示板組立体

400 ゲート駆動部

20

500 データ駆動部

600 信号制御部

800 階調電圧生成部

$G_1 - G_{2n}$ 、 G_{2k} 、 G_{2k+1} 、... ゲート線

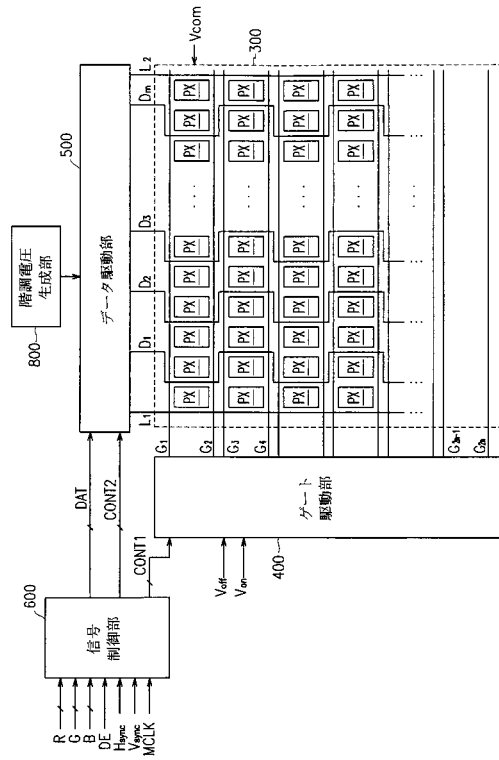
$D_1 - D_m$ 、 D_p 、 D_{p+1} 、... データ線

L_1 、 L_2 ダミー線

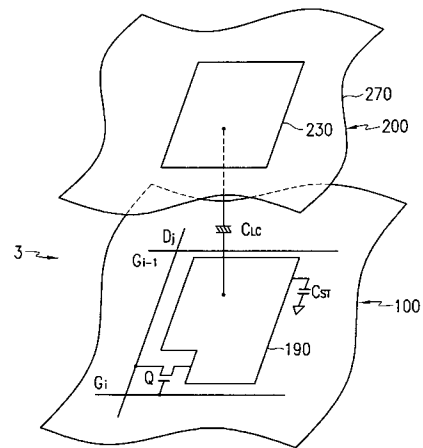
Q スイッチング素子

PX 画素

【図 1】



【図 2】



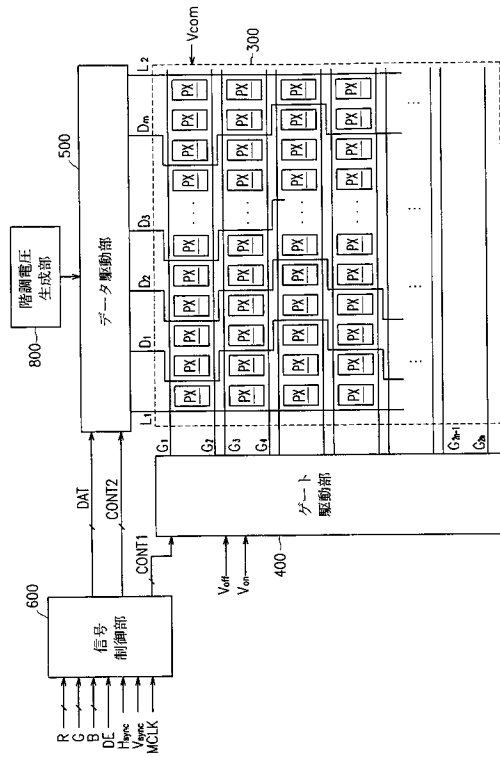
【図 3】



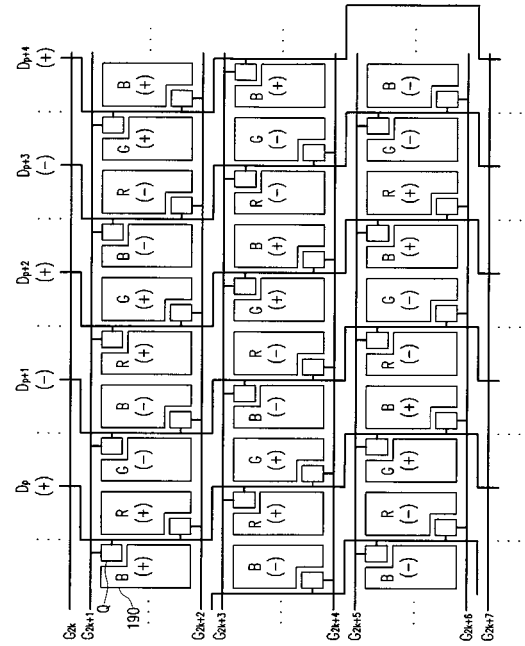
【図 4】



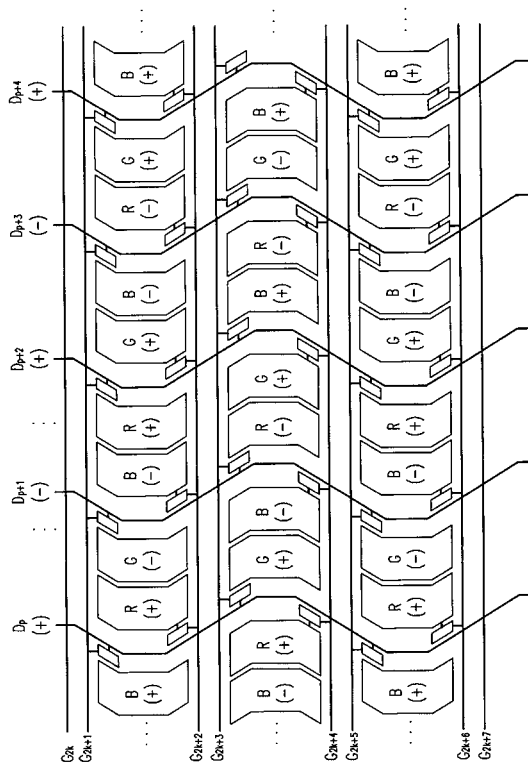
【図 5】



【図 6】



【図 7】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 1 1 D
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 1 1 J
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 8 0 G

(72)発明者 孔 香 植

大韓民国 京畿道 水原市 霊通区 霊通洞 シンナムシルシンウォンアパート 6 4 4 棟 3 0 4 号

(72)発明者 文 勝 煥

大韓民国 京畿道 龍仁市 上ヒョン洞 マンヒョンマウル現代6次アパート 2 0 5 棟 1 5 0 4 号

(72)発明者 金 汎 俊

大韓民国 ソウル市 瑞草区 良才洞 8 2 - 1 3 番地

(72)発明者 李 成 榮

大韓民国 ソウル市 陽川区 新月7洞 3 3 1 - 5 4 番地 ソンイルピラ ガ棟 3 0 2 号

F ターム(参考) 2H092 GA12 GA26 HA06 JA24 JB23 JB32 NA01 NA27 PA06

2H093 NA16 NA32 NA34 NA43 NA61 NB07 NC11 NC34 ND12 ND15
ND17 NE105C006 AC11 AC24 AC25 AC27 AC28 BB16 BC02 BC03 BC11 BC20
EB04 EB05 FA21 FA37 FA41

5C080 AA10 BB05 DD06 DD10 DD22 DD27 DD28 FF11 JJ02 JJ06

专利名称(译)	液晶表示板组立体及び表示装置		
公开(公告)号	JP2006178461A	公开(公告)日	2006-07-06
申请号	JP2005366929	申请日	2005-12-20
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	金聖萬 孔香植 文勝煥 金汎俊 李成榮		
发明人	金 聖 萬 孔 香 植 文 勝 煥 金 汎 俊 李 成 榮		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G09G3/3614 G02F1/1345 G02F2201/40 G09G3/3648 G09G2300/0426 G09G2300/0443		
FI分类号	G02F1/1343 G02F1/1368 G02F1/133.525 G02F1/133.550 G09G3/36 G09G3/20.611.D G09G3/20.611.E G09G3/20.611.J G09G3/20.621.B G09G3/20.621.M G09G3/20.680.G		
F-TERM分类号	2H092/GA12 2H092/GA26 2H092/HA06 2H092/JA24 2H092/JB23 2H092/JB32 2H092/NA01 2H092/NA27 2H092/PA06 2H093/NA16 2H093/NA32 2H093/NA34 2H093/NA43 2H093/NA61 2H093/NB07 2H093/NC11 2H093/NC34 2H093/ND12 2H093/ND15 2H093/ND17 2H093/NE10 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AC27 5C006/AC28 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC11 5C006/BC20 5C006/EB04 5C006/EB05 5C006/FA21 5C006/FA37 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD10 5C080/DD22 5C080/DD27 5C080/DD28 5C080/FF11 5C080/JJ02 5C080/JJ06 2H192/AA24 2H192/BC02 2H192/CC24 2H192/CC62 2H192/DA12 2H192/GD61 2H193/ZA04 2H193/ZA08 2H193/ZC02 2H193/ZC14 2H193/ZC20 2H193/ZP20		
优先权	1020040109041 2004-12-20 KR		
其他公开文献	JP4850507B2		
外部链接	Espacenet		

摘要(译)

驱动电路芯片，保存在显示装置的制造成本的降低的数量，提高了显示装置的图像质量，液晶面板组件以及能改进以降低像素的开口率的显示装置提供。多个像素，每个像素具有像素电极和连接到像素电极的开关元件;多对栅极线，连接到开关元件并沿行方向延伸;并且多条数据线连接到开关元件并沿列方向延伸，其中所述一对栅极线连接到一个像素行的开关元件，并且所述一条数据线具有至少两个多条数据线连接到一个像素列的开关元件，并且多条数据线中的每条数据线在两条相邻的栅极线之间沿横向弯曲。点域

