

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-268442

(P2008-268442A)

(43) 公開日 平成20年11月6日(2008.11.6)

(51) Int.Cl.	F 1	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H093
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 622Q	5C006
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 641E	5C080
	G09G 3/20 642A	
	G09G 3/20 611A	

審査請求 未請求 請求項の数 6 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2007-109628 (P2007-109628)  
 (22) 出願日 平成19年4月18日 (2007. 4. 18)

(71) 出願人 501285133  
 川崎マイクロエレクトロニクス株式会社  
 千葉県千葉市美浜区中瀬一丁目3番地  
 (74) 代理人 100080159  
 弁理士 渡辺 望穂  
 (74) 代理人 100090217  
 弁理士 三和 晴子  
 (72) 発明者 迫 則光  
 千葉県千葉市美浜区中瀬一丁目三番地 川崎マイクロエレクトロニクス株式会社 本社内  
 Fターム(参考) 2H093 NA18 NA33 NA34 NA55 NA56  
 NA57 NC26 NC28 ND05 ND06  
 ND09 ND10 ND15 ND39 ND60  
 NH06

最終頁に続く

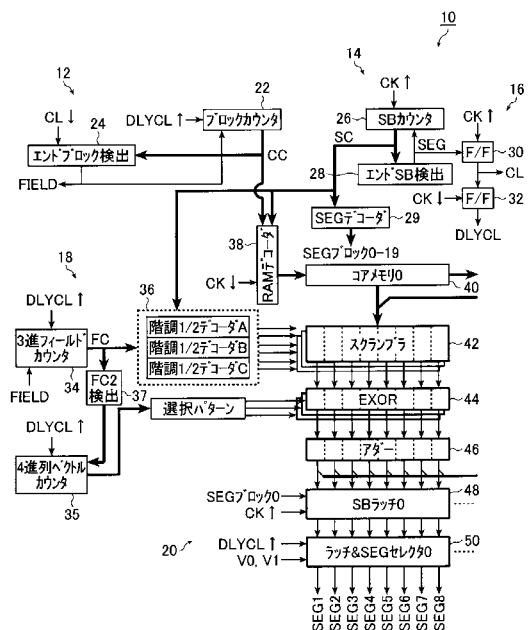
(54) 【発明の名称】 単純マトリクス液晶の駆動方法、液晶ドライバおよび液晶表示装置

(57) 【要約】

【課題】消費電力を増大させることなく、FRC振り模様およびブリンク模様の発生を大幅に低減ないしは防止できる単純マトリクス液晶の駆動方法、液晶ドライバおよび液晶表示装置を提供する。

【解決手段】中間調のON/OFFデータの位相がシーケンスごとに異なる3種類の階調テーブルを作成し、3種類の階調テーブルを分散させて液晶パネルの画面全体の位相テーブルを作成し、液晶パネルの各々のピクセルに所定の階調テーブルを割り当てる。そして、直交行列の列ベクトルを3フィールド毎に更新し、かつ、位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、マルチラインアドレッシング演算を行って液晶パネルの各々のピクセルの駆動制御および階調制御を行い、12フィールドにわたって液晶パネルの各々のピクセルの階調を完結させる。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

単純マトリクス型の液晶パネルにおいて、マルチラインアドレッシング駆動方式により、3行×4列の直交行列を用いて前記液晶パネルの3行の行電極を同時駆動し、前記液晶パネルの1ピクセル毎に4階調を12フィールドで表示する単純マトリクス液晶の駆動方法であって、

中間調のON/OFFデータの位相がシーケンスごとに異なる3種類の階調テーブルを作成し、

前記3種類の階調テーブルを分散させて前記液晶パネルの画面全体の位相テーブルを作成し、前記液晶パネルの各々のピクセルに所定の階調テーブルを割り当て、

前記直交行列の列ベクトルを3フィールド毎に更新し、かつ、前記位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、マルチラインアドレッシング演算を行って前記液晶パネルの各々のピクセルの駆動制御および階調制御を行い、

前記12フィールドにわたって前記液晶パネルの各々のピクセルの階調を完結させることを特徴とする単純マトリクス液晶の駆動方法。

**【請求項 2】**

単純マトリクス型の液晶パネルにおいて、マルチラインアドレッシング駆動方式により、3行×4列の直交行列を用いて前記液晶パネルの3行の行電極を同時駆動し、前記液晶パネルの1ピクセル毎に3階調を8フィールドで表示する単純マトリクス液晶の駆動方法であって、

中間調のON/OFFデータの位相がシーケンスごとに異なる2種類の階調テーブルを作成し、

前記2種類の階調テーブルを分散させて前記液晶パネルの画面全体の位相テーブルを作成し、前記液晶パネルの各々のピクセルに所定の階調テーブルを割り当て、

前記直交行列の列ベクトルを2フィールド毎に更新し、かつ、前記位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、マルチラインアドレッシング演算を行って前記液晶パネルの各々のピクセルの駆動制御および階調制御を行い、

前記8フィールドにわたって前記液晶パネルの各々のピクセルの階調を完結させることを特徴とする単純マトリクス液晶の駆動方法。

**【請求項 3】**

前記位相テーブルは、前記階調テーブルを行方向および列方向の両方に分散させていることを特徴とする請求項1または2に記載の単純マトリクス液晶の駆動方法。

**【請求項 4】**

前記位相テーブルを作成する時に、同時駆動される2組の3行の階調テーブルを1行飛びに割り当て、前記1行飛びの3行を同時駆動することを特徴とする請求項1～3のいずれかに記載の単純マトリクス液晶の駆動方法。

**【請求項 5】**

請求項1～4のいずれかに記載の単純マトリクス液晶の駆動方法により、前記液晶パネルの駆動制御および階調制御を行うことを特徴とする液晶ドライバ。

**【請求項 6】**

前記液晶パネルと、請求項5に記載の液晶ドライバとを備え、該液晶ドライバにより、前記液晶パネルの駆動制御および階調制御を行うことを特徴とする液晶表示装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、単純マトリクス型の液晶パネル（単純マトリクス液晶）において、マルチラインアドレッシング（MLA）駆動方式により駆動制御を行う、単純マトリクス液晶の駆動方法、この駆動方法を適用して単純マトリクス液晶の駆動制御および階調制御を行う液晶ドライバ、ならびに、液晶表示装置（LCD）に関するものである。

**【背景技術】**

10

20

30

40

50

## 【0002】

従来、単純マトリクス液晶を用いるLCDでは、その駆動方式の1つとして、直交行列を用いて複数行の行電極（コモン電極）を同時に選択するMLA駆動方式と呼ばれる技術が知られている。MLA駆動方式では、L行を同時に選択する場合、L行×M列の直交行列を用いて表示データとのMLA演算が行われ、行電極および列電極（セグメント電極）の駆動制御が行われる。

## 【0003】

MLA駆動方式では、1画面の表示画像は数フレーム（1画面の画像を表示する数フレームの時間を表示サイクルという）で構成される。ここで、1フレームは、1画面のON（オン）ないしOFF（オフ）を表示（構成）するために必要とする時間（期間）を表し、直交行列の列ベクトル数と同数のMフィールドで構成される。また、1フィールドは、液晶パネルの全ての行電極を上から下まで1回ずつ選択するために必要とする時間（期間）を表す。

10

## 【0004】

液晶パネルの全行電極数Nは、同時に選択されるL行の行電極からなるC個（ $C = N / L$ ）のコモンブロックに分割される。MLA演算では、各々のコモンブロックにおいて、L行の行電極に、各々所定の行電極電圧が与えられて同時に選択され、かつ、列電極に、各々表示データに対応する列電極電圧が与えられて、両者の交点に位置するピクセル（画素）のON（オン）/OFF（オフ）が制御される。

## 【0005】

より具体的には、各々のコモンブロックにおいて、同時に選択されるL行の行電極の各々は、各々のフィールド毎に直交行列の対応する列ベクトル（選択パターン）により選択される。この時、同時に選択されるL行の行電極には、例えば非選択時間にグランド電圧が与えられ、選択時間には、直交行列の列ベクトルのビットの1および-1に対応して各々 $+V_r$ および $-V_r$ の行電極電圧が与えられる。

20

## 【0006】

一方、各々の列電極には、通常、電圧の異なる（ $L + 1$ ）種類の列電極電圧の中から、表示データに対応する列電極電圧が与えられる。この時、行電極電圧を決定する時に用いられる直交行列の列ベクトルの各々のビットと、これに対応する表示データの各々のビットのON（1）ないしOFF（-1）との排他的論理和の総和の値が算出される。そして、その総和の値に対応する列電極電圧が、各々の列電極に与えられる。

30

## 【0007】

上記動作は、1フィールドに含まれるC個のコモンブロックの各々について順次行われる。また、選択パターンとして、1フレームを構成するi番目（ $i = 1 \sim M$ ）のフィールドに対して、直交行列のi番目の列ベクトルが順次割り当てられ、各々のコモンブロックが、1フレーム内で全ての列ベクトルを1回ずつ使用するように制御される。以上の動作を繰り返し行うことによって、表示画面が順次更新される。

## 【0008】

また、LCDでは、階調表示のための制御方式として、パルス幅変調階調方式（PWM階調方式）やフレームレート制御階調方式（FR C階調方式）、もしくはこれら2つの方式を組み合わせた階調方式などがよく用いられる。

40

## 【0009】

ここで、PWM階調方式は、1フレーム内において、各々のピクセルのON時間とOFF時間を制御することにより表示画像の階調を表現する方式である。また、FR C階調方式は、複数のフレームにわたって1つの表示画像を階調表示するものであり、各々のピクセルについて、各々のフレームでON/OFFが決定され、複数のフレームを使用してON/OFFとする回数が制御され、表示画像の階調が表現される。

## 【0010】

FR C階調方式では、階調数をKとすると、（ $K - 1$ ）フレームで1画面の階調表現が完結する。従って、MLA駆動方式のLCDでは、1画面の表示が完了するまでに（ $K -$

50

1) x Mフィールドという長時間を必要とする。そのため、表示画像のフレーム周波数が遅いと中間調のON/OFFがフリッカとして現れる。フレーム周波数を上げるとフリッカは減るが、クロストークが目立ち、消費電力も増大する。

【0011】

この問題の対策として、例えば特許文献1には、FRCに用いるフレーム数に等しい数の要素を持つベクトルである閾値テーブルと、空間変調の適用される画素ブロック内の画素に対応する要素を持つ位相テーブルを使用して空間変調を行い、各フレームで、全ONパターンまたは全OFFパターン(ベタ表示)になる列の割合を多くし、時間的にも空間的にも表示を均一化することが提案されている。

【0012】

例えば、特許文献1では、その図2に示されている下記表1の2行2列の点灯テーブルを用いて、4フレーム5階調表示を行った場合、そのベタ確率は50.00%であり、ON/OFF確率は50.0%となる。結果として、階調数が減り、ビデオ表示などでの自然さは失われていたが、フリッカーはほとんど発生せず、きわめて均一な表示が得られたと記述されている。

【0013】

【表1】

(表1)

第1フレーム 第2フレーム 第3フレーム 第4フレーム

4	7	7	0	0	3	3	4
3	0	4	3	7	4	0	7

【0014】

特許文献1では、クロストークやフリッカの発生は低減されると考えられる。しかし、1フレームで各ピクセルのON/OFFが確定し、例えば2行2列の繰り返しパターンとなる。従って、後述するFRC振り模様やブリンク模様の発生は避けられない。

【0015】

【特許文献1】特許第3582919号公報

【発明の開示】

【発明が解決しようとする課題】

【0016】

本出願人は、フリッカ発生の対策として、ピクセル毎にON/OFFのフレームを空間的かつ時間的に分散させる手法を特願2006-202866号で提案している。特願2006-202866号では、例えば4階調表示の場合、3フレームが必要になるので、それに応じてON/OFFデータの配置が異なる3種類の階調テーブルA~Cを用意し、下記表2に示すように、それらを各々のピクセルにサイクリック(周期的)に割り当てている。

【0017】

【表2】

(表2)

	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7
1Line	A	B	C	A	B	C	A
2Line	B	C	A	B	C	A	B
3Line	C	A	B	C	A	B	C

【0018】

特願2006-202866号の方式であれば、フリッカの発生を防止することができる。しかし、中間調のベタ画像を表示してLCDを物理的に振ると、それが表示画像のフレーム周波数に同期した時に、ON/OFFデータの空間分散に応じた濃淡模様(FRC振り模様)が現れる。また、中間調ベタ画像を表示し、その階調を反転させるブリンク表

10

20

30

40

50

示の場合にも、切替えの瞬間に濃淡模様（ブリンク模様）が視認される。

【0019】

本発明の目的は、前記従来技術に基づく問題点を解消し、消費電力を増大させることなく、FRC振り模様およびブリンク模様の発生を大幅に低減ないしは防止できる単純マトリクス液晶の駆動方法、液晶ドライバおよび液晶表示装置を提供することにある。

【課題を解決するための手段】

【0020】

上記目的を達成するために、本発明は、単純マトリクス型の液晶パネルにおいて、マルチラインアドレッシング駆動方式により、3行×4列の直交行列を用いて前記液晶パネルの3行の行電極を同時駆動し、前記液晶パネルの1ピクセル毎に4階調を12フィールドで表示する単純マトリクス液晶の駆動方法であって、

中間調のON/OFFデータの位相がシーケンスごとに異なる3種類の階調テーブルを作成し、

前記3種類の階調テーブルを分散させて前記液晶パネルの画面全体の位相テーブルを作成し、前記液晶パネルの各々のピクセルに所定の階調テーブルを割り当て、

前記直交行列の列ベクトルを3フィールド毎に更新し、かつ、前記位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、マルチラインアドレッシング演算を行って前記液晶パネルの各々のピクセルの駆動制御および階調制御を行い、

前記12フィールドにわたって前記液晶パネルの各々のピクセルの階調を完結させることを特徴とする単純マトリクス液晶の駆動方法を提供するものである。

【0021】

また、本発明は、単純マトリクス型の液晶パネルにおいて、マルチラインアドレッシング駆動方式により、3行×4列の直交行列を用いて前記液晶パネルの3行の行電極を同時駆動し、前記液晶パネルの1ピクセル毎に3階調を8フィールドで表示する単純マトリクス液晶の駆動方法であって、

中間調のON/OFFデータの位相がシーケンスごとに異なる2種類の階調テーブルを作成し、

前記2種類の階調テーブルを分散させて前記液晶パネルの画面全体の位相テーブルを作成し、前記液晶パネルの各々のピクセルに所定の階調テーブルを割り当て、

前記直交行列の列ベクトルを2フィールド毎に更新し、かつ、前記位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、マルチラインアドレッシング演算を行って前記液晶パネルの各々のピクセルの駆動制御および階調制御を行い、

前記8フィールドにわたって前記液晶パネルの各々のピクセルの階調を完結させることを特徴とする単純マトリクス液晶の駆動方法を提供する。

【0022】

ここで、前記位相テーブルは、前記階調テーブルを行方向および列方向の両方に分散させていることが好ましい。

【0023】

また、前記位相テーブルを作成する時に、同時駆動される2組の3行の階調テーブルを1行飛びに割り当て、前記1行飛びの3行を同時駆動することが好ましい。

【0024】

また、本発明は、上記のいずれかに記載の単純マトリクス液晶の駆動方法により、前記液晶パネルの駆動制御および階調制御を行うことを特徴とする液晶ドライバを提供する。

【0025】

また、本発明は、前記液晶パネルと、上記に記載の液晶ドライバとを備え、該液晶ドライバにより、前記液晶パネルの駆動制御および階調制御を行うことを特徴とする液晶表示装置を提供する。

【発明の効果】

【0026】

本発明によれば、階調テーブルを時間的、空間的に分散させるのでフリッカの発生が少

10

20

30

40

50

ない。また、従来方式と比べて、フィールド毎の実効電圧差が少ないので、比較的クロストークが少なく、一瞬のFRC振り模様やブリンク模様の発生を低減ないしは防止できる。また、直交行列の列ベクトルを3フィールド毎または2フィールド毎に更新し、かつ、位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、MLA演算を行って液晶パネルの各々のピクセルの駆動制御および階調制御を行うだけなので、追加回路も少なく、消費電力も増加しないなどの利点がある。

【発明を実施するための最良の形態】

【0027】

以下に、添付の図面に示す好適実施形態に基づいて、本発明の単純マトリクス液晶の駆動方法、液晶ドライバおよび液晶表示装置を詳細に説明する。

10

【0028】

FRC振り模様やブリンク模様が発生する原因は、1表示サイクル後の実効電圧は全てのピクセルで同一となるにも関わらず、フレーム毎に各ピクセルのONないしOFFを表示する為、FRC階調方式のフレーム(シーケンス)ないしはフィールド間でピクセル毎の実効電圧差が大きくなることにある。従って、その対策は、フレームないしはフィールド間でピクセル毎の実効電圧差を可能な限り小さくすることである。

【0029】

本発明では、同時駆動される複数行のピクセルの実効電圧が、ほぼ同様に変遷するように、PWM階調方式の1フィールドのON/OFFを複数のフィールドに分散する処理を、直交行列の全ての列ベクトルにわたって繰り返す。その結果、PWM階調方式の各フィールドは時間的に分散され、FRC階調方式に類似した表示方式になる。本発明では、この表示方式をPWMフィールド分散方式(以下、本発明方式とも記述する)と呼ぶ。

20

【0030】

以下、本発明に関わるPWMフィールド分散方式について説明する。

【0031】

本発明方式は、任意の3行×4列の直交行列を用いて、MLA駆動方式で3行を同時駆動し、かつ、4階調を12フィールド(3フレーム)の時間(期間)で表示する場合と、3階調を8フィールド(2フレーム)の時間で表示する場合に特に好適に適用可能である。本発明方式では、液晶パネルの1ピクセル毎の階調数をKとすると、(K-1)フレームの時間で1画面の階調表現が完結する。

30

【0032】

以下、行電極数120行×列電極数160列の液晶パネルと、この液晶パネルを駆動する液晶ドライバとを備えるLCDにおいて、MLA駆動方式で3行を同時駆動し、4階調を12フィールドの時間で表示する場合を説明する。

【0033】

まず、直交行列について説明する。前述の通り、本発明方式では、任意の3行×4列の直交行列を使用することができる。本実施形態では、直交行列の一例として、下記表3に示す、3行×4列の巡回性直交行列を使用する。表3のL1, L2, L3は行番号、R0, R1, R2, R3は列番号を表す。また、1または-1は、LCDの行電極電圧に対応しており、1が+Vr、-1が-Vrを示す。

40

【0034】

【表3】

(表3)

	R0	R1	R2	R3
L1	-1	1	1	-1
L2	1	-1	1	-1
L3	1	1	-1	-1

【0035】

表3の3行×4列の巡回性直交行列では、そのデータが、列ベクトルR0~R2の範囲で、行方向および列方向の両方に巡回(シフトないしローテーション)されている。すな

50

わち、1列目の列ベクトルR0は-1, 1, 1である。それが2列目の列ベクトルR1にシフトされ、かつ、1ビット下向きにシフトされて、2列目の列ベクトルR1は1, -1, 1となり、同様にして、3列目の列ベクトルR2は1, 1, -1となっている。

【0036】

表3の巡回性直交行列は、本来4行×4列の完全巡回性直交行列である。しかし、本実施形態は3行同時駆動であるため、完全巡回性直交行列の4行目の1行を削除し、さらに、各行L1～L3におけるビットの1と-1の個数を同数とするために、4列目の列ベクトルR3の3ビットは全て-1としてある。

【0037】

これにより、1行目の行ベクトルL1の4ビットは-1, 1, 1, -1となり、-1が2個、1が2個で-1と1の個数が同数の2個ずつとなっている。2行目および3行目の行ベクトルL2, L3も同様である。

10

【0038】

続いて、図2に示すように、中間調のON/OFFデータの位相(配列)がシーケンスごとに異なる3種類の階調テーブルA, B, Cを作成する。そして、階調テーブルA～Cを適宜分散させて、例えば下記表4に示すように、3行×3列の位相テーブルパターンを作成する。

【0039】

【表4】

(表4)

		列		
		1	2	3
行	1	A	B	C
	2	B	C	A
	3	C	A	B

20

【0040】

ここで、位相テーブルのフレームを分散させるだけであれば、階調テーブルの分散は1列、すなわち、行方向だけでも良い。すなわち、列1～3の3つの階調テーブルA～Cの配列は全てA, B, Cでも良い。表4の位相テーブルパターンにおいて、列1～3の階調テーブルA～Cを列方向にも分散させている(列2はB, C, A、列3はC, A, B)のは、時系列でのバイアス集中によるフリッカの発生を防ぐためである。

30

【0041】

なお、階調テーブルA～Cは、3行×3列の位相テーブルパターンにおいて、各行および各列にそれぞれ階調テーブルA, B, Cの全てを1つずつ含む任意の組合せで分散させることができる。

【0042】

また、3行×3列の位相テーブルパターンを使用しているが、4階調表示の場合、3n行×3n列(nは1以上、液晶パネルの画面全体のピクセル数/3以下の整数)の位相テーブルパターンを使用することも可能である。この場合も、階調テーブルA～Cは、3n行×3n列の位相テーブルパターンにおいて、各行および各列にそれぞれ階調テーブルA, B, Cの全てをn個ずつ含む任意の組合せで分散させることができる。

40

【0043】

表4の位相テーブルパターンを、例えば、液晶パネルの画面全体のピクセルに対してサイクリック(周期的)に繰り返し、液晶パネルの画面全体の位相テーブルを作成する。すなわち、液晶パネルの各々のピクセルに階調テーブルA～Cのうちの所定の階調テーブルを割り当てる。本実施形態の場合、液晶パネルの表示画面は、120行×160列であるから、位相テーブルは下記表5のようになる。

【0044】

## 【表 5】

(表 5)

		列							
		1	2	3	4	5	6		160
行	1	A	B	C	A	B	C		A
	2	B	C	A	B	C	A		B
	3	C	A	B	C	A	B		C
	4	A	B	C	A	B	C		A
	5	B	C	A	B	C	A	...	B
	6	C	A	B	C	A	B		C
					:				
					:				
	118	B	C	A	B	C	A		B
	120	C	A	B	C	A	B		C

10

## 【 0 0 4 5 】

なお、表 4 の位相テーブルパターンを、液晶パネルの画面全体のピクセルに対してサイクリックに繰り返して液晶パネルの画面全体の位相テーブルを作成することは必須ではない。前述の通り、例えば、分散方法の異なる複数種類の 3 行 × 3 列の位相テーブルパターンを用意し、これら複数種類の 3 行 × 3 列の位相テーブルパターンを任意の順序で配列して位相テーブルを作成しても良い。

## 【 0 0 4 6 】

行方向の位相テーブルのフレーム分散のグループ（すなわち、A, B, C または B, C, A または C, A, B）によって、時間的なバイアス集中が生じる。同じ列に、バイアス集中が続くのを防止するために、下記表 6 に示すように、1 行飛びの 3 行を同時駆動する方が望ましい。表 6 は、3 行の奇数行（すなわち、1, 3, 5 行目）または 3 行の偶数行（2, 4, 6 行目）を同時駆動する場合の位相テーブルパターンの例である。

20

## 【 0 0 4 7 】

## 【表 6】

(表 6)

		列		
		1	2	3
行	1	A	B	C
	2	C	A	B
	3	B	C	A
	4	A	B	C
	5	C	A	B
	6	B	C	A

30

## 【 0 0 4 8 】

表 6 の位相テーブルパターンは、同時駆動される 3 行の奇数行（1, 3, 5）を見ると、表 4 と同じである。一方、同時駆動される 3 行の偶数行（2, 4, 6）を見ると、その 1 ~ 3 行は、表 4 の 3, 1, 2 行の順番になっている。3 行の奇数行も 3 行の偶数行も表 6 の配列に限らず、表 4 の列 1 ~ 3 を列方向にローテーションした組合せであれば、どのような組合せでも良い。

40

## 【 0 0 4 9 】

すなわち、3 行同時駆動の場合、位相テーブルパターンもしくは位相テーブルを作成する時に、同時駆動される 2 組（ペア）の 3 行（合計 6 行）の階調テーブルを 1 行飛びに割り当てておき、1 行飛びの 3 行を同時駆動する。

## 【 0 0 5 0 】

なお、上記例では、行列数の少ない、基本的な階調テーブルの割り当てパターンとなる位相テーブルパターンを作成し、これを、液晶パネルの画面全体のピクセルに対してサイクリックに繰り返し、液晶パネルの画面全体の位相テーブルを作成している。しかし、位相テーブルパターンを作成することなく、液晶パネルの画面全体の位相テーブルを作成することも可能である。

50

## 【 0 0 5 1 】

この場合も、階調テーブル A ~ C は、1 2 0 行 × 1 6 0 列の位相テーブルにおいて、各行および各列にそれぞれ階調テーブル A , B , C の全てを同数ずつ含む任意の組合せで分散させることができる。

## 【 0 0 5 2 】

次に、同じく 3 行同時駆動で 4 階調表示の場合を例に挙げて、従来の M L A 駆動方式と F R C 階調方式とを組合せた方式（従来方式）と、本発明に関わる P W M フィールド分散方式（本発明方式）について比較しながら説明する。

## 【 0 0 5 3 】

従来方式では、時系列で、下記式および表 7 に示す順序で M L A 演算が行われ、F R C 階調方式の 1 フレームが完結する。また、従来方式では、各ピクセルの O N / O F F は F R C 階調方式のフレーム毎に完結する。つまり、従来方式では、F R C 階調方式のフレーム（F）が更新される毎に、直交行列の列ベクトル（R）が各フィールド毎に更新される。

10

## 【 0 0 5 4 】

$$\begin{array}{cccc} F 0 * R 0 & F 0 * R 1 & F 0 * R 2 & F 0 * R 3 \\ F 1 * R 0 & F 1 * R 1 & F 1 * R 2 & F 1 * R 3 \\ F 2 * R 0 & F 2 * R 1 & F 2 * R 2 & F 2 * R 3 \end{array}$$

## 【 0 0 5 5 】

つまり、従来の M L A 演算の順序は、下記表 7 の通りである。

20

## 【 0 0 5 6 】

## 【表 7】

（表 7）

従来の M L A 演算の順序

	R0	R1	R2	R3
F0	1	2	3	4
F1	5	6	7	8
F2	9	10	11	12

## 【 0 0 5 7 】

ここで、F 0 , F 1 , F 2 は F R C 階調方式のフレーム、\* は M L A 演算を表し、R 0 , R 1 , R 2 , R 3 は直交行列の列ベクトルを表す。M L A 演算とは、同時駆動される複数行の各列の O N / O F F データ（F）と直交行列の列ベクトル（R）との間で積和演算を行うことである。すなわち、O N データを 1、O F F データを - 1 とし、直交行列の列ベクトルとビット毎に掛け算を行い、その結果を加算する。

30

## 【 0 0 5 8 】

一方、本発明方式では、時系列で、下記式および表 8 に示す順序で M L A 演算が行われる。本発明方式では、各ピクセルの O N / O F F は、1 フレーム毎に完結するのではなく、3 フレームを構成する 1 2 フィールドにわたって完結する。つまり、本発明方式では、巡回性直交行列の列ベクトル（R）が 3 フィールド毎に更新（シフトないしはローテーション）され、かつ、位相テーブルの階調テーブルの O N / O F F シーケンス（S）が 1 フィールド毎に更新（シフトないしはローテーション）される。

40

## 【 0 0 5 9 】

言い換えると、本発明方式では、3 フィールド毎に直交行列の列ベクトルを固定し、階調テーブルの O N / O F F シーケンスをフィールド毎に更新する。そして、階調テーブルのシーケンスが一巡したら、直交行列の列ベクトルを 1 つ更新し、同様に、階調テーブルのシーケンスをフィールド毎に更新する。直交行列の列ベクトルが一巡したら、表示サイクルが完結する。以下、上記動作を繰り返し行うことで画面表示を更新する。

## 【 0 0 6 0 】

$$\begin{array}{cccc} S 0 * R 0 & S 1 * R 0 & S 2 * R 0 & \\ S 0 * R 1 & S 1 * R 1 & S 2 * R 1 & \end{array}$$

50

$S_0 * R_2$     $S_1 * R_2$     $S_2 * R_2$   
 $S_0 * R_3$     $S_1 * R_3$     $S_2 * R_3$

【0061】

つまり、本発明のMLA演算の順序は、下記表8の通りである。

【0062】

【表8】

(表8)

本発明のMLA演算の順序

	R0	R1	R2	R3
S0	1	4	7	10
S1	2	5	8	11
S2	3	6	9	12

10

【0063】

ここで、 $S_0$ 、 $S_1$ 、 $S_2$ は位相テーブルの階調テーブルのシーケンス、\*はMLA演算を表し、 $R_0$ 、 $R_1$ 、 $R_2$ 、 $R_3$ は巡回性直交行列の列ベクトルを表す。本発明方式と従来方式との違いは、MLA演算の順番が変わる点だけであり、本発明方式と従来方式の実効電圧は等価である。しかし、本発明方式であれば、時間ごとの同一階調のピクセル間の実効電圧差が少ないという効果が得られる。

【0064】

本発明のPWMフィールド分散方式では、フレームという概念にとらわれず、フィールド毎に使用する直交行列の列ベクトルは、図3に示すようになる。すなわち、PWM階調方式の1フィールドの行選択時間が、3つのフィールドに分散された形となる。

20

【0065】

次に、3行×4列の巡回性直交行列を用いて3行を同時に駆動し、12フィールド(3フレーム×4フィールド)にわたって液晶パネルの1表示サイクルを完結する場合を例に挙げて、本発明に関わるPWMフィールド分散方式について具体的に説明する。

【0066】

図3に示す例は、説明を簡単にするために、表4に示す位相テーブルパターンを3行×3列の位相テーブルとして用い、階調2の場合について、3列それぞれについてMLA演算をした結果を表す。図3には、表3に示す3行×4列の巡回性直交行列と、各フィールドで使用される巡回性直交行列の列ベクトルと、階調のON/OFFデータと、MLA演算結果と、列電極電圧パターンと、実効電圧相当の値が示されている。

30

【0067】

各フィールド1~12で使用される巡回性直交行列の列ベクトルは、3フィールド毎に、左端の列ベクトルから順次1つ右側の列ベクトルに更新される。すなわち、フィールド1~3は左端の列ベクトル $R_0$ 、フィールド4~6は左から2番目の列ベクトル $R_1$ 、フィールド7~9は左から3番目の列ベクトル $R_2$ 、フィールド10~12は右端の列ベクトル $R_3$ を使用する。巡回性直交行列の列ベクトルの下に表示されている数字がフィールド番号である。

【0068】

ON/OFFデータは、表4に示す位相テーブルパターンによって指定される階調テーブルに従って、図2に示す階調テーブルA、B、Cの階調2のON/OFFデータを、それぞれ1/-1として表したものである。図3中、上側のON/OFFデータは、表4の位相テーブルパターンの1列目、中央のON/OFFデータは2列目、下側のON/OFFデータは3列目に対応するものである。

40

【0069】

例えば、位相テーブルパターンの1列目の3つのデータはA、B、Cである。上側のON/OFFデータは、この3つのデータA、B、Cに対応して、階調テーブルA、B、Cの階調2のシーケンスごとのON/OFFデータを、それぞれ1/-1として表示したものである。つまり、階調テーブルAの階調2のデータはOFF、ON、ONであるから、

50

ON/OFFデータのA行目は - 1 , 1 , 1となる。他のON/OFFデータも同様である。

【0070】

続いて、MLA演算結果は、ON/OFFデータと巡回性直交行列とのMLA演算の結果を表す。MLA演算結果の1行目は、シーケンスS0のON/OFFデータと巡回性直交行列の列ベクトルR0~R3との積和演算結果を表す。同様に、MLA演算結果の2行目および3行目は、それぞれシーケンスS1, S2のON/OFFデータと巡回性直交行列の列ベクトルR0~R3との積和演算結果を表す。

【0071】

例えば、上側のON/OFFデータにおいて、S0 \* R0のMLA演算は、ON/OFFデータのAとS0の交点の - 1と、巡回性直交行列のL1とR0の交点の - 1との積 = 1、BとS0の交点の1と、L2とR0の交点の1との積 = 1、CとS0の交点の1と、L3とR0の交点の1との積 = 1をそれぞれ求め、それらを全て加算した1 + 1 + 1 = 3がMLA演算結果の1行1列目の値となる。

10

【0072】

また、MLA演算結果において、1列目の3つの演算結果は、それぞれS0 \* R0、S1 \* R0、S2 \* R0のMLA演算結果を表す。同様に、2列目の3つの演算結果は、それぞれS0 \* R1、S1 \* R1、S2 \* R1の演算結果を表し、3列目の3つの演算結果は、それぞれS0 \* R2、S1 \* R2、S2 \* R2の演算結果を表し、4列目の3つの演算結果は、それぞれS0 \* R3、S1 \* R3、S2 \* R3の演算結果を表す。

20

【0073】

続いて、列電極電圧パターンは、対応するMLA演算結果の符号を反転したものであり、実際に列電極に印加される電圧レベルを示す。この例では、列電極に印加される電圧レベルは、 - 3と1に対応する2種類の電圧レベルである。

【0074】

実効電圧相当は、その名前の通り、実効電圧に相当するものである。実効電圧相当の1行目は、巡回性直交行列の1行目L1と列電極電圧パターンの各行との積和演算結果を反転したものである。同様に、実効電圧相当の2行目および3行目は、それぞれ巡回性直交行列の2行目L2および3行目L3と列電極電圧パターンの各行との積和演算結果を反転したものである。

30

【0075】

例えば、上側の実効電圧相当の1行目は、巡回性直交行列の1行目L1の - 1 , 1 , 1 , - 1と、列電極電圧パターンの1行目の - 3 , 1 , 1 , 1、2行目の1 , - 3 , 1 , 1、3行目の1 , 1 , - 3 , 1の各々対応するデータとの積和演算結果を求め、それを反転して - 4 , 4 , 4が得られる。また、上側の実効電圧相当の2行目および3行目、ならびに、他の実効電圧相当の各行についても同様である。

【0076】

その結果、図3に示すように、ON/OFFデータのONデータ(すなわち、1)は、実効電圧相当のデータとしては全て4となる。一方、ON/OFFデータのOFFデータ(すなわち、 - 1)は、実効電圧相当のデータとしては全て - 4となる。すなわち、実効電圧相当において、ON/OFFデータのONデータおよびOFFデータが完全に復元されていることが分かる。

40

【0077】

次に、本発明方式と従来方式との効果の違いについて説明する。

【0078】

下記表9は、3種類の階調パターンの組合せ(A, B, CおよびB, C, AおよびC, A, B)について、従来方式における、各ピクセルの実効電圧の変遷をフィールド毎に示したものである。また、図4は、表9に示す、3種類の階調パターンの組合せの実効電圧の変遷を表すグラフである。このグラフの縦軸は実効電圧、横軸はフィールドを表す。各フィールド1~12において、それぞれの値は、印加される巡回性直交行列の値とその時

50

の列電極電圧パターンの値とを掛けて符号を反転し、前のフィールドでの実効電圧に順次加えていったもの（累積加算したもの）である。

【 0 0 7 9 】

従来方式では、表 7 に示す M L A 演算の順序に従って、例えば、1 フィールド目は、列電極電圧パターンの A 行目の左端の - 3 と、表 3 に示す巡回性直交行列の L 1 と R 0 の交点の - 1 との積 3 を反転した - 3 となる。続く 2 フィールド目は、A 行目の左から 2 番目の 1 と、L 1 と R 1 の交点の 1 との積 1 を反転した - 1 を、1 フィールド目の - 3 に加算した - 4 となる。以下同様である。

【 0 0 8 0 】

【 表 9 】

(表 9)

フィールド	1	2	3	4	5	6	7	8	9	10	11	12
A	-3	-4	-5	-4	-3	0	-1	0	1	0	3	4
B	3	4	3	4	3	0	-1	0	-1	0	3	4
C	3	2	3	4	3	6	7	8	7	6	3	4
B	1	0	3	4	1	0	-1	0	1	4	3	4
C	-1	0	3	4	7	8	7	8	7	4	3	4
A	-1	-2	-5	-4	-1	-2	-1	0	-1	2	3	4
C	1	4	3	4	5	4	7	8	5	4	3	4
A	-1	-4	-5	-4	-5	-4	-1	0	3	4	3	4
B	-1	2	3	4	3	-2	-1	0	3	2	3	4
MIN	-3	-4	-5	-4	-5	-4	-1	0	-1	0	3	4
MAX	3	4	3	4	7	8	7	8	7	6	3	4
差	6	8	8	8	12	12	8	8	8	6	0	0

10

20

【 0 0 8 1 】

従来方式では、3 種類の階調パターンの組合せのどれでも、最終のフィールド 1 2 では、その値が 4 になっている。しかし、同一階調であるにも関わらず、フィールド毎の実効電圧差 ( M A X - N I M ) の値が大きく、最大で 1 2 になることが分かる。実効電圧差は、8 を 1 階調として、1 2 は 1 . 5 階調分に相当する。これが一瞬の F R C 振り模様やブリンク模様となって視認される。

30

【 0 0 8 2 】

一方、表 1 0 は、同じく 3 種類の階調パターンの組合せ ( A , B , C および B , C , A および C , A , B ) について、本発明方式における、各ピクセルの実効電圧の変遷をフィールド毎に示したものである。また、図 5 は、表 1 0 に示す、3 種類の階調パターンの組合せの実効電圧の変遷を表すグラフである。同様に、グラフの縦軸は実効電圧、横軸はフィールドを表す。また、各フィールド 1 ~ 1 2 において、それぞれの値は、印加される巡回性直交行列の列ベクトルの値とその時の列電極電圧パターンの値とを掛けて符号を反転し、前のフィールドでの実効電圧に順次加えていったものである。

【 0 0 8 3 】

本発明方式では、表 8 に示す M L A 演算の順序に従って、例えば、1 フィールド目は、列電極電圧パターンの A 行目の左端の - 3 と、表 3 に示す 1 フィールド目の巡回性直交行列の列ベクトルの - 1 との積 3 を反転した - 3 となる。続く 2 フィールド目は、B 行目の左端の 1 と、2 フィールド目の巡回性直交行列の列ベクトルの - 1 との積 - 1 を反転した 1 を、1 フィールド目の - 3 に加算した - 2 となる。以下同様である。

40

【 0 0 8 4 】

## 【表 10】

(表 10)

フィールド	1	2	3	4	5	6	7	8	9	10	11	12
A	-3	-2	-1	-2	1	0	-1	-2	1	2	3	4
B	3	2	1	2	-1	0	-1	-2	1	2	3	4
C	3	2	1	0	3	2	3	4	1	2	3	4
B	1	-2	-1	-2	-3	0	3	2	1	2	3	4
C	-1	2	1	2	3	0	3	2	1	2	3	4
A	-1	2	1	0	-1	2	-1	0	1	2	3	4
C	1	2	-1	2	1	0	-1	2	1	2	3	4
A	-1	-2	1	-2	-1	0	-1	2	1	2	3	4
B	-1	-2	1	4	3	2	3	0	1	2	3	4
MIN	-3	-2	-1	-2	-3	0	-1	-2	1	2	3	4
MAX	3	2	1	4	3	2	3	4	1	2	3	4
差	6	4	2	6	6	2	4	6	0	0	0	0

10

## 【0085】

本発明方式では、フィールド毎の実効電圧差の値は最大で6であり、FRC振り模様やブリンク模様はほとんど目立たない。

## 【0086】

20

本発明方式は、階調テーブルを時間的、空間的に分散させるのでフリッカの発生が少ない。また、従来方式と比べて、フィールド毎の実効電圧差が少ないので、比較的クロストークが少なく、一瞬のFRC振り模様やブリンク模様の発生を低減ないしは防止できる。また、直交行列の列ベクトルを3フィールド毎に更新し、かつ、位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、MLA演算を行って液晶パネルの各々のピクセルの駆動制御および階調制御を行うだけなので、追加回路も少なく、消費電力も増加しないなどの利点がある。

## 【0087】

なお、単純マトリクス液晶で多用されているAPT (Alt & Pleshko Technique) 駆動方式では、本発明に関わるPWMフィールド分散方式は採用できない。本発明方式は、MLA駆動方式を採用し、かつ、特に前述の下記条件の時に有効である。

30

1) 3行同時駆動で、4階調を12フィールドの時間(期間)で表示する。

2) 3行同時駆動で、3階調を8フィールドの時間(期間)で表示する。

## 【0088】

次に、本発明に関わる液晶ドライバの具体例を挙げて説明する。

## 【0089】

図1は、本発明の単純マトリクス液晶の駆動方法を適用する液晶ドライバの構成を表す一実施形態のブロック概略図である。同図に示す液晶ドライバ10は、上記の通り、行電極数120行×列電極数160列の単純マトリクス型の液晶パネルを用いるLCDにおいて、MLA駆動方式により、3行×4列の巡回性直交行列を用いて3行の行電極を同時駆動し、PWMフィールド分散方式により、液晶パネルの1ピクセル毎に4階調を12フィールドの時間(期間)で表示するものである。

40

## 【0090】

図1に示す液晶ドライバ10は、コモンブロックの制御回路12と、セグメントブロックの制御回路14と、タイミング信号発生回路16と、階調制御回路18と、列電極の駆動回路20とによって構成されている。

## 【0091】

本実施形態では、液晶パネルの120行を3行ずつの40個のコモンブロック0~39に分割し、かつ160列を8列ずつの20個のセグメントブロック0~19に分割し、MLA演算を行って駆動制御および階調制御を行う。図1に示す液晶ドライバ10は、その

50

説明を容易化するために、行電極の駆動回路の図示を省略し、列電極の駆動回路の1つのセグメントブロック(SB)0についてのみ示してある。

【0092】

上記の通り、本実施形態では、3行×4列の巡回性直交行列を用い、MLA駆動方式により、3行の行電極を同時に選択して液晶パネルの駆動制御を行う。PWMフィールド分散方式により、1ピクセル当たり4階調の表示を行う場合、1画面の表示画像の階調を表示するためには、12フィールドの時間(期間)が必要となる。

【0093】

まず、コモンブロックの制御回路12は、ブロックカウンタ22と、エンドブロック検出回路24とによって構成されている。

【0094】

ブロックカウンタ22は、信号DL Y C Lの立ち上がり( )に同期して、0~39まで順次カウントアップし、その値をコモンカウント信号(CC信号)として出力する。CC信号は、エンドブロック検出回路24およびRAMデコーダ38に入力される。

【0095】

エンドブロック検出回路24は、信号C Lの立ち下がり( )に同期して動作し、CC信号の値が、各フィールドの最後のコモンブロックを表す39になったかどうかを検出する。エンドブロック検出回路24は、CC信号の値が39になったことを検出すると、アクティブ状態の検出信号FIELDを出力する。検出信号FIELDは、ブロックカウンタ22および3進フィールドカウンタ34に入力される。

【0096】

ブロックカウンタ22では、検出信号FIELDがアクティブ状態(例えば、ハイレベル)になると、信号DL Y C Lの立ち上がり( )に同期して、CC信号の値が0にリセットされる。一方、検出信号FIELDが非アクティブ状態(例えば、ローレベル)の間は、信号DL Y C Lの立ち上がり( )に同期して1つずつカウントアップする。その結果、ブロックカウンタ22は、CC信号の値が0~39までの範囲で繰り返しカウントを行う。

【0097】

同様に、セグメントブロックの制御回路14は、SBカウンタ26と、エンドSB検出回路28と、SEG(セグメント)デコーダ29とによって構成されている。

【0098】

SBカウンタ26は、信号C Kの立ち上がり( )に同期して、0~19まで順次カウントアップし、その値をセグメントカウント信号(SC信号)として出力する。SC信号は、エンドSB検出回路28、SEGデコーダ29およびRAMデコーダ38に入力される。

【0099】

エンドSB検出回路28は、SC信号の値が、各行の最後のセグメントブロックを表す19になったかどうかを検出する。エンドSB検出回路28は、SC信号の値が19になったことを検出すると、アクティブ状態の検出信号SEGを出力する。検出信号SEGは、SBカウンタ26およびフリップフロップ(F/F)30に入力される。

【0100】

すなわち、SBカウンタ26では、検出信号SEGがアクティブ状態(例えば、ハイレベル)になると、信号C Kの立ち上がり( )に同期して、SC信号の値が0にリセットされる。一方、検出信号SEGが非アクティブ状態(例えば、ローレベル)の間は、信号C Kの立ち上がり( )に同期してカウントアップする。その結果、SBカウンタ26は、SC信号の値が0~19までの範囲で繰り返しカウントを行う。

【0101】

SEGデコーダ29は、SC信号の値をデコードして、SEGブロック信号0~19を出力する。SEGブロック信号0~19は、各々対応するセグメントブロック0~19をアクティブ状態とする信号であり、SC信号の値がそれぞれ0~19の時にアクティブ状態(例えば、ハイレベル)となる。これらのSEGブロック信号0~19は、各々セグメントブロック0~19(セグメントブロック1~19は図示省略)のSBラッチ48に入

10

20

30

40

50

力される。

【0102】

続いて、タイミング信号発生回路16は、2つのフリップフロップ(F/F)30, 32によって構成されている。

【0103】

フリップフロップ30は、信号CKの立ち上がりに同期して、検出信号SEGを保持し、これを信号CLとして出力する。信号CLは、エンドブロック検出回路24およびフリップフロップ32に入力される。

【0104】

また、フリップフロップ32は、信号CKの立ち下がりに同期して、信号CLを保持し、これを信号DLYCLとして出力する。信号DLYCLは、ブロックカウンタ22、3進フィールドカウンタ34、4進列ベクトルカウンタ35およびラッチ&SEGセクタ50に入力される。

10

【0105】

すなわち、検出信号SEGを、信号CKの立ち上がりで保持してタイミング調整したものが信号CLであり、さらに、信号CLを、信号CKの立ち下がりで保持してタイミング調整したものが信号DLYCLである。信号CKは、セグメントブロック0~19の各々の処理に要する時間の周期で出力される。また、信号CLおよび信号DLYCLは、コモンブロック0~39の各々の処理に要する時間の周期で出力される。

【0106】

続いて、階調制御回路18は、3進フィールドカウンタ34と、階調デコーダ36とによって構成されている。

20

【0107】

3進フィールドカウンタ34は、検出信号FIELDがアクティブ状態の時に、信号DLYCLの立ち上がりに同期して0~2まで順次カウントアップし、その値をフィールドカウンタ信号(FC信号)として出力する。3進フィールドカウンタ34は、FC信号の値が2になると、次の検出信号FIELDがアクティブ状態の時に、信号DLYCLの立ち上がりに同期して、その値が0にリセットされる。FC信号は、4進列ベクトルカウンタ35および階調デコーダ36に入力される。

【0108】

ここで、検出信号FIELDは、1フィールド毎に1回アクティブ状態となる信号である。その結果、3進フィールドカウンタ34は、1フィールド毎にカウントアップし、FC信号の値は0~2の範囲で繰り返しカウントを行う。

30

【0109】

階調デコーダ36は、図2に示す3種類の階調テーブルA, B, Cに対応する階調1/2デコーダA, B, Cと、表5に示す位相テーブル(図1では省略)とを備えている。3種類の階調テーブルA~Cは、それぞれON/OFFデータの配置が異なる。

【0110】

階調デコーダ36は、SC信号の値により指定されるセグメントブロックに含まれる24ピクセル(=3行×8列)について、位相テーブルにより割り当てられている階調テーブルに従って、FC信号の値により階調1と階調2に対応する階調パターン信号(ON/OFFデータ)を出力する。階調パターン信号は、スクランブラ42に入力される。

40

【0111】

従って、階調1/2デコーダAから、FC信号が0の時は、階調1の階調パターン信号として1(ON状態)が出力され、階調2の階調パターン信号として0(OFF状態)が出力される。また、FC信号が1および2の時は、階調1の階調パターン信号として0が出力され、階調2の階調パターン信号として、1が出力される。

【0112】

同様に、階調1/2デコーダBからは、FC信号が0および2の時、階調1の階調パターン信号として0が出力され、階調2の階調パターン信号として1が出力される。また、

50

F C 信号が 1 の時、階調 1 の階調パターン信号として 1 が出力され、階調 2 の階調パターン信号として、0 が出力される。

【 0 1 1 3 】

また、階調 1 / 2 デコーダ C からは、F C 信号が 0 および 1 の時、階調 1 の階調パターン信号として 0 が出力され、階調 2 の階調パターン信号として 1 が出力される。また、F C 信号が 2 の時、階調 1 の階調パターン信号として 1 が出力され、階調 2 の階調パターン信号として、0 が出力される。

【 0 1 1 4 】

なお、階調 0 の階調パターン信号は常に 0 ( O F F 状態 ) であり、階調 3 の階調パターン信号は常に 1 ( O N 状態 ) であるから、階調デコーダ 3 6 から出力する必要はない。

【 0 1 1 5 】

最後に、列電極の駆動回路 2 0 は、R A M デコーダ 3 8 と、コアメモリ 4 0 ( コアメモリ 0 ) と、スクランブラ 4 2 と、E X O R 回路 4 4 と、アダー ( 加算器 ) 4 6 と、S B ラッチ 4 8 ( S B ラッチ 0 ) と、ラッチ & S E G セクタ 5 0 ( ラッチ & S E G セクタ 0 ) とによって構成されている。

【 0 1 1 6 】

なお、図 1 では、2 0 個のセグメントブロック 0 ~ 1 9 のうちのセグメントブロック 0 のみを示してある。列電極の駆動回路 2 0 において、R A M デコーダ 3 8、スクランブラ 4 2、E X O R 回路 4 4 およびアダー 4 6 は、それぞれ 1 つだけ設けられている。これに対し、コアメモリ 4 0、S B ラッチ 4 8 およびラッチ & S E G セクタ 5 0 は、セグメントブロック 0 ~ 1 9 に対応して 1 つずつ、合計で各々 2 0 組設けられている。

【 0 1 1 7 】

すなわち、R A M デコーダ 3 8、スクランブラ 4 2、E X O R 回路 4 4 およびアダー 4 6 は、全てのセグメントブロック 0 ~ 1 9 で時分割に使用される。

【 0 1 1 8 】

R A M デコーダ 3 8 は、信号 C K の立ち下がりに同期して動作し、C C 信号の値 0 ~ 3 9 によって指定されるコモンブロックの情報と、S C 信号の値 0 ~ 1 9 によって指定されるセグメントブロックの情報とから、処理対象となるコアメモリ 4 0 のメモリアドレスをデコードして順次出力する。このメモリアドレスはコアメモリ 4 0 に入力される。

【 0 1 1 9 】

コアメモリ 4 0 には、液晶パネルの 1 2 0 行 × 8 列 ( コアメモリ 0 の場合には 1 ~ 8 列 ) 分の各ピクセルの階調データが保持されている。コアメモリ 1 ~ 1 9 についても同様である。コアメモリ 4 0 からは、一度に 3 ( 同時に選択される行電極数 ) × 8 ( 1 セグメントブロック当たりの列数 ) × 2 ビット ( 4 階調を表現するために必要なビット数 ) = 2 4 ピクセルの 4 8 ビット分の階調データが読み出される。階調データはスクランブラ 4 2 に入力される。

【 0 1 2 0 】

スクランブラ 4 2 は、同時に選択される 3 行の行電極数と同数の 3 組の 8 列分のスクランブラを備えている。スクランブラ 4 2 は、コアメモリ 4 0 から入力される 2 4 ピクセルの 4 8 ビット分の階調データと、階調デコーダ 3 6 から入力される階調パターン信号とから、2 ビットの各々の階調データに対応する 1 ビットの O N , O F F 信号を出力する。この O N , O F F 信号は次段の E X O R 回路 4 4 に入力される。

【 0 1 2 1 】

ここで、階調データが 0 ( 0 0 ( 2 進数表示、以下同じ ) )、3 ( 1 1 ) の場合、図 2 の階調テーブル A , B , C の階調 0 , 3 の階調パターンからも明らかなように、O N , O F F 信号は、全てのフレームにおいて各々 0 , 1 固定となる。従って、フリッカ等には特に影響は及ぼさない。一方、階調データが 1 ( 0 1 ) , 2 ( 1 0 ) の場合、O N , O F F 信号は、階調パターン信号に応じて、その値が決定される。これらの階調 1 , 2 が、フレームレートによってフリッカに影響を及ぼす。

【 0 1 2 2 】

10

20

30

40

50

表 5 に示す位相テーブルでは、例えば 1 列目 ( S E G 1 ) のコモンブロック 0 の 1 ~ 3 行のピクセルは、各々階調テーブル A , B , C を使用するよう割り当てられている。

【 0 1 2 3 】

従って、上記 1 列目の場合、例えば 1 ~ 3 行の各ピクセルの階調データが 1 の場合、スクランブラ 4 2 から出力される 1 ~ 3 行目の O N , O F F 信号は、F C 信号が 0 の時は 1 , 0 , 0、F C 信号が 1 の時は 0 , 1 , 0、F C 信号が 2 の時は 0 , 0 , 1 となる。また、階調データが 2 の場合、1 ~ 3 行目の O N , O F F 信号は、F C 信号が 0 の時は 0 , 1 , 1、F C 信号が 1 の時は 1 , 0 , 1、F C 信号が 2 の時は 1 , 1 , 0 となる。

【 0 1 2 4 】

なお、1 列目に限らず、他の列 2 ~ 1 6 0 についても同様である。また、コモンブロック 0 に限らず、他のコモンブロック 1 ~ 3 9 についても同様である。

10

【 0 1 2 5 】

E X O R 回路 4 4 は、スクランブラ 4 2 に合わせて 8 組の 3 行分の E X O R 回路が設けられている。各々の E X O R 回路 4 4 には、3 ビットの選択パターンが入力される。E X O R 回路 4 4 では、選択パターンの 3 ビットの各々のビットと、これに対応する 3 行分の O N , O F F 信号の各々のビットとの排他的論理和がとられ、その出力信号はアダー 4 6 に入力される。

【 0 1 2 6 】

ここで、選択パターンは、行電極電圧を決定する時にも用いられる巡回性直交行列の 3 ビットの列ベクトルである。選択パターンには、4 進列ベクトルカウンタ 3 5 の値が入力される。4 進列ベクトルカウンタ 3 5 の値は、F C 2 検出回路 3 7 で F C 信号が 2 であったことを検出すると、信号 D L Y C L の立ち上がり同期して 0 ~ 3 まで順次カウントアップする。本実施形態では、選択パターンは、3 フィールド毎に、列ベクトル R 0 ~ R 3 の順序で繰り返しローテーションされ、E X O R 回路 4 4 に供給される。

20

【 0 1 2 7 】

アダー 4 6 は、8 列分設けられている。アダー 4 6 は、E X O R 回路 4 4 から入力される 3 行分の排他的論理和の総和を算出する。E X O R 回路 4 4 およびアダー 4 6 により、選択パターンの各々のビットと、これに対応する 3 行分の O N , O F F 信号の各々のビットとの排他的論理和の総和が算出される。すなわち、M L A 演算が行われる。アダー 4 6 の出力信号はそれぞれ 2 ビットのデータになるが、本実施形態では、その上位 1 ビットのデータのみ、合計 8 ビットのデータが S B ラッチ 4 8 に入力される。

30

【 0 1 2 8 】

S B ラッチ 4 8 も、8 列分設けられている。S B ラッチ 4 8 は、S E G ブロック信号 0 がアクティブ状態の時に、信号 C K の立ち上がり同期して、アダー 4 6 の上位 1 ビットのデータからなる合計 8 ビットのデータを保持する。なお、図示していないが、S E G ブロック信号 0 ~ 1 9 により、セグメントブロック 0 ~ 1 9 が時系列に選択され、同様にしてセグメントブロック 0 ~ 1 9 の S B ラッチ 4 8 に、各々対応する合計 8 ビットのデータが保持される。S B ラッチ 4 8 の出力信号はラッチ & S E G セレクタ 5 0 に入力される。

【 0 1 2 9 】

ラッチ & S E G セレクタ 5 0 も 8 列分設けられている。ラッチ & S E G セレクタ 5 0 は、信号 D L Y C L の立ち上がり同期して、セグメントブロック 0 ~ 1 9 の S B ラッチ 4 8 から各々対応するラッチ & S E G セレクタ 5 0 に入力される 8 ビットのデータ、合計 1 6 0 ビットのデータを同時に保持し、その保持された 1 6 0 ビットのデータに対応する列電極電圧を出力する。本実施形態では、列電極電圧として、ラッチ & S E G セレクタ 5 0 から、S B ラッチ 4 8 に保持されているデータが 0 の時は V 0 が出力され、1 の時は V 1 が出力される。

40

【 0 1 3 0 】

以上のようにして、2 0 個のセグメントブロック 0 ~ 1 9 のラッチ & S E G セレクタ 5 0 から、S E G 1 ~ 1 6 0 に列電極電圧が同時に出力され、1 6 0 列の列電極に同時に印加される。

50

## 【 0 1 3 1 】

なお、従来のMLA駆動方式では、同時に選択される行電極数 + 1種類の電圧の異なる列電極電圧が必要である。本実施形態では、3行の行電極を同時に選択するので、4種類の列電極電圧が必要であるが、上記のように、アダー46の2ビットの出力信号の上位1ビットのみを使用することによって、使用する列電極電圧を半分の2種類(V0, V1)に削減している。この技術は、本出願人に関わる特許第3719973号により既に提案済みである。

## 【 0 1 3 2 】

なお、本発明は、上記特許第3719973号で提案済みの技術を使用して、列電極電圧を半分にした液晶ドライバに適用可能なことはもちろん、従来通り、同時駆動行数 + 1種類の電圧の異なる列電極電圧を必要とする液晶ドライバにも適用可能である。

10

## 【 0 1 3 3 】

以下、液晶ドライバ10の動作を説明する。

## 【 0 1 3 4 】

前述の通り、液晶ドライバ10では、液晶パネルの120行を3行ずつの40個のコモンブロック0~39に分割し、かつ、160列を8列ずつの20個のセグメントブロック0~19に分割する。そして、MLA駆動方式により、3行×4列の巡回性直交行列を用いて3行の行電極を同時に選択して液晶パネルの駆動制御を行い、かつ、PWMフィールド分散方式により、1ピクセル当たり4階調の表示を行うことによって、12フィールドで1画面の表示画像が完結する。

20

## 【 0 1 3 5 】

各々のフィールドにおいて、コモンブロックの制御回路12により、CC信号の値に応じてコモンブロック0~39が順次選択される。また、各々のコモンブロック0~39が時系列に選択される毎に、セグメントブロックの制御回路14により、SC信号の値に応じてSEGブロック信号0~19が順次アクティブ状態とされ、セグメントブロック0~19が時系列に選択される。

## 【 0 1 3 6 】

まず最初に、コモンブロック0のセグメントブロック0が選択される。この時、RAMデコーダ38により、コモンブロック0のセグメントブロック0に対応するメモリアドレスが出力される。セグメントブロック0では、コアメモリ40から、コモンブロック0のメモリアドレスに対応する、3行×8列×2ビット、すなわち24ピクセルの48ビット分の階調データが出力される。

30

## 【 0 1 3 7 】

また、階調制御回路18から、SC信号の値により指定されるコモンブロック0の24ピクセルについて、位相テーブルによって割り当てられる階調テーブルA, B, Cのいずれかに従って、FC信号の値によって階調1および階調2に対応する階調パターン信号(ON/OFF)が出力される。

## 【 0 1 3 8 】

続いて、スクランブラ42により、コアメモリ40から入力される24ピクセルの48ビット分の階調データと、階調デコーダ36から入力される階調1および階調2の階調パターン信号とから、24ピクセルの各々の2ビットの階調データに対応する1ビットのON, OFF信号が出力される。なお、前述の通り、階調0の階調パターン信号は常に0(OFF状態)、階調3の階調パターン信号は常に1(ON状態)となる。

40

## 【 0 1 3 9 】

ここで、選択パターンは、FC信号が2になる毎に、すなわち、3フィールド毎に列ベクトルR0~R3の順にローテーションされる。

## 【 0 1 4 0 】

続いて、EXOR回路44により、選択パターンの各々のビットと、これに対応する3行分のON, OFF信号の各々のビットとの排他的論理和がとられ、アダー46により、その総和が算出される。すなわち、MLA演算が行われる。具体的には、前述の通り、S

50

0 \* R 0 S 1 \* R 0 S 2 \* R 0 S 0 \* R 1 S 1 \* R 1 S 2 \* R 1 S 0 \* R 2  
S 1 \* R 2 S 2 \* R 2 S 0 \* R 3 S 1 \* R 3 S 2 \* R 3の順に繰り返しMLA  
演算が行われる。

【0141】

SEGブロック信号0がアクティブ状態となってセグメントブロック0が選択されているので、アダー46の2ビットの出力信号の上位1ビットのデータ、すなわち8列分の合計で8ビットのデータがSBラッチ48に保持される。

【0142】

以下同様にして、SEGブロック信号1~19が順次アクティブ状態となり、セグメントブロック0~19が時系列に選択されて、上記の動作が繰り返し行われる。その結果、セグメントブロック0~19のSBラッチ48に、各々対応する8ビットのデータが保持される。

10

【0143】

セグメントブロック0~19全てのSBラッチ48に8ビットのデータが保持されると、全てのセグメントブロック0~19において、SBラッチ48から8ビットのデータが各々対応するラッチ&SEGセクタ50に同時に移されて保持され、合計160ビットのデータに対応する列電極電圧が出力される。本実施形態の場合、列電極電圧として、保持されたデータが0の時はV0が出力され、1の時はV1が出力される。

【0144】

以上のようにして、20個のセグメントブロック0~19のラッチ&SEGセクタ50から、列電極電圧SEG1~160が同時に出力され、160列の列電極に同時に印加される。また同時に、選択パターンに応じた行電極電圧(Vrまたは-Vr)がコモンブロック0の3行の行電極に印加される。

20

【0145】

上記動作を1フィールドを構成するコモンブロック0~39について繰り返し行い、さらに、1画面を構成する12フィールドにわたって繰り返し行うことで1表示画像の階調表示が順次更新される。このように、本発明方式では、各ピクセルのON/OFFは、1フレーム毎に完結するのではなく、3フレームに相当する12フィールドにわたって完結する。

【0146】

本実施形態では、ONおよびOFFの配置が異なる複数の階調テーブルを用意しておき、液晶パネルの各々のピクセルに複数の階調テーブルを所定のパターンで割り当てる。表5に示す例では、階調テーブルA~Cが、液晶パネルの各々のピクセルの行方向および列方向の各々についてシフト(ローテーション)されている。なお、1画面の画像を構成する12フィールドにおける階調テーブルの割り当ては全て同じである。

30

【0147】

このように、各々のピクセルにONおよびOFFの配置の異なる階調テーブルA, B, Cをローテーションして割り当てることにより、常時ONもしくは常時OFF以外の中間階調領域の各々のピクセルのONおよびOFFの位置が、同一階調部分において空間的かつ時間的に分散される。そのため、同じフレーム周波数であっても、従来方式よりも見かけ上の周波数を高くできる。

40

【0148】

このため、消費電力を増大させることなく、FRC階調方式の弱点であるフリッカによる画質劣化を抑制することができ、画像の種類に関わらず、より劣化の少ない高画質な表示画像を得ることができる。また、従来よりもフリッカの発生を抑制することができるので、従来のFRC階調方式と比べて、フレーム周波数を、より低く抑えることができ、消費電力の削減効果も期待できる。

【0149】

また、本実施形態の液晶ドライバ10を備えるLCDでは、フィールド毎の実効電圧差が少ないので、一瞬のFRC振り模様やブリンク模様の発生を低減ないしは防止するのに

50

極めて有効である。また、比較的クロストークも少ない。さらに、直交行列の列ベクトルを3フィールド毎に更新し、かつ、位相テーブルの階調テーブルのシーケンスを1フィールド毎に更新しながら、MLA演算を行って液晶パネルの各々のピクセルの駆動制御および階調制御を行うだけなので、追加回路も少なく、消費電流も増加しないなどの利点がある。

【0150】

なお、本発明の単純マトリクス液晶の駆動方法を適用する液晶ドライバの具体的な構成は、上記実施形態のものに限定されず、同様の機能を果たす各種構成のもので実現可能である。例えば、液晶パネルのサイズは、120行×160列に限定されず、任意の行数×任意の列数の液晶パネルに適用可能である。また、本発明の液晶表示装置は、液晶パネルと、上記実施形態の液晶ドライバなどによって構成されるものである。

10

【0151】

また、階調テーブルは、2種類以上何種類の階調テーブルを使用しても良い。また、階調テーブルにおけるONデータおよびOFFデータの配置も限定されず、あらゆる組合せの中から必要に応じて必要なものを必要数だけ使用すれば良い。

【0152】

ここで、MLA駆動方式で3行を同時駆動し、3階調を8フィールドの時間で表示する場合の階調テーブルを図6に示す。3階調表示の場合、階調テーブルは、図6に示す組合せのものだけである。また、MLA駆動方式で3行を同時駆動し、3階調を8フィールドの時間で表示する場合、時系列で、下記式および表11に示す順序でMLA演算が行われる。

20

【0153】

$$\begin{array}{ll}
 S0 * R0 & S1 * R0 \\
 S0 * R1 & S1 * R1 \\
 S0 * R2 & S1 * R2 \\
 S0 * R3 & S1 * R3
 \end{array}$$

【0154】

【表11】

(表11)

3階調表示のMLA演算の順序

	R0	R1	R2	R3
S0	1	3	5	7
S1	2	4	6	8

30

【0155】

本発明は、基本的に以上のようなものである。

以上、本発明の単純マトリクス液晶の駆動方法、液晶ドライバおよび液晶表示装置について詳細に説明したが、本発明は上記実施形態に限定されず、本発明の主旨を逸脱しない範囲において、種々の改良や変更をしてもよいのはもちろんである。

【図面の簡単な説明】

【0156】

【図1】本発明の単純マトリクス液晶の駆動方法を適用する液晶ドライバの構成を表す一実施形態のブロック概略図である。

【図2】図1に示す液晶ドライバで使用される階調テーブルA, B, Cを表す概略図である。

【図3】図1に示す液晶ドライバの動作を説明する概念図である。

【図4】表9に示す、3種類の階調パターンの組合せの実効電圧の変遷を表すグラフである。

【図5】表10に示す、3種類の階調パターンの組合せの実効電圧の変遷を表すグラフである。

【図6】本発明において、MLA駆動方式で3行を同時駆動し、3階調を8フィールドの

40

50

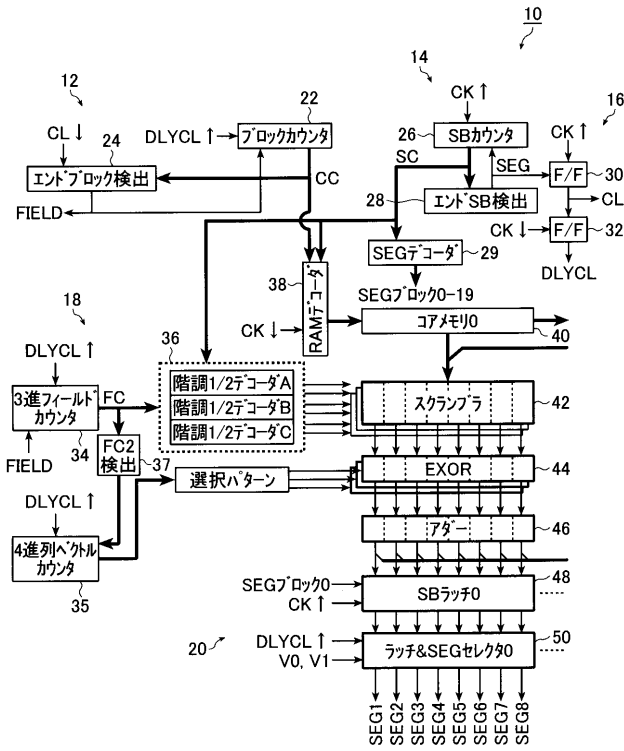
時間で表示する場合の階調テーブル A , B を表す概略図である。

【符号の説明】

【 0 1 5 7 】

1 0	液晶ドライバ	
1 2	コモンブロックの制御回路	
1 4	セグメントブロックの制御回路	
1 6	タイミング信号発生回路	
1 8	階調制御回路	
2 0	セグメント電極の駆動回路	
2 2	ブロックカウンタ	10
2 4	エンドブロック検出回路	
2 6	S B カウンタ	
2 8	エンド S B 検出回路	
2 9	S E G デコーダ	
3 0 , 3 2	フリップフロップ ( F / F )	
3 4	3 進フィールドカウンタ	
3 5	4 進列ベクトルカウンタ	
3 6	階調デコーダ	
3 7	F C 2 検出回路	
3 8	R A M デコーダ	20
4 0	コアメモリ	
4 2	スクランブラ	
4 4	E X O R 回路	
4 6	アダー ( 加算器 )	
4 8	S B ラッチ	
5 0	ラッチ & S E G セレクタ	

【図1】



【図2】

	階調テーブルA			階調テーブルB			階調テーブルC		
シーケンス	S0	S1	S2	S0	S1	S2	S0	S1	S2
階調0	OFF			OFF			OFF		
階調1	ON	OFF		OFF	ON	OFF	OFF	ON	
階調2	OFF	ON		ON	OFF	ON	ON	OFF	
階調3	ON			ON			ON		

【図3】

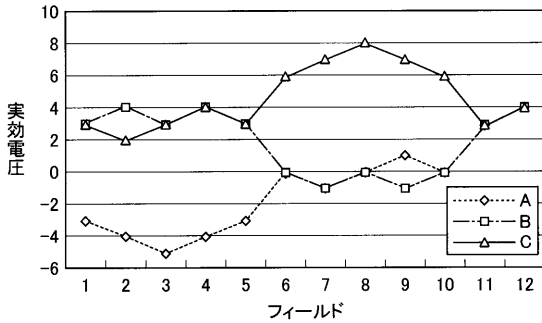
巡回性  
直交行列

	R0	R1	R2	R3	R0	R0	R1	R1	R2	R2	R2	R3	R3	R3
L1	-1	1	1	-1	-1	-1	1	1	1	1	1	-1	-1	-1
L2	1	-1	1	-1	1	1	-1	-1	1	1	1	-1	-1	-1
L3	1	1	-1	-1	1	1	1	1	-1	-1	-1	-1	-1	-1

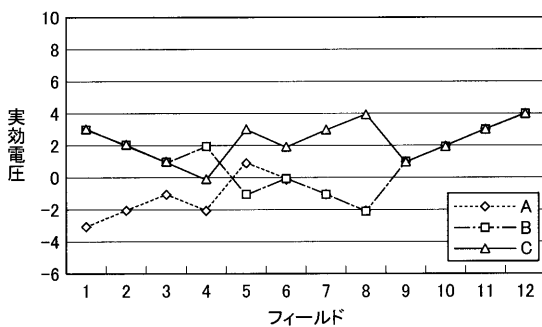
ON/OFFデータ

MLA	演算結果	列電極電圧パターン	実効電圧相当	
A	-1 1 1	3 -1 -1 -1	-3 1 1 1	-4 4 4
B	1 -1 1	-1 3 -1 -1	1 -3 1 1	4 -4 4
C	1 1 -1	-1 -1 3 -1	1 1 -3 1	4 4 -4

【図4】



【図5】



【図6】

	階調テーブルA		階調テーブルB	
シーケンス	S0	S1	S0	S1
階調0	OFF		OFF	
階調1	ON	OFF	OFF	ON
階調2	ON		ON	

---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 1 1 E  
G 0 9 G 3/20 6 1 1 D  
G 0 2 F 1/133 5 4 5  
G 0 2 F 1/133 5 7 5

F ターム(参考) 5C006 AA14 AC13 AF42 AF44 BB12 BC11 BF08 FA04 FA22 FA23  
FA25 FA47  
5C080 AA10 BB05 DD05 DD06 DD10 DD26 EE29 FF07 JJ02 JJ05

专利名称(译)	驱动简单矩阵液晶的方法，液晶驱动器和液晶显示装置		
公开(公告)号	<a href="#">JP2008268442A</a>	公开(公告)日	2008-11-06
申请号	JP2007109628	申请日	2007-04-18
[标]申请(专利权)人(译)	川崎微电子股份有限公司		
申请(专利权)人(译)	川崎微电子有限公司		
[标]发明人	迫則光		
发明人	迫則光		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.622.Q G09G3/20.641.E G09G3/20.642.A G09G3/20.611.A G09G3/20.611.E G09G3/20.611.D G02F1/133.545 G02F1/133.575		
F-TERM分类号	2H093/NA18 2H093/NA33 2H093/NA34 2H093/NA55 2H093/NA56 2H093/NA57 2H093/NC26 2H093/NC28 2H093/ND05 2H093/ND06 2H093/ND09 2H093/ND10 2H093/ND15 2H093/ND39 2H093/ND60 2H093/NH06 5C006/AA14 5C006/AC13 5C006/AF42 5C006/AF44 5C006/BB12 5C006/BC11 5C006/BF08 5C006/FA04 5C006/FA22 5C006/FA23 5C006/FA25 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/DD10 5C080/DD26 5C080/EE29 5C080/FF07 5C080/JJ02 5C080/JJ05 2H193/ZB46 2H193/ZC15 2H193/ZC20 2H193/ZD25 2H193/ZD26 2H193/ZD32 2H193/ZD34		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

一种功率而不增加简单矩阵液晶驱动方法，其能够极大地降低或防止FRC的发生波动图案和闪烁模式，以提供一个液晶驱动器和液晶显示装置。ON / OFF数据相的半色调以创建三种不同类型的规模表中的每个序列，三个灰度表的被分散以产生相位表中为液晶面板的整个屏幕，将预定的灰度表分配给液晶面板的每个像素。然后，更新每三个场的正交矩阵的列向量，并且，同时更新相表每一场的刻度表的序列中，液晶面板的每个像素的驱动控制进行多行寻址操作并且渐变控制，并在12个场中完成液晶面板的每个像素的渐变。点域1

