

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2002 - 148655

(P2002 - 148655A)

(43)公開日 平成14年5月22日(2002.5.22)

(51) Int.Cl ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 2 F 1/1347		G 0 2 F 1/1347	2 H 0 8 9
	1/133 560	1/133 560	2 H 0 9 3
	1/1333	1/1333	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20 611 E	5 C 0 8 0
	622	622 N	

審査請求 未請求 請求項の数 13 O L (全 12数) 最終頁に続く

(21)出願番号 特願2000 - 338096(P2000 - 338096)

(22)出願日 平成12年11月6日(2000.11.6)

(71)出願人 000006079
 ミノルタ株式会社
 大阪府大阪市中央区安土町二丁目3番13号
 大阪国際ビル

(72)発明者 将積 直樹
 大阪府大阪市中央区安土町二丁目3番13号
 大阪国際ビル ミノルタ株式会社内

(72)発明者 山本 淳史
 大阪府大阪市中央区安土町二丁目3番13号
 大阪国際ビル ミノルタ株式会社内

(74)代理人 100091432
 弁理士 森下 武一

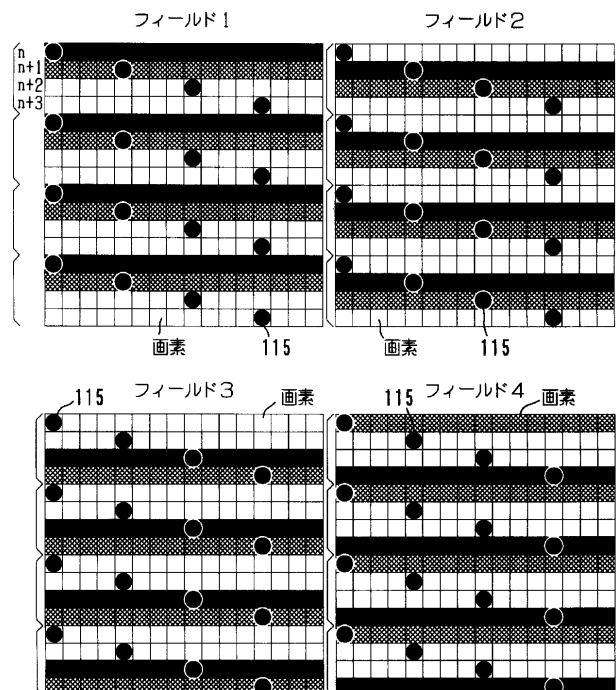
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 メモリ性を有する液晶からなる表示素子の画面をインターレース走査によって書き換える際に、フリッカの発生を抑えて極力見やすい画面とすることのできる液晶表示装置を得る。

【解決手段】 マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子と、1フレームを複数のフィールドに分割してインターレース走査を行う駆動手段とを備えた液晶表示装置。液晶層を挟持する一对の基板間には樹脂製の柱状構造物115が挟持されており、該柱状構造物はインターレース走査による駆動において各フィールド間の輝度差を小さくするように配置されている。即ち、柱状構造物115は各フィールド1~4において表示状態にある走査ラインに存在する個数が同じになるように配置されている。



【特許請求の範囲】

【請求項1】 少なくとも一方が透光性を有する一対の基板と、

互いに交差する走査ラインと信号ラインとでマトリクス状に配置された複数の画素を形成するために前記基板上にそれぞれ設けられた電極と、

前記基板間に挟持された液晶と、

前記基板間の表示領域に挟持された複数の柱状構造物と、

1フレームを複数のフィールドに分割してインターレース走査を行う駆動手段と、を備え、

前記柱状構造物はインターレース走査による駆動において各フィールド間の輝度差を小さくするように配置されていること、

を特徴とする液晶表示装置。

【請求項2】 前記駆動手段は各走査ラインを液晶の状態をリセットするリセット期間、液晶の最終的な表示状態を選択するための選択期間、該選択期間で選択された状態を確立するための維持期間を持つ駆動波形で駆動することを特徴とする請求項1記載の液晶表示装置。

【請求項3】 全ての走査ライン上に前記柱状構造物の少なくとも一部が存在することを特徴とする請求項1又は請求項2記載の液晶表示装置。

【請求項4】 各走査ライン上に存在する柱状構造物の数が等しいことを特徴とする請求項1、請求項2又は請求項3記載の液晶表示装置。

【請求項5】 各走査ライン上に存在する柱状構造物の合計面積が等しいことを特徴とする請求項1、請求項2、請求項3又は請求項4記載の液晶表示装置。

【請求項6】 前記柱状構造物はその中心位置が画素の中心と略一致するように配置されていることを特徴とする請求項1、請求項2、請求項3、請求項4又は請求項5記載の液晶表示装置。

【請求項7】 前記柱状構造物はその中心位置が画素間領域に位置するように配置されていることを特徴とする請求項1、請求項2、請求項3、請求項4又は請求項5記載の液晶表示装置。

【請求項8】 隣接する一組の走査ラインにおいて、前記柱状構造物は同じ信号ライン上に存在しないことを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5又は請求項6記載の液晶表示装置。

【請求項9】 隣接する一組の走査ラインにおいて、前記柱状構造物は隣接する信号ライン上に存在しないことを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5又は請求項6記載の液晶表示装置。

【請求項10】 前記柱状構造物の大きさは直径又は一辺が30 μm 以上であることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7、請求項8又は請求項9記載の液晶表示装置。

【請求項11】 前記柱状構造物の大きさは直径又は一

辺が30～150 μm であることを特徴とする請求項10記載の液晶表示装置。

【請求項12】 前記液晶はメモリ性を有するものであることを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項6、請求項7、請求項8、請求項9、請求項10又は請求項11記載の液晶表示装置。

【請求項13】 前記液晶は室温でコレステリック相を示すものであることを特徴とする請求項12記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置、特に、マトリクス状に配置された複数の画素を有する液晶層からなる液晶表示素子を備えた液晶表示装置に関する。

【0002】

【従来の技術とその課題】近年、室温でコレステリック相を示すカイラルネマティック液晶を用いた液晶表示素子が、電力の供給を停止しても表示状態を維持するメモリ性を有することから、小型・軽量で省エネルギーな素子として注目されている。

【0003】この種の液晶表示素子の駆動方法として、本出願人は特願2000-55874で、1フレームを複数のフィールドに分割するインターレース走査で駆動することを提案した。ここでは、各走査ラインが液晶の状態をリセットするリセット期間と、液晶の最終的な表示状態を選択するための選択期間と、該選択期間で選択された状態を確立するための維持期間とを含んで駆動される。

【0004】例えば、図12に示すように、1フレーム(1画像)を4フィールドに分割し、フィールド1, 2, 3, 4の順序で各走査ラインを駆動していく。図12では便宜上16 \times 16画素で示している。フィールド1では、nラインがリセット期間であり、n+1ラインが選択/維持期間であり、n+2及びn+3ラインが表示期間であることを示している。フィールド2では、n+1ラインがリセット期間であり、n+2ラインが選択/維持期間であり、n+3及びnラインが表示期間であることを示している。以下、フィールド3, 4にあっても液晶の状態が一つずつずれた状態で表示が行われていく。

【0005】ところで、液晶の状態は、リセット期間ではホメオトロピック状態、維持期間では明状態を選択する場合にはほぼホメオトロピック状態、暗状態を選択する場合にはフォーカルコニック状態に近い遷移状態になっている。ホメオトロピック状態は最も透明度の高い状態であり、フォーカルコニック状態及びこれに近い遷移状態は弱い散乱状態である。さらに、維持期間後の表示期間では明状態を選択した場合はプレーナ状態、暗状態

を選択した場合はフォーカルコニック状態になり、反射状態が弱い散乱状態になる。なお、透明状態においては背景の光吸収層の黒色が観察される。そして、隣接する四つの走査ラインでは、これらの状態が均等に存在するため、4ラインの平均輝度は一定であり、書換え時において画面全体では輝度の変化は生じない。

【0006】しかしながら、カイラルネマティック液晶を含む素子では、通常、液晶を挟持する一対の基板間のギャップを一定に保つために、スペーサや樹脂製の柱状構造物10を使用している。このうち柱状構造物10は黒色又は透明であり、表示期間に液晶がプレーナ状態になっている場合でも柱状構造物10から光はほとんど反射しない。即ち、柱状構造物10が透明であれば液晶がプレーナ状態であっても背景の光吸収層の黒色が観察されることになるからである。

【0007】図12において、柱状構造物10は黒丸で示し、黒く表示されているラインは選択/維持期間にあることを示し、灰色に表示されているラインはリセット期間にあることを示し、白く表示されているラインは表示期間にあることを示している。

【0008】図12に示したように、柱状構造物10の配置ピッチとフィールド数とが一致した場合、あるフィールドでは柱状構造物10が配置されているラインがリセット期間になり(フィールド1参照)、別のフィールドでは表示期間になったりする(フィールド2, 3参照)。フィールド1の場合は、表示期間にあるライン $n+2$ 、 $n+3$ は柱状構造物10が存在しないために輝度の低下は生じない。しかし、フィールド2, 3の場合は、表示期間にあるライン n 、 $n+3$ 及び n 、 $n+1$ は柱状構造物10の存在によって輝度が低下してしまう。それ故、フィールドごとに輝度の変化が生じ、フリッカとして観察されて画面を見にくいものとしていた。

【0009】そこで、本発明の目的は、高速での画面書換えを可能とすることは勿論、画面の書換え時におけるフリッカの発生を極力抑えて見やすい画面とすることのできる液晶表示装置を提供することにある。

【0010】

【発明の構成、作用及び効果】以上の目的を達成するため、本発明に係る液晶表示装置は、少なくとも一方が透光性を有する一対の基板と、互いに交差する走査ラインと信号ラインとでマトリクス状に配置された複数の画素を形成するために前記基板上にそれぞれ設けられた電極と、前記基板間に挟持された液晶と、前記基板間の表示領域に挟持された複数の柱状構造物と、1フレームを複数のフィールドに分割してインターレース走査を行う駆動手段と、を備え、前記柱状構造物はインターレース走査による駆動において各フィールド間の輝度差を小さくするように配置されていることを特徴とする。

【0011】以上の構成からなる液晶表示装置によれば、画面の書換えは、走査ラインを1又は複数のライン

を飛び越して書込み走査を行うインターレース走査によって駆動されるため、短時間で表示が完了すると共に、柱状構造物が各フィールド間の輝度差を小さくするように配置されているため、連続する複数本の走査ラインの時間的な輝度が平均化され、フリッカの発生が抑えられて書換え時の画面が見やすくなる。

【0012】本発明に係る液晶表示装置にあっては、前記駆動手段は各走査ラインを液晶の状態をリセットするリセット期間、液晶の最終的な表示状態を選択するための選択期間、該選択期間で選択された状態を確立するための維持期間を持つ駆動波形で駆動することが好ましい。

【0013】また、柱状構造物は全ての走査ライン上に少なくともその一部が存在していればよく、各走査ライン上に存在する柱状構造物の数は等しいことが好ましい。また、各走査ライン上に存在する柱状構造物の合計面積が等しいことが好ましい。柱状構造物はその中心位置が画素の中心と略一致するように配置されていてもよく、あるいは、その中心位置が画素間領域に位置するように配置されていてもよい。

【0014】さらに、隣接する一組の走査ラインにおいて、前記柱状構造物は同じ信号ライン上に存在しないこと、あるいは、隣接する信号ライン上に存在しないことが、フリッカ低減のためには好ましい。

【0015】柱状構造物の大きさは直径又は一辺が $30\mu\text{m}$ 以上であること、特に、 $30\sim 150\mu\text{m}$ であることが好ましい。

【0016】さらに、前記液晶表示素子に含まれる液晶はメモリ性を有するものであること、とりわけ室温でコレステリック相を示すものであることが好ましい。このような液晶を用いた表示素子は、小型・軽量で薄型でもあり、表示駆動の終了後は電力の供給を停止しても表示状態を維持できるので消費電力が少ない利点を有している。また、高速駆動のために前記インターレース走査で駆動しても、書込み対象でない走査ライン上の液晶は表示状態が継続されており、見やすさを確保するうえでも好ましい。柱状構造物とともに球状のスペーサを用いてもよい。また、液晶層を囲むようにシールを設けておくことが好ましい。

【0017】

【発明の実施の形態】以下、本発明に係る液晶表示装置の実施形態について、添付図面を参照して説明する。

【0018】(液晶表示素子、図1参照)まず、液晶表示装置を構成するコレステリック相を示す液晶層を有する液晶表示素子について説明する。

【0019】図1は単純マトリクス駆動方式による反射型のフルカラー液晶表示素子を示す。この液晶表示素子100は、光吸収層121の上に、赤色の選択反射と透明状態の切換えにより表示を行う赤色表示層111Rを配し、その上に緑色の選択反射と透明状態の切換えによ

り表示を行う緑色表示層111Gを積層し、さらに、その上に青色の選択反射と透明状態の切換えにより表示を行う青色表示層111Bを積層したものである。

【0020】各表示層111R, 111G, 111Bは、それぞれ透明電極113, 114を形成した透明基板112間に樹脂製柱状構造物115、液晶116及びスペーサ117を挟持したものである。透明電極113, 114上には必要に応じて絶縁膜118、配向制御膜119が設けられる。また、基板112の外周部(表示領域外)には液晶116を封止するためのシール材120が設けられる。

【0021】柱状構造物115は液晶116を介して対向する一対の基板112を接着支持するために、表示領域内の所定位置に配置されている。柱状構造物115の材料としては、熱可塑性樹脂、熱硬化性樹脂、紫外線硬化性樹脂の各種材料を使用することができる。これらの各種材料を印刷法、ディスペンス法等の種々の方法で少なくとも一方の基板上に所定の配置で形成することができる。

【0022】柱状構造物115の大きさ(直径又は一辺)は、液晶の1画素の大きさが通常50~200 μ mであることから、30 μ m以上であること、特に、30~150 μ mであることが好ましい。なお、柱状構造物115の配置については、図9~14に示す実施例1~5にて具体的に説明する。

【0023】透明電極113, 114はそれぞれ駆動IC131, 132(図2参照)に接続されており、透明電極113, 114の間にそれぞれ所定のパルス電圧が印加される。この印加電圧に应答して、液晶116が可視光を透過する透明状態と特定波長の可視光を選択的に反射する選択反射状態との間で表示が切り換えられる。

【0024】各表示層111R, 111G, 111Bに設けられている透明電極113, 114は、それぞれ微細な間隔を保って平行に並べられた複数の帯状電極よりなり、その帯状電極の並ぶ向きが互いに直角方向となるように対向させてある。これら上下の帯状電極に順次通電が行われる。即ち、各液晶116に対してマトリクス状に順次電圧が印加されて表示が行われる。これをマトリクス駆動と称し、電極113, 114が交差する部分が各画素を構成することになる。このようなマトリクス駆動を各表示層ごとに行うことにより液晶表示素子100にフルカラー画像の表示を行う。

【0025】詳しくは、2枚の基板間にコレステリック相を示す液晶を挟持した液晶表示素子では、液晶の状態をプレーナ状態とフォーカルコニック状態に切り換えて表示を行う。液晶がプレーナ状態の場合、コレステリック液晶の螺旋ピッチをP、液晶の平均屈折率をnとすると、波長 $\lambda = P \cdot n$ の光が選択的に反射される。また、フォーカルコニック状態では、コレステリック液晶の選択反射波長が赤外光域にある場合には散乱し、それより

も短い場合には可視光を透過する。そのため、選択反射波長を可視光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態で選択反射色の表示、フォーカルコニック状態で黒の表示が可能になる。また、選択反射波長を赤外光域に設定し、素子の観察側と反対側に光吸収層を設けることにより、プレーナ状態では赤外光域の波長の光を反射するが可視光域の波長の光は透過するので黒の表示、フォーカルコニック状態で散乱による白の表示が可能になる。

【0026】各表示層111R, 111G, 111Bを積層した液晶表示素子100は、青色表示層111B及び緑色表示層111Gを液晶がフォーカルコニック配列となった透明状態とし、赤色表示層111Rを液晶がプレーナ配列となった選択反射状態とすることにより、赤色表示を行うことができる。また、青色表示層111Bを液晶がフォーカルコニック配列となった透明状態とし、緑色表示層111G及び赤色表示層111Rを液晶がプレーナ配列となった選択反射状態とすることにより、イエローの表示を行うことができる。同様に、各表示層の状態を透明状態と選択反射状態とを適宜選択することにより赤色、緑色、青色、白色、シアン、マゼンタ、イエロー、黒色の表示が可能である。さらに、各表示層111R, 111G, 111Bの状態として中間の選択反射状態を選択することにより中間色の表示が可能となり、フルカラー表示素子として利用できる。

【0027】液晶116としては、室温でコレステリック相を示すものが好ましく、特に、ネマティック液晶にカイラル材を添加することによって得られるカイラルネマティック液晶が好適である。

【0028】カイラル材は、ネマティック液晶に添加された場合にネマティック液晶の分子を擦る作用を有する添加剤である。カイラル材をネマティック液晶に添加することにより、所定の擦れ間隔を有する液晶分子の螺旋構造が生じ、これによりコレステリック相を示す。

【0029】(駆動回路、図2参照)前記液晶表示素子100の画素構成は、図2に示すように、それぞれ複数本の走査電極R1, R2~Rmと信号電極C1, C2~Cn(m, nは自然数)とのマトリクスで表される。走査電極R1, R2~Rmは走査駆動IC131の出力端子に接続され、信号電極C1, C2~Cnは信号駆動IC132の出力端子に接続されている。

【0030】なお、説明を簡単にするために、図2には一つの液晶層を駆動するための1系統の駆動回路についてのみ記載してあるが、実際には三つの液晶層を駆動するための3系統の駆動回路が設けられており、後述する駆動方法が各液晶層に対して実行される。走査電極又は信号電極を各液晶層で共通化してもよく、例えば、各液晶層の走査電極を共通化し、各液晶層の走査駆動ICを兼用してもよい。

【0031】走査駆動IC131は、走査電極R1, R

2 ~ Rmのうち所定のものに選択信号を出力して選択状態とする一方、その他の電極には非選択信号を出力して非選択状態とする。走査駆動IC131は、所定の時間間隔で電極を切り換えながら順次各走査電極R1, R2 ~ Rmに選択信号を印加してゆく。一方、信号駆動IC132は、選択状態にある走査電極R1, R2 ~ Rm上の各画素を書き換えるべく、画像データに応じた信号を各信号電極C1, C2 ~ Cnに同時に出力する。例えば、走査電極Raが選択されると(aはamを満たす自然数)、この走査電極Raと各信号電極C1, C2 ~ Cnとの交差部分の画素LRa - C1 ~ LRa - Cnが同時に書き換えられる。これにより、各画素における走査電極と信号電極との電圧差が画素の書換え電圧となり、各画素がこの書換え電圧に応じて書き換えられる。

【0032】駆動回路は中央処理装置135、画像処理装置136、画像メモリ137、コントローラ133, 134及び駆動IC(ドライバ)131, 132にて構成されている。画像メモリ137に記憶された画像データに基づいてコントローラ133, 134が駆動IC131, 132を制御し、液晶表示素子100の各走査電極及び信号電極間に順次電圧を印加し、液晶表示素子100に画像を書き込む。

【0033】ここで、コレステリック相を示す液晶の擦れを解くための第1の閾値電圧をVth1とすると、電圧Vth1を十分な時間印加した後に電圧を第1の閾値電圧Vth1よりも小さい第2の閾値電圧Vth2以下に下げるとプレーナ状態になる。また、Vth2以上でVth1以下の電圧を十分な時間印加するとフォーカルコニック状態になる。この二つの状態は電圧印加を停止した後でも安定に維持される。また、Vth1 ~ Vth2間の電圧を印加することにより、中間調の表示、即ち、階調表示が可能である。

【0034】なお、部分的に書換えを行う場合は、書き換えたい部分を含むように特定の走査ラインのみを順次選択するようにすればよい。これにより、必要な部分のみを短時間で書き換えることができる。

【0035】(駆動原理、図3, 4参照)以下、前記液晶表示素子100に適用可能な駆動方法の一例について説明する。まず、本駆動方法の駆動原理について説明する。なお、ここでは、交流化されたパルス波形を用いた具体例を挙げて説明するが、駆動方法がこの波形に限定されないことはいうまでもない。ここで一例として挙げる駆動方法は、図3に示すように、大きく分けて、リセット期間Trと選択期間Tsと維持期間Teと表示期間Tdとから構成されている。

【0036】なお、図3において、図の上段にはある一画素の液晶(LCD1)に印加される駆動波形を示し、図の下段には、各期間における液晶の状態を模式的に示している。図3に示すように、本例ではリセット期間Trが選択期間Tsの2倍、維持期間Teが選択期間Ts

の3倍の長さに設定されている。従って、選択期間Tsの6倍の期間で1ラインの書換えが完了することになり、線順次駆動した場合には6ライン分の帯状の暗部が走って見えることになる。

【0037】リセット期間Trでは、まず最初に、書込みを行う走査電極上の画素に絶対値VRの電圧を印加することにより、この走査電極上の画素はホメオトロピック状態にリセットされる(図3中a参照)。

【0038】選択期間Tsはさらに三つの期間(前選択期間Ts1、選択パルス印加期間Ts2、後選択期間Ts3)から構成されている。前選択期間Ts1では、書込みを行う走査電極上の画素に作用する電圧をゼロにする。このとき、液晶は捻れが少しだけ戻った状態(第1遷移状態)になると考えられる(図3中b参照)。次に、表示しようとする画像に応じた選択パルスを印加する(選択パルス印加期間Ts2)。この選択パルス印加期間Ts2では、最終的にプレーナ状態を選択したい画素とフォーカルコニック状態を選択したい画素とでは、印加するパルスの形状が異なる。そこで、選択パルス印加期間Ts2以降については、プレーナ状態を選択する場合と、フォーカルコニック状態を選択する場合とに分けて説明する。

【0039】プレーナ状態を選択する場合には、選択パルス印加期間Ts2に絶対値Vse1の選択パルスを印加し、再び液晶をホメオトロピック状態にする(図3中c1参照)。その後、後選択期間Ts3で電圧をゼロにすると、液晶は捻れが少しだけ戻った状態になる(図3中d1参照)。この状態は先の第1遷移状態にほぼ等しいと考えられる。

【0040】その後の維持期間Teでは、まず最初に、書込みを行う走査電極上の画素に絶対値Veの電圧を印加する。先の選択期間Tsで捻れが少しだけ戻った状態になった液晶は、このパルス電圧Veの印加で再び捻れが解け、ホメオトロピック状態になる(図3中e1参照)。

【0041】表示期間Tdでは、液晶に印加される電圧をゼロにする。ホメオトロピック状態の液晶は電圧をゼロにすることにより、プレーナ状態となる(図3中f1参照)。このようにして、プレーナ状態が選択される。

【0042】一方、最終的にフォーカルコニック状態を選択したい場合には、選択パルス印加期間Ts2に、液晶にかかる電圧をゼロにする。これにより、液晶の捻れがさらに戻った状態(第2遷移状態)となる(図3中c2参照)。そして、後選択期間Ts3は、プレーナ状態を選択する場合と同様に、液晶にかかる電圧をゼロにする。こうすることにより、液晶は捻れが戻って、ヘリカルピッチが2倍程度に広がった状態(第3遷移状態)になるものと考えられる(図3中d2参照)。なお、この状態は、米国特許第5,748,277号明細書に記載されているトランジェントプレーナと呼ばれる状態に近

いと考えられる。

【0043】その後の維持期間 T_e では、プレーナ状態を選択する場合と同様に、書込みを行う走査ライン上の画素に絶対値 V_e のパルス電圧を印加する。先の選択期間 T_s で捻れが戻ってきた液晶は、このパルス電圧 V_e の印加でフォーカルコニック状態へと遷移する(第4遷移状態、図3中e2参照)。

【0044】表示期間 T_d では、プレーナ状態を選択する場合と同様に、液晶に印加される電圧をゼロにする。フォーカルコニック状態の液晶は電圧をゼロにしても、10 フォーカルコニック状態のまま固定される。このようにして、フォーカルコニック状態が選択される(図3中f2参照)。

【0045】前述のように、選択期間 T_s の中央の短い時間、即ち、選択パルス印加期間 T_{s2} に印加する選択パルスにより、最終的な液晶の表示状態が選択できる。また、この選択パルスのパルス幅を調整することにより、具体的には、信号電極に印加するパルスの形状を画像データに応じて変化させることにより、中間調の表示が可能である。

【0046】前選択期間 T_{s1} 及び後選択期間 T_{s3} に液晶に印加する電圧値は、ゼロに近い値であって実質的に電圧が作用しない程度の電圧値の範囲内であってもよい。

【0047】図4は、マトリクス状に配された複数画素の中のある画素の液晶にかかる駆動電圧波形と、この波形を得るための走査電極(ロウ)と信号電極(カラム)の波形の一例を示す。図4において、ロウとは走査電極上の1ラインを意味し、カラムとは信号電極上の1ラインを意味する。また、LCDとは前記ロウとカラムとが30 交差する部分の画素分の液晶層を意味する。

【0048】図4に示すように、マトリクス駆動の場合は、維持期間 T_e を経過した後も他の走査電極上の画素にデータを書き込むため、所定電圧がクロストーク電圧として信号電極から印加される。このクロストーク電圧が印加される期間をクロストーク期間 $T_{d'}$ と称する。このクロストーク電圧はパルス幅が小さくてエネルギーが小さいため、液晶の状態にはほとんど影響を及ぼさない。

【0049】全ての走査電極の選択が完了し、最後に選40 択された走査電極の維持期間 T_e が終了すると、他の走査電極のクロストーク期間 $T_{d'}$ が全て終了し、全走査電極及び信号電極への印加電圧をゼロにして表示期間 T_d となる。そして、次の書換えまでこの状態が継続される。

【0050】なお、図4では、簡略化のため、リセット期間 T_r 、選択期間 T_s 、維持期間 T_e 及びクロストーク期間 $T_{d'}$ の長さを全て等しくして図示している。また、同じ理由で図4ではカラムの信号は全てプレーナ状態を選択するためのパルスとして描いている。

【0051】(マトリクス駆動例、図5参照)以下、マトリクス駆動方法の具体例について説明する。なお、以下に示す具体例において、ロウ1~3とは順に選択される3本の走査電極を意味し、カラムとは前記各走査電極に交差する1本の信号電極を意味し、LCD1~3とはロウ1~3とカラムとの交差部に形成される三つの画素に相当する液晶層を意味する。

【0052】先に述べたように、本実施形態の駆動方法においては、リセット期間、選択期間、維持期間及びクロストーク期間を有する。さらに、選択期間は、前選択期間、選択パルス印加期間及び後選択期間の三つに分かれており、選択期間のうちの一部にのみ選択パルスが印加される。

【0053】選択パルスは書込み対象画素に表示させる画像データにより形状を変える必要があり、カラムには画像データに応じて異なる形状の選択パルスを印加しなければならない。一方、前選択期間及び後選択期間では、常に画素内の液晶には電圧ゼロを印加するので、電圧ゼロを得られるような、ロウ、カラムともにある決まったパルス波形の組合せを用いることができる。図5に示す駆動例では、このことを利用して、複数の走査電極上の画素に対して、リセットと維持と表示とを同時に行っている。

【0054】例えば、LCD2が前選択期間にあるとき、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。このとき、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加すると、LCD3には電圧 $\pm V_R = \pm V_1$ のリセットパルスが、LCD2には電圧ゼロが、LCD1には電圧 $\pm V_e = \pm V_1/2$ の維持パルスが印加される。

【0055】LCD2が選択パルス印加期間にあるときは、カラムからは画像データによって異なる形状のデータパルス(電圧 $+V_1$)が印加されるため、ロウ1、ロウ3ともに電圧 $+V_1/2$ のパルスを印加して、LCD1、LCD3には $\pm V_1/2$ の電圧がかかるようにする。ロウ2には電圧 $+V_1$ のパルスを印加し、カラムに印加するデータパルスとの電圧差($\pm V_1$ 又はゼロ)が、電圧 $\pm V_{se1}$ の選択パルスとしてLCD2に印加される。カラムに印加するデータパルスの形状を変化させることで、選択パルスのパルス幅を変化させることができる。

【0056】後選択期間では、前選択期間と同様のことを行う。即ち、ロウ2及びロウ3には互いに異なる位相のパルス電圧 $+V_1$ を印加し、ロウ1には $+V_1/2$ の電圧を印加する。そして、カラムにロウ3と異なる位相のパルス電圧 $+V_1$ を印加することにより、LCD3に電圧 $\pm V_R = \pm V_1$ のリセットパルス、LCD2に電圧ゼロ、LCD1に電圧 $\pm V_e = \pm V_1/2$ の維持パルスを印加する。

【0057】リセット期間、選択期間及び維持期間以外の期間は、各走査電極には、他の走査電極の前選択期間及び後選択期間に信号電極から印加するデータパルスと同じ位相の波形を印加し、他の走査電極の選択パルス印加期間には電圧 $+V1/2$ のパルスを印加する。こうすることによって、この部分の液晶には、画像データに応じて、選択パルスと同じパルス幅で、電圧 $\pm V1/2$ のクロストーク電圧が印加される。このクロストーク電圧は、パルス幅が狭いため、液晶の表示状態には影響を及ぼさない。

【0058】以上のパルス電圧の印加を各走査電極に対して順次繰返し実行することにより、画像表示を行うことができる。各走査電極の選択は後述するように、インターレース走査で行う。任意の走査電極に前記リセットパルス、選択パルス、維持パルスを印加することができるので、部分書換えを行うこともできる。

【0059】なお、この駆動例では、駆動ICに必要な出力電圧数は、ロウ側が3値($V1$ 、 $V1/2$ 、 GND)、カラム側が2値($V1$ 、 GND)となる。このように、ロウ側3値、カラム側2値のドライバを使用することで、駆動ICコストを低減することができる。

【0060】(インターレース走査と柱状構造物の配置)以下、インターレース走査による駆動方法と柱状構造物115の配置について実施例1~5を挙げて説明する。インターレース走査とは、線順次走査に対置されるもので、1フレーム(1画像)を複数のフィールドに分割し、1又は複数の走査ラインを飛び越して走査する形態を言う。

【0061】(実施例1、図6参照)この実施例1では、1フレームを4フィールドに分割し、まず、第1フィールドの各走査ラインに対して順次書込みを行い、次に、第2フィールド、第3フィールド、第4フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。各走査ラインにおける書込みは、図3、4に示したように、リセット期間 T_r 、選択期間 T_s 及び維持期間 T_e で構成され、これらの三つの期間にあっては液晶表示素子は裏面の光吸収層が目視されるブラックアウト状態となる。その後、液晶は表示状態 T_d を維持する。

【0062】なお、マトリクス駆動の場合、前の選択ラインのパルスによりクロストークが生じるので、表示期間には実際には画面の書換え中はクロストークが生じクロストーク期間 T_d' となる。

【0063】また、液晶の種類等によっては維持期間終了後直ちに表示が現れない場合もあり得るので、この場合は維持期間終了から表示が現れるまでの遅延期間を予め測定しておき、実際に駆動を行う際にこの遅延時間を反映させるようにすればよい。この点は以下の各実施例でも同様である。

【0064】図6において、柱状構造物115は黒丸で

示し、黒く表示されている走査ラインはリセット期間にあることを示し、灰色に表示されている走査ラインは選択/維持期間にあることを示し、白く表示されている走査ラインは表示期間にあることを示している。なお、この点は、以下に説明する実施例2~5においても同様である。

【0065】フィールド1では、 n 番目の走査ラインはリセット期間であり、 $n+1$ 番目の走査ラインは選択/維持期間であり、 $n+2$ と $n+3$ 番目の走査ラインは表示期間である。16×4の画素で見た場合、柱状構造物115はリセット期間にある n 番目の走査ラインに一つ、選択/維持期間にある $n+1$ 番目の走査ラインに一つ、表示期間にある $n+2$ と $n+3$ 番目の走査ラインに一つずつ存在している。フィールド2では、 n と $n+3$ 番目の走査ラインは表示期間であり、 $n+1$ 番目の走査ラインはリセット期間であり、 $n+2$ 番目の走査ラインは選択/維持期間である。ここでも、フィールド1と同様に、柱状構造物115はリセット期間にある走査ラインに一つ、選択/維持期間にある走査ラインに一つ、表示期間にある走査ラインに一つずつ存在する。各走査ラインの状態と柱状構造物の配置関係は、フィールド3、4でも同様である。

【0066】即ち、柱状構造物115は、その中心位置が画素の中心と一致するように、隣接する一組の走査ラインにおいて同じ信号ラインには存在せず、かつ、隣接する信号ラインにも存在しないように配置されている。さらに、柱状構造物115は各フィールド1~4において表示期間にある走査ライン上に存在する個数が同じになるように配置されている。従って、書換え時における画面の平均輝度は各フィールドごとに一定であり、フリッカの発生が抑制される。

【0067】(実施例2、図7参照)この実施例2でも、前記実施例1と同様に、1フレームを4フィールドに分割し、第1、2、3、4フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。本実施例2では、実施例1において、信号ラインの延在方向における各走査ライン上の柱状構造物115の配置順序を異ならせ、第1、第2、第3、第4のように番号順にならないようにした。そのため、書換え時における画面の平均輝度は各フィールドごとに一定であり、フリッカの発生が抑制される。また、柱状構造物115の配置の規則性が小さくなり、柱状構造物115による視認性の低下をより効果的に防止することができる。

【0068】(実施例3、図8、9参照)この実施例3では、1フレームを6フィールドに分割し、まず、第1フィールドの各走査ラインに対して順次書込みを行い、次に、第2フィールド、第3フィールド、第4フィールド、第5フィールド、第6フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示

する。

【0069】柱状構造物115は、その中心位置が画素の中心と一致するように、隣接する一組の走査ラインにおいて同じ信号ラインには存在せず、かつ、隣接する信号ラインにも存在しないように配置されている。さらに、柱状構造物115は各フィールド1～6において表示期間にある走査ライン上に存在する個数が同じになるように配置されている。即ち、36×6の画素で見した場合、各走査ライン上に一つずつ配置されている。従って、書換え時における画面の平均輝度は各フィールドごと

【0070】(実施例4、図10参照)この実施例4でも、前記実施例3と同様に、1フレームを6フィールドに分割し、第1、2、3、4、5、6フィールドの順で各走査ラインに対して順次書込みを行い、1フレームの画像を表示する。本実施例4では、実施例1において、信号ラインの延在方向における各走査ライン上の柱状構造物115の配置順序を異ならせ、第1、第2、第3、第4、第5のように番号順にならないようにした。そのため、書換え時における画面の平均輝度は各フィールド

【0071】(実施例5、図14参照)この実施例5は、1フレームを4フィールドに分割してインターレース走査を行うことは前記実施例1、2と同様である。異なるのは、柱状構造物115が、その中心位置を画素間

【0072】(他の実施形態)なお、本発明に係る液晶表示装置は前記実施形態に限定するものではなく、その要旨の範囲内で種々に変更することができる。

【0073】例えば、液晶表示素子の構成、材料、製造方法や、駆動回路の構成等は任意である。また、駆動方法、走査例ともに前記実施形態に示したものの以外に種々の態様を採用することができる。さらに、前記実施形態における走査ラインの数、信号ラインの数、フィールド分割数などはいずれも一例であり、本発明はこれに限定

されることなく、種々変更可能である。

【0074】特に、インターレース走査においては、フィールド順に走査することなく、例えば、4フィールドに分割されている場合、第1フィールド、第3フィールド、第2フィールド、第4フィールドの順に不連続に走査してもよい。また、柱状構造物は円柱状のみならず、楕円柱状、多角柱状等であってもよい。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置に使用される液晶表示素子の一例を示す断面図。

【図2】前記液晶表示素子の駆動回路を示すブロック図。

【図3】前記液晶表示素子の駆動方法の原理を示す説明図。

【図4】前記駆動方法における基本的な駆動波形を示すチャート図。

【図5】具体的な駆動例における駆動波形を示すチャート図。

【図6】インターレース走査と柱状構造物の配置関係との実施例1を示す説明図。

【図7】インターレース走査と柱状構造物の配置関係との実施例2を示す説明図。

【図8】インターレース走査と柱状構造物の配置関係との実施例3を示す説明図。

【図9】図11に続いて前記実施例3を示す説明図。

【図10】インターレース走査と柱状構造物の配置関係との実施例4を示す説明図。

【図11】インターレース走査と柱状構造物の配置関係との実施例5を示す説明図。

【図12】インターレース走査と柱状構造物の配置関係との従来例を示す説明図。

【符号の説明】

100...液晶表示素子

111R, 111G, 111B...液晶表示層

112...基板

115...柱状構造物

116...液晶

R1, R2～Rm...走査電極

C1, C2～Cn...信号電極

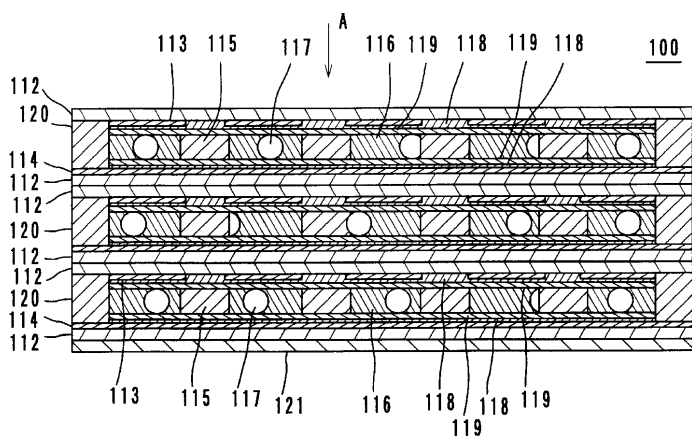
131...走査駆動IC

132...信号駆動IC

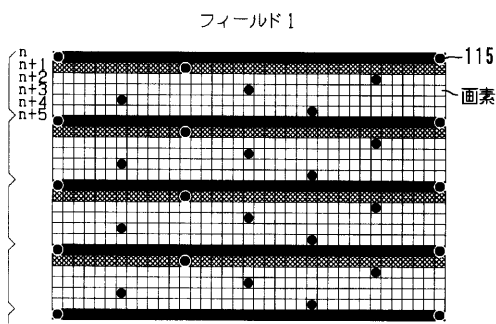
133, 134...コントローラ

135...CPU

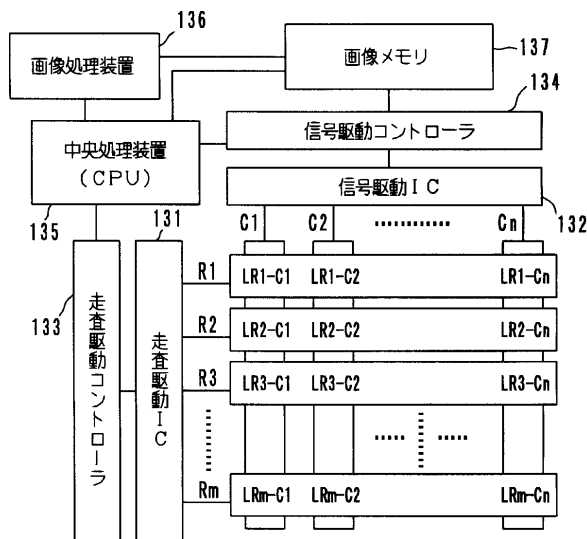
【図1】



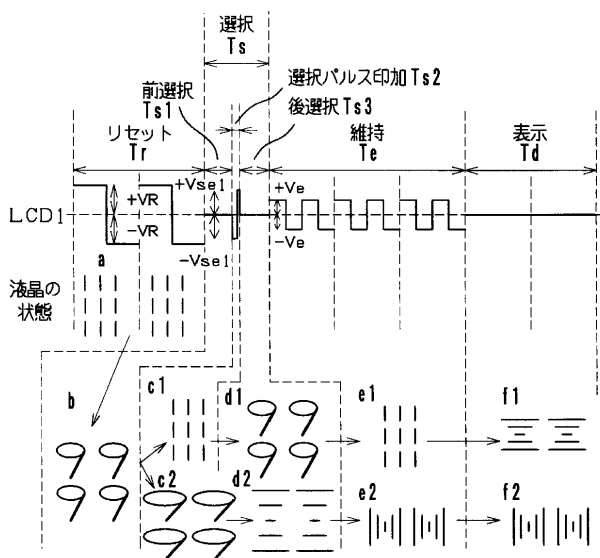
【図10】



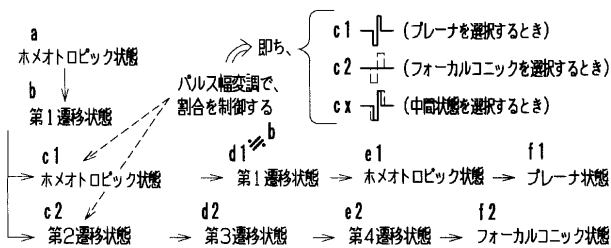
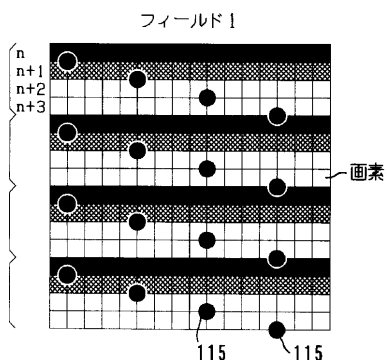
【図2】



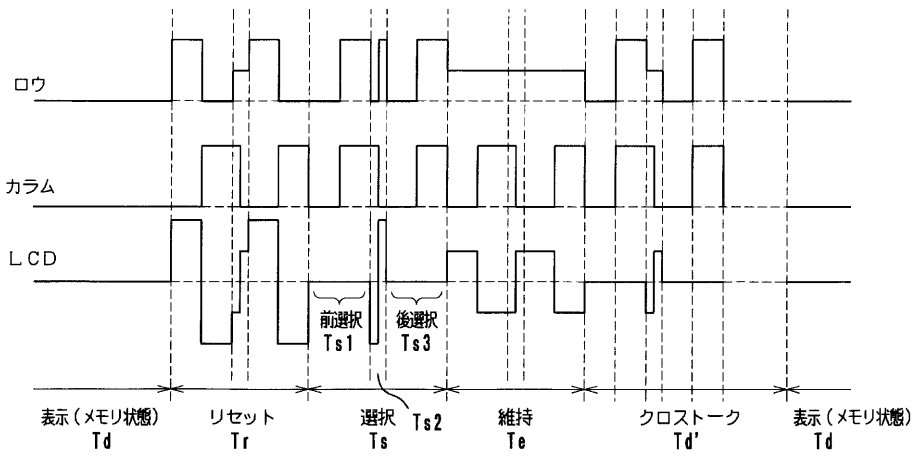
【図3】



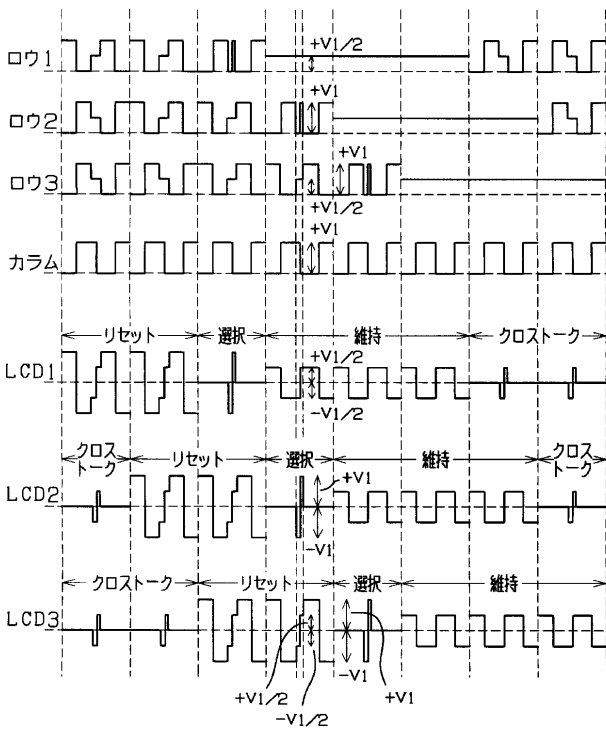
【図11】



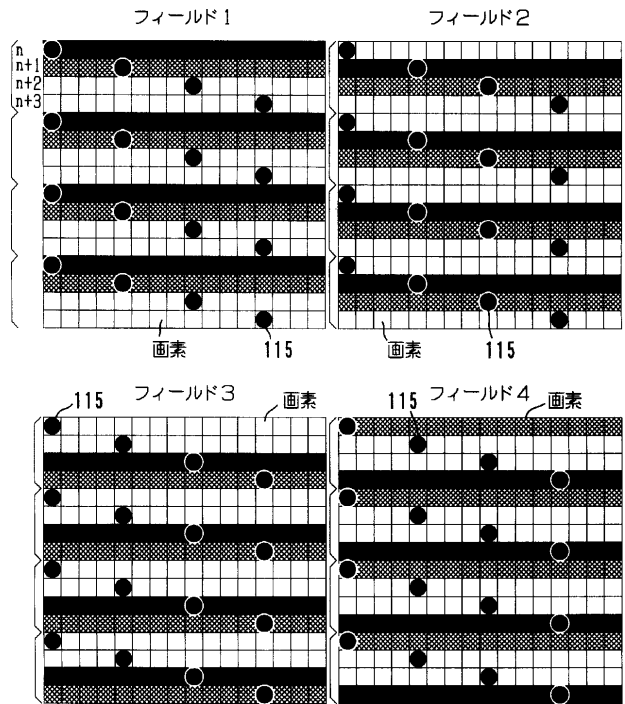
【図4】



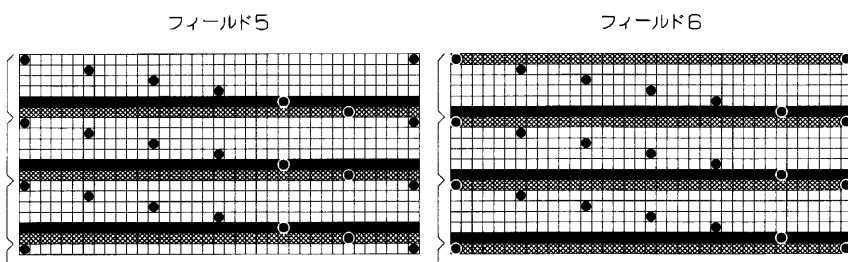
【図5】



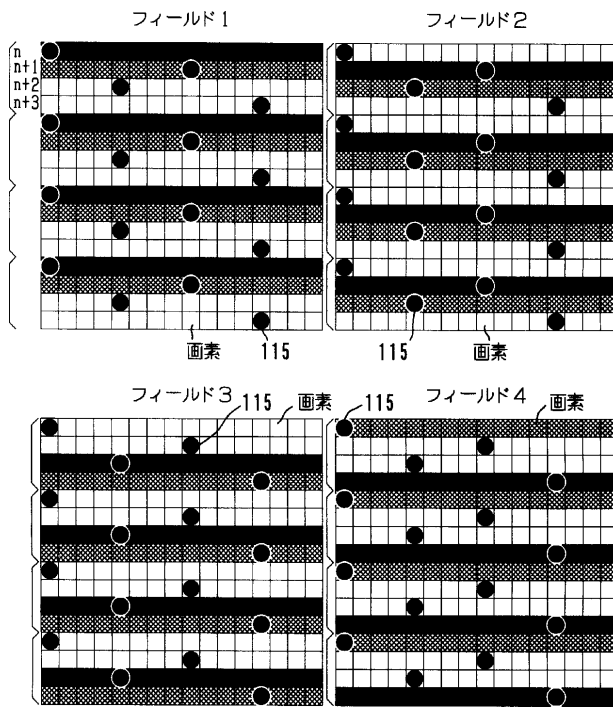
【図6】



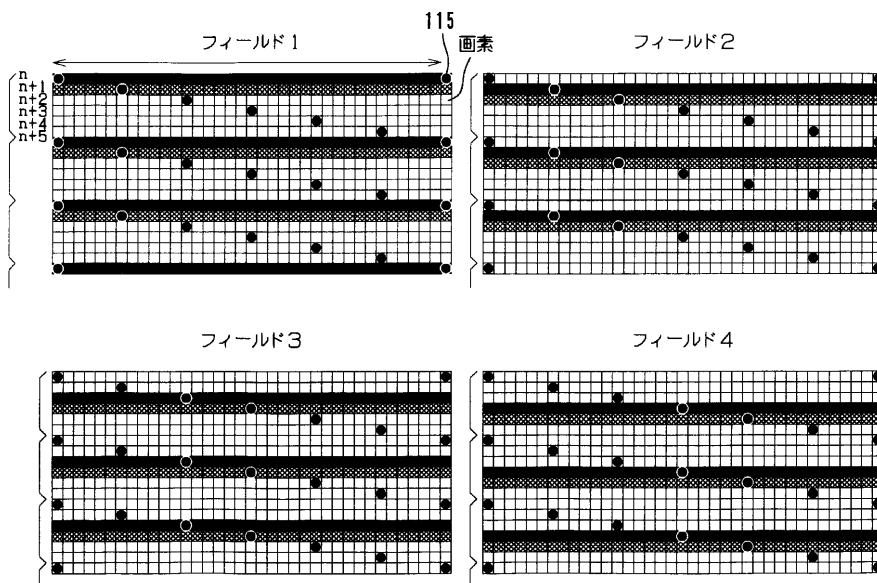
【図9】



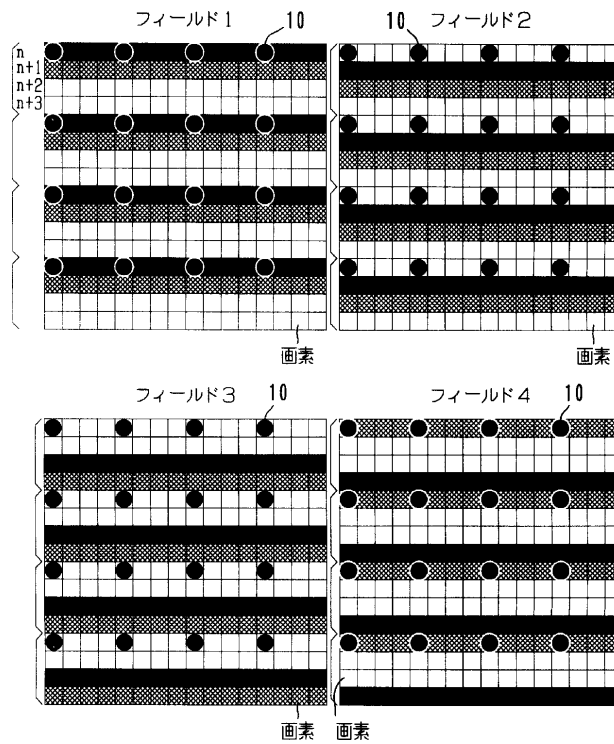
【図7】



【図8】



【図12】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコード [*] (参考)
G 0 9 G 3/20	6 8 0	G 0 9 G 3/20	6 8 0 H
3/36		3/36	

(72)発明者 白鳥 大樹
 大阪府大阪市中央区安土町二丁目3番13号
 大阪国際ビル ミノルタ株式会社内

Fターム(参考) 2H089 HA10 HA21 HA32 LA09 LA19
 QA16 RA12 SA15 TA07
 2H093 NA15 NA25 NA44 ND10 NF16
 5C006 AA22 AC24 AC29 BA11 BB08
 BB12 FA23 GA02 GA03
 5C080 AA10 BB05 CC03 DD06 EE29
 EE30 FF10 JJ02 JJ04 JJ06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002148655A	公开(公告)日	2002-05-22
申请号	JP2000338096	申请日	2000-11-06
[标]申请(专利权)人(译)	美能达株式会社		
申请(专利权)人(译)	美能达有限公司		
[标]发明人	将積直樹 山本淳史 白鳥大樹		
发明人	将積 直樹 山本 淳史 白鳥 大樹		
IPC分类号	G02F1/1347 G02F1/133 G02F1/1333 G09G3/20 G09G3/36		
FI分类号	G02F1/1347 G02F1/133.560 G02F1/1333 G09G3/20.611.E G09G3/20.622.N G09G3/20.680.H G09G3/36 G02F1/1339.500		
F-TERM分类号	2H089/HA10 2H089/HA21 2H089/HA32 2H089/LA09 2H089/LA19 2H089/QA16 2H089/RA12 2H089/SA15 2H089/TA07 2H093/NA15 2H093/NA25 2H093/NA44 2H093/ND10 2H093/NF16 5C006/AA22 5C006/AC24 5C006/AC29 5C006/BA11 5C006/BB08 5C006/BB12 5C006/FA23 5C006/GA02 5C006/GA03 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/EE29 5C080/EE30 5C080/FF10 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H189/AA32 2H189/AA33 2H189/AA34 2H189/CA36 2H189/DA04 2H189/DA07 2H189/DA31 2H189/DA48 2H189/EA03X 2H189/EA04X 2H189/FA07 2H189/FA09 2H189/HA16 2H189/JA04 2H189/JA15 2H189/LA08 2H189/NA02 2H193/ZA21 2H193/ZA36 2H193/ZE20 2H193/ZQ18 2H193/ZQ21		
外部链接	Espacenet		

摘要(译)

解决的问题：获得一种液晶显示装置，该液晶显示装置在通过隔行扫描来重写由具有存储特性的液晶制成的显示元件的屏幕时，能够抑制闪烁的发生并且使屏幕尽可能容易看清。液晶显示装置包括：液晶显示元件，其包括：具有以矩阵状排列的多个像素的液晶层；以及驱动单元，其将一帧划分为多个场以进行隔行扫描。由树脂制成的柱状结构115被夹持在夹持液晶层的一对基板之间，并且该柱状结构被布置为减小通过隔行扫描进行驱动期间场之间的亮度差异。即，柱状结构115被布置为使得在场1至4中的每一个中处于显示状态的扫描线的数量相同。

