

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-40510

(P2008-40510A)

(43) 公開日 平成20年2月21日(2008.2.21)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1345 (2006.01)	G02F 1/1345	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/36 (2006.01)	G09G 3/36	5C080
G09G 3/20 (2006.01)	G09G 3/20 680G	

審査請求 有 請求項の数 9 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2007-218787 (P2007-218787)
 (22) 出願日 平成19年8月24日 (2007. 8. 24)
 (62) 分割の表示 特願2002-196667 (P2002-196667) の分割
 原出願日 平成14年7月5日 (2002. 7. 5)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100103894
 弁理士 冢入 健
 (72) 発明者 北村 幸男
 熊本県合志市御代志997番地 株式会社
 アドバンスト・ディスプレイ内
 (72) 発明者 池本 哲也
 熊本県合志市御代志997番地 株式会社
 アドバンスト・ディスプレイ内
 Fターム(参考) 2H092 GA29 GA32 GA40 GA60 GA61
 JA24 JB22 JB31 NA25 PA06
 2H093 NA16 NC03 NC05 NC09 NC11
 NC16 NC34 ND42 ND52 NE07
 最終頁に続く

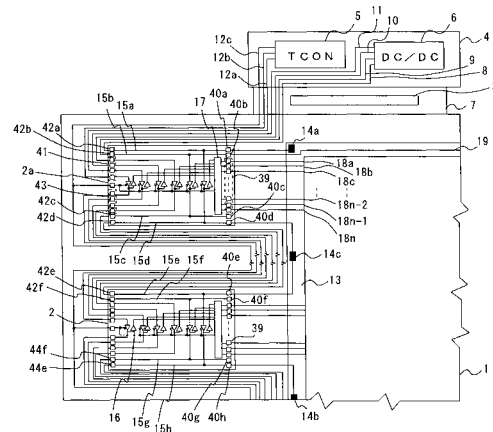
(54) 【発明の名称】 液晶表示装置及びその駆動回路

(57) 【要約】

【課題】 ガラス基板上の配線を単層構造にして、製造工程を簡略化することができる駆動回路及び液晶表示装置を提供すること。

【解決手段】 本発明にかかる液晶表示装置は、列状に配置されたLCD用出力端子39を介して表示領域に対向する第1の辺から各々対応する複数のゲート配線18にゲート走査電圧に出力する。ゲートOFFレベル電圧は、ゲートドライバIC2、2a内に配設された端子ダミー配線15と、この配線に接続されたゲートドライバIC2、2aの間の縦続接続配線を介して伝搬される。さらに、ゲートOFFレベル電圧は、端子ダミー配線15に接続され第1の辺の端部に配設されたLCD用ダミー出力端子40b、40cとゲートダミー配線19間の接続配線を經由してゲートダミー配線19に印加される。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

液晶層を挟持して対向する第 1 の基板および第 2 の基板と、
 前記第 2 の基板に直交して設けられた複数のゲート配線及びソース配線と、
 前記ゲート配線及び前記ソース配線の交差点に設けられた複数のスイッチング素子と、
 該スイッチング素子に接続される複数の画素電極と、
 前記画素電極に対向して配置された対向電極と、
 前記複数の画素電極で構成された表示領域の周辺端部に配置されたゲートダミー配線と
 を備え、

走査電圧を生成する電圧生成手段と、

前記走査電圧と走査信号を入力して、ゲート走査電圧を前記複数のゲート配線に供給する複数の駆動回路をさらに備えるとともに、

前記走査電圧及び走査信号が前記駆動回路内に配設された内部配線を経由して縦続接続され、前記複数の駆動回路間を伝搬される液晶表示装置であって、

前記複数の駆動回路は四角形の外形を持ち、前記ゲート走査電圧の出力は列状に配置された第 1 の LCD 用出力端子を介して表示領域に対向する第 1 の辺から各々対応する前記複数のゲート配線に接続され、

前記電圧生成手段にて生成されたゲート OFF レベル電圧は、前記駆動回路内に配設された端子ダミー配線と、この配線に接続された前記駆動回路の間の縦続接続配線を経由して伝搬され、

さらに前記端子ダミー配線に接続された第 2 の LCD 用出力端子が前記第 1 の辺の端部に配設され、

前記ゲート OFF レベル電圧は、前記第 2 の LCD 用出力端子と前記ゲートダミー配線間の接続配線を経由して前記ゲートダミー配線に印加され、

前記接続配線と前記第 1 の LCD 用出力端子と前記ゲート配線間の配線とが前記第 2 の基板上において交差することなく配設されていることを特徴とする液晶表示装置。

【請求項 2】

前記駆動回路内に配設された前記内部配線は、双方向バッファを介して配線され、前記走査信号が前記双方向バッファを経由して縦続接続され、前記複数の駆動回路間を伝搬されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

請求項 1 又は 2 に記載の液晶表示装置であって前記駆動回路が第 2 の基板上に設けられている COG (Chip On Glass) 方式の液晶表示装置。

【請求項 4】

請求項 1 又は 2 に記載の液晶表示装置であって前記駆動回路がフィルム上に設けられている COF (Chip On Film) 方式の液晶表示装置。

【請求項 5】

液晶パネルに平行に配置された複数のゲート配線の各々にゲート走査電圧を供給する駆動回路であって、

前記ゲート走査電圧を生成するための走査信号を入力する複数の走査信号用入力端子と、

前記走査信号用入力端子に入力された信号に基づき前記ゲート走査電圧を生成する走査電圧生成手段と、

該走査電圧生成手段により生成されたゲート走査電圧をゲート配線に出力する走査電圧用出力端子と、

前記走査信号を異なる駆動回路に出力する駆動回路用出力端子と、

前記走査信号とは異なる信号を入力するダミースルー配線用入力端子と、

該ダミースルー配線用入力端子より入力された信号を伝達するダミースルー配線と、

該ダミースルー配線により伝達された信号を出力するダミー配線用出力端子を備え、

該ダミー配線用出力端子を前記走査電圧用出力端子が列状に配置された辺と同一辺の端

10

20

30

40

50

部に配置し、前記ダミー配線用入力端子を当該一辺とは反対側の端部に配置したことを特徴とする駆動回路。

【請求項 6】

前記ダミー配線用出力端子が対向電極に電位を供給するトランスファ電極に接続されたことを特徴とする請求項 5 に記載の駆動回路。

【請求項 7】

前記ダミー配線用出力端子がゲートダミー配線に接続されたことを特徴とする請求項 5 または 6 に記載の駆動回路。

【請求項 8】

液晶パネルに平行に配置された複数のソース配線の各々に駆動信号を供給する駆動回路であって、

前記駆動信号を生成するための信号を入力する複数の駆動信号用入力端子と、

前記駆動信号用入力端子に入力された信号に基づき駆動信号を生成する駆動信号生成手段と、

前記駆動信号生成手段により生成された駆動信号をソース配線に出力する駆動信号用出力端子と、

前記駆動信号を異なる駆動回路に出力する駆動回路用出力端子と、

前記駆動信号とは異なる信号を入力するダミー配線用入力端子と、

該ダミー配線用入力端子より入力された信号を伝達するダミー配線と、

該ダミー配線により伝達された信号を出力するダミー配線用出力端子を備え、

該ダミー配線用出力端子を前記駆動回路用出力端子が列状に配置された辺と同一辺の端部に配置し、前記ダミー配線用入力端子を当該一辺とは反対側の端部に配置したことを特徴とする駆動回路。

【請求項 9】

前記駆動信号用入力端子が双方向バッファに接続され、前記駆動信号が当該双方向バッファを介し前記駆動回路用出力端子及び前記ソース配線に前記駆動信号を出力する回路に供給される請求項 8 に記載の駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス型の液晶表示装置に関し、さらに薄膜トランジスタの駆動回路に関する。

【背景技術】

【0002】

通常、液晶表示装置は液晶層を挟持する対向する 2 枚の基板からなる液晶パネルを備えている。その一方の基板はマトリクス状にスイッチング素子として薄膜トランジスタ (TFT) を備え、その TFT に画素電極が接続された TFT アレイ基板であり、もう一方の基板は RGB の着色層及び ITO 等の透明性導電膜からなる対向電極 (透明電極) を有するカラーフィルタ基板 (CF 基板) である。この画素電極と対向電極の電位差によって液晶層が配向され、各色を表示する。このような液晶表示装置が例えば特許文献 1、特許文献 2 に開示されている。

【0003】

従来、液晶表示装置の駆動電圧供給方法について図 5 を用いて説明する。図 5 に一般的な TFT を用いた液晶表示装置 (LCD) の構成を示す。1 は液晶パネル、2 はゲートドライバ IC、3 はソースドライバ IC、5 はタイミングコントローラ (以下、TC ON と称す)、6 は DC / DC 部、18 はゲート配線、19 はゲートダミー配線、20 はソース配線、21 はソースダミー配線、22 はゲート第一ライン TFT、23 はゲート第二ライン TFT、24 はゲート第一ライン TFT の画素電極、25 はゲート第二ライン TFT の画素電極、26 は液晶層、27 は共通電極、28 はゲート電極、29 はソース電極、30 はドレイン電極、31 は保持容量を示している。ここで数字の後ろに付した a ~ n までの

10

20

30

40

50

符号は複数ある配線、電極等の個々の配線、電極等を示している。

【0004】

液晶パネル1は略垂直に配置された複数のゲート配線18a~nと複数のソース配線20a~nを備えている。またゲート配線18とソース配線20の本数は同じa~nで示しているが、同一の本数に限られるものではない。互いにマトリクス状に交差するゲート配線18とソース配線20の交点にTFT22、23が形成されている。このTFT22、23のうち一番上のゲート配線18aに対応して形成されたTFTをゲート第一ラインTFT22、二番目のゲート配線に対応して形成されたTFTをゲート第二ラインTFT23とする。そしてさらにそれぞれのソース配線20a~nに対応してそれぞれゲート第一ラインTFT22a~n、ゲート第二ラインTFT23a~nとする。さらにゲート第一ラインTFT22a~nに対応してゲート第一ラインTFTの画素電極24a~n、ゲート第二ラインTFT23a~nに対応してゲート第二ラインTFTの画素電極25a~nが形成される。各画素はこれらの各画素電極24、25と共通電極27(COM)とその間に挟まれた液晶層26とから構成される。

10

【0005】

各TFT22a~n、23a~nのゲート電極28は対応するゲート配線18に、ソース電極29はソース配線20に、ドレイン電極31は画素電極24、25にそれぞれ接続されている。

【0006】

さらにゲート配線18には垂直走査に従ってTFTのゲートをONさせるゲートドライバIC2が、ソース配線には表示画素データを液晶駆動電圧に変換するソースドライバIC3が設けられている。そしてゲートドライバIC2及びソースドライバIC3はタイミングを制御するTCON5によって制御される。

20

【0007】

次に図6を用いて図5に示した液晶表示装置の信号の動作の概略について説明をする。図6は液晶表示装置の駆動タイミングチャートである。

【0008】

まずソースドライバIC3はTCON5から供給される表示データを1ゲート配線分(例えば、18a)サンプリングし保持する。この表示データは1ゲート配線分の各々のTFT素子に供給されるため、図6に示すように1~n個分保持される。

30

【0009】

ゲート配線18aの表示データがソースドライバIC3に保持された後、TCON5によってシフト開始信号が出力され、そしてVDDG電圧が供給される。これによりゲート配線18aに接続されている全てのゲート第一ラインTFT22a~nのゲート電極にOFFレベル(以下、VEEG電圧とする)からONレベル(以下、VDDG電圧とする)へ電圧が印加されゲートがONされる。

【0010】

その後、ゲートがONされることでソースドライバIC3に保持されている表示データが出力され、全てのソース配線20a~nに先ほどサンプリングした表示データに応じた液晶駆動電圧を供給する。ゲート電極28がONされているゲート第一ラインTFT22a~nのソース電極29を介してドレイン電極30及びゲート第一ラインTFTの画素電極24に電圧が供給され、液晶層26に電圧を印加する。

40

【0011】

上記動作の中でソースドライバIC3がサンプリングした表示データを液晶駆動電圧に変換した後、ソースドライバIC3はTCON5からのサンプリング開始信号によって、次のゲート配線分(例えば、18b)の表示データのサンプリングを開始する。上記の動作を各ゲート配線について繰り返すことにより、コンピュータ等の信号源からの表示データを良好に表示することができる。

【0012】

図7を用いて従来のTFT液晶パネルでのダミー配線への電圧供給方法を説明する。図

50

7は液晶パネルのTFTアレイ基板側の構成を示す平面図である。図5で付した符号と同一の符号は同じ構成を示すので説明を省略する。33はFPC(Flexible Printed Circuit)、4はソースバス基板、7はTCP(Tape Carrier Package)、8はVCOM、9はVEEG、19はゲートダミー配線、21はソースダミー配線、32はゲートバス基板である。ここでTFTの構成は図5と同一なので省略している。

【0013】

液晶パネル1の表示領域周辺端部にはパターンの繰り返しの特異性により、表示が不均一になるのを防ぐためにダミー画素(図示せず)を備えている。該ダミー画素の表示を行うために表示領域周辺端部にはゲートダミー配線19及びソースダミー配線21が設けられている。DC/DC部6で生成されたVCOM電圧がソースバス基板4及びTCP7に設けられたVCOM8からソースダミー配線21に供給される。

10

【0014】

同様にDC/DC部6で生成されたVEEG電圧がソースバス基板4、FPC33、TCP7、ゲートバス基板に設けられたVEEG9からゲートダミー配線19に供給される。これによりダミー画素に信号が供給される。

【0015】

次に図8、図9を用いて従来の液晶パネルの構成を説明する。図8は液晶パネルのCF基板側の構成を示す平面図である。図9は液晶パネルの断面図である。図5で付した符号と同一の符号は同じ構成を示すので説明を省略する。13は対向電極、14はトランスファー電極、34はカラーフィルタ、35はカラーフィルタ基板、36はガラス基板、37は導体パターン、38はTFTアレイ基板である。

20

【0016】

RGBの着色層及びブラックマトリクス(BM)からなるカラーフィルタ34とITOなどの透明性導電膜からなる対向電極13で構成されるカラーフィルタ基板35にVCOM電圧を供給するために、ガラス基板36上に導体パターン37が配置されたTFTアレイ基板38上に導電性ペースト等からなるトランスファー電極14を塗布する。これにより対向電極13とTFTアレイ基板38の導体パターン37が電氣的に接続される。

【0017】

DC/DC部6により生成されたVCOM電圧はTFTアレイ基板38のTCP及びトランスファー電極14を介して対向電極13に供給される。これによりTFTアレイ基板38の導体パターン37中に設けられている画素電極と対向電極13に電位差が生じ液晶層が配向されることになる。

30

【0018】

上述の液晶表示装置の構成部品点数を少なくするために、FPCに設けられている配線をガラス基板上に配置することも可能である。この液晶パネルの構成について図10を用いて説明する。ここで図5、図7、図8、図9で付した符号と同一の符号は同じ構成を示すため説明を省略する。またTFTアレイ基板内のTFTの構成は図5と同一なので図示を省略する。12は走査信号(ゲート信号ともいう)を供給する走査信号配線、10はVDDG、11はVDD、17はドライバIC内部回路、39はLCD用出力端子、41はドライバIC用入力端子、43はドライバIC用出力端子である。ここでは信号供給用の配線、端子等を詳細に説明するために拡大して図示している。

40

【0019】

ゲートドライバIC2へ入力する走査信号配線12、走査電圧(VCOM電圧、VEEG電圧、VDDG電圧、VDD電圧)のドライバIC用入力端子41とドライバIC用出力端子43がそれぞれゲートドライバIC上の中心に対して対称に設けており鏡像配置(ミラー状配置)をしている。LCD用出力端子39はそれぞれのゲート配線18a~nに対応しており、一列に設けられている。またVCOM8は基板上に設けられたトランスファー電極14に接続されている。このDC/DC部6で生成されたVCOM電圧はトランスファー電極14を介して対向電極13に供給される。またその他の走査電圧、走査信

50

号も T F T アレイ基板上に設けられた信号配線（走査信号配線 1 2、V E E G 9、V D D G 1 0、V D D D 1 1）を經由してゲートドライバ I C 2 に供給される。これにより F P C を用いることなく液晶パネルを製造することができる。

【 0 0 2 0 】

さらに部品点数を減らすために信号供給用のゲートバス基板 3 2 を無くし、ゲートドライバ I C 2、信号配線、入出力端子を T F T アレイ基板上に設ける C O G 方式（C h i p O n G l a s s）の液晶表示装置が用いられるようになっている。さらに液晶パネルの大画面化、高精細化のために対向電極 1 3 のインピーダンスを下げる必要がある。しかし従来の液晶表示装置においては対向電極 1 3 のインピーダンスを抑制する方法がなかった。

10

【 0 0 2 1 】

この C O G 方式の液晶表示装置の構成について図 1 1 を用いて説明する。ここで図 5、図 7、図 8、図 1 0 で付した符号と同じ符号は同じ構成を示すので説明を省略する。基本的な構成は図 1 0 の液晶パネルと相違なく、ドライバ I C 用入力端子 4 1 とドライバ I C 用出力端子 4 3 がミラー状に配置されている。この配線、端子等の構成を詳細に説明するために拡大して図示している。L C D 用出力端子 3 9 はそれぞれのゲート配線 1 8 に対応して設けられている。しかしゲートドライバ I C 2、ドライバ I C 内部回路 1 7、各種配線 8 ~ 1 2 及びドライバ I C 用入力端子 4 1、L C D 用出力端子 3 9 等が全て T F T アレイ基板上に設けられている点で異なる。

【 0 0 2 2 】

図 1 1 に示す構成の液晶パネル 1 ではトランスファー電極 1 4 c に配線（V C O M 8）を接続しようとする他の配線と交差してしまいガラス基板上の配線が単層で引き回せない。またトランスファー電極 1 4 a に配線を接続する際も、他の配線と交差してしまい単層で配線が引き回せなかった。従ってガラス基板上の信号配線等を積層で形成する必要があり、製造工程が増えてしまうという問題点があった。さらには積層した箇所配線の断線が生じやすくなるという問題点もあった。

20

【 0 0 2 3 】

また大画面の液晶パネルにおいてはガラス基板上の配線長が長くなってしまふ。配線自体の抵抗値を下げることは困難であり、電圧供給側からより遠くなるに従って、インピーダンスの影響により電圧、信号に歪みが生じる。これにより表示特性が劣化や表示不良が発生するといった問題点が生じていた。上記の対策としてはパターン幅を広くする等の方法があるが表示領域周辺の額縁部が大きくなるという問題点があった。

30

【特許文献 1】特開 2 0 0 1 - 1 8 8 2 4 6 号公報

【特許文献 2】特開平 1 1 - 3 5 2 5 1 6 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 2 4 】

このように、従来の C O G 方式やバス基板を無くしガラス基板の上にて走査電圧、信号を供給するような構造をとる液晶パネル 1 においてはガラス基板上の配線が積層構造になるという問題点があった。また配線が長くなった場合に表示不良が発生するといった問題点があった。

40

【 0 0 2 5 】

本発明は、このような問題点を解決するためになされたもので、ガラス基板上の配線を単層構造にして、製造工程を簡略化することができる駆動回路及び液晶表示装置を提供することを第 1 の目的とする。また配線長が長くなることによる表示特性の劣化を抑制することができる駆動回路及び液晶表示装置を提供することを第 2 の目的とする。

【課題を解決するための手段】

【 0 0 2 6 】

本発明にかかる液晶表示装置は、液晶層を挟持して対向する第 1 の基板（例えば、本実施の形態におけるカラーフィルタ基板 3 5）および第 2 の基板（例えば、本実施の形態に

50

おけるTFTアレイ基板38)と、前記第2の基板に直交して設けられた複数のゲート配線(例えば、本実施の形態におけるゲート配線18)及びソース配線(例えば、本実施の形態におけるソース配線20)と、前記ゲート配線及び前記ソース配線の交差点に設けられた複数のスイッチング素子(例えば、本実施の形態におけるゲート第一ラインTFT22、ゲート第二ラインTFT23)と、該スイッチング素子に接続される複数の画素電極(例えば、本実施の形態におけるゲート第一ラインTFTの画素電極24、ゲート第二ラインTFTの画素電極25)と、前記画素電極に対向して配置された対向電極(例えば、本実施の形態における対向電極13)と、前記複数の画素電極で構成された表示領域の周辺端部に配置されたゲートダミー配線(例えば、本実施の形態におけるゲートダミー配線19)とを備え、走査電圧(例えば、本実施の形態におけるVEEG9、VDDG10、VDD11)を生成する電圧生成手段(例えば、本実施の形態におけるDC/DC部6)と、前記走査電圧と走査信号を入力して、ゲート走査電圧(例えば、本実施の形態におけるゲートドライバIC2の出力)を前記複数のゲート配線に供給する複数の駆動回路(例えば、本実施の形態におけるゲートドライバIC2、2a)をさらに備えている。そして、前記走査電圧及び走査信号が前記駆動回路内に配設された内部配線を経由して縦続接続され、前記複数の駆動回路間を伝搬される液晶表示装置であって、前記複数の駆動回路は四角形の外形を持ち、前記ゲート走査電圧の出力は列状に配置された第1のLCD用出力端子(例えば、本実施の形態におけるLCD用出力端子39)を介して表示領域に対向する第1の辺から各々対応する前記複数のゲート配線に接続され、前記電圧生成手段にて生成されたゲートOFFレベル電圧は、前記駆動回路内に配設された端子ダミー配線(例えば、本実施の形態における端子ダミー配線15)と、この配線に接続された前記駆動回路の間の縦続接続配線を経由して伝搬され、さらに前記端子ダミー配線に接続された第2のLCD用出力端子(例えば、本実施の形態におけるLCD用出力端子40b、40c)が前記第1の辺の端部に配設され、前記ゲートOFFレベル電圧は、前記第2のLCD用出力端子と前記ゲートダミー配線間の接続配線を経由して前記ゲートダミー配線に印加され、前記接続配線と前記第1のLCD用出力端子と前記ゲート配線間の配線とが前記第2の基板上において交差することなく配設されていることを特徴とするものである。これによりゲートダミー配線が他の配線と交差することなく、ガラス基板上の駆動回路用配線を単層構造にすることができる。

10

20

30

【0027】

上述の液晶表示装置において、前記駆動回路内に配設された前記内部配線は、双方向バッファを介して配線され、前記走査信号が前記双方向バッファを経由して縦続接続され、前記複数の駆動回路間を伝搬されていてもよい。これにより配線長が長くなることによる表示特性の劣化を抑制することができる。

【0028】

上述の液晶表示装置は前記駆動回路が第2の基板上に設けられているCOG(Chip On Glass)方式の液晶表示装置に対して用いることができる。

【0029】

上述の液晶表示装置であって前記駆動回路がフィルム上に設けられているCOF(Chip On Film)方式の液晶表示装置に対して用いることも可能である。

40

【0030】

本発明にかかる駆動回路は、液晶パネルに平行に配置された複数のゲート配線(例えば、本実施の形態におけるゲート配線18)の各々にゲート走査電圧(例えば、本実施の形態におけるゲートドライバIC2の出力)を供給する駆動回路(例えば、本実施の形態におけるゲートドライバIC2、2a)であって、前記ゲート走査電圧を生成するための走査信号を入力する複数の走査信号用入力端子(例えば、本実施の形態におけるドライバIC用入力端子41)と、前記走査信号用入力端子に入力された信号に基づき前記ゲート走査電圧を生成する走査電圧生成手段(例えば、本実施の形態におけるドライバIC内部回路17)と、該走査電圧生成手段により生成されたゲート走査電圧をゲート配線に出力する走査電圧用出力端子(例えば、本実施の形態におけるLCD用出力端子39)と、前記

50

走査信号を異なる駆動回路に出力する駆動回路用出力端子（例えば、本実施の形態におけるドライバIC用出力端子43）と、前記走査信号とは異なる信号を入力するダミー配線用入力端子（例えば、本実施の形態におけるドライバIC用ダミー入力端子42）と、該ダミー配線用入力端子より入力された信号を伝達するダミー配線（例えば、本実施の形態における端子ダミー配線15）と、該ダミー配線により伝達された信号を出力するダミー配線用出力端子（例えば、本実施の形態におけるLCD用ダミー出力端子40）と、備え、該ダミー配線用出力端子を前記走査電圧用出力端子が列状に配置された辺と同一辺の端部に配置し、前記ダミー配線用入力端子を当該一辺とは反対側の端部に配置したことを特徴とするものである。これによりガラス基板上の配線を単層構造にすることができる。

10

【0031】

上述の駆動回路において、前記ダミー配線用出力端子は対向電極に電位を供給するトランスファ電極に接続されたことが望ましい。これにより、ガラス基板上の配線を単層構造にすることができる。

また、上述の駆動回路の別の局面において、前記ダミー配線用出力端子はゲートダミー配線に接続されたことが望ましい。これにより、ガラス基板上の配線を単層構造にすることができる。

【0032】

本発明にかかる別の局面の駆動回路は液晶パネルに平行に配置された複数のソース配線（例えば、本実施の形態におけるソース配線20）の各々に駆動信号（ソース信号）を供給する駆動回路（例えば、本実施の形態におけるソースドライバIC3）であって、前記駆動信号を生成するための信号を入力する複数の駆動信号用入力端子と、前記駆動信号用入力端子に入力された信号に基づき駆動信号を生成する駆動信号生成手段と、前記駆動信号生成手段により生成された駆動信号を出力する駆動信号用出力端子と、前記駆動信号を異なる駆動回路に出力する駆動回路用出力端子と、前記駆動信号とは異なる信号を入力する独立のダミー配線用入力端子と、（例えば、本実施の形態におけるVEEG9、VDDG10、VDDD11）該ダミー配線用入力端子より入力された信号を伝達するダミー配線と、該ダミー配線により伝達された出力するダミー配線用出力端子を備え、該ダミー配線用出力端子を前記駆動回路用出力端子が列状に配置された辺と同一辺の端部に配置し、前記ダミー配線用入力端子を当該一辺とは反対側の端部に配置したことを特徴としたものである。これによりガラス基板上の配線を単層構造にすることができる。

20

30

【0033】

さらに上述の駆動回路において、前記駆動信号用入力端子が双方向バッファに接続され、前記駆動信号が当該双方向バッファを介し前記駆動回路用出力端子及び前記ソース配線に前記駆動信号を出力する回路に供給されることが望ましい。これにより配線長が長くなることによる表示特性の劣化を抑制することができる。

【発明の効果】

【0034】

本発明によれば、ガラス基板上の配線を単層構造にして、製造工程が簡略化された駆動回路及び液晶表示装置を提供することができる。さらに配線長が長くなることによる表示特性の劣化が抑制された駆動回路及び液晶表示装置を提供することができる。

40

【発明を実施するための最良の形態】

【0035】

本発明の実施の形態1.

本発明にかかる液晶パネルの構造について図1、図2を用いて説明する。図1は液晶表示装置の概略を示す外観図である。図2は液晶パネルの構成を示す平面図であり、特にゲートドライバICの配線、端子の周辺を拡大し詳細に図示している。ここで1は液晶パネル、2はゲートドライバIC、3はソースドライバIC、4はソースバス基板、5はタイミングコントローラ（以下、TCONと称す）、6はDC/DC部、7はTCP（Tap

50

e Carrier Package)、8はVCOM、9はVEEG、10はVDDG、11はVDD、12は走査信号配線、13は対向電極、14はトランスファー電極、15は端子ダミー配線、16は双方向バッファ、17はドライバIC内部回路、18はゲート配線、19はゲートダミー配線、39はLCD用出力端子、40はLCD用ダミー出力端子、41はドライバIC用入力端子、42a、42bはドライバIC用ダミー入力端子、43はドライバIC用出力端子、42c、42dはドライバIC用ダミー出力端子である。数字の後ろのa～nは複数ある構成物(配線、端子等)の個々の構成物を示している。

【0036】

図1はゲートドライバIC2が液晶パネル1上に設けられたCOG方式の液晶表示装置を示している。ここでTFTアレイ基板の構成は図5と同一なので省略する。また走査信号等を供給するタイミングも図6と同様なので説明を省略する。

10

【0037】

図2に示すようにソースバス基板4上に設けられたTCON5、DC/DC部6とゲートドライバIC2aに設けられたドライバIC用入力端子41が配線10、11、12によって接続されている。走査信号配線12はソースバス基板4、TCP7、TFTアレイ基板を通過してゲートドライバIC2a上のドライバIC用入力端子41に接続される。そしてドライバIC用入力端子41は双方向バッファ16と接続されている。双方向バッファ16からの配線の一方はドライバIC用出力端子43と電気的に接続されている。もう一方の配線はドライバIC内部回路17と接続される。そして表示領域側に設けられたLCD用出力端子39を介してゲート配線18にゲート電圧等が供給される。このドライバIC用入力端子41とドライバIC用出力端子43はゲートドライバIC2a上の表示領域の反対側に一列に設けられている。

20

【0038】

さらにこのドライバIC用入力端子41とドライバIC用出力端子43は対称に設けられており、ゲートドライバIC2a上でドライバIC用入力端子41とドライバIC用出力端子43がミラー状の配置となっている。すなわちドライバIC用入力端子41a及びドライバIC用出力端子43aが外側に設けられており、ドライバIC用入力端子41及びドライバIC用出力端子43のアルファベットが外側から順に入出力端子ともb、c、dの順になっている(図示せず)。そして、ドライバIC用出力端子43は隣接するゲートドライバIC2のドライバIC用入力端子41と接続されている。また同様にドライバIC用ダミー入力端子42c、42dは隣接するゲートドライバIC2のドライバIC用ダミー入力端子42e、42fと接続されている。さらにドライバIC用入力端子41とドライバIC用出力端子43で同一のアルファベットの入出力端子が双方向バッファ16を介して接続される。このような構成を繰り返し、全ゲート配線18に対応するようにLCD用出力端子39を設ける。これにより、各配線を重ねることなく、各ゲート配線18に走査信号を供給することができる。

30

【0039】

本実施の形態1にかかる液晶表示装置の配線等の配置は図11で示した従来のCOG方式の液晶表示装置と異なる点について図2を用いて説明する。ゲートドライバIC2の表示領域と反対側にドライバIC用ダミー入力端子42a、42b及びドライバIC用ダミー出力端子42c、42dがドライバIC用入力端子41及びドライバIC用出力端子43の外側にそれぞれ2個ずつ設けられている。またドライバIC2の表示領域側にLCD用ダミー出力端子40がLCD用出力端子39の両端に2個ずつ設けられている。VCOM8及びVEEG9はゲートドライバIC2上のドライバIC用ダミー入力端子42a、42bに接続される。その同一のアルファベットのドライバIC用ダミー入力端子42a、42bとLCD用ダミー出力端子40a、40bが同じアルファベットの端子ダミー配線15a、15bによりそれぞれ電気的に接続されている。その端子ダミー配線15aは途中で二つに分かれておりゲートドライバIC2上に設けられている端子ダミー配線15dと双方向バッファ16を介して接続されている。そしてこの端子ダミー配線15dはド

40

50

ライバIC用ダミー出力端子42dとLCD用ダミー出力端子40dを電氣的に接続している。同様に端子ダミー配線15bは双方向バッファ16を介して端子ダミー配線15cと接続されている。そしてこの端子ダミー配線15cはドライバIC用ダミー出力端子42cとLCD用ダミー出力端子40cを接続している。

【0040】

また端子ダミー配線15a、15dに対応するLCD用ダミー出力端子40a、40dからの配線はそれぞれトランスファ電極14a、14cに接続している。これによりVCOM電圧がドライバIC用ダミー入力端子42a及びLCD用ダミー出力端子40aをスルートランスファ電極14aに供給される。端子ダミー配線15bに対応するLCD用ダミー出力端子40bはゲートダミー配線19と接続されている。これによりVEEG電圧がドライバIC用ダミー入力端子42b及びLCD用ダミー出力端子40bをスルーゲートダミー配線19に供給される。LCD用ダミー出力端子40及びドライバIC用ダミー入力端子42a、42bをLCD用出力端子39及びドライバIC用入力端子41の外側にそれぞれ2個ずつ設けることによりガラス基板上でそれぞれの配線が交差することなく、単層構造でLCD用駆動配線を製造することができる。これにより製造工程を簡略化することができ、製造コストを低減することができる。

10

【0041】

さらにゲートドライバIC2上のドライバIC用入力端子41とLCD用出力端子39の間に双方向バッファ16が設けられている。このため、ゲートドライバIC間のガラス上配線のインピーダンスのみの影響を考慮して、ガラス上配線を設計することができる。これにより大画面化によって長くなった配線のインピーダンスの影響を低減することができ、表示特性の劣化や表示不良の発生を抑制することが可能となる。

20

【0042】

本発明の実施の形態2。

本発明の実施の形態2にかかる液晶表示装置の構成について図3を用いて説明する。図3は液晶表示パネルの構成を示す平面図であり、特にゲートドライバIC2の配線、端子を拡大し詳細に図示している。図1、図2で付した符号と同一の符号は同じ構成を示すため説明を省略する。

【0043】

本実施の形態2では配線、端子等の配置は図1に示した実施の形態1と同一である。しかし本実施の形態2ではゲートドライバIC2がガラス基板上ではなくFPC上に設けられている点が図2で示した実施の形態1と異なる。従ってFPC上に配線、ドライバIC用入力端子41、LCD用出力端子39が設けられているCOF(Chip On Film)方式となる。

30

【0044】

実施の形態1と同様にドライバIC用ダミー入力端子42a、42b、LCD用ダミー出力端子40がそれぞれドライバIC用入力端子41、LCD用出力端子39の外側に2個ずつ設けられている。これによりCOF方式のガラス基板上でも配線が交差することなく、単層構造でLCD駆動用配線を製造することができる。

【0045】

またドライバIC用ダミー入力端子42a、42bとLCD用ダミー出力端子40c、40dが双方向バッファを介して電氣的に接続されている。これにより大画面化によって長くなった配線のインピーダンスの影響を低減することができ、表示特性の劣化や表示不良の発生を抑制することが可能となる。

40

【0046】

またこの構成はCOF方式に限らず、ゲートバス基板32をなくしガラス基板上に配線を設けて走査電圧、走査信号を供給する液晶パネルに対して用いることが可能である。

【0047】

その他の実施の形態。

本発明のその他の実施の形態にかかる液晶表示装置の構成の一例について図3を用いて

50

説明する。図4は液晶表示パネルの構成を示す平面図であり、特にゲートドライバICの配線、端子等を拡大し詳細に図示している。図1、図2で付した符号と同一の符号は同じ構成を示すため説明を省略する。

【0048】

本実施の形態ではゲートドライバIC上の配線、端子等の配置は図1に示した実施の形態1と同一である。しかし本実施の形態ではソースドライバICがガラス基板上に設けられている点が図1で示した実施の形態1と異なる。

【0049】

このようなTCPを用いていない構成のCOG方式の液晶表示装置においても、ゲートドライバIC上の配線、入出力端子、ドライバIC内部回路及び双方向バッファ等を図2で示した配置と同様の配置にすれば、ガラス基板上でも配線が交差することなく、単層構造でLCD用駆動配線を製造することができる。さらに大画面化によって長くなった配線のインピーダンスの影響を低減することができ、表示特性の劣化や表示不良の発生を抑制することが可能となる。

10

【0050】

また同様に実施の形態2で示したCOF方式の液晶表示装置においても同様にソースドライバICをガラス基板上に設けてもよい。このような構成でも同様の効果を得ることができる。

【0051】

本発明はゲートドライバIC上にトランスファー電極及び端子ダミー配線用のダミー入出力端子を設けるものであり、上述の実施の形態で図示した構成に限られるではない。さらにゲートドライバIC上の入出力端子間に双方向バッファを設けることにより表示特性の劣化や表示不良の発生を抑制することが可能となる。

20

例えばCOP(Chip On Plastic)方式やCOB(Chip On Board)方式の液晶表示装置に対しても用いることができる。

【0052】

また本発明にかかる駆動回路の配置はゲートドライバICのみではなく、ソースドライバICに適用しても、同様の効果を得ることができる。

【図面の簡単な説明】

【0053】

30

【図1】本発明にかかる液晶表示装置の液晶パネルの外観を示した平面図である。

【図2】本発明の実施の形態1にかかる液晶パネルの構成を示す平面図である。

【図3】本発明の実施の形態2にかかる液晶パネルの構成を示す平面図である。

【図4】本発明のその他の実施の形態にかかる液晶パネルの構成を示す平面図である。

【図5】液晶パネルの液晶パネルの構成を示す平面図である。

【図6】液晶表示装置の動作を説明するタイミングチャートである。

【図7】従来の液晶パネルのTF Tアレイ基板側の構成を示す平面図である。

【図8】従来の液晶パネルのカラーフィルタ基板側の構成を示す平面図である。

【図9】従来の液晶パネルの構成を示す断面図である。

【図10】従来の液晶パネルの構成を示す平面図である。

40

【図11】従来の液晶パネルの構成を示す平面図である。

【符号の説明】

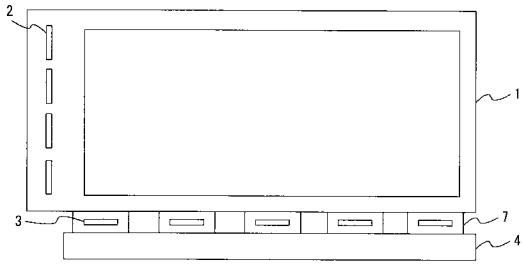
【0054】

- 1 液晶パネル
- 2 ゲートドライバIC
- 3 ソースドライバIC
- 4 ソースバ基板
- 5 タイミングコントローラ(TCON)
- 6 DC/DC部
- 7 TCP

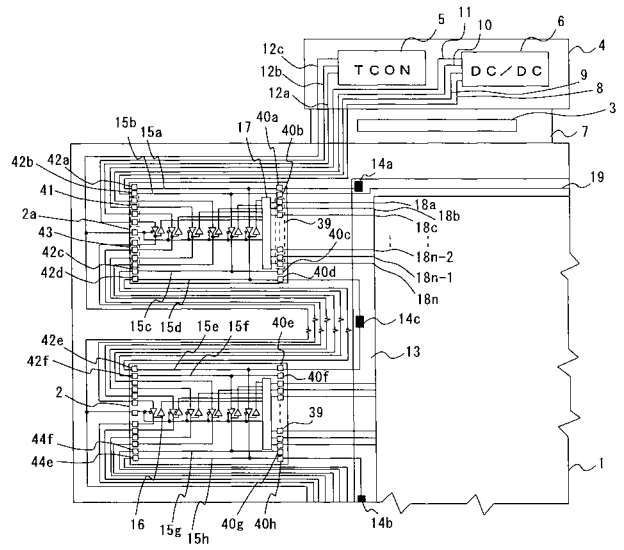
50

8	VCOM	
9	VEEG	
10	VDDG	
11	VDDD	
12	走査信号配線	
13	対向電極	
14	トランスファ－電極	
15	端子ダミー配線	
16	双方向バッファ	
17	ドライバIC内部回路	10
18	ゲート配線	
19	ゲートダミー配線	
20	ソース配線	
21	ソースダミー配線	
22	ゲート第一ラインTFT	
23	ゲート第二ラインTFT	
24	ゲート第一ラインTFTの画素電極	
25	ゲート第二ラインTFTの画素電極	
26	液晶層	
27	共通電極	20
28	ゲート電極	
29	ソース電極	
30	ドレイン電極	
31	保持容量	
32	ゲートバスキ基板	
33	FPC	
34	カラーフィルタ	
35	カラーフィルタ基板(CF基板)	
36	ガラス基板	
37	導体パターン	30
38	TFTアレイ基板	
39	LCD用出力端子	
40、40a、40b、40c、40d	LCD用ダミー出力端子	
41	ドライバIC用入力端子	
42a、42b	ドライバIC用ダミー入力端子	
42c、42d	ドライバIC用ダミー出力端子	
43	ドライバIC用出力端子	

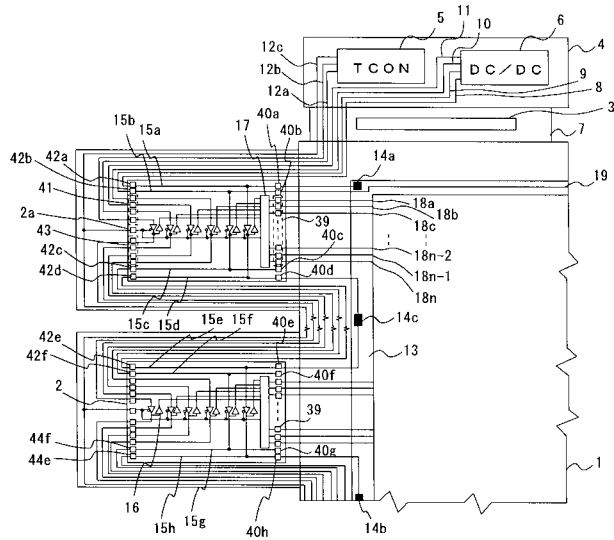
【 図 1 】



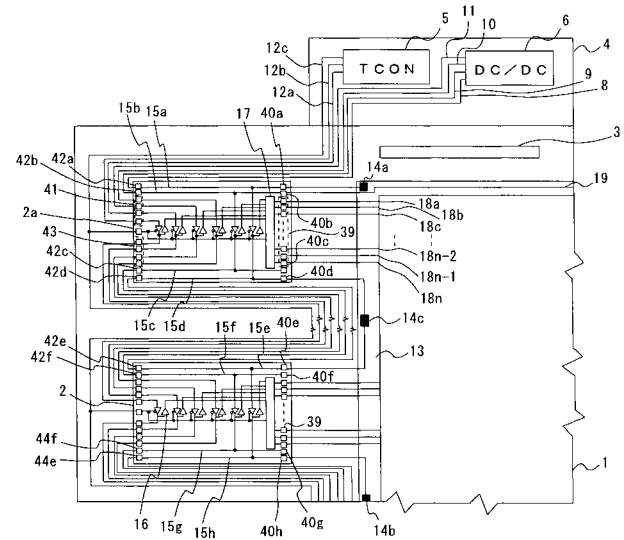
【 図 2 】



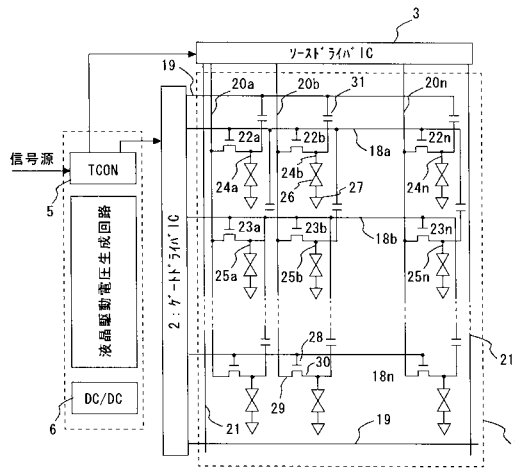
【 図 3 】



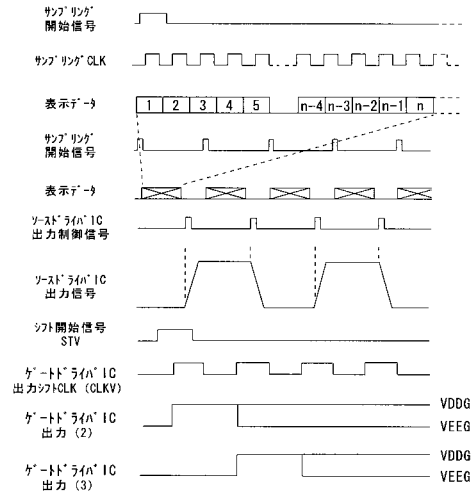
【 図 4 】



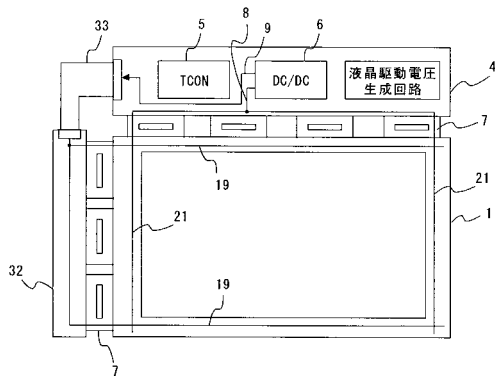
【図5】



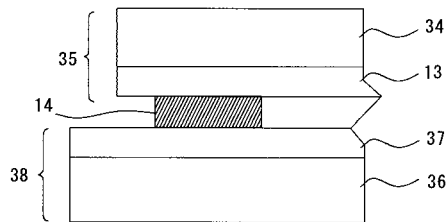
【図6】



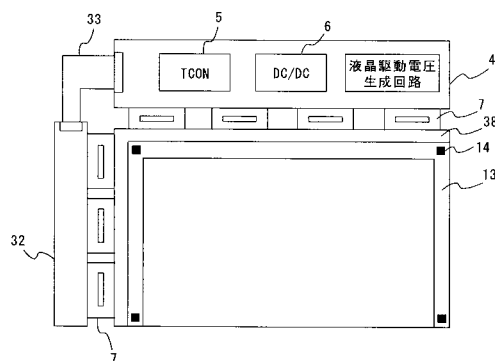
【図7】



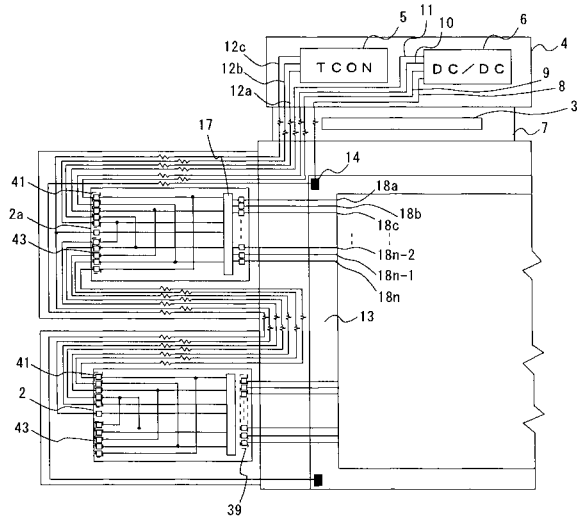
【図9】



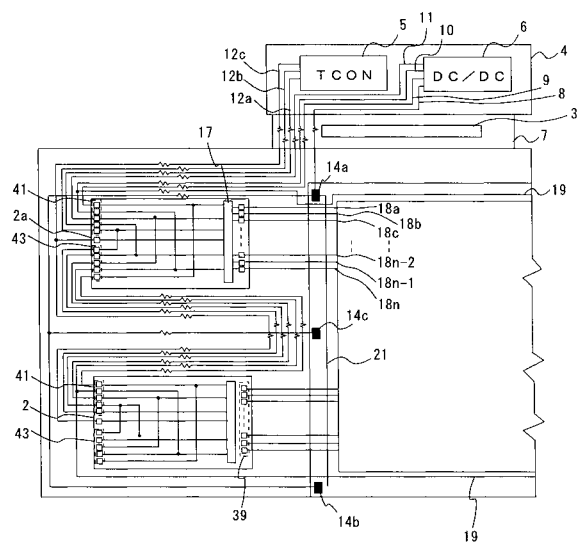
【図8】



【図 10】



【図 11】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 3 R
G 0 9 G	3/20	6 2 2 G
G 0 9 G	3/20	6 2 1 J

F ターム(参考) 5C006 AF59 BB16 BB27 BC03 BC11 BC22 BC24 EB04 FA22 FA33
FA37 FA51
5C080 AA10 BB05 DD05 DD28 FF11 JJ01 JJ02 JJ03 JJ04 JJ06

专利名称(译)	液晶显示装置及其驱动电路		
公开(公告)号	JP2008040510A	公开(公告)日	2008-02-21
申请号	JP2007218787	申请日	2007-08-24
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	北村幸男 池本哲也		
发明人	北村 幸男 池本 哲也		
IPC分类号	G02F1/1345 G02F1/1368 G02F1/133 G09G3/36 G09G3/20		
FI分类号	G02F1/1345 G02F1/1368 G02F1/133.550 G09G3/36 G09G3/20.680.G G09G3/20.621.M G09G3/20.623.R G09G3/20.622.G G09G3/20.621.J		
F-TERM分类号	2H092/GA29 2H092/GA32 2H092/GA40 2H092/GA60 2H092/GA61 2H092/JA24 2H092/JB22 2H092/JB31 2H092/NA25 2H092/PA06 2H093/NA16 2H093/NC03 2H093/NC05 2H093/NC09 2H093/NC11 2H093/NC16 2H093/NC34 2H093/ND42 2H093/ND52 2H093/NE07 5C006/AF59 5C006/BB16 5C006/BB27 5C006/BC03 5C006/BC11 5C006/BC22 5C006/BC24 5C006/EB04 5C006/FA22 5C006/FA33 5C006/FA37 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD28 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 2H192/AA24 2H192/EA43 2H192/FA22 2H192/FA54 2H192/FB22 2H192/FB41 2H192/FB46 2H193/ZA04 2H193/ZF03		
其他公开文献	JP4602385B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种驱动电路和液晶显示装置，其在玻璃基板上形成布线具有单层结构并且可以简化制造工艺。 解决方案：根据本发明的液晶显示装置是液晶显示装置，其中具有多条栅极线18的液晶显示装置，所述多条栅极线18对应于来自与显示区域相对的第一侧的栅极扫描电压，所述第一侧经由排列成行的LCD输出端子39输出它。栅极截止电平电压通过设置在栅极驱动器IC2,2a中的端子虚设布线15和连接到该布线的栅极驱动器IC2,2a之间的级联连接布线传播。此外，栅极截止电平电压施加到端子虚设布线15，并且经由设置在第一侧的端部处的LCD虚拟输出端子40b，40c与栅极虚设布线19之间的连接布线连接到栅极虚设。并且应用于布线19。 .The

