

【特許請求の範囲】

【請求項 1】絶縁性基板上に形成された走査線と、前記走査線とほぼ平行に形成された補助容量線と、前記走査線に交差する信号線と、前記走査線と前記信号線との交点近傍に配置されたスイッチング素子と、前記スイッチング素子を介して前記信号線に電氣的に接続された画素電極と、前記補助容量線の下層に絶縁膜を介して対向配置されることにより補助容量を形成する補助容量電極と、前記スイッチング素子、前記画素電極、及び前記補助容量電極を互いに連結する連結配線とを有するアレ
10 基板と、
液晶組成物を介して前記画素電極に対向配置された対向電極を有する対向基板と、を備えた液晶表示装置において、
前記補助容量線は、下層の前記補助容量電極内に存在するダングリングボンドに対して不純物を注入可能な開口部を備え、
前記連結配線は、有機絶縁膜を介して少なくとも前記補助容量線の開口部を覆うように配置され、
前記補助容量線の開口部のすべての縁と、前記連結配
20 の縁との間の距離は、前記有機絶縁膜の膜厚以上離れていることを特徴とする液晶表示装置。

【請求項 2】前記補助容量電極は、ポリシリコン薄膜であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】前記連結配線は、前記スイッチング素子にコンタクトする第 1 コンタクト電極と、前記補助容量電極にコンタクトする第 2 コンタクト電極と、前記画素電極にコンタクトする第 3 コンタクト電極とを備え、
前記補助容量線の開口部は、前記第 3 コンタクト電極によって覆われているとともに、前記開口部のすべての縁
30 と前記第 3 コンタクト電極との間の距離は、前記有機絶縁膜の膜厚以上離れていることを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置に係り、特に、アクティブマトリクス型液晶表示装置のアレイ基板構造に関する。

【0002】

【従来の技術】一般に、現在用いられている液晶表示装
40 置に適用されるアレイ基板の製造方法について説明する。

【0003】まず、ガラス基板上に不純物の拡散を防ぐアンダーコート絶縁膜を形成し、薄膜トランジスタの半導体層や、それに接続される各種配線、及び画素を表示するための電極電位を保つ補助容量を形成する補助容量電極などをなすシリコン薄膜を形成する。

【0004】その後、ゲート絶縁膜により全面を覆い、薄膜トランジスタの ON / OFF を制御するゲート線や、補助容量電極との間で補助容量を形成する補助容量
50

線などを形成する。薄膜トランジスタのしきい値電圧は、チャンネル領域、ソース領域及びドレイン領域を形成するシリコン薄膜に、低濃度及び高濃度の不純物を注入することで制御される。

【0005】さらに、薄膜トランジスタのしきい値電圧や、補助容量の大きさ、周波数特性などをばらつきを軽減しつつ絶対値も制御するために、水素プラズマを照射し、シリコン薄膜内の結晶粒界のダングリングボンドを水素で終端させる。

【0006】この水素プラズマ照射において、十分にシリコン薄膜のダングリングボンドを水素で終端させるために、補助容量電極を形成するシリコン薄膜のすべての位置において、補助容量電極の上層に絶縁膜を介して配置された補助容量線の縁の部分からの最短距離が、プラズマ照射時の水素の拡散距離以内となるように、補助容量線に複数の開口部が形成されている。

【0007】その後のプロセスは、全面に層間絶縁膜を堆積し、次に層間絶縁膜にコンタクトホールを形成し、信号線を形成し、パッシベーション膜によって基板全面を覆う。シリコン薄膜内に注入された不純物は、この後、アニールすることによって活性化される。

【0008】

【発明が解決しようとする課題】一般に、積層構造を持つ素子においては、各層を形成する材料により熱収縮率または熱膨張率が異なる。このことは、アニールの際に問題となり、重なり合う膜の熱収縮率または熱膨張率が異なることにより生じる応力が各膜の縁の部分に集中する。

【0009】そのため、その縁部分の上部に位置する膜によるカバレッジ部、及びそのカバレッジ部に位置する縁部分の下部に位置する膜には、多くのクラックが発生する。このクラックは、ゲート絶縁膜及び層間絶縁膜の上下の金属膜をショートさせる一因となる。特に、シリコン薄膜に水素化を促進するために設けられた補助容量線の開口部は、数 μm 単位の加工がなされているため、開口部付近にはクラックが多く存在する。

【0010】開口部付近のクラックにより、補助容量線と、層間絶縁膜を介して対向配置された他の電極との間でショートを発生しやすい。このショートは、液晶表示装置において、点欠陥や線欠陥となって現れ、製造歩留まりを低下させる原因となっている。

【0011】この発明は、上述した問題点に鑑みなされたものであって、その目的は、製造歩留まりの低下を防止するとともに、欠陥の発生を防止して信頼性の高い液晶表示装置を提供することにある。

【0012】

【課題を解決するための手段】上記課題を解決し目的を達成するために、請求項 1 に記載の液晶表示装置は、絶縁性基板上に形成された走査線と、前記走査線とほぼ平行に形成された補助容量線と、前記走査線に交差する信

号線と、前記走査線と前記信号線との交点近傍に配置されたスイッチング素子と、前記スイッチング素子を介して前記信号線に電氣的に接続された画素電極と、前記補助容量線の下層に絶縁膜を介して対向配置されることにより補助容量を形成する補助容量電極と、前記スイッチング素子、前記画素電極、及び前記補助容量電極を互いに連結する連結配線とを有するアレ基板と、液晶組成物を介して前記画素電極に対向配置された対向電極を有する対向基板と、を備えた液晶表示装置において、前記補助容量線は、下層の前記補助容量電極内に存在するダングリングボンドに対して不純物を注入可能な開口部を備え、前記連結配線は、有機絶縁膜を介して少なくとも前記補助容量線の開口部を覆うように配置され、前記補助容量線の開口部のすべての縁と、前記連結配線の縁との間の距離は、前記有機絶縁膜の膜厚以上離れていることを特徴とする。

【0013】

【発明の実施の形態】以下、この発明の液晶表示装置、すなわちアクティブマトリクス型液晶表示装置の実施の形態について図面を参照して説明する。

【0014】図1は、この発明の液晶表示装置における一画素部の構造を概略的に示す平面図である。図2は、図1に示した液晶表示装置のA-B-C-D線に沿った断面構造及びE-F線に沿った断面構造を概略的に示す断面図である。

【0015】図2に示すように、この液晶表示装置は、アレ基板86と、アレ基板86に対して所定の間隔をおいて対向配置された対向基板92と、アレ基板86と対向基板92との間の所定のギャップに保持された液晶組成物を含む液晶層100とを備えている。

【0016】アレ基板86は、図1及び図2に示すように、マトリクス状に配置された $m \times n$ 個の画素電極53、これら画素電極53の行に沿って形成された m 本の走査線51、これら画素電極53の列に沿って形成された n 本の信号線50、 $m \times n$ 個の画素電極53に対応して走査線51および信号線50の交差位置近傍に非線形スイッチング素子として配置された $m \times n$ 個の薄膜トランジスタ75を有している。

【0017】対向基板92は、複数の画素電極53に対向して基準電位に設定される透明導電性部材としてのITOによって形成された対向電極91と、この対向電極91を覆う配向膜93とを有している。そして、画素電極53と、対向電極91との間の液晶層100により、液晶容量CLを形成する。

【0018】アレ基板86は、液晶容量CLと電氣的に並列に補助容量CSを形成するための複数の補助容量素子、すなわち一対の電極を備えている。すなわち、補助容量CSは、画素電極53と同電位の補助容量電極61と、所定の電位に設定された補助容量線52との間に形成される電位差によって形成される。

【0019】図1及び図2に示すように、アレ基板86の1画素領域内において、信号線50は、有機絶縁膜からなる層間絶縁膜76を介して、走査線51及び補助容量線52に対して直交するように配置されている。補助容量線52は、走査線51と同一の層に設けられているとともに、走査線51に対してほぼ平行に形成されている。補助容量線52の一部は、ゲート絶縁膜62を介して不純物ドーパされたポリシリコン膜によって形成された補助容量電極61に対向配置されている。

【0020】これら信号線50、走査線51、及び補助容量線52等の配線部は、アルミニウムや、モリブデン-タングステンなどの遮光性を有する低抵抗材料によって形成されている。

【0021】画素電極53は、信号線50及び補助容量線52の上にその周縁部を重ねるように配置されている。この画素電極53は、透明導電性部材として、例えばITOによって形成されている。表示領域内において、スイッチング素子として機能する薄膜トランジスタすなわち画素TF75は、信号線50と走査線51の交点近傍に配置されている。

【0022】画素TF75は、補助容量電極61と同層のポリシリコン膜に不純物をドーパすることによって形成されたドレイン領域66及びソース領域67を有する半導体層87と、ゲート絶縁膜62を介して配置された走査線51と一体のゲート電極63とを備えている。

【0023】画素TF75のドレイン電極88は、ゲート絶縁膜62及び層間絶縁膜76を貫通するコンタクトホール77を介してドレイン領域66にコンタクトしている。このドレイン電極88は、信号線50に電氣的に接続されている。画素TF75のソース電極89は、ゲート絶縁膜62及び層間絶縁膜76を貫通するコンタクトホール78を介してソース領域67にコンタクトしている。

【0024】アレ基板86の層間絶縁膜76上には、パッシベーション膜82、及び、各画素領域ごとに、赤(R)、緑(G)、青(B)にそれぞれ着色されたカラーフィルタ層84(R、G、B)が設けられている。そして、カラーフィルタ層84上には、画素電極53が設けられている。

【0025】アレ基板86の表面には、画素電極53を覆うように配向膜160が設けられている。

【0026】図2に示すように、連結配線80は、画素TF75のソース電極89、画素電極53、および、補助容量電極61を電氣的に接続している。

【0027】すなわち、ソース電極89は、コンタクトホール78を介して第1コンタクト電極67Cに電氣的に接続されている。補助容量電極61は、層間絶縁膜76及びゲート絶縁膜62を貫通するコンタクトホール79を介して第2コンタクト電極61Cに電氣的に接続されている。画素電極53は、保護絶縁膜82を貫通する

コンタクトホール 83A、及び、カラーフィルタ層 84 を貫通する 83B を介して第 3 コンタクト電極 53C に電氣的に接続されている。

【0028】第 1 コンタクト電極 67C と第 2 コンタクト電極 61C とは、連結配線 80 の第 1 連結部 80A によって電氣的に接続されている。これにより、第 1 連結部 80A は、ソース電極 89 と補助容量電極 61 とを電氣的に連結する。

【0029】第 2 コンタクト電極 61C と第 3 コンタクト電極 53C とは、連結配線 80 の第 2 連結部 80B に 10 によって電氣的に接続されている。これにより、第 2 連結部 80B は、画素電極 53 と補助容量電極 61 とを電氣的に連結する。この第 2 連結部 80B は、第 1 連結部 80A に連続して形成されている。

【0030】これにより、画素 TFT75 のソース電極 89、画素電極 53、及び補助容量電極 61 は、同電位となる。

【0031】また、図 1 及び図 2 に示すように、補助容量線 52 は、ゲート絶縁膜 62 を介して下層に配置された補助容量電極 61 を構成するポリシリコン膜の水素化 20 を促進するための複数の開口部 52A を備えている。すなわち、十分にポリシリコン膜のダングリングボンドを水素で終端させるために、補助容量電極 61 を形成するポリシリコン膜のすべての位置において、補助容量電極 61 の上層にゲート絶縁膜 62 を介して配置された補助容量線 52 の縁の部分からの最短距離が、プラズマ照射時の水素の拡散距離以内となるように、補助容量線に複数の開口部 52A が形成されている。

【0032】さらに、図 2 に示すように、連結配線 80 の第 3 コンタクト電極 53C は、補助容量線 52 に形成 30 された複数の開口部 52A からの光抜けを防止するために、開口部 52A を確実に覆うとともに、開口部 52A のすべての縁と第 3 コンタクト電極 53C の縁との距離 D が、介在される有機絶縁膜からなる層間絶縁膜 76 の膜厚 T 以上離れるように配置されている。

【0033】次に、図 1 及び図 2 を参照して、上述した構造のアクティブマトリクス型液晶表示装置の製造方法について説明する。

【0034】まず、ガラス基板や石英基板などの透明な絶縁性の基板 60 上に、プラズマ CVD 法などにより、 40 不純物の拡散を防止するためのアンダーコート絶縁膜 65 を成膜する。

【0035】続いて、このアンダーコート絶縁膜 65 上に、プラズマ CVD 法などにより、アモルファスシリコン膜すなわち a-Si 膜を 50nm 程度被着する。そして、450℃で 1 時間、アニールを行い、脱水素処理を施した後、エキシマレーザビームを照射し、a-Si 膜を多結晶化する。その後、多結晶化されたシリコン膜すなわちポリシリコン膜を、フォトリソグラフィ工程によりパターニングして、表示領域における各画素領域に 50

それぞれ設けられる TFT すなわち画素 TFT75 の半導体層 87 を形成するとともに、補助容量を形成するための補助容量電極 61 を形成する。

【0036】続いて、プラズマ CVD 法により、基板 60 の全面にシリコン酸化膜すなわち SiO_x 膜を 100nm 程度被着して、ゲート絶縁膜 62 を形成する。

【0037】続いて、ゲート絶縁膜 62 上の全面にタンタル (Ta)、クロム (Cr)、アルミニウム (Al)、モリブデン (Mo)、タングステン (W)、銅 (Cu) などの単体、または、これらの積層膜、あるいは、これらの合金膜、例えば Mo-W 合金膜を 400nm 程度被着し、フォトリソグラフィ工程により所定の形状にパターニングする。これにより、走査線 51、ゲート絶縁膜 62 を介して補助容量電極 61 に対向する補助容量線 52、走査線 51 を延在してなる画素 TFT75 のゲート電極 63 などを形成する。

【0038】このとき、補助容量線 52 には、後段のプロセスにおいて、ゲート絶縁膜 62 の下層に配置された補助容量電極 61 の水素化を促進するための複数の開口部 52A を同時に形成する。この開口部 52A は、補助容量電極 61 を十分に水素化できるように 4×4μm の矩形状に形成され、かつ、1 画素あたり 6 個形成されている。

【0039】続いて、これらのゲート電極 63 をマスクとして、イオンドーピング法などにより不純物を注入する。これにより、画素 TFT75 のドレイン領域 66 及びソース領域 67、補助容量電極 61 のコンタクト領域 68 などを形成する。

【0040】続いて、基板全体をアニールすることにより不純物を活性化する。

【0041】続いて、N チャネル型 TFT のしきい値電圧の大きさやばらつきを調整するため、水素プラズマを基板全面に照射する。これにより、ポリシリコン膜内の結晶粒界に存在するダングリングボンドを水素で終端する。

【0042】続いて、基板 60 の全面にアクリル樹脂などの有機絶縁層を 660nm 程度被着し、層間絶縁膜 76 を形成する。

【0043】続いて、ゲート絶縁膜 62 及び層間絶縁膜 76 に、フォトリソグラフィ工程により、画素 TFT75 のドレイン領域 66 に至るコンタクトホール 77 及びソース領域 67 に至るコンタクトホール 78 と、補助容量電極 61 のコンタクト領域 68 に至るコンタクトホール 79 とを形成する。

【0044】続いて、Ta, Cr, Al, Mo, W, Cu などの単体、または、これらの積層膜、あるいは、これらの合金膜、例えば Al-Mo 積層膜を 500nm 程度被着し、フォトリソグラフィ工程により所定の形状にパターニングする。

【0045】これにより、信号線 50 を形成するととも

に、画素 T F T 7 5 のドレイン領域 6 6 にコンタクトしたドレイン電極 8 8 を形成する。

【0046】また、同時に、画素 T F T 7 5 のソース領域 6 7 にコンタクトしたソース電極 8 9、このソース電極 8 9 に電氣的に接続された第 1 コンタクト電極 6 7 C、後に形成される画素電極 5 3 に電氣的に接続される第 3 コンタクト電極 5 3 C、および、補助容量電極 6 1 に電氣的に接続された第 2 コンタクト電極 6 1 C を形成する。

【0047】このとき、第 3 コンタクト電極 6 1 C は、10 開口部 5 2 A を確実に覆うとともに、開口部 5 2 A のすべての縁と第 3 コンタクト電極 5 3 C の縁との距離 D が、介在される有機絶縁膜からなる層間絶縁膜 7 6 の膜厚 T 以上離れるように形成される。

【0048】さらに、同時に、第 1 コンタクト電極 6 7 C と第 2 コンタクト電極 6 1 C とを電氣的に接続する第 1 連結部 8 0 A、および、第 2 コンタクト電極 6 1 C と第 3 コンタクト電極 5 3 C とを電氣的に接続する第 2 連結部 8 0 B を形成し、連結配線 8 0 を形成する。

【0049】第 1 コンタクト電極 6 7 C、第 1 連結部 8 20 0 A、第 3 コンタクト電極 5 3 C、第 2 連結部 8 0 B、及び第 2 コンタクト電極 6 1 C は、すべて一体に形成され、連結配線 8 0 を構成している。

【0050】続いて、基板 6 0 の全面にシリコン窒化膜すなわち Si N x を成膜し、パッシベーション膜 8 2 を形成する。そして、このパッシベーション膜 8 2 に、フォトリソグラフィ工程により、第 3 コンタクト電極 5 3 C に至るコンタクトホール 8 3 A を形成する。

【0051】続いて、例えば赤、青、緑のそれぞれの顔料を分散させたカラーフィルタ層 8 4 (R、G、B) を 30 各画素領域毎に 3 μ m 程度の厚さに形成する。そして、このカラーフィルタ層 8 4 に、フォトリソグラフィ工程により、第 3 コンタクト電極 5 3 C に至るコンタクトホール 8 3 B を形成する。

【0052】続いて、透明導電膜、例えばインジウム - ティン - オキサイドすなわち I T O をスパッタ法により、全面に 100 nm 程度の厚さで成膜し、フォトリソグラフィ工程により所定の形状にパターンニングする。これにより、画素電極 5 3 を形成するとともに、画素電極 5 3 と第 2 コンタクト電極 5 3 C とを電氣的に接続し、40 連結配線 8 0 を介して画素 T F T 7 5 のソース電極 6 7 と画素電極 5 3 とを電氣的に接続する。

【0053】続いて、基板全面に、配向膜材料を 5 0 0 オングストロームの膜厚で塗布し、焼成した後、ラビング処理を行い、配向膜 8 5 を形成する。

【0054】以上のような工程を経て、アクティブマトリクス型液晶表示装置のアレイ基板 8 6 が得られる。 *

*【0055】一方、透明な絶縁性の基板 9 0 上に、対向電極 9 1 と、配向膜 9 3 とを備えた対向基板 9 2 を形成する。

【0056】続いて、対向基板 9 2 の配向膜 9 3 の周辺に沿って接着剤を注入口を除いて印刷し、アレイ基板 8 6 から対向電極 9 1 に電圧を印加するための電極転移材を接着剤の周辺の電極転移電極上に形成する。

【0057】続いて、それぞれの配向膜 8 5 及び 9 3 が対向するように、且つ、それぞれのラビング方向が 9 0 度となるように、アレイ基板 8 6 及び対向基板 9 2 を配置し、加熱して接着剤を硬化させ、両基板を貼り合わせる。

【0058】続いて、注入口から液晶組成物を注入し、この注入口を紫外線硬化樹脂によって封止する。

【0059】以上のような工程を経て、アクティブマトリクス型液晶表示装置が得られる。

【0060】上述したような構造の液晶表示装置によれば、水素化を促進するための開口部の位置やそのデザインに起因するクラックを介した電極間のショートを防止することが可能となり、点欠陥や線欠陥の発生を抑制することが可能となる。このため、製造歩留まりの低下を防止することが可能となり、信頼性の高い液晶表示装置を提供することが可能となる。

【0061】

【発明の効果】以上説明したように、この発明によれば、製造歩留まりの低下を防止するとともに、欠陥の発生を防止して信頼性の高い液晶表示装置を提供することができる。

【図面の簡単な説明】

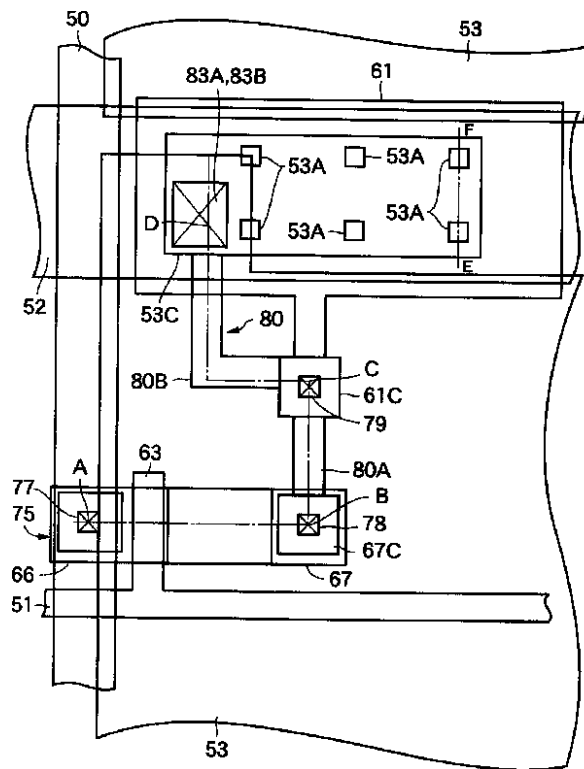
【図 1】図 1 は、この発明の液晶表示装置における一画素部の構造を概略的に示す平面図である。

【図 2】図 2 は、図 1 に示した液晶表示装置の A - B - C - D 線に沿った断面構造及び E - F 線に沿った断面構造を概略的に示す断面図である。

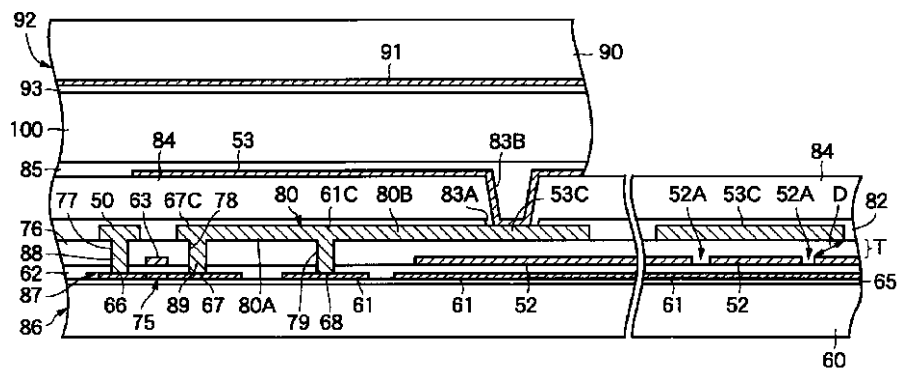
【符号の説明】

5 0 ... 信号線
5 1 ... 走査線
5 2 ... 補助容量線
5 2 A ... 開口部
5 3 ... 画素電極
5 3 C ... 第 3 コンタクト電極
6 1 ... 補助容量電極 (ポリシリコン膜)
7 5 ... 画素 T F T
8 6 ... アレイ基板
9 2 ... 対向基板
1 0 0 ... 液晶層

【図1】



【図2】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2002196365A	公开(公告)日	2002-07-12
申请号	JP2000395293	申请日	2000-12-26
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	高見明宏		
发明人	高見 明宏		
IPC分类号	G02F1/1368 G09F9/30		
FI分类号	G02F1/1368 G09F9/30.330.Z G09F9/30.341 G09F9/30.330		
F-TERM分类号	2H092/GA29 2H092/JA24 2H092/JA34 2H092/JA46 2H092/JB69 2H092/KA04 2H092/KA10 2H092/KB25 2H092/MA08 2H092/MA13 2H092/MA27 2H092/MA29 2H092/MA30 2H092/NA29 2H092/PA01 2H092/PA08 5C094/AA31 5C094/AA42 5C094/AA43 5C094/CA19 5C094/DA15 5C094/EA01 5C094/EA04 5C094/EA07 5C094/JA08 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CB34 2H192/DA12 2H192/DA44 2H192/EA04 2H192/EA42 2H192/GA42 2H192/HA90		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其防止产量降低，防止缺陷的发生并具有高可靠性。解决方案：该液晶装置的阵列基板具有辅助电容线52，辅助电容电极61，其通过栅极绝缘膜62相对地设置在辅助电容线的下层上，从而形成辅助电容和连接布线80。将像素TFT 75，像素电极53和辅助电容电极彼此连接。辅助电容线设置有多个开口部分52A，其可以将杂质注入存在于下层的辅助电容电极中的悬空键中。连接布线被布置成经由有机绝缘膜构成的层间绝缘膜76至少覆盖辅助电容线的开口部分52A。辅助电容线的所有开口部分的边缘与与连接布线的像素电极接触的第三接触电极53C中的边缘之间的距离D大于层间绝缘膜的膜厚度T。

