

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4368493号
(P4368493)

(45) 発行日 平成21年11月18日(2009.11.18)

(24) 登録日 平成21年9月4日(2009.9.4)

(51) Int.Cl.		F I			
GO2F	1/133	(2006.01)	GO2F	1/133	550
GO9G	3/20	(2006.01)	GO9G	3/20	621K
GO9G	3/36	(2006.01)	GO9G	3/20	670Z
GO1R	31/00	(2006.01)	GO9G	3/36	
HO1L	29/786	(2006.01)	GO1R	31/00	

請求項の数 4 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2000-98610 (P2000-98610)
 (22) 出願日 平成12年3月31日(2000.3.31)
 (65) 公開番号 特開2001-281629 (P2001-281629A)
 (43) 公開日 平成13年10月10日(2001.10.10)
 審査請求日 平成18年8月10日(2006.8.10)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 100091672
 弁理士 岡本 啓三
 (72) 発明者 大城 幹夫
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 古越 靖武
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内
 (72) 発明者 西戸 正典
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 液晶パネル

(57) 【特許請求の範囲】

【請求項1】

複数の画素により構成され、画素毎に薄膜トランジスタが形成された表示部と、
 オン時に所定の電圧に固定された第1の電圧を前記薄膜トランジスタのゲート部に供給
 する第1のスイッチング素子と、

オン時にパルス化された第2の電圧を前記薄膜トランジスタのゲート部に供給する第2
 のスイッチング素子と、

切替信号により、前記第1のスイッチング素子と、前記第2のスイッチング素子とを択
 一的に選択して、前記第1の電圧と前記第2の電圧とを切替る切替回路とを有することを
 特徴とする液晶パネル。

【請求項2】

前記液晶パネルのデータバスラインに供給する電圧を、前記切替信号により接地電位に
 する第3のスイッチング素子を有することを特徴とする請求項1に記載の液晶パネル。

【請求項3】

前記液晶パネルのコモン電極に供給する電圧を、前記切替信号により接地電位にする第
 4のスイッチング素子を有することを特徴とする請求項1に記載の液晶パネル。

【請求項4】

前記液晶パネルのデータバスラインに電圧を供給する内部電源と前記内部電源に電圧を
 供給する外部電源とを、前記切替信号により切断する切断回路を有することを特徴とする
 請求項1に記載の液晶パネル。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は液晶パネルに関し、さらに詳しくいえば、アクティブマトリクス方式の液晶パネルに関する。

【0002】**【従来の技術】**

低消費電力、低電圧動作、軽量、薄型、カラー表示などを特徴とする液晶パネルは、パーソナルコンピュータ（PC）やビデオ機器などへ急速にその用途を拡大している。近年、アクティブマトリクス駆動のカラー液晶パネルは、ブラウン管（cathod ray tube：CRT）に近い高画質が期待できるので、大容量、大画面化が進められている。しかし、このような高性能化を進めるには液晶を制御するTFT（薄膜トランジスタ）及びそのTFTに電圧を印加させるためのドライバICの信頼性を向上させる必要がある。

10

【0003】

TFTはアモルファスシリコンを能動層に利用して、ゲート電極がチャネル部の下に形成された逆スタガ構造をもつのが一般的である。TFTは所定の伝達特性（ $V_{GS} - I_D$ 特性）を示す閾値電圧をもち、液晶を制御する。しかし、TFT基板をパネル化して、その後、端子接続やプリント板実装などを行ってユニット化する過程において、静電気などの外部からの電圧印加があると、TFTのゲート絶縁膜へキャリアが注入される。

【0004】

そのため、ゲート絶縁膜とアモルファスシリコンの界面にキャリアがトラップされて、TFTの伝達特性が変動し、閾値電圧がシフトする。この閾値のシフトはゲートバスラインへの外部からの電圧印加で発生するので、ゲートバスラインに沿った線状のムラが液晶パネルの画像に発生することが多い。この場合、液晶画面のムラを解消させるために、TFTのゲート部に電圧を印加させて、閾値シフトを修正する必要がある。

20

【0005】

通常、ユニット化される前の液晶パネルの状態では、TFTのゲート部に外部の電源から強制的にパルス化されていない固定された比較的高い一定電圧を印加したり、又は、液晶パネル全体を熱処理することで、閾値シフトを修正する。

これに対して、液晶パネルにプリント板などが実装されて、ユニット化された状態では、TFTには通常の液晶駆動用のパルス電圧しか供給できない。すなわち、外部の電源から強制的に高い電圧を印加したり、熱処理したりすることはできないため、液晶パネルを通常条件で長時間ランニングして修正するなどの方法しかなかった。

30

【0006】

また、近年、液晶表示装置の大画面化、高精細化の要求に伴い、TFTを駆動させるためのドライバICは、小型化、多出力化となり、多層配線のピッチが微細化されてきている。このように、ドライバICも高性能化、高集積化が求められており、その信頼性の評価は重要である。ドライバICは液晶パネルに組み付けられる前に個別に信頼性試験が行われ、さらに、液晶パネルに組み付けられた後に、ドライバIC内部のトランジスタのゲート絶縁膜不良などのスクリーニングが行われる。ドライバICのスクリーニングは、通常の液晶を駆動させる内部電源回路で出力された電圧をストレス電圧として長時間印加させることにより行われる。

40

【0007】**【発明が解決しようとする課題】**

TFTの閾値シフトなどの不良を短時間で、効率よく修正するためには、通常の液晶駆動のために印加される電圧より高い方がよく、かつ、パルス化されていない一定の電圧の方がよい。

液晶パネルがユニット化された状態で、TFTの閾値シフトを修正する場合、従来方法では、TFTには通常の液晶制御に対応したパルス電圧しか印加できない。すなわち、TFTにパルス化されていない一定電圧やさらに高い電圧を強制的に印加させることができな

50

いため、数ヶ月程度の長いランニング時間が必要であり、効率が悪いという問題点がある。

【 0 0 0 8 】

また、ドライバIC内のゲート絶縁膜破壊などの潜在不良が存在するトランジスタを、短時間でスクリーニングするには、ドライバICの絶対最大定格に近い電圧を印加させることが有効である。液晶パネルがユニット化された状態で、ドライバICをスクリーニングする場合、従来方法では、通常の液晶を駆動させるためのドライバIC用の駆動電圧しか印加できない。すなわち、ドライバICにドライバICの絶対最大定格に近い高い電圧を印加できないため、効率が悪いという問題点がある。

【 0 0 0 9 】

本発明は、以上の問題を鑑みてなされたものであり、液晶パネルがユニット化され組み立てが終了した後でも、TFTやドライバICに強制的に高い電圧を印加させることにより、TFTの閾値シフトの修正を短時間で効率よく行うことができる液晶パネルを提供することを目的とする。

【 0 0 1 0 】

【課題を解決するための手段】

上記した課題は第1の発明である複数の画素により構成され、画素毎に薄膜トランジスタが形成された表示部と、オン時に所定の電圧に固定された第1の電圧を前記薄膜トランジスタのゲート部に供給する第1のスイッチング素子と、オン時にパルス化された第2の電圧を前記薄膜トランジスタのゲート部に供給する第2のスイッチング素子と、切替信号により、前記第1のスイッチング素子と、前記第2のスイッチング素子とを択一的に選択して、前記第1の電圧と前記第2の電圧とを切替る切替回路とを有することを特徴とする液晶パネルにより解決する。

【 0 0 1 1 】

本発明によれば、TFTのゲートに所定の電圧に固定された第1の電圧とパルス化された第2の電圧とを択一的に選択して供給するスイッチング手段を有している。通常の液晶駆動時には、液晶駆動に最適な所定のパルス電圧をTFTのゲート部に印加させ、TFTの閾値シフトを修正させる時には、パルス化されていない一定電圧をTFTのゲート部に印加させる。これによれば、実質的に、TFTの閾値シフトを修正するための電圧印加時間を少なくすることができるため、効率よくTFTの閾値シフトを修正することができる。

【 0 0 1 2 】

一つの好ましい形態では、データバスラインやコモン電極に供給する電圧を接地電位にするスイッチング素子を有する。これによれば、データバスラインやコモン電極に電圧が印加されないため、液晶は駆動されない。すなわち、液晶に悪影響を与えないで、効率よくTFTの閾値シフトを修正することができる。

【 0 0 1 4 】

【発明の実施の形態】

以下に、本発明の実施の形態について図を参照しながら説明する。

(第1の実施の形態)

図1は本発明の第1の実施の形態の液晶パネルを示すブロック図である。

なお、この例では、TFT18の閾値シフトを修正する機構を有する液晶パネルについて説明する。

【 0 0 1 5 】

図1において、液晶パネルの表示部の周辺部にASIC10、電源回路A12、電源回路B17、データドライバ16及びゲートドライバ14が配置されている。また、表示部には画素毎にTFT18及び画素電極が配置され、画素電極に対向部してコモン電極22が配置され、画素電極とコモン電極22の間には液晶が封入されている。表示部の縦方向にTFT18のドレインに接続されるデータバスライン20の端子が引き出され、横方向にTFT18のゲートに接続されるゲートバスライン19の端子が引き出されて、それぞ

10

20

30

40

50

れ、データドライバ16、ゲートドライバ16に接続されている。データドライバ16及びゲートドライバ14には、それぞれ、データバスライン20、ゲートバスライン19に信号を伝えるための駆動回路(図示せず)とデータドライバ16間及びゲートドライバ14間に順次信号を伝える回路(図示せず)などが入っている。

【0016】

コンピュータ用カラー液晶パネルの場合、ASIC10にコンピュータからの表示信号であるRGB色の信号と縦線、横線の動作時間を合わせるための同期信号(H-SYNC, V-SYNC)とが入力される。そして、これらはASIC10内の信号処理回路及びタイミング回路で処理されて、データドライバ16及びゲートドライバ14に送られる。そして、これらの信号がTFT18に送られ液晶が駆動される。

10

【0017】

外部からASIC10に送られるモード切替信号により、電源回路A12から配線25で供給されるパルス電圧もしくは配線24で供給される固定された一定電圧がASIC10内で切替られて、配線21で出力され、ゲートドライバ14を介してTFT18のゲート部に供給される。さらに、外部からASIC10に送られる信号により、電源回路B17から配線58で供給される電源回路A12が出力する電圧より高い電圧がASIC10内で切替られてゲートドライバ14を介してTFT18のゲート部に供給される。

【0018】

電源回路A12は配線33及び配線41で、それぞれデータドライバ16及びコモン電極22に接続されて電圧が供給される。また、電源回路A12は配線77でASIC10と接続されており、モード切替信号が送られる。外部電源入力1は配線75で接続され、外部電圧が電源回路A12に供給される。電源回路B17は配線58でASIC10に接続され、高い一定電圧がASIC10で切替られ、ゲートドライバ14を介してTFT18のゲート部に供給される。

20

【0019】

このような構成で、外部からASIC10にモード切替信号が送られ、電源回路A12から出力される一定電圧もしくはパルス電圧をASIC10内で切替てゲートドライバ14を介してTFT18のゲート部に供給することができる。また、電源回路B17は電源回路A12より高い電圧を出力できるので、電源回路A12から出力されるパルス電圧もしくは電源回路B17から出力される高い一定電圧をASIC10内で切替てTFT18のゲート部に供給することができる。これにより、TFT18の閾値シフトを修正する場合、通常のパルス電圧を一定電圧もしくはさらに高い一定電圧に切替てTFT18のゲート部に供給できるので、TFT18の閾値シフトを短時間で効率よく修正することができる。

30

【0020】

図2はASIC10内に配置されたTFT18のゲート部に供給する電圧を切替る切替回路を示す模式図である。図2に示すように、ASIC10内にはセクタ23が具備されており、セクタ23には電源回路A12からTFT18に一定電圧を供給する配線24及びパルス電圧を供給する配線25が接続され、外部からどちらの電圧を供給させるかを選択して指示するモード切替信号線26が接続されている。モード切替信号線26はセクタ23に接続される前にASIC10内で接地された抵抗28に接続されている。切替られた電圧を供給する配線21はゲートドライバ14を介してTFTのゲート部に接続されている。

40

【0021】

液晶を通常に駆動させる場合、ASIC10のセクタ23はパルス電圧を供給する配線25に接続されて、電源回路A12から25V程度のパルス電圧が供給される。そして、パルス電圧がASIC10よりゲートドライバ14に供給され、ゲートドライバ14内部のシフトレジスタで順次転送され、そのタイミングでゲートスキャンパルスがTFT18に印加され、液晶が通常に駆動される。

【0022】

50

これに対して、T F T 1 8 の閾値シフト修正するための一定電圧を印加させる場合、A S I C 1 0 のセレクトア 2 3 は一定電圧を供給する配線 2 4 に接続されて、電源回路 A 1 2 から 2 5 V 程度に固定された一定電圧が供給される。これにより、電源回路 A 1 2 から供給された一定の電圧はゲートドライバ 1 4 を介して T F T 1 8 のゲート部へ供給され、T F T 1 8 の閾値シフトが修正される。

【 0 0 2 3 】

T F T 1 8 の閾値シフトを短時間で、効率よく修正するためには、さらに高い固定された一定の電圧を印加することが有効である。通常のパルス電圧及び閾値シフト修正のための高い電圧を T F T 1 8 のゲート部に切替て供給する液晶パネルについて説明する。

通常液晶駆動で使用している電圧は 2 0 V から 2 5 V のパルス電圧であり、T F T 1 8 のゲート部に電圧を供給するためのゲートドライバ 1 4 のトランジスタ耐圧は 3 0 V から 4 0 V である。このことより、本実施の形態では、図 1 に示すように、電源回路 A 1 2 の他に電源回路 A 1 2 より高い一定電圧を供給できる電源回路 B 1 7 を液晶パネルの周辺部に具備している。これにより、ゲートドライバトランジスタの耐圧である 4 0 V 程度の一定電圧をゲートドライバ 1 4 を介して T F T 1 8 のゲート部に供給することができる。

【 0 0 2 4 】

図 3 は A S I C 1 0 内に具備された T F T 1 8 のゲート部に供給する電圧を切替る切替回路を示す模式図である。

T F T 1 8 のゲート部に供給される電圧は、図 3 に示すように、電源回路 B 1 7 から供給される閾値シフト修正用の高い一定電圧を供給する配線 5 8 と電源回路 A 1 2 から供給される通常のパルス電圧を供給する配線 2 4 とが具備されている。閾値シフト修正用の高い一定電圧を供給する配線 5 8 及び通常液晶駆動用パルス電圧を供給する配線 2 4 には、それぞれ、第 1 のスイッチング素子である P チャネル M O S トランジスタ 5 4 及び第 2 のスイッチング素子である P チャネル M O S トランジスタ 5 6 が接続され、ゲートドライバ 1 4 を介して T F T 1 8 のゲート部に接続されている。

【 0 0 2 5 】

閾値シフト修正用の高い一定電圧を供給する配線 5 8 に接続された P チャネル M O S トランジスタ 5 4 のゲート部には、抵抗を 5 1 を介して、ドレインが接地された N チャネル M O S トランジスタ 5 0 が接続されている。高い一定電圧を供給する配線 5 8 と P チャネル M O S トランジスタ 5 4 のゲート部との間には抵抗 5 1 が配置されている。N チャネルの M O S トランジスタ 5 0 のゲートにはモード切替信号線 5 3 が接続されて、A S I C 1 0 から送られるモード切替信号が入力される。

【 0 0 2 6 】

また、通常のパルス電圧を供給する配線 2 4 には、P チャネル M O S トランジスタ 5 6 が接続され、このゲート部には抵抗 5 1 を介してドレインが接地された N チャネル M O S トランジスタ 5 2 が接続されている。パルス電圧を供給する配線 2 4 と P チャネル M O S トランジスタ 5 6 のゲート部との間には抵抗 5 1 が配置されている。N チャネル M O S トランジスタ 5 2 のゲートにはインバータ 6 2 を介して A S I C 1 0 からのモード切替信号線 5 3 に接続されてモード切替信号が入力される。

【 0 0 2 7 】

以上のように、N チャネル M O S トランジスタ 5 0 、N チャネル M O S トランジスタ 5 2 及びインバータ 6 2 により、高い一定電圧及びパルス電圧を択一的に選択して切替る切替回路を構成している。外部から A S I C 1 0 に閾値シフト修正用の高い一定電圧を供給させるための H i g h レベル信号が出力された場合、インバータ 6 2 を介していない N チャネル M O S トランジスタ 5 0 が O N となり、閾値シフト修正用の高い一定電圧を供給する配線 5 8 に接続された P チャネル M O S トランジスタ 5 4 が O N となる。そして、閾値修正用の高いパルス化されていない高い一定電圧、例えば 4 0 V がゲートドライバ 1 4 を介して T F T 1 8 のゲート部に印加される。

【 0 0 2 8 】

この場合、インバータ 6 2 を介している P チャネル M O S トランジスタ 5 2 は、入力が L

10

20

30

40

50

lowレベルなのでOFFとなる。そして、通常のパルス電圧を供給する配線24に接続されたPチャンネルMOSトランジスタ56もOFFとなるので、TFT18のゲート部には閾値シフト修正用の高い一定電圧のみが印加される。

【0029】

これに対して、外部からASIC10に通常液晶駆動用のパルス電圧を供給するためのLowレベルの信号が出力された場合、インバータ62を介したNチャンネルMOSトランジスタ52のみがONとなり、さらに、通常のパルス電圧を供給するラインに接続されたPチャンネルMOSトランジスタ56がONとなり、通常のパルス電圧がゲートドライバ14を介してTFTのゲートに供給されて、液晶が駆動される。

【0030】

以上の切替回路を具備することにより、外部からASIC10にモード切替信号が送られ、ASIC10内で閾値シフト修正用の高い一定電圧及び通常のパルス電圧を択一的に選択してTFT18のゲート部に供給することができる。すなわち、TFT18の閾値シフトを修正する場合、通常液晶駆動で使用するパルス電圧より高い一定電圧をTFT18に供給することができるので、短時間で効率よくTFT18の閾値シフトを修正することができる。

【0031】

以上のように、TFT18のゲート部にパルスではない一定電圧を印加して閾値シフトを修正する時に、液晶に悪影響を及ぼさないように、TFT18のドレインに接続されているデータバスライン20への入力電圧を接地電位に固定させることが好ましい。

図4は電源電圧A12内に具備され、データバスライン20に供給する電圧を接地電位にする回路を示す模式図である。図4に示すように、電源電圧A12内には、接地された複数の抵抗36が直列に配置されて電源電圧 V_{DD} 30に接続され、複数の抵抗36間には複数のオペアンプ32がそれぞれ接続され、配線33でデータドライバ16に接続されている。

【0032】

抵抗36間のA地点には、第3のスイッチング素子であるエミッタが接地されたバイポーラトランジスタ34のコレクタが接続され、バイポーラトランジスタ34のベースにASIC10からのモード切替信号線35が接続されてなる付加回路38が構成されている。

ASIC10に接続されている配線45からHighレベル閾値修正モード、もしくはLowレベル通常液晶駆動モードへの切替信号が入力される。例えば、ASIC10からHighレベル閾値修正モード選択の信号が送られた場合、バイポーラトランジスタ34がONとなり、Aの地点での電圧は接地電位となる。そして、オペアンプ32の出力も接地電位になるため、データドライバ16へ出力も接地電位に固定される。従って、TFT18のドレインに供給される電圧も接地電位となる。

【0033】

さらに、TFT18のゲート部にパルスではない一定の電圧を印加して閾値シフトを修正する時に、液晶に悪影響を及ぼさないように、コモン電極22への入力電圧レベルを接地電位に固定させることが好ましい。

図5は電源電圧A12内に具備されたコモン電極22へ供給する電圧を接地電位にする回路を示す模式図である。図5に示すように、三つの抵抗48a, 48b, 48cが直列に配置されて電源電圧 V_{DD} 46と接地との間に接続されている。可変抵抗48bの中間接点(C点)から一定の電圧が出力されるようになっている。C点とコモン電極22との間にオペアンプ42が配置され、配線41がコモン電極22に接続されている。オペアンプ42と入力B点との間には接地されたコンデンサ43が接続されている。B点には第4のスイッチング素子であるバイポーラトランジスタ44のコレクタが接続されている。このバイポーラトランジスタ44のエミッタは接地され、ベースにはASIC10からのモード切替信号線45が接続されている。このバイポーラトランジスタ44により付加回路47が構成されている。

【0034】

10

20

30

40

50

A S I C 1 0 から H i g h レベル閾値修正モード、もしくは、L o w レベル通常モードへの切替信号が入力される。A S I C 1 0 から H i g h レベル閾値修正モード選択の信号が送られた場合、バイポーラトランジスタ 4 4 が O N となり、B 地点での電圧は接地電位となる。そして、オペアンプ 4 2 の出力も接地電位になるため、コモン電極 2 2 への出力も接地電位に固定される。

【 0 0 3 5 】

以上のように、本発明の好ましい形態においては、閾値シフト修正用の一定電圧を T F T 1 8 のゲート部に供給する時、データドライバ 1 6 及びコモン電極 2 2 への入力電圧レベルを接地電位にすることができるため、液晶に悪影響を及ぼさないで T F T 1 8 の閾値シフトを修正することができる。

10

また、本発明の形態において、ゲートドライバ 1 4 を通常のパルス電圧で液晶パネルを作動させ、T F T 1 8 の閾値がシフトしているラインのみ、閾値シフト修正用の高い一定電圧に切替、閾値シフトを修正してもよい。

【 0 0 3 6 】

次に、T F T 1 8 のゲート部に閾値シフト修正用の一定電圧を供給する時、データドライバ 1 6 への供給される電圧を切断して、データドライバ 1 6 に電圧を供給しない方法を説明する。図 6 は電源回路 A 1 2 内のデータドライバ電圧出力回路 7 6 と外部電源 7 5 との間に設けられた電圧切断回路を示す模式図である。図 6 に示すように、外部電源 7 5 とデータドライバ電圧出力回路 7 6 は P チャネル M O S トランジスタ 7 0 を介して配線 7 5 で接続されている。P チャネル M O S トランジスタ 7 0 のゲートは抵抗 7 3 を介して D 点を 20 経由して外部電源 7 5 に接続されている。P チャネル M O S トランジスタ 7 0 のゲート部とドレイン部が接地された N チャネル M O S トランジスタ 7 2 のソース部が抵抗 7 3 を介して接続されている。N チャネル M O S トランジスタ 7 2 のゲートは、インバータ 7 4 を介して配線 7 7 で A S I C 1 0 に接続されており、A S I C 1 0 にモード切替信号が入力される。

20

【 0 0 3 7 】

A S I C 1 0 から閾値シフト修正用の一定電圧を T F T 1 8 のゲート部に供給させるための H i g h レベル信号が出力されると、N チャネル M O S トランジスタ 7 2 はインバータ 7 4 を介しているため O F F となり、P チャネル M O S トランジスタ 7 0 も O F F となる。従って、外部電源 7 5 とデータドライバ電圧出力回路 7 6 は完全に切断され、データ 30 ドライバ 1 6 への供給電圧は 0 V となる。

30

【 0 0 3 8 】

データドライバ電圧出力回路 7 6 は、コモン電極 2 2 及びオペアンプ 3 2 , 4 2 にも電圧を供給しているため、コモン電極 2 2 及びオペアンプ 3 2 , 4 2 に印加される電圧も 0 V となる。

従って、T F T 1 8 のゲート部に一定電圧を印加して閾値シフトを修正する時、データドライバ 1 6 及びコモン電極 2 2 には電圧が印加されない。このため、液晶に悪影響を及ぼさないで、T F T 1 8 の閾値シフトを短時間で、効率よく修正することができる。

(第 2 の実施の形態)

図 7 は第 2 の実施の形態の液晶パネルを示すブロック図である。

40

【 0 0 3 9 】

なお、この例ではデータドライバ 8 0 及びゲートドライバ 8 2 をスクリーニングする機能を有する液晶パネルについて説明する。

図 7 に示すように、液晶パネル 9 3 の表示部の周囲の領域には、データドライバ 8 0 及びゲートドライバ 8 2 (以下、ドライバ I C という) が配置されている。ドライバ I C 8 0 , 8 2 に通常の液晶駆動用の電圧を供給させるための外部入力端子 B 9 2 及び通常の液晶駆動の電圧より高い電圧を供給するための外部入力端子 A 9 0 が配置されている。外部入力端子 B 9 2 は内部電源ユニット 8 4 に接続され、内部電源ユニット 8 4 からデータドライバ 8 0 に電圧を供給する配線 8 7 及びゲートドライバ 8 2 に電圧を供給する配線 8 5 が、それぞれ、第 1 のスイッチング素子であるスイッチ 8 6 及び第 2 のスイッチング素子で 50

50

あるスイッチ 88 に接続されている。

【0040】

外部入力端子 A90 からデータドライバ 80 に電圧を供給する配線 81 及び外部入力端子 A90 からゲートドライバ 82 に電圧を供給する配線 83 は、それぞれ、スイッチ 86 及びスイッチ 88 に接続されている。データドライバ 80 とスイッチ 86 とは配線 91 で接続され、ゲートドライバ 82 とスイッチ 88 とは配線 89 で接続されている。

【0041】

スイッチ 86 は第 1 の電圧である通常の液晶駆動の電圧及び第 2 の電圧である高い一定電圧を択一的に選択してデータドライバ 80 に電圧を供給するためのスイッチング素子である。また、スイッチ 88 は第 3 の電圧である通常の液晶駆動のパルス電圧及び第 4 の電圧である高い一定電圧を択一的に選択してゲートドライバ 82 に電圧を供給するためのスイッチング素子である。

【0042】

ドライバ IC 80, 82 のスクリーニングを行う時は、外部入力端子 A90 に外部電源（図示せず）が接続され、スイッチ 86 及びスイッチ 88 はそれぞれ外部入力端子 A90 側の配線 81 及び配線 83 に接続される。これにより、高い一定電圧である V_{DD1} 及び V_{DD2} がそれぞれデータドライバ 80 及びゲートドライバ 82 に個別に供給される。

【0043】

通常に液晶を駆動させる場合は、スイッチ 86 及びスイッチ 88 はそれぞれ内部電源ユニット 84 側の配線 87 及び配線 85 に接続される。これにより、外部端子 B92 から V_{CC} が内部電源ユニット 84 に供給されて電源電圧が出力され、ドライバ IC 80, 82 にそれぞれ個別に電圧が供給され、液晶が駆動される。以上のように、スイッチ 86 及びスイッチ 88 を具備させることにより、外部電源から供給される高い電圧をドライバ IC 80, 82 に個別に供給することができるので、ドライバ IC 80, 82 内のトランジスタのスクリーニングを効率よく行うことができる。

【0044】

図 8 は液晶駆動時の液晶パネルの電圧供給ユニットを示す模式図である。図 8 において、図 7 と同一物には同一符合を付して、その詳しい説明は省略する。

コネクタ A100 は内部電源ユニット 84 から通常の液晶駆動用の電圧をドライバ IC 80, 82 に供給するためのコネクタである。コネクタ A100 を外部入力端子 B92 に差し込むことにより、コネクタ A100 の端子番号 3, 4, 7 及び 8 の端子が外部入力端子 A90 の端子番号 3, 4, 7 及び 8 の端子に接続され、端子番号 1, 2, 5 及び 6 の端子は内部電源ユニット 84 からの電圧供給には関与しない。これにより、内部電源ユニット 84 から液晶駆動用の電圧、例えば、12V がドライバ IC 80, 82 に供給され、TFT18 が作動し、液晶が駆動される。

【0045】

次に、液晶パネルのドライバ IC 80, 82 内のトランジスタをスクリーニングする液晶パネルの電圧供給ユニットについて説明する。図 9 はスクリーニング時の液晶パネルの電圧供給ユニットを示す模式図である。図 9 において、図 7 と同一物には同一符合を付して、その詳しい説明は省略する。

コネクタ B106 は外部電源（図示せず）からドライバ IC 80, 82 に高い一定電圧を印加させるためのコネクタである。コネクタ B106 を外部入力端子 A90 に差し込むことにより、コネクタ B106 の端子番号 1, 2, 3, 5, 6 及び 7 の端子が外部入力端子 A90 の端子番号 1, 2, 3, 5, 6 及び 7 の端子に接続され、端子番号 4 及び 8 の端子はドライバ IC 80, 82 への電圧供給には関与しない。これにより、データドライバ 80 及びゲートドライバ 82 にそれぞれ、外部電源電圧 V_{DDA104} 及び外部電源電圧 V_{DDB105} が供給される。この時、ドライバ IC 80, 82 のトランジスタの絶対最大定格の電圧、たとえば、16V をストレス電圧として供給する。なお、外部電源電圧 V_{DDA104} はデータドライバ 80 用の電圧であり、外部電源電圧 V_{DDB105} はゲートドライバ 82 用の電圧なので、それぞれのトランジスタに最適なストレス電圧を設定してスクリー

10

20

30

40

50

ニングすることが好ましい。また、液晶パネルを室温より高い温度に加熱しながら、スクリーニングを行ってもよい。

【0046】

以上により、ドライバIC80, 82に供給する電圧を内部電源と外部電源とに切替ることができる。すなわち、ドライバIC80, 82内のトランジスタのゲート絶縁膜の不良等をスクリーニングする場合、コネクタA100をコネクタB106に交換することにより、外部電源からの高い電圧をドライバIC80, 82に印加させることができる。

【0047】

従って、ドライバIC80, 82内のトランジスタの絶対最大定格に近い高い電圧をストレス電圧として供給できるので、スクリーニングの時間が短くなり、効率を向上させることができる。また、ユニット化された液晶パネルを分解、又は改造する必要がないので、スクリーニングを容易にすることができる。さらに、ドライバIC80, 82を室温より高い温度で加熱してスクリーニングを行うことにより、さらに、効率を向上させることができる。

10

【0048】

本発明は、その精神また主要な特徴から逸脱することなく、他のいろいろな形で実施することができる。そのため、前述の実施の形態はあらゆる点で単なる例示にすぎず、限定的に解釈してはならない。本発明の範囲は、特許請求範囲によって示すものであって、実施の形態には、なんら拘束されない。

【0049】

20

【発明の効果】

以上説明したように、第1の発明の液晶パネルはTFTのゲート部に一定電圧である第1の電圧とパルス化された第2の電圧とを択一的に選択して供給するスイッチング手段を有している。通常の液晶駆動時には、液晶駆動に最適な所定のパルス電圧を印加させ、TFTの閾値シフトを修正させる時には、パルスではない一定電圧に固定して印加させる。これにより、実質的に、TFTの閾値シフトを修正するための電圧印加時間を少なくすることができるため、効率よくTFTの閾値シフトを修正を行うことが可能となる。

【0050】

一つの好ましい形態では、データバスラインやコモン電極に供給する電圧を接地電位にするスイッチング素子を有している。これによれば、データバスラインやコモン電極に電圧が印加されないため液晶は駆動されない。すなわち、液晶に悪影響を与えないで効率よくTFTの閾値シフトの修正を行うことが可能となる。

30

【図面の簡単な説明】

【図1】図1は第1の実施の形態の液晶パネルを示すブロック図である。

【図2】図2はASIC内に設けられ、一定電圧とパルス電圧とを切替る回路を示す模式図である。

【図3】図3はASIC内に設けられ、高い一定電圧とパルス電圧とを切替る回路を示す模式図である。

【図4】図4はデータドライバを接地電位にする回路を示す模式図である。

【図5】図5はコモン電極を接地電位にする回路を示す模式図である。

40

【図6】図6はデータドライバへの電源供給を切断する回路を示す模式図である。

【図7】図7は第2の実施の形態の液晶パネルを示すブロック図である。

【図8】図8は液晶駆動時の液晶パネルの電圧供給ユニットを示す模式図である。

【図9】図9はスクリーニング時の液晶パネルの電圧供給ユニットを示す模式図である。

【符号の説明】

10 ASIC、

12 電源回路A、

14, 82 ゲートドライバ、

16, 80 データドライバ、

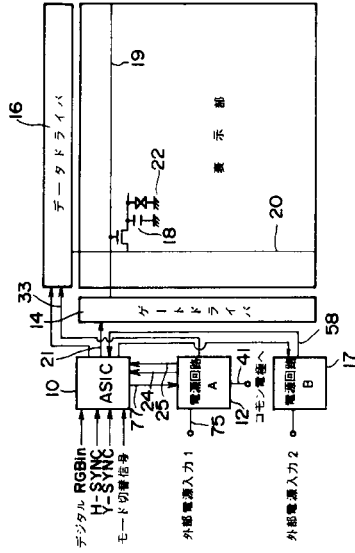
17 電源回路B、

50

18	TFT、	
19	ゲートバスライン、	
20	データバスライン、	
22	コモン電極、	
23	セレクタ、	
30, 46	電源電圧 V_{DD} 、	
32, 42	オペアンプ、	
35, 45	ASICからの信号線、	
43	コンデンサ、	
34, 44	バイポーラトランジスタ、	10
28, 36, 48a, 48b, 48c, 51, 73	抵抗、	
38, 40, 47	付加回路、	
50, 52, 72	NチャネルMOSトランジスタ、	
54, 56, 70	PチャネルMOSトランジスタ、	
62, 74	インバータ、	
75	外部電源、	
76	データドライバ電圧出力回路、	
84	内部電源ユニット、	
90	外部入力端子A、	
92	外部入力端子B、	20
86, 88	スイッチ、	
21, 23, 24, 25, 26, 33, 35, 41, 45, 53, 58, 75, 81, 83, 85, 87, 89, 91	配線、	
93	液晶パネル、	
100	コネクタA、	
106	コネクタB。	

【 図 1 】

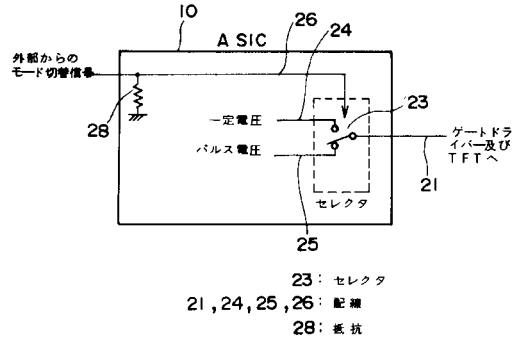
第1の実施の形態の液晶パネルのブロック図



- 10: ASIC
- 12: 電源回路 A
- 14: ゲートドライバ
- 16: データドライバ
- 17: 電源回路 B
- 18: TFT
- 19: ゲートバスライン
- 20: データバスライン
- 22: コモン電極
- 21, 24, 25, 33, 41, 58, 75: 配線

【 図 2 】

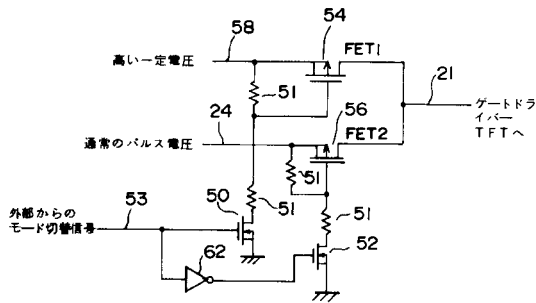
一定電圧とパルス電圧とを切替る回路



- 23: セレクタ
- 21, 24, 25, 26: 配線
- 28: 抵抗

【 図 3 】

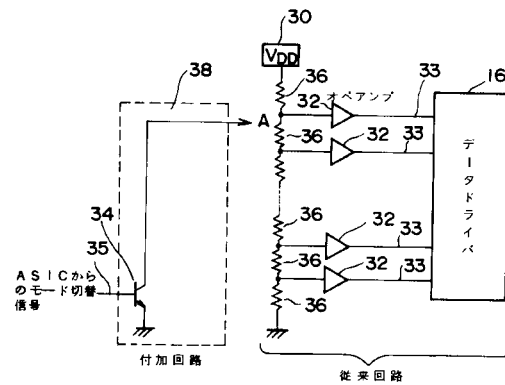
高い一定電圧とパルス電圧とを切替る回路



- 51: 抵抗
- 50, 52: nチャネルMOSトランジスタ
- 21, 24, 53, 58: 配線
- 54, 56: pチャネルMOSトランジスタ
- 62: インバータ

【 図 4 】

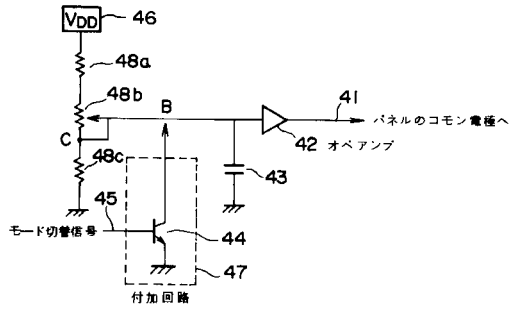
データドライバを接地電位にする回路



- 30: 電源電圧 VDD
- 32: オペアンプ
- 34: バイポーラトランジスタ
- 36: 抵抗
- 33, 35: 配線
- 38: 付加回路

【図5】

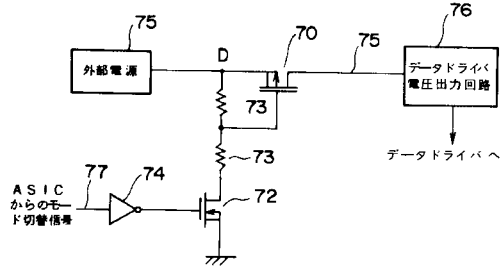
コモン電極と接地電位にする回路



- 42: オペアンプ
- 43: コンデンサ
- 44: バイポーラトランジスタ
- 46: 電源電圧VDD
- 48a, 48b, 48c: 抵抗
- 41, 45: 配線
- 47: 付加回路

【図6】

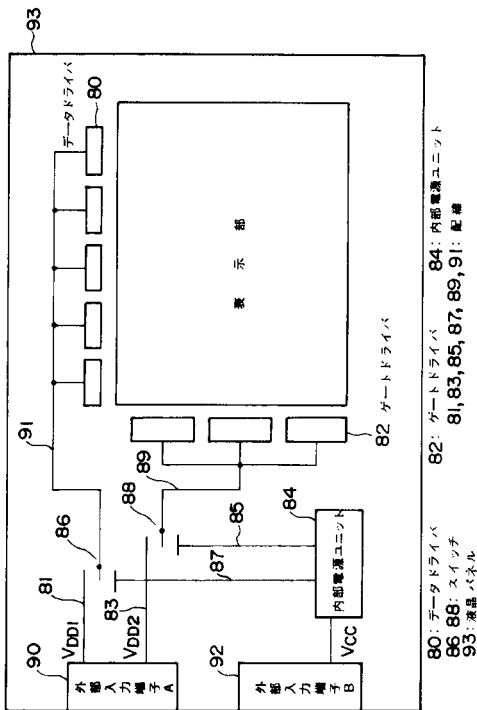
データドライバへの電圧供給を切断する回路



- 70: pチャンネルMOSトランジスタ
- 72: nチャンネルMOSトランジスタ
- 73: 抵抗
- 74: インバータ
- 75, 77: 配線

【図7】

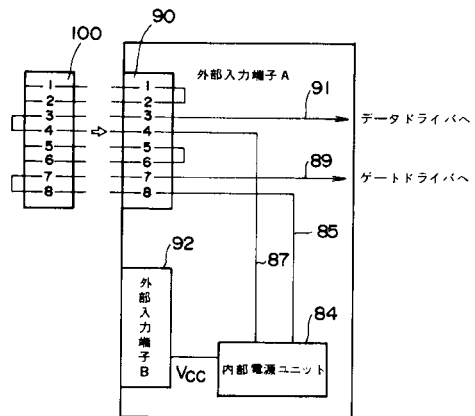
第2の実施の形態の液晶パネル



- 80: データドライバ
- 86, 88: スイッチ
- 93: 液晶パネル
- 82: ゲートドライバ
- 84: 内部電源ユニット
- 81, 83, 85, 87, 89, 91: 配線

【図8】

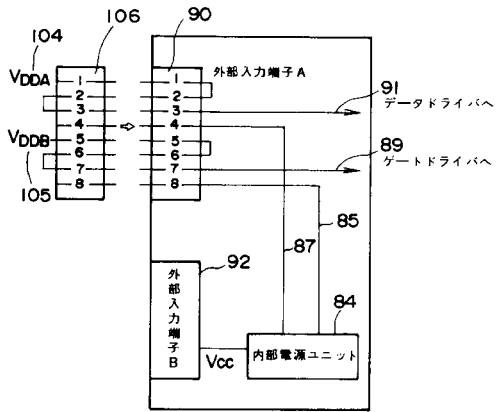
液晶駆動時の液晶パネルの電圧供給ユニット



- 100: コネクタA

【図9】

スクリーニング時の液晶パネルの電圧供給ユニット



106: コネクタB

フロントページの続き

(51)Int.Cl.

F I

H 0 1 L 29/78 6 1 2 A

H 0 1 L 29/78 6 2 4

審査官 藤田 都志行

(56)参考文献 特開平07-176755(JP,A)

特開平08-166600(JP,A)

特開平06-347753(JP,A)

特開平02-269320(JP,A)

特開平01-219785(JP,A)

(58)調査した分野(Int.Cl.,DB名)

G02F 1/133

G09G 3/20

G09G 3/36

G01R 31/00

H01L 29/786

