

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2007-264376
(P2007-264376A)

(43) 公開日 平成19年10月11日(2007. 10. 11)

(51) Int.Cl.
GO2F 1/1368 (2006.01)
GO2F 1/13 (2006.01)

F I
GO2F 1/1368
GO2F 1/13 1 O 1

テーマコード (参考)
2H088
2H092

審査請求 未請求 請求項の数 2 O L (全 10 頁)

(21) 出願番号 特願2006-90500 (P2006-90500)
(22) 出願日 平成18年3月29日 (2006. 3. 29)

(71) 出願人 000004329
日本ビクター株式会社
神奈川県横浜市神奈川区守屋町3丁目12番地
(72) 発明者 今野 秀一
神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内
Fターム(参考) 2H088 FA13 HA08 MA20
2H092 GA40 JA24 JB69 JB77 KA03
MA58 NA30 PA06

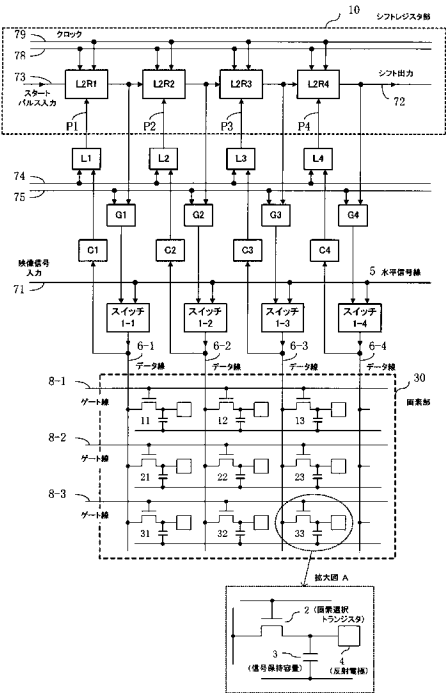
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 液晶駆動素子の画素部の欠陥を単体で検査できるようにするにあたり、精度の良い検査信号を外部に取り出せると共に、そのための追加回路を少なくしてコストアップを抑えた液晶表示装置を提供する

【解決手段】 水平方向の画素を選択するための複数のデータ線に供給される水平選択パルスをシフト動作で作成するためのシリアル接続された複数のシフトレジスタ10は、夫々に平行入力端子を有し、画素欠陥検査時には、画素内の信号保持容量の電荷量から検出した検査信号をデータ線を介して前記平行入力端子に供給し、この供給された検査信号を順次シフトしてシリアル信号として出力できる構成の液晶駆動素子とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体基板上に水平方向に配置されたデータ信号が供給される複数のデータ線と、前記複数のデータ線に直交するように配置された複数のゲート線と、前記複数のデータ線とゲート線との交差部に配列された複数の画素とが形成され、各画素は、ソースが各データ線に、ゲートが各ゲート線に接続された画素選択トランジスタと前記画素選択トランジスタのドレインに接続された一方の端子及び他の信号保持容量部の端子と共通接続された他方の端子を有する前記データ信号を蓄積する信号保持容量部と、前記信号保持容量部の他方の端子に接続された反射電極と、前記反射電極に対向配置された共通電極と、前記反射電極と前記共通電極との間に挿入された液晶とからなる液晶表示装置において、

10

外部から供給される水平選択パルスを順次シフトさせて前記複数のデータ線に前記データ信号を供給する一方、前記信号保持容量部に蓄積されたデータ信号を前記画素選択トランジスタ及び各データ線を介して読み出し、シリアル信号として順次シフトして出力するシフトレジスタを有することを特徴とする液晶表示装置。

【請求項 2】

半導体基板上に水平方向に配置されたデータ信号が供給される複数のデータ線と、前記複数のデータ線に直交するように配置された複数のゲート線と、前記複数のデータ線とゲート線との交差部に配列された複数の画素とが形成され、各画素は、ソースが各データ線に、ゲートが各ゲート線に接続された画素選択トランジスタと前記画素選択トランジスタのドレインに接続された一方の端子及び他の信号保持容量部の端子と共通接続された他方の端子を有する前記データ信号を蓄積する信号保持容量部と、前記信号保持容量部の他方の端子に接続された反射電極と、前記反射電極に対向配置された共通電極と、前記反射電極と前記共通電極との間に挿入された液晶とからなる液晶表示装置において、

20

外部から供給される水平選択パルスを順次シフトさせて前記複数のデータ線に前記データ信号を供給する一方、前記信号保持容量部に蓄積されたデータ信号を前記画素選択トランジスタ及び各データ線を介して読み出し、シリアル信号として順次シフトして出力するシフトレジスタ部が多相化され、前記複数の画素の列と所定間隔を有し、かつ重ならないように接続された複数系列のシフトレジスタと、

前記複数系列のシフトレジスタのシフトレジスタ部に供給される前記水平選択パルスと前記シリアル信号のシフトする方向を切り替える選択スイッチと、

30

を備えたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、反射型液晶プロジェクタ装置等に用いる液晶表示装置に係り、特に単体での検査が容易な構造を有する液晶表示装置に関する。

【背景技術】

【0002】

近年、プロジェクタ装置やプロジェクションテレビには画像を投影するための中心部品としてLCOS (Liquid Crystal on Silicon) 型の液晶表示装置が多く用いられている。

40

このLCOS型の液晶表示装置は、透明な共通電極、液晶層、マトリクス状に配置された反射電極、およびシリコン基板上に液晶駆動回路が形成された液晶駆動素子などが重なった構造を有しており、共通電極と反射電極間に電圧を印加することによって、間に挟まれた液晶層の配向を制御して液晶層の透過率を変化させ、画素毎に液晶層の透過率が変化することによって画像を表示するものである。この中で特に本発明に係わる液晶駆動素子の構造について図5を用いて説明する。

【0003】

同図において、従来の液晶表示装置に用いられる液晶駆動素子の構造は、水平方向駆動回路10と垂直方向駆動回路20および複数の切り換えスイッチ(1-1, 1-2, ・・

50

）からなる画素選択駆動部 75 と、画素部 30、コントローラ 60、複数のデータ線（6-1, 6-2, ...）、ゲート線（8-1, 8-2, ...）、および水平信号線 5 とで構成されている。なお、図中で、各符号のハイフン後のサフィックス番号は、同一種類の構成要素で異なった位置にあることを示している。また、図では構成要素全体の一部を示している。

【0004】

画素部 30 は、各データ線（6-1, 6-2, ...）と各ゲート線（8-1, 8-2, ...）の交差部にマトリックス状に配置された画素群（11~13, 21~23, 31~33：一部の画素のみ図示）からなり、各画素は、同図の拡大図 A に示す様に夫々画素選択トランジスタ 2、信号保持容量 3、および反射電極 4 を備えている。

10

【0005】

コントローラ 60 は、映像信号から生成した各種クロック信号を水平方向駆動回路 10 と垂直方向駆動回路 20 に供給し（経路は図示せず）、映像信号と同期した形でデータ線（6-1, 6-2, ...）、ゲート線（8-1, 8-2, ...）を夫々駆動することで水平垂直の走査を伴った画素選択を行う。

こうしてデータ線（6-1, 6-2, ...）とゲート線（8-1, 8-2, ...）の交差部の画素が選択されると、映像信号入力部 71 から入力された映像信号は、水平方向の画素を選択する切り換えスイッチ（1-1, 1-2, ...）と各画素内にある垂直方向の画素選択トランジスタ 2 を経由して信号保持容量 3 に書き込まれる。そして信号保持容量 3 に接続されている反射電極 4 を介してこれに対向する共通電極との間に挿入された液晶（図示せず）が駆動される。

20

【0006】

通常、上記画素部 30 の画素数は 100 万画素以上と非常に多いので、液晶駆動素子を製造する過程で欠陥が発生することがある。このため、液晶駆動素子を液晶表示装置に組み込む前に単体で画素の欠陥などの検査ができることが要望されている。

欠陥の 1 つとして、映像信号伝送経路のどこかで、電源やアース部あるいは他の信号線とショートするような場合には、水平信号線 5 に本来流れないはずの直流電流の流入や流出が起きるので、この水平信号線の端子で電流を検査することでこのような欠陥の有無を検出できる。このような欠陥の場合は特別な検査回路を必要とせず、一般の LSI テスタ等でも比較的容易に検査できる。

30

【0007】

しかしながら、他の欠陥として、映像信号伝送経路のどこかに断線があって、信号保持容量 3 に対して映像信号が書き込めない場合には、この欠陥を電氣的に検査するための出力信号が存在しないため、このままでは液晶駆動素子単体で検査することが極めて難しい問題がある。

【0008】

そこで、各データ線毎にセンスアンプを設けて、各画素の保持容量に蓄積された電荷を外部に読み出せるようにすることで、上記断線の検査が可能になる方法が考えられるが、画素数が多いためにかなりコストアップとなる問題がある。

この問題に対して、コストアップを少なくするためにセンスアンプの代わりに簡便なバッファ回路をデータ線ごとに備え、バッファ回路により読み出し線容量の影響を排除して信号保持容量に蓄積された電荷を電位変化として取り出し検査する方法が開示されている（例えば、下記特許文献 1 参照）。

40

【特許文献 1】特開 2003-114658 号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、特許文献 1 の方法では、バッファ回路だけで微弱なアナログ信号を液晶駆動素子の外部に取り出すので検査精度が悪く、別途外部にアナログ増幅器を備えた検出回路が必要となる。このため、一般の LSI テスタだけで検査することができないなどの

50

欠点を持つものである。

また、バッファ回路の代りにセンスアンプでデジタル化（２値化）して読み出せば、外部に特別な検出回路は不要になるのであるが、この場合でも、センスアンプのほかに各センスアンプの出力を選択して読み出すための切り換え回路と出力線が必要であるため、素子の構成が複雑になり、これらもコストアップの要因となる問題を有している。

【００１０】

本発明は、このような従来の問題点に鑑みなされたものであり、液晶駆動素子の画素部の欠陥を単体で検査できるようにするにあたり、精度の良い検査信号を外部に取り出せると共に、そのための追加回路を少なくしてコストアップを抑えた液晶表示装置を提供することを目的とする。

10

【課題を解決するための手段】

【００１１】

本発明は、上記課題を解決する手段として以下の（１）（２）に記載の構成からなる。すなわち、

（１）半導体基板上に水平方向に配置されたデータ信号が供給される複数のデータ線と、前記複数のデータ線に直交するように配置された複数のゲート線と、前記複数のデータ線とゲート線との交差部に配列された複数の画素とが形成され、各画素は、ソースが各データ線に、ゲートが各ゲート線に接続された画素選択トランジスタと前記画素選択トランジスタのドレインに接続された一方の端子及び他の信号保持容量部の端子と共通接続された他方の端子を有する前記データ信号を蓄積する信号保持容量部と、前記信号保持容量部の他方の端子に接続された反射電極と、前記反射電極に対向配置された共通電極と、前記反射電極と前記共通電極との間に挿入された液晶とからなる液晶表示装置において、

20

外部から供給される水平選択パルスを順次シフトさせて前記複数のデータ線に前記データ信号を供給する一方、前記信号保持容量部に蓄積されたデータ信号を前記画素選択トランジスタ及び各データ線を介して読み出し、シリアル信号として順次シフトして出力するシフトレジスタを有することを特徴とする液晶表示装置を提供する。

（２）半導体基板上に水平方向に配置されたデータ信号が供給される複数のデータ線と、前記複数のデータ線に直交するように配置された複数のゲート線と、前記複数のデータ線とゲート線との交差部に配列された複数の画素とが形成され、各画素は、ソースが各データ線に、ゲートが各ゲート線に接続された画素選択トランジスタと前記画素選択トランジスタのドレインに接続された一方の端子及び他の信号保持容量部の端子と共通接続された他方の端子を有する前記データ信号を蓄積する信号保持容量部と、前記信号保持容量部の他方の端子に接続された反射電極と、前記反射電極に対向配置された共通電極と、前記反射電極と前記共通電極との間に挿入された液晶とからなる液晶表示装置において、

30

外部から供給される水平選択パルスを順次シフトさせて前記複数のデータ線に前記データ信号を供給する一方、前記信号保持容量部に蓄積されたデータ信号を前記画素選択トランジスタ及び各データ線を介して読み出し、シリアル信号として順次シフトして出力するシフトレジスタ部が多相化され、前記複数の画素の列と所定間隔を有し、かつ重ならないように接続された複数系列のシフトレジスタと、

前記複数系列のシフトレジスタのシフトレジスタ部に供給される前記水平選択パルスと前記シリアル信号のシフトする方向を切り替える選択スイッチと、

40

を備えたことを特徴とする液晶表示装置を提供する。

【発明の効果】

【００１２】

本発明によれば、従来の液晶駆動素子の構成に対して少ない追加回路で表示駆動時の性能に影響を及ぼすことなく画素部の欠陥を単体で検査できるように精度の良い検査信号を外部に取り出すことが可能になる。これにより、素子のコストアップを抑えられると共に、一般のＬＳＩテストで検査できるので画素欠陥のない液晶表示装置の提供が可能となる。

また、請求項２の構成により、高性能化により画素数が増大し画素を並列駆動する液晶

50

駆動素子の使用においても、スイッチ回路により1系統に接続替えが行えるので、全画素の欠陥を検査できる検査信号が外部に出力できるようになり、画素欠陥のない液晶表示装置の提供が可能となる。

【発明を実施するための最良の形態】

【0013】

以下、本発明の各実施形態に係る液晶表示装置について、図面を参照して説明する。

本実施例における液晶表示装置は、シリコン基板に液晶駆動回路が形成された液晶駆動素子上にマトリクス状に配置された複数の反射電極4と、液晶層（不図示）と、光透過性の共通電極（不図示）とが順次積層され、複数の反射電極4と共通電極との間に電圧を印加することによって、液晶層の配向を制御してこの液晶層の透過率を変化させた状態で、読み出し光を照射して複数の反射電極4からの反射光を画像光として取り出しスクリーン上に投射するものである。本発明の実施形態は上記液晶駆動素子の構成が異なる3例について説明する。

10

【0014】

図1は、本発明に係る液晶表示装置における液晶駆動素子の第1の実施例を示すブロック図、図2は、同じく第2の実施例を示すブロック図、図3は、同じく第3の実施例を示すブロック図である。また、図4は、各実施例で使用されるシフトレジスタの構成例を示す回路図である。

【実施例1】

【0015】

20

まず、図1を用いて、本発明に係る液晶表示装置における液晶駆動素子の実施例1の構成を説明する。

実施例1における液晶駆動素子は、水平方向駆動パルスの生成を行うシフトレジスタ10と、多数の表示用画素を有する画素部30と、画素部30に映像信号を供給する複数のデータ線（6-1，6-2，・・・）と、垂直方向駆動パルスが接続される複数のゲート線（8-1，8-2，・・・）と、前記複数のデータ線とシフトレジスタ10との間に配列されている映像信号の供給を制御する複数の切換えスイッチ（1-1，1-2，・・・）と、シフトレジスタ10からの水平方向駆動パルスを成形して切換えスイッチ（1-1，1-2，・・・）に供給する複数のレベルシフト回路（G1，G2，・・・）と、データ線上の検査信号を増幅する複数のセンスアンプ（C1，C2，・・・）および、検査信号の接続を制御する複数のパラレルインスイッチ回路（L1，L2，・・・）とで構成されている。

30

【0016】

また、前記複数の切換えスイッチ（1-1，1-2，・・・）の入力端子の一方には映像信号入力71に接続された映像信号を供給する水平信号線5が、複数のレベルシフト回路（G1，G2，・・・）の入力端子の一方にはイネーブル制御信号線75が、複数のパラレルインスイッチ回路（L1，L2，・・・）の入力端子の一方にはパラレルイン制御信号線74が夫々接続されている。

【0017】

更に、画素部30の内部は、各データ線（6-1，6-2，・・・）と各ゲート線（8-1，8-2，・・・）の交差部にマトリクス状に配置された画素群（11～13，21～23，31～33：一部の画素のみ図示）からなり、各画素は、同図の拡大図Aに示す様に、ソースが各データ線に、ゲートが各ゲート線に接続された画素選択トランジスタ2と、画素選択トランジスタ2のドレインに接続された一方の端子および、他の信号保持容量部の端子と共通接続された他方の端子を有するデータ信号を蓄積する信号保持容量部3と、画素選択トランジスタ2のドレインに共通接続された反射電極4と、反射電極4に対向配置された共通電極と、反射電極4と共通電極間に挿入された液晶とからなる。

40

なお、この図では液晶駆動素子の構成要素全体の一部を示している。

【0018】

次に表示駆動時（映像信号の書き込み時）における液晶駆動素子の動作を説明する。

同図において、シフトレジスタ10は、入力されたスタートパルス73をクロック線7

50

8, 79から供給されるクロック信号により順次右方向へシフトする動作を行う。

シフトレジスタ10内の個々のシフトレジスタ(L2R1, L2R2, ...)間の接続点からは、スタートパルス73のシフトされた出力がパラレルに取り出され、夫々レベルシフト回路(G1, G2, ...)に供給される。この段階でのシフトレジスタ10は、シリアルイン・パラレルアウト動作を基本とした右方向への走査駆動パルスの生成を行うものである。

【0019】

シフト出力が供給されたレベルシフト回路(G1, G2, ...)では、イネーブル制御信号線75の信号によりシフト出力のイネーブル(有効)制御が行われると共に、シフト出力を増幅して切換えスイッチ(1-1, 1-2, ...)の一方の入力端子に供給してス

10

スイッチ動作を制御する。
切換えスイッチ(1-1, 1-2, ...)のもう一方の入力端子には、水平信号線5に供給された映像信号入力71が接続されており、前記シフト出力に応じたスイッチ動作でこの映像信号入力71をデータ線(6-1, 6-2, ...)に出力する。

データ線(6-1, 6-2, ...)は画素部30に入り、前記従来例と同様のマトリクス状に配列されている画素群(11~13, 21~23, 31~33:一部の画素のみ図示)に夫々接続されている。画素群の各画素ではデータ線(6-1, 6-2, ...)を経由して供給された映像信号のレベルが電荷となって信号保持容量3に書き込まれ、信号保持容量3に接続されている反射電極4を介してこれに対向する共通電極との間に挿入された液晶(図示せず)が駆動される。このようにして、入力映像信号は各画素に書き込まれ

20

液晶が駆動される。

【0020】

次に、画素群の欠陥の有無を検査するときの動作を説明する(検査信号の読み出し時)

。

液晶駆動素子を検査するときは、まず全画素の信号保持容量3に映像信号若しくは検査信号を書き込み、電荷をもたせる。信号保持容量3に書き込まれている電荷は、画素選択トランジスタ2をオンすることでデータ線(6-1, 6-2, ...)に信号として読み出すことができる。各データ線に読み出された信号は、次いでセンスアンプ(C1, C2, ...)に供給され、ここで検査精度を高めるために増幅し2値化される。2値化された信号は、パラレルインスイッチ回路(L1, L2, ...)の一方の入力端子に供給され、他

30

方の入力端子に供給されたパラレルイン制御信号線74からのラッチ信号によりオンオフ制御されて、シフトレジスタ10内の個々のシフトレジスタに設けられたパラレルイン端子(P1, P2, ...)を通してシフトレジスタの各段に入力される。

【0021】

こうして、各画素から読み出された検査信号はシフトレジスタ10に入力され、クロック線78、79から供給されるクロック信号により順次右方向へシフトし、シフトレジスタの最終段からシフト出力72として外部に取り出すことができる。

この段階でのシフトレジスタ10は、パラレルイン・シリアルアウト動作として用いていることになる。なお、このとき、前記切り換えスイッチ(1-1, 1-2, ...)は、常時オフ動作になるように制御される。

40

【0022】

ここで、図4を用いてシフトレジスタ10内の個々のシフトレジスタの動作を簡単に説明する。

同図に示すように、個々のシフトレジスタはスイッチとバッファで構成されている。左端の73より入力されたスタートパルスは、クロック信号でオンオフするスイッチ78がオンのときにバッファaに入力され保持される。次に別のクロックでオンオフするスイッチ79がオンすると、スタートパルスはバッファbに入力される。こうして2つのクロックによる交互のスイッチ動作で、入力されたスタートパルスは順次右方向にシフトして行く。なお、スタートパルスのシフト出力はG1を経由して、また、検査信号はL1を経由して夫々図の位置に接続されている。

50

【0023】

この実施例1では、検査のために追加される回路は、センスアンプ（C1，C2，・・・）とシフトレジスタの各段に設けたパラレルインスイッチ回路（L1，L2，・・・）であり、シフトレジスタを検査時にも有効に利用することで、少ない回路構成で精度の良い検査信号が得られるようになる。

【実施例2】

【0024】

次に、図2を用いて、本発明に係る液晶表示装置における液晶駆動素子の実施例2の構成および動作を説明する。

まず、実施例2における液晶駆動素子の構成で実施例1と大きく異なる点を説明する。実施例2の構成は、水平信号線5が映像信号入力71-1と71-2の2系統になっており、2つの映像信号入力は複数の切換えスイッチ（1-1，1-2，・・・）の交互に入力するように接続される。また、シフトレジスタ10の内部では、右方向への水平方向走査パルス生成するシフトレジスタL2R1，L2R2，・・・と、左方向への水平方向走査パルス生成するシフトレジスタR2L1，R2L2，・・・の2系統のシフトレジスタ群に分かれており、各個々のシフトレジスタのパルス入力端子には選択スイッチ（SEL1，SEL2，・・・）が、出力端子にもスイッチ回路（RL1，RL2，・・・）が追加され同図に示すように接続されている。シフトレジスタ10内の破線で示した接続は、追加した選択スイッチ（SEL1，SEL2，・・・）のもう一方の入力端子への接続を示したものである。上記した以外は、実施例1と同様である。

【0025】

次に、実施例2における表示駆動時の動作を説明する。

図2において、シフトレジスタ10内の右方向走査パルス生成するシフトレジスタL2R1，L2R2，・・・系統、または左方向走査パルス生成するシフトレジスタR2L1，R2L2，・・・系統内部のシフトレジスタ各段の接続点におけるスタートパルスのシフト出力が、スイッチ回路（RL1，RL2，・・・）により、どちらかのシフト出力が選択されてレベルシフト回路（G1，G2，・・・）に供給され、前記実施例1の場合と同様に画素の選択駆動が行われる。

同図では、レベルシフト回路G1の出力が切換えスイッチ1-1と同1-2とを同時に駆動し、映像信号入力71-1をデータ線6-1に、映像信号入力71-2をデータ線6-2に供給している。レベルシフト回路G2以降も同様に動作する。

このように、本実施例2は、表示駆動時には映像信号入力を2相化して駆動する構成の液晶駆動素子である。

【0026】

次に、画素群の欠陥の有無を検査するための動作を説明する。

各画素から検査信号を読み出してシフトレジスタ10に供給する段階までは前記実施例1と同様であるが、データ線6-1に読み出された信号はシフトレジスタL2R1に、データ線6-2に読み出された信号はシフトレジスタR2L2に供給するようにする。以降データ線6-3，6-4も同様に図示したように接続される。

【0027】

次に、並列に動作していたシフトレジスタ10は直列に接続替えを行う。この接続替えは、シフトレジスタ10中に破線で示した接続が追加されて行われる。すなわち、検査信号は、シフトレジスタL2R1---->選択スイッチSEL2---->シフトレジスタR2L2---->選択スイッチSEL1---->シフトレジスタL2R2---->選択スイッチSEL4---->シフトレジスタR2L1---->選択スイッチSEL3・・・の順にシフトされて外部に出力されるようになる。

このとき、選択スイッチSEL1～4は、制御信号線75-1により制御されるスイッチで、表示駆動時は実線側が選択され、検査信号の読出し時は破線側が選択される。

【0028】

この構成で、検査信号を読み出すための追加回路は実施例1に比較して、左右方向に走

10

20

30

40

50

査する 2 系統のシフトレジスタを 1 系統に接続替えする選択スイッチ (SEL1, SEL2, ...) の増加だけで実現できる。

このように実施例 2 では、液晶駆動素子の画素数が増大したために画素を複数系列に分けて駆動する液晶駆動素子に関するもので、表示駆動時には並列に動作している 2 系統のシフトレジスタを検査信号の読み出し時には 1 系統に接続替えし、シフトレジスタの段数を 2 倍にした上で一度に読み出せるようにしたものである。

【実施例 3】

【0029】

次に、図 3 を用いて、本発明に係る液晶表示装置における液晶駆動素子の実施例 3 の構成を説明する。この実施例は、表示駆動時に入力映像信号を 4 相化して駆動する場合の構成例である。 10

基本的な構成と動作は実施例 2 と同じであるが、本実施例では図 3 に示すように、切換えスイッチのインピーダンス低減を図る目的で画素部 30 に接続される各データ線 (6-1, 6-2, ...) は画素部 30 が配置されている基板の上下方向から同時に駆動する構成になっている。また、4 相化に対応してレベルシフト回路 G1 の出力は、4 個の切換えスイッチ (1-1, 1-2, 1-3, 1-4) を同時に駆動して各データ線への並列入力を行っている。上記した以外は、実施例 2 と同様である。

【0030】

このように、表示駆動時には 4 相化した分だけシフトレジスタの段数を減らしているが、この場合においても、検査信号の読出し時は、前記上下のシフトレジスタを活用することで全画素の検査信号の読み出しが可能である。 20

すなわち、図 3 のにおいて、検査信号の読み出し時は、奇数番のデータ線 (6-1, 6-3, ...) の信号は上部のシフトレジスタ 10a に供給し、偶数番のデータ線 (6-2, 6-4, ...) の信号は下部のシフトレジスタ 10b に供給し、2 系統の検査信号として夫々外部に取り出すようにしている。このときの上部と下部のシフトレジスタの接続替えは、前記実施例 2 と同様に行い、検査信号の流れも同様である。

【0031】

さらに多画素化が進み、並列に入力される映像信号数が増えても、検査信号の読出し手段は同様に行うことができる。すなわち、1 ライン分の検査信号が同時に読み出されたデータ線の信号を、センスアンプで 2 値化し、それを保持するためのラッチ回路を各センスアンプごとに設け、さらに、その出力を選択するためのスイッチを設けて必要数に分けてシフトレジスタに取り込んでシフトして外部に出力するという動作を繰り返せば良い。 30

【0032】

このように、本発明では、水平方向駆動回路のシフトレジスタにパラレルイン端子を設け、またシフトレジスタが左右方向駆動に分れている場合には、1 系統に接続替えをして使用することで、全画素の信号保持容量に書き込まれている電荷を検査に好適な 2 値化信号として外部への取り出しが可能となる。

なお、本実施例では反射型液晶表示装置を例にとって説明したが、これに限ることなく透過型液晶表示装置にも適用可能である。

【図面の簡単な説明】

【0033】

【図 1】本発明に係る液晶表示装置における液晶駆動素子の第 1 の実施例を示すブロック図である。

【図 2】本発明に係る液晶表示装置における液晶駆動素子の第 2 の実施例を示すブロック図である。

【図 3】本発明に係る液晶表示装置における液晶駆動素子の第 3 の実施例を示すブロック図である。

【図 4】各実施例で使用されるシフトレジスタの構成例を示す回路図である。

【図 5】従来の液晶表示装置における液晶駆動素子の構成を示すブロック図である。

【符号の説明】

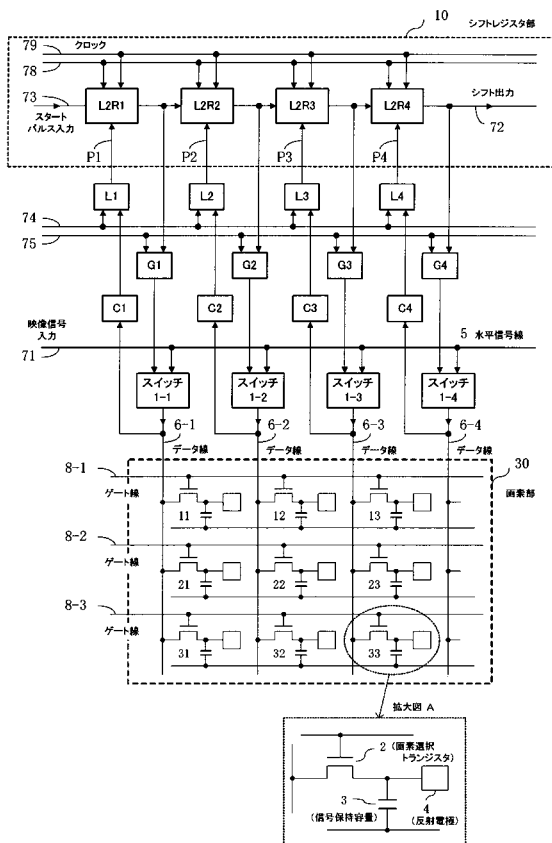
【0034】

- 1-1, 1-2, ... 切り換えスイッチ
 2 ... 画素選択トランジスタ
 3 ... 信号保持容量
 4 ... 反射電極
 5 ... 水平信号線
 6-1, 6-2, ... データ線
 8-1, 8-2, ... ゲート線
 10 ... シフトレジスタ
 30 ... 画素部
 71 ... 映像信号入力部
 72 ... シフト出力部
 73 ... スタートパルス入力部
 74 ... パラレルイン制御信号線
 75 ... イネーブル制御信号線
 78, 79 ... クロック信号線
 C1, C2, ... センスアンプ
 G1, G2, ... レベルシフト回路
 L1, L2, ... パラレルインスイッチ回路
 L2R1, L2R2, ... 各段のシフトレジスタ
 R2L1, R2L2, ... 各段のシフトレジスタ
 RL1, RL2, ... スイッチ回路
 SEL1, SEL2, ... 選択スイッチ

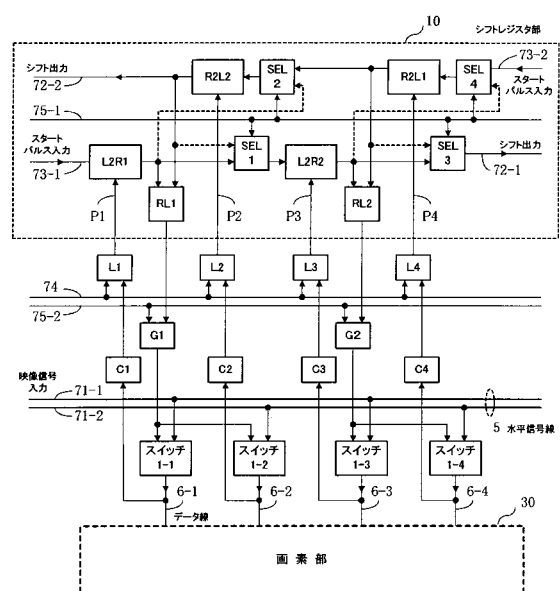
10

20

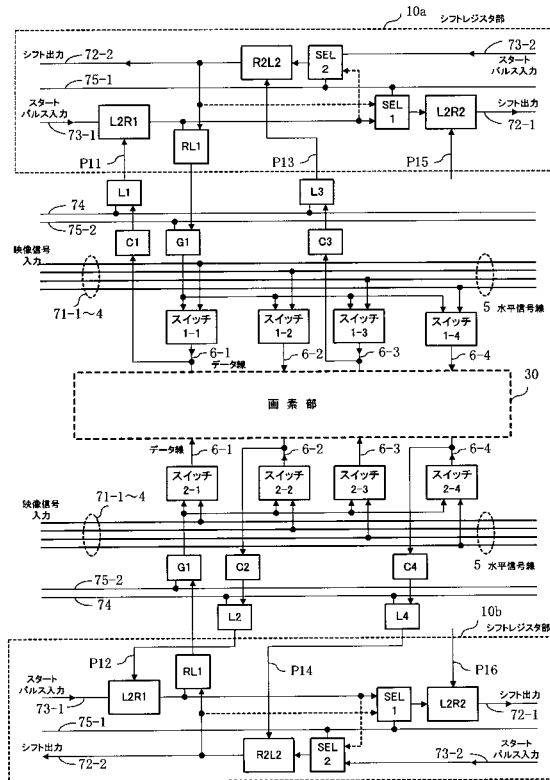
【図1】



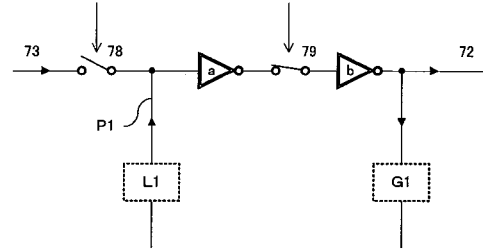
【図2】



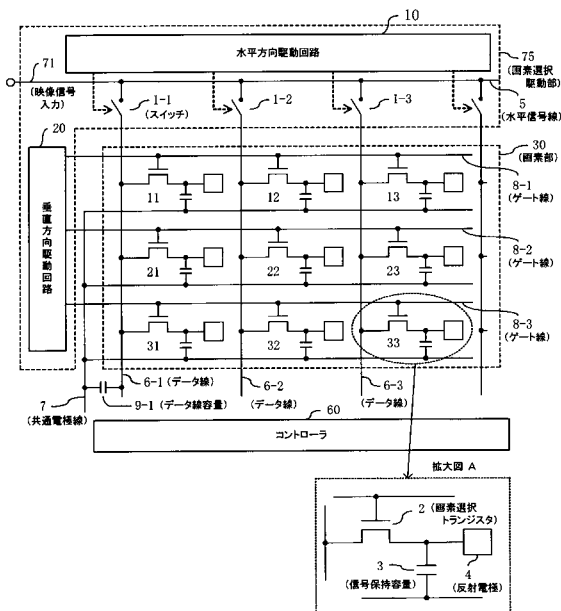
【図 3】



【図 4】



【図 5】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2007264376A	公开(公告)日	2007-10-11
申请号	JP2006090500	申请日	2006-03-29
[标]申请(专利权)人(译)	日本胜利株式会社		
申请(专利权)人(译)	日本有限公司Victor公司		
[标]发明人	今野秀一		
发明人	今野 秀一		
IPC分类号	G02F1/1368 G02F1/13		
FI分类号	G02F1/1368 G02F1/13.101		
F-TERM分类号	2H088/FA13 2H088/HA08 2H088/MA20 2H092/GA40 2H092/JA24 2H092/JB69 2H092/JB77 2H092/KA03 2H092/MA58 2H092/NA30 2H092/PA06 2H192/AA24 2H192/BC72 2H192/DA12 2H192/FB05 2H192/GD03 2H192/HB04 2H192/HB13 2H192/HB22 2H192/HB23 2H192/JB02		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其允许将高精度的检查信号取出到外部，以便能够检查作为单一物质的液晶显示元件的像素部分的缺陷。并且通过减少用于取出检查信号的附加电路来抑制成本的增加。

ŽSOLUTION：在液晶驱动元件中，用于通过移位操作产生的多个串联连接的移位寄存器10中的每一个，要提供给用于在水平方向上选择像素的多条数据线的水平选择脉冲具有并行输入端子，在像素缺陷检查期间，从像素中的信号保持容量的电荷量检测的检查信号通过数据线提供给并行输入端子，并且该提供的检查信号被连续移位并作为串行信号输出。

Ž

