

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4248306号
(P4248306)

(45) 発行日 平成21年4月2日(2009.4.2)

(24) 登録日 平成21年1月23日(2009.1.23)

(51) Int.Cl.

F I

GO2F 1/1343 (2006.01)
GO2F 1/133 (2006.01)
GO2F 1/1337 (2006.01)
GO2F 1/1368 (2006.01)
GO9F 9/30 (2006.01)

GO2F 1/1343
GO2F 1/133 525
GO2F 1/133 550
GO2F 1/133 575
GO2F 1/1337 505

請求項の数 15 (全 22 頁) 最終頁に続く

(21) 出願番号 特願2003-145917 (P2003-145917)
(22) 出願日 平成15年5月23日(2003.5.23)
(65) 公開番号 特開2004-78157 (P2004-78157A)
(43) 公開日 平成16年3月11日(2004.3.11)
審査請求日 平成17年8月10日(2005.8.10)
(31) 優先権主張番号 特願2002-175914 (P2002-175914)
(32) 優先日 平成14年6月17日(2002.6.17)
(33) 優先権主張国 日本国(JP)

(73) 特許権者 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町2番2号
(74) 代理人 100101683
弁理士 奥田 誠司
(72) 発明者 武内 正典
大阪府大阪市阿倍野区長池町2番2号
シャープ株式会社内
(72) 発明者 長島 伸悦
大阪府大阪市阿倍野区長池町2番2号
シャープ株式会社内
(72) 発明者 近藤 直文
大阪府大阪市阿倍野区長池町2番2号
シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、複数の行および複数の列を有するマトリクス状に配列された複数の画素を備え、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および前記第2副画素を有し、

前記第1副画素および前記第2副画素のそれぞれは、

対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、

前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、

前記対向電極は、前記第1副画素および前記第2副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第1副画素および前記第2副画素毎に対して電氣的に独立であって、

行方向に延びる走査線と、

列方向に延びる信号線と、

前記複数の画素のそれぞれの前記第1副画素電極および前記第2副画素電極のそれぞれに対応して設けられ、それぞれが当該画素に対応する共通の走査線および共通の信号線に接続された2つのスイッチング素子を有し、

前記2つのスイッチング素子は、前記共通の走査線に供給される走査信号電圧によって

10

20

オン/オフ制御され、前記2つのスイッチング素子がオン状態にあるときに、前記第1副画素および前記第2副画素のそれぞれが有する前記副画素電極および前記補助容量電極に、共通の信号線から表示信号電圧が供給され、前記2つのスイッチング素子がオフ状態とされた後に、前記第1副画素および前記第2副画素のそれぞれの前記補助容量対向電極の電圧が変化し、その変化の方向および変化の大きさによって規定される変化量が前記第1副画素と前記第2副画素とで異なる、液晶表示装置。

【請求項2】

前記補助容量対向電圧は、所定の周期ごとに極性が反転する、請求項1に記載の液晶表示装置。

【請求項3】

前記第1副画素の前記補助容量対向電極に印加される補助容量対向電圧と、前記第2副画素の前記補助容量対向電極に印加される補助容量対向電圧とは、位相が180°異なっている、請求項2に記載の液晶表示装置。

【請求項4】

前記第1副画素の前記補助容量対向電極に印加される補助容量対向電圧と、前記第2副画素の前記補助容量対向電極に印加される補助容量対向電圧とは、互いに等しい振幅を有している、請求項3に記載の液晶表示装置。

【請求項5】

前記信号線に印加される表示信号電圧は、一定本数の走査線が選択されるたびに極性が反転する、請求項2から4のいずれかに記載の液晶表示装置。

【請求項6】

前記信号線に印加される表示信号電圧は、互いに隣接する信号線間で極性が逆である、請求項2から5のいずれかに記載の液晶表示装置。

【請求項7】

前記信号線に印加される表示信号電圧は、2本の走査線が選択されるたびに極性が反転し、前記補助容量対向電圧の極性が反転する周期は、前記表示信号電圧の極性が反転する周期と同じであり、且つ、位相が1/2周期ずれている、請求項6に記載の液晶表示装置。

【請求項8】

前記信号線に印加される表示信号電圧は、2本の走査線が選択されるたびに極性が反転し、前記補助容量対向電圧の極性が反転する周期は、前記表示信号電圧の極性が反転する周期の1/2であり、且つ、位相が一致している、請求項6に記載の液晶表示装置。

【請求項9】

前記信号線に印加される表示信号電圧は、1本の走査線が選択されるたびに極性が反転し、前記補助容量対向電圧の極性が反転する周期は、前記表示信号電圧の極性が反転する周期と同じであり、且つ、位相が一致している、請求項6に記載の液晶表示装置。

【請求項10】

前記走査線は、前記複数の画素のそれぞれが有する前記第1副画素と前記第2副画素との間に設けられている、請求項1から9のいずれかに記載の液晶表示装置。

【請求項11】

前記第1副画素および前記第2副画素のそれぞれが有する前記補助容量対向電極に接続された補助容量配線をさらに有し、前記補助容量配線は、前記走査線に平行で、且つ、隣接する画素の間に設けられている、請求項1から10のいずれかに記載の液晶表示装置。

【請求項12】

前記複数の画素のそれぞれがある階調 g_k ($0 \leq g_k \leq g_n$ 、 g_k および g_n は零以上の整数、 g_k が大きい方が輝度の高い階調を表す。)の表示を行う際に、前記第1副画素および前記第2副画素のそれぞれの液晶層に印加される実効電圧の差 $\Delta V_{1c}(g_k) > 0$ (ボルト)であり、かつ、 $\Delta V_{1c}(g_k) \leq \Delta V_{1c}(g_k + 1)$ の関係を満足し、ノーマリブラックモードで表示を行う、請求項1から11のいずれかに記載の液晶表示装置。

10

20

30

40

50

【請求項 1 3】

前記液晶層は、垂直配向型液晶層であって、負の誘電異方性を有するネマチック液晶材料を含む、請求項 1 から 1 2 のいずれかに記載の液晶表示装置。

【請求項 1 4】

前記第 1 副画素および前記第 2 副画素のそれぞれに含まれる前記液晶層は、電圧印加時に液晶分子が傾斜する方位角方向が互いに約 90°異なる 4 つのドメインを含む、請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

前記液晶層は、平行配向型液晶層であって、正の誘電異方性を有するネマチック液晶材料を含み、前記対向電極と前記副画素電極とは前記液晶層面に略平行な電界を生成する、請求項 1 から 1 2 のいずれかに記載の液晶表示装置。

10

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、液晶表示装置に関し、特に、画素分割方式の液晶表示装置に関する。

【0002】**【従来の技術】**

液晶表示装置は、高精細、薄型、軽量および低消費電力等の優れた特長を有する平面表示装置であり、近年、表示性能の向上、生産能力の向上および他の表示装置に対する価格競争力の向上に伴い、市場規模が急速に拡大している。

20

【0003】

従来一般的であったツイステッド・ネマティック・モード（TNモード）の液晶表示装置は、正の誘電率異方性を持つ液晶分子の長軸を基板表面に対して略水平に配向させ、且つ、液晶分子の長軸が液晶層の厚さ方向に沿って上下の基板間で略90度捻れるように配向処理が施されている。この液晶層に電圧を印加すると、液晶分子が電界に平行に立ち上がり、捻れ配向（ツイスト配向）が解消される。TNモードの液晶表示装置は、電圧による液晶分子の配向に変化に伴う旋光性の変化を利用することによって、透過光量を制御するものである。

【0004】

TNモードの液晶表示装置は、生産マージンが広く生産性に優れた表示モードである。一方、表示性能とりわけ視野角特性の点で問題があった。具体的には、TNモードの液晶表示装置の表示面を斜め方向から観測すると、表示のコントラスト比が著しく低下し、正面からの観測で黒から白までの複数の階調が明瞭に観測される画像を斜め方向から観測すると階調間の輝度差が著しく不明瞭となる点が問題であった。さらに、表示の階調特性が反転し、正面からの観測でより暗い部分が斜め方向からの観測ではより明るく観測される点も問題であった。

30

【0005】

これらTNモードの液晶表示装置における視野角特性を改善する方法として、例えば、特許文献1に記載されているように、1つの画素電極を複数の副画素電極に分割し、画素電極に印加される電圧を複数の副画素電極に異なる比率で印加する方式が提案されている（「画素分割方式」と呼ぶことがある。）。特許文献1に開示されている構成では、複数の副画素電極に対して絶縁層を介して対向する制御コンデンサ電極を設け、複数の副画素電極を容量結合することによって、複数の副画素電極に異なる比率で電圧を印加する構成が開示されている。

40

【0006】**【特許文献1】**

特開平6-332009号公報

【0007】**【発明が解決しようとする課題】**

しかしながら、上述の構成を採用すると、それぞれの副画素電極に印加される電圧は、副

50

画素電極と制御コンデンサ電極との間に形成される絶縁層の厚さのばらつきの影響を受けて変動するので、副画素電極に印加される電圧を所望の比率に制御することが難しいという問題がある。

【 0 0 0 8 】

また、上記の構成を採用すると、副画素電極間の電位差は、印加電圧が高くなるほど大きくなる。本発明者の検討によると、このような電圧条件では、ノーマリホワイトモードのTN型液晶表示装置に代表されるような、比較的高い電圧を印加した場合の表示における視野角依存性が大きな表示モードの液晶表示装置の視野角特性の改善には有効であるものの、ノーマリブラックモードの液晶表示装置の γ 特性の視野角特性を改善する効果が低い。

10

【 0 0 0 9 】

ノーマリブラックモードの液晶表示装置には、TNモードの液晶表示装置における視野角特性を改善した液晶表示装置として、近年開発された、インプレイン・スイッチング・モード（IPSモード：特公昭63-21907号公報）、マルチドメイン・パーティカル・アラインド・モード（MVAモード：特開平11-242225号公報）、軸対称配向モード（ASMモード：特開平10-186330号公報）の液晶表示装置等がある。これらの新規なモード（広視野角モード）の液晶表示装置は、TNモードの液晶表示装置で見られる、表示面を斜め方向から観測した場合に表示コントラスト比が著しく低下したり、表示階調が反転するなどの問題は起こらない。

【 0 0 1 0 】

20

しかしながら、液晶表示装置の表示品位の改善が進む状況下において、今日では視野角特性の問題点として、正面観測時の γ 特性と斜め観測時の γ 特性が異なる点、すなわち γ 特性の視角依存性の問題が新たに顕在化してきた。ここで、 γ 特性とは表示輝度の階調依存性であり、 γ 特性が正面方向と斜め方向で異なるということは、階調表示状態が観測方向によって異なることとなるため、写真等の画像を表示する場合や、またTV放送等を表示する場合に特に問題となる。

【 0 0 1 1 】

γ 特性の視野角依存性の問題は、IPSモードよりも、MVAモードやASMモードにおいて顕著である。一方、IPSモードは、MVAモードやASMモードに比べて正面観測時のコントラスト比の高いパネルを生産性良く製造することが難しい。これらの点から、特にMVAモードやASMモードの液晶表示装置における γ 特性の視角依存性を改善することが望まれる。

30

【 0 0 1 2 】

本発明はかかる諸点に鑑みてなされたものであり、その目的の一つは、画素分割方式の液晶表示装置において、副画素に印加される電圧の制御性を向上することにある。また、本発明の他の目的は、ノーマリブラックモードの液晶表示装置の γ 特性を改善できる、新たな画素分割方式を提供することにある。

【 0 0 1 3 】

【課題を解決するための手段】

本発明の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、複数の行および複数の列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および前記第2副画素を有し、前記第1副画素および前記第2副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第1副画素および前記第2副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第1副画素および前記第2副画素毎に対して電氣的に独立であることを特徴とし、そのことによって上記目的が達成される。

40

50

【 0 0 1 4 】

好ましい実施形態の液晶表示装置は、行方向に延びる走査線と、列方向に延びる信号線と、前記複数の画素のそれぞれの前記第 1 副画素および前記第 2 副画素電極のそれぞれに対応して設けら、それぞれが当該画素に対応する共通の走査線および共通の信号線に接続された 2 つのスイッチング素子を有し、前記 2 つのスイッチング素子は、前記共通の走査線に供給される走査信号電圧によってオン / オフ制御され、前記 2 つのスイッチング素子がオン状態にあるときに、前記第 1 副画素および前記第 2 副画素のそれぞれが有する前記副画素電極および前記補助容量電極に、共通の信号線から表示信号電圧が供給され、前記 2 つのスイッチング素子がオフ状態とされた後に、前記第 1 副画素および前記第 2 副画素のそれぞれの前記補助容量対向電極の電圧が変化し、その変化の方向および変化の大きさによって規定される変化量が前記第 1 副画素と前記第 2 副画素とで異なる。ここで、前記補助容量対向電極の電圧の変化量は、絶対値だけでなく符号をも含む。例えば、前記第 1 副画素と前記第 2 副画素のそれぞれの前記補助容量対向電極の電圧の変化量は、絶対値が同じで、符号が異なってもよい。即ち、スイッチング素子がオフ状態とされた後、一方の補助容量対向電極の電圧が増大し、他方の補助容量対向電極の電圧が低下する場合、その変化量の絶対値は同じであってもよい。

10

【 0 0 1 5 】

前記補助容量対向電圧は、所定の周期ごとに極性が反転する構成とすることができる。

【 0 0 1 6 】

前記第 1 副画素の前記補助容量対向電極に印加される補助容量対向電圧と、前記第 2 副画素の前記補助容量対向電極に印加される補助容量対向電圧とは、位相が 180° 異なっている構成としてもよい。

20

【 0 0 1 7 】

前記第 1 副画素の前記補助容量対向電極に印加される補助容量対向電圧と、前記第 2 副画素の前記補助容量対向電極に印加される補助容量対向電圧とは、互いに等しい振幅を有している構成としてもよい。

【 0 0 1 8 】

前記信号線に印加される表示信号電圧は、一定本数の走査線が選択されるたびに極性が反転する構成とすることが好ましい。

【 0 0 1 9 】

前記信号線に印加される表示信号電圧は、互いに隣接する信号線間で極性が逆である構成とすることが好ましい。

30

【 0 0 2 0 】

前記信号線に印加される表示信号電圧は、2 本の走査線が選択されるたびに極性が反転し、前記補助容量対向電圧の極性が反転する周期は、前記表示信号電圧の極性が反転する周期と同じであり、且つ、位相が $1/2$ 周期ずれていることが好ましい。

【 0 0 2 1 】

前記信号線に印加される表示信号電圧は、2 本の走査線が選択されるたびに極性が反転し、前記補助容量対向電圧の極性が反転する周期は、前記表示信号電圧の極性が反転する周期の $1/2$ であり、且つ、位相が一致している構成としてもよい。

40

【 0 0 2 2 】

前記信号線に印加される表示信号電圧は、1 本の走査線が選択されるたびに極性が反転し、前記補助容量対向電圧の極性が反転する周期は、前記表示信号電圧の極性が反転する周期と同じであり、且つ、位相が一致している構成としてもよい。

【 0 0 2 3 】

前記走査線は、前記複数の画素のそれぞれが有する前記第 1 副画素と前記第 2 副画素との間に設けられている構成とすることが好ましい。

【 0 0 2 4 】

前記第 1 副画素および前記第 2 副画素のそれぞれが有する前記補助容量対向電極に接続された補助容量配線をさらに有し、前記補助容量配線は、前記走査線に平行で、且つ、隣接

50

する画素の間に設けられている構成とすることが好ましい。

【0025】

好ましい実施形態の液晶表示装置は、前記複数の画素のそれぞれがある階調 g_k ($0 \leq g_k \leq g_n$ 、 g_k および g_n は零以上の整数、 g_k が大きい方が輝度の高い階調を表す。) の表示を行う際に、前記第1副画素および前記第2副画素のそれぞれの液晶層に印加される実効電圧の差 $\Delta V_{lc}(g_k) > 0$ (ボルト) であり、かつ、 $\Delta V_{lc}(g_k) \leq \Delta V_{lc}(g_k + 1)$ の関係を満足し、ノーマリブラックモードで表示を行う。

【0026】

前記液晶層は、垂直配向型液晶層であって、負の誘電異方性を有するネマチック液晶材料を含むことが好ましい。

10

【0027】

前記第1副画素および前記第2副画素のそれぞれに含まれる前記液晶層は、電圧印加時に液晶分子が傾斜する方位角方向が互いに約 90° 異なる4つのドメインを含むことが好ましい。

【0028】

【発明の実施の形態】

本発明の液晶表示装置は、それぞれの画素が、それぞれの液晶層に互いに異なる電圧を印加することができる第1副画素および第2副画素を有している。第1副画素および第2副画素のそれぞれは、液晶容量と、液晶容量に電氣的に接続された補助容量とを有している。液晶容量は、対向電極と、液晶層を介して対向電極に対向する副画素電極とによって形成されており、補助容量は、副画素電極に電氣的に接続された補助容量電極と、絶縁層と、絶縁層を介して補助容量電極と対向する補助容量対向電極とによって形成されている。対向電極は、第1副画素および第2副画素に対して共通の単一の電極であり、補助容量対向電極は、第1副画素および第2副画素毎に対して電氣的に独立である。この補助容量対向電極に互いに独立に補助容量対向電圧を供給することによって、第1副画素の液晶層と第2副画素の液晶層とに互いに異なる電圧を印加する。

20

【0029】

この構成は、上記特開平6-332009号公報に開示されている構成のように、2つの副画素電極と絶縁層を介してこれらに対向するように形成された単一の制御コンデサ電極との電位差を容量の大きさによって決まる比率で分割するのではなく、それぞれの副画素電極に接続された補助容量対向電極に供給する補助容量対向電圧を制御することによって、それぞれの副画素(副画素の液晶容量)に印加される電圧を調整することができる。従って、副画素に印加される電圧を上記従来よりも正確に制御することができる。

30

【0030】

本発明は液晶表示装置の表示品位を向上できるので、副画素ごとにスイッチング素子を有するアクティブマトリクス型液晶表示装置に好適に適用される。その中でも特に、負の誘電異方性を有するネマチック液晶材料を用いた垂直配向型液晶層を有し、ノーマリブラックモードで表示を行う広視野角型の液晶表示装置に適用することが好ましい。本発明によると、MVAモードやASMモードの液晶表示装置の γ 特性の視角依存性を補償するように、副画素に電圧を印加することができる。さらに、本発明による液晶表示装置は、ライン反転駆動や、ドット反転駆動などの、高品位の表示を実現できる駆動方法に対応することが可能である。

40

【0031】

以下、図面を参照しながら、本発明による液晶表示装置の実施形態を説明する。

【0032】

図1は、本実施形態の液晶表示装置の液晶パネルの等価回路を模式的に示す図である。

【0033】

この液晶パネルは、行および列を有するマトリクス状に配列された画素(ドットと呼ぶことがある。)を有するアクティブマトリクス型の液晶パネルである。図1は、 n 行 m 列の画素に注目している。

50

【 0 0 3 4 】

それぞれの画素は、第 1 副画素と第 2 副画素を有する。図 1 では、第 1 副画素に対応する液晶容量を C_{1cO} と表記し、第 2 副画素に対応する液晶容量を C_{1cE} と表記している。第 1 副画素の液晶容量 C_{1cO} は、第 1 副画素電極 18a と対向電極 17 と、これらの間の液晶層によって構成されている。第 2 副画素の液晶容量 C_{1cE} は、第 2 副画素電極 18b と対向電極 17 と、これらの間の液晶層によって構成されている。第 1 副画素電極 18a は T F T 16 a を介して信号線 14 に接続されており、第 2 副画素電極 18b は T F T 16 b を介して、同じ信号線 14 に接続されている。T F T 16 a および T F T 16 b のゲート電極は、共通の走査線 12 に接続されている。

【 0 0 3 5 】

それぞれの第 1 副画素および第 2 副画素に対応して設けられている第 1 補助容量および第 2 補助容量は、図 1 中では、それぞれ C_{1csO} および C_{1csE} と表記している。第 1 補助容量 C_{1csO} の補助容量電極は、ドレイン電極の延長部 16O を介して T F T 16 a のドレインに接続されており、第 2 補助容量 C_{1csE} の補助容量電極は、ドレイン電極の延長部 16E を介して T F T 16 b のドレインに接続されている。なお、補助容量電極の接続形態は図示した例に限られず、それぞれ対応する副画素電極と同じ電圧が印加されるように電氣的に接続されればよい。即ち、副画素電極とそれぞれ対応する補助容量電極とが直接または間接に電氣的に接続されていればよく、例えば、それぞれの副画素電極と対応する補助容量電極とを接続してもよい。

【 0 0 3 6 】

第 1 補助容量 C_{1csO} の補助容量対向電極は、補助容量配線 24O (または 24E) に接続されており、第 2 補助容量 C_{1csE} の補助容量対向電極は、補助容量配線 24E (または 24O) に接続されている。この構成によって、第 1 および第 2 補助容量のそれぞれの補助容量対向電極に異なる補助容量対向電圧を供給することが可能になっている。補助容量対向電極と補助容量配線の接続関係は、後に説明するように、駆動方法 (ドット反転駆動など) に応じて、適宜選択される。

【 0 0 3 7 】

次に、図 2 を参照しながら、上記構成によって、第 1 副画素 (C_{1cO}) および第 2 副画素 (C_{1cE}) に異なる電圧を印加できる原理を説明する。

【 0 0 3 8 】

図 2 は、図 1 の画素 (n, m) に入力される各種信号の電圧波形とタイミングを示している。(a) は 2 つのフレームに亘る水平走査期間 (H) を示し、(b) は $m \pm 1$ 本目の信号線 14 に供給される表示信号電圧 $V_s(m \pm 1)$ の波形 (破線) を示し、(c) は m 本目の信号線 14 に供給される表示信号電圧 (階調信号電圧) $V_s(m)$ の波形 (実線) を示している。(d) は n 本目の走査線 12 に供給される走査信号電圧 ($V_g(n)$) の波形を示しており、(e) および (f) はそれぞれ補助容量配線 24O および 24E に供給される補助容量対向電圧 (V_{csO} 、 V_{csE}) の波形を示している。(g) および (f) は、それぞれ第 1 副画素の液晶容量 C_{1cO} および第 2 副画素の液晶容量 C_{1cE} に印加される電圧 (V_{1cO} 、 V_{1cE}) の波形を示している。

【 0 0 3 9 】

図 2 に示した駆動方式は、2H ドット反転 + フレーム反転方式の液晶表示装置に本発明を適用した実施形態を示したものである。

【 0 0 4 0 】

信号線 14 に印加される表示信号電圧 V_s は、2 本の走査線が選択されるたび (2H ごと) に極性が反転し、且つ、隣接する信号線 (例えば V_m と $V(m \pm 1)$) に印加される表示信号電圧の極性は逆になっている (2H ドット反転)。また、全ての信号線 14 に表示信号電圧 V_s はフレーム毎に極性が反転する (フレーム反転)。

【 0 0 4 1 】

ここで、補助容量対向電圧 V_{csO} および V_{csE} の極性が反転する周期は、表示信号電圧の極性が反転する周期 (2H) と同じであり、且つ、位相が $1/2$ 周期 (1H) ずれて

10

20

30

40

50

いる。補助容量対向電圧 V_{csO} および V_{csE} は、振幅が同じで、位相が 180° 異なる波形を有している。

【0042】

図2を参照しながら、液晶容量 C_{lcO} および液晶容量 C_{lcE} に印加される電圧 (V_{lcO} 、 V_{lcE}) が図2のようになる理由を説明する。

【0043】

走査信号電圧 V_g がハイレベル (V_{gH}) のときに TFT16a および 16bn が導通状態となり、信号線14の表示信号電圧 V_s が副画素電極18a および 18b に印加される。液晶容量 C_{lcO} および C_{lcE} のそれぞれの両端に印加される電圧は、それぞれ、副画素電極18a および 18b の電圧と、対向電極17の電圧 (V_{com}) との差である。即ち、 $V_{lcO} = V_s - V_{com}$ ($V_{lcE} = V_s - V_{com}$) である。

10

【0044】

($n \times h - \Delta t$) 秒後に、走査線信号電圧 V_g が ON 状態である高電圧 V_{gH} から OFF 状態の低電圧 V_{gL} ($< V_s$) に切り替わると、いわゆる引込み現象の影響で、副画素電極18a および 18b の電圧が V_d だけ下がる。この V_d 低下分だけ対向電極17の電圧 V_{com} は表示信号電圧 V_s のセンター電位より低い電圧に調整される。この低下分が ΔV である。

【0045】

($n \times h$) 秒後、液晶容量 C_{lcO} の電圧 V_{lcO} は、液晶容量 C_{lcO} を構成する副画素電極18a と電氣的に接続された、補助容量 C_{csO} の補助容量対向電極の電圧 V_{csO} の影響を受けて変化する。また、液晶容量 C_{lcE} の電圧 V_{lcE} は、液晶容量 C_{lcE} を構成する副画素電極18b と電氣的に接続された、補助容量 C_{csE} の補助容量対向電極の電圧 V_{csE} の影響を受けて変化する。ここで、($n \times h$) 秒において、補助容量対向電圧 V_{csO} が $V_{csOp} > 0$ だけ増加し、補助容量対向電圧 V_{csE} が $V_{csEp} > 0$ だけ低下したとする。即ち、補助容量対向電圧 V_{csO} の全振幅 ($V_p - p$) を V_{csOp} とし、補助容量対向電圧 V_{csE} の全振幅を V_{csEp} とする。

20

【0046】

TFT16a のドレインに接続された液晶容量 C_{lcO} と補助容量 C_{csO} との合計の容量を C_{pixO} とすると、

$$V_{lcO} = V_s - \Delta V + V_{csOp} (C_{csO} / C_{pixO}) - V_{com}$$

30

となり、

TFT16b のドレインに接続された液晶容量 C_{lcE} と補助容量 C_{csE} との合計の容量を C_{pixE} とすると、

$$V_{lcE} = V_s - \Delta V - V_{csEp} (C_{csE} / C_{pixE}) - V_{com}$$

となる。

【0047】

次に、($n + 2$) $\times h$ 秒後 (($n + 3$) H 時) には、同様に補助容量対向電極の電圧 V_{csO} (または V_{csE}) の影響を受けて、 V_{lcO} および V_{lcE} は、それぞれ、 n H 時の電圧値に戻る。

【0048】

40

$$V_{lcO} = V_s - \Delta V - V_{com}$$

$$V_{lcE} = V_s - \Delta V - V_{com}$$

この電圧の変化は、次のフレームにおいて $V_g(n)$ が V_{gH} となるまで繰り返される。その結果、 V_{lcO} および V_{lcE} のそれぞれの実効値が異なる値となる。

【0049】

すなわち、 V_{lcO} の実効値を V_{lcOrms} とし、 V_{lcE} の実効値 V_{lcErms} とすると、

$$V_{lcOrms} =$$

$$V_s - \Delta V + (1/2) V_{csOp} (C_{csO} / C_{pixO}) - V_{com}$$

$$V_{lcErms} =$$

50

$V_s - \Delta V - (1/2) V_{csEp} (C_{csE} / C_{pixE}) - V_{com}$
 (ただし、 $(V_s - \Delta V - V_{com}) \gg V_{csOp} (C_{csO} / C_{pixO})$
 $(V_s - \Delta V - V_{com}) \gg V_{csEp} (C_{csE} / C_{pixE})$ 時。)

となる。従って、これら実効値の差を $\Delta V_{lc} = V_{lcOrms} - V_{lcErms}$ とすると、

$$\Delta V_{lc} = (1/2) \{ V_{csOp} (C_{csO} / C_{pixO}) + V_{csEp} (C_{csE} / C_{pixE}) \}$$

となる。

【0050】

10

2つの副画素が有する液晶容量および補助容量の大きさが等しい ($C_{lcO} = C_{lcE} = C_{lc}$ 、 $C_{csO} = C_{csE} = C_{cs}$ 、 $C_{pixO} = C_{pixE} = C_{pix}$) とすると、
 $\Delta V_{lc} = (1/2) (V_{csOp} + V_{csEp}) (C_{cs} / C_{pix})$
 となる。図2に示したように、 $V_{csOp} = V_{csEp}$ で位相が 180° 異なっている場合には、 $V_{csOp} = V_{csEp} = V_{csp}$ とすると、
 $\Delta V_{lc} = V_{csp} (C_{cs} / C_{pix})$
 となり、 V_{lcO} の実効値は大きく、 V_{lcE} の実効値は小さくなる。

【0051】

なお、 V_{csO} と V_{csE} の電圧を入れ替えれば、逆に V_{lcO} の実効値を小さく、 V_{lcE} の実効値を大きくするように設定できる。あるいは、補助容量 C_{csO} および C_{csE} の補助容量対向電極に接続する補助容量配線 240 および 24E の組合せを逆にしても、 V_{lcO} の実効値を小さく、 V_{lcE} の実効値を大きくするように設定できる。

20

【0052】

なお、ここでは、フレーム反転駆動を行っているので、次フレームでは、 V_s の極性を反転し、 $V_{lc} < 0$ となるが、これに同期して V_{csO} および V_{csE} の極性も反転させれば、同様の結果が得られる。

【0053】

また、ここでは、ドット反転駆動を行うために、隣接する信号線 14 に供給する表示信号電圧の極性を互いに逆しているので、画素 (n, m) の次フレームの駆動状態は、画素 (n, m) の信号線 14 (m) の両隣りの画素 (n, m ± 1) の駆動状態と同じになる。

30

【0054】

次に、図3を見ながら、図2に示した駆動方法によって得られる、あるフレームにおける各画素 (液晶容量) に印加される電圧の極性の分布 (a) および補助容量対向電圧 (補助容量配線) の組合わせ (b)、ならびに、画素ごとの副画素に印加される実効電圧の分布 (c) を説明する。

【0055】

図3 (a) に示したように、図2の駆動方法を採用すると、2行ごとに極性が反転し、且つ、隣接する列ごとに極性が反転した、2Hドット反転が実現される。図3 (a) に示した次のフレームにおいては、全ての極性が反転する (フレーム反転)。

【0056】

40

ここで、図3 (b) に示したように、それぞれの副画素電極に接続する補助容量の補助容量対向電極を接続する補助容量配線を組み合わせると、図3 (c) に示すような実効電圧の分布を形成することができる。なお、図3 (b) における各セルの上段は、副画素電極 18a と組み合わせる補助容量対向電極が接続される補助容量配線 (240 または 24E) を示し、下段は、副画素電極 18b と組み合わせる補助容量対向電極が接続される補助容量配線 (240 または 24E) を示している。また、図3 (c) における各セルの上段は、副画素電極 18a が構成する副画素 (液晶容量) に対応し、下段は、副画素電極 18b が構成する副画素 (液晶容量) に対応する。図3 (c) において「O」と表記している副画素の実効電圧が高く、「E」と表記している副画素の実効電圧が低い。

50

【0057】

図3(c)からわかるように、図2の駆動方法を採用すると、2Hドット反転駆動(図3(a))が実現されているとともに、副画素に印加される実効値の大小関係も、行および列方向のそれぞれにおいて、副画素ごとに逆転している。このように、副画素に印加される電圧の実効値の分布の空間周波数が高いと、高品位の表示を行うことが出来る。

【0058】

図2に示した駆動方法が最も好ましいが、他の駆動方法を採用することも出来る。例えば、図2と同様の2Hドット反転+フレーム反転方式において、図4に示すように、補助容量対向電圧 V_{csO} および V_{csE} の極性を1Hで反転させても良い。

【0059】

また、上述した2Hドット反転+フレーム反転に限らず、1Hドット反転+フレーム反転駆動を行うこともできる。すなわち、図4における表示信号電圧 V_s の極性を1Hで反転させる駆動方法を採用することもできる。この駆動方法を採用すると、図5(a)に示すように、画素に印加される電圧の極性が、行および列方向の両方において画素ごとに反転するドット反転駆動が実現される。また、図5(b)に示すように、副画素電極18aおよび18bと組合わせて用いられる、補助容量対向電極が接続される補助容量配線(24Oまたは24E)を選択することによって、図5(c)に示すような電圧分布が形成される。

【0060】

なお、図5(c)と図3(c)との比較からわかるように、図5(c)においては、例えば、画素(n,m)と画素(n+1,m)とにおいて、列方向に隣接する副画素がいずれも実効電圧が低いほうの副画素「E」となっており、実効電圧の分布の空間周波数が図5(c)よりも低くなっている。

【0061】

本発明による液晶表示装置は、上述したドット反転駆動に限らず、ライン反転駆動+フレーム反転駆動に適用できる。

【0062】

ライン反転駆動における各電圧波形の例を図6に示す。図6においては、(b) $V_s(m \pm 1)$ は(c) $V_s(m)$ と同極性なので省略している。走査信号電圧 V_g は、TF16aおよび16bのオフマージンを考慮し、且つ、カップリングによる消費電流を低減するために、ローレベル V_{gL} が1Hごとに反転する信号を用いる。対向電極の電圧 V_{co} と補助容量対向電圧 V_{csO} および V_{csE} は同期させ、1Hで極性反転させる。なお、ここでは、補助容量対向電圧 V_{csO} および V_{csE} として、互いに振幅が異なる信号を用いることによって、副画素に印加される実効電圧を異ならせている。

【0063】

図6に示した駆動方法を適用すると、図7(a)に示すように、各画素に印加される電圧の極性が行ごとに反転する。また、図7(b)に示すように、副画素電極18aおよび18bと組み合わせて用いられる補助容量対向電極が接続される補助容量配線(24Oまたは24E)を選択することによって、図7(c)に示すような電圧分布が形成される。

【0064】

図7(c)と図5(c)との比較からわかるように、図5(c)においては、行方向において隣接する副画素の実効値の大小関係は交互になっていたが、図7(c)においては同じ行の副画素は実効電圧が大(「O」)または実効電圧が小(「E」)のいずれかとなっている。なお、列方向における実効電圧の分布は、図5(c)と同じである。当然のことながら、ライン反転駆動は表示品位の観点からはドット反転よりも劣るが、消費電力等を考慮すると、液晶表示装置の用途に応じて採用され得る。

【0065】

上述したように、本発明によると、それぞれの副画素に接続されている補助容量の補助容量対向電極に印加する電圧を制御することによって、副画素C1cOおよびC1cEに印加される電圧 V_{1cO} および V_{1cE} を異ならせることができる。

【0066】

V_{1cO} の実効値と V_{1cE} の実効値との差 ΔV_{1c} は、図8に示すように、印加電圧（階調電圧）が高いほど ΔV_{1c} は小さくなる。即ち、階調を $0 \sim g \sim k \sim n$ で表すと、 V_{1cO} および V_{1cE} の実効値の差 $\Delta V_{1c}(g \sim k) > 0$ （ボルト）であり、かつ、 $\Delta V_{1c}(g \sim k) \sim \Delta V_{1c}(g \sim k + 1)$ の関係が全ての階調（ $0 \sim g \sim k \sim n$ ）の範囲において成立する。

【0067】

この副画素に印加される実効電圧の差の印加電圧依存性は、上述した特開平6-332009号公報に記載されている容量結合方式における印加電圧依存性とは逆である。また、本発明の構成においては、副画素間の実効電圧の差を制御するために補助容量の容量値を絶縁膜の厚さで調整する必要がないので、補助容量を構成する絶縁層として、例えばゲート絶縁膜を共通に用いることができる。なお、副画素の実効電圧の差に、図8に示したよ

10

印加電圧依存性が現れるのは、液晶容量 C_{1cO} および C_{1cE} の容量値が電圧に依存するためである。

【0068】

次に、図8に示した ΔV_{1c} の電圧依存性が、ノーマリブラックモードの液晶表示装置の γ 特性の改善に有効である理由を説明する。

【0069】

まず、典型的な、MVAモードの液晶表示装置の表示特性を、図9を参照しながら説明する。なお、本発明の実施形態の液晶表示装置100の副画素 C_{1cO} および C_{1cE} （すなわち、副画素電極18aおよび18b）に同じ電圧を印加した場合の表示特性は、従来の液晶表示装置と略同じになる。

20

【0070】

図9(a)は、正面方向（N1）および右60度視角（L1）、右上60度視角（LU1）の透過率の印加電圧依存特性である。図9(b)は、図9(a)の各方向の透過率を各方向の白電圧（最高階調電圧）を印加したときの透過率を100%として規格化した規格化透過率を示す図であり、正面方向（N2）および右60度視角（L2）、右上60度視角（LU2）の規格化透過率の印加電圧依存特性を示す。なお、視角60度とは、表示面法線からの角度が60度であることを意味する。

【0071】

図9(b)からわかるように、正面方向の表示特性と、右60度視角および右上60度視角の特性が異なっている。このことは、各観測方向によって表示の γ 特性が異なっていることを示している。

30

【0072】

図9(c)は、 γ 特性の違いをさらに明瞭に表現するためのものであり、横軸の値を横軸の値 $= (\text{正面視角規格化透過率} \div 100) ^{(1/2.2)}$ 、縦軸の値をN3、L3、LU3それぞれに対応して正面階調特性 $= (\text{正面視角規格化透過率} \div 100) ^{(1/2.2)}$ 、右60度視角階調特性 $= (\text{右60度規格化透過率} \div 100) ^{(1/2.2)}$ 、右上60度視角階調特性 $= (\text{右上60度規格化透過率} \div 100) ^{(1/2.2)}$ として、 γ 特性のずれを顕在化してある。「^」はべき乗を表し、この指数が γ 値に対応し、典型的な液晶表示装置では正面階調特性の γ 値は2.2に設定してある。

40

【0073】

図9(c)において、正面階調特性（N3）は縦軸の値 $=$ 横軸の値であり、直線となる。一方、右60度視角階調特性（L3）および右上60度視角の階調特性（LU3）は曲線となる。この曲線（L3、LU3）の正面特性を示す直線（N3）からのずれ量が、それぞれの視角における γ 特性のずれ量を、即ち正面観測時と各視角（右60度視角または右上60度視角）での観測における階調表示状態のずれ量（違い）を定量的に示している。

【0074】

本発明によって、即ち、それぞれの画素に第1副画素および第2副画素を設け、それぞれの副画素の液晶層に異なる実効電圧 V_{1cO} および V_{1cE} を印加することによって、 γ

50

特性のずれが改善できる原理を、図 9 (b) を参照しながら説明する。但し、ここでの説明では第 1 副画素と第 2 副画素の面積は等しいとする。

【 0 0 7 5 】

従来の液晶表示装置では正面透過率が点 N A であらわされるとき、右 6 0 度視角の透過率は点 N A と同一電圧の右 6 0 度視角の透過率を表す点 L A で表される。これに対して、本発明の場合、点 N A の正面透過率を得るためには第 1 副画素および第 2 副画素のそれぞれの正面透過率を点 N B 1 および点 N B 2 に選ぶことが出来る。ここで点 N B 2 の正面透過率は略ゼロであり、また第 1 副画素と第 2 副画素の面積が等しいことから、点 N B 1 の透過率は点 N A の透過率の約 2 倍となる。また、点 N B 1 と点 N B 2 における実効電圧の差は ΔV_{1c} である。また、本発明の場合、右 6 0 度視角の透過率は点 N B 1 および点 N B 2 と同一電圧の右 6 0 度視角の透過率を示す点、点 L B 1 および点 L B 2 の透過率の平均値を示す点、点 P となる。

10

【 0 0 7 6 】

本発明による液晶表示装置の、右 6 0 度視角の透過率を示す点 P は従来の液晶表示装置の右 6 0 度視角の透過率を示す点 L A よりも該当する正面透過率を示す点 N A に近接し、 γ 特性のずれ量が低減される。

【 0 0 7 7 】

上記説明から、本発明の第 2 副画素の、右 6 0 度視角の透過率 (点 L B 2 参照) は略ゼロであることが本発明の効果を大きくしていることが理解できる、すなわち、本発明の効果を高めるためには黒表示状態で斜め方向から観測した場合の透過率が増加しないことが好ましい。この観点から、液晶層の両側に位相差補償素子を設け、黒表示状態で斜め方向から観測した場合の透過率が増加しないように、位相差補償素子のリタデーションを適宜設定することが好ましい。

20

【 0 0 7 8 】

上述したような γ 特性を有する液晶表示装置の表示品位を改善するためには、特に、黒表示側 (階調の低い側) の γ 特性を改善することが効果的である。即ち、ノーマリブラックモードの表示装置においては、低階調電圧側において、副画素間の実効電圧差 ΔV_{1c} を大きくすることが好ましい。

【 0 0 7 9 】

例えば、図 1 1 および図 1 2 を参照しながら、後述する本発明による実施形態の液晶表示装置 1 0 0 の γ 特性を図 1 0 に模式的に示す。図 1 0 には比較のために副画素に同一の電圧を印加した場合 ($\Delta V_{1c} = 0$) の γ 特性も示してある。図 1 0 (a) および (b) に示すように、右視 6 0 度視角および右上 6 0 度視角のいずれにおいても、 γ 特性の改善がなされていることがわかる。本実施形態の液晶表示装置では、例えば、典型的な値として黒表示状態における実効電圧差 $\Delta V_{1c} (0) = 1.5$ (ボルト) 、白表示状態における実効電圧差 $\Delta V_{1c} (n) = 0$ (ボルト) とするが、無論これ以外の値をとっても良い。但し、 $\Delta V_{12} (gk)$ の値が液晶表示装置の、透過率の印加電圧依存特性の閾値電圧 (すなわち、図 9 (b) に示した V_{th}) よりも大きくなると黒表示時の輝度 (透過率) が増加し表示のコントラストを低下させる問題があるため、 $\Delta V_{12} (0) = V_{th}$ であることが好ましく、白表示時の輝度の観点からは $\Delta V_{1c} (n)$ が零に近いが好ましい。

30

40

【 0 0 8 0 】

次に、図 1 1、図 1 2 および図 1 3 を参照しながら、具体的な画素構成について説明する。

【 0 0 8 1 】

図 1 1 および図 1 2 (a)、(b) は、本発明による MVA モードの液晶表示装置 1 0 0 の画素構造を模式的に示す図であり、図 1 1 はアクティブマトリクス基板の構造を示しており、図 1 2 (a) は対向基板に設けられたリブの配置を模式的に示す図であり、図 1 2 (b) は、模式的な断面図を示している。なおこれらの図では省略しているが、液晶パネルの両側に設けられた位相差補償素子 (典型的には位相差補償板) と、これらを挟むように配置された一対の偏光板と、バックライトとを有する。一対の偏光板の透過軸 (偏光軸

50

ともいう。)は、互いに直交するように配置(クロスニコル配置)されており、液晶層113に電圧が印加されていない状態(垂直配向状態)において黒表示を行う。位相差補償素子は液晶表示装置の視野角特性を良好にするために設けられており、公知の技術を用いて最適に設計される。具体的には、黒表示状態($gk=0$)において、全ての方位角方向における斜め観測時と正面観測時との輝度(黒輝度)の差が最小となるように最適化してある。位相差補償素子をこのように最適化することによって、本発明による効果がさらに顕著になる。

【0082】

液晶表示装置100のそれぞれの画素は、副画素電極118aおよび118bを有している。副画素電極118aおよび118bはスリット(電極層がない部分)118sを有し

10

【0083】

図12(b)に模式的に示すように、ガラス基板111a上に形成された副画素電極118aおよび118bはスリット118sを有し、液晶層113を介して対向するように設けられている対向電極117とによって、斜め電界を生成する。また、対向電極117が設けられているガラス基板111bの表面には、液晶層113側に突き出たリブ119が設けられている。液晶層113は、負の誘電異方性を有するネマチック液晶材料で構成されており、対向電極117および副画素電極118aおよび118bを覆うように形成されている垂直配向膜(不図示)によって、電圧無印加時に垂直配向状態をとる。リブ119の表面(傾斜した側面)および上記斜め電界によって、垂直配向した液晶分子を所定の

20

【0084】

図12(b)に示したように、リブ119はリブの中心に向かって山型に傾斜しており、液晶分子はその傾斜面に対して略垂直に配向している。従って、リブ119によって液晶分子のチルト角度(基板表面と液晶分子の長軸の成す角度)の分布が発生する。また、スリット118sは液晶層に印加される電界の方向を規則的に変化させている。その結果、このリブ119、スリット118sの作用によって電界印加時の液晶分子の配向方向は、図中に示した矢印の方向、すなわち、右上、左上、左下、右下の4方向に配向するため上下左右対称な特性を有する良好な視野角特性を得ることが出来る。なお、液晶表示装置100の矩形の表示面は、典型的には、長手方向を左右方向に配置され、基板111aおよび111bの両側にクロスニコル状態に配置される偏光板(不図示)の透過軸は長手方向に平行に設定される。一方、それぞれの画素は、典型的には、図11に示したように、画素の長手方向が液晶表示装置100の表示面の長手方向に直交する方向に配置される。

30

【0085】

図11を参照しながら、液晶表示装置100の画素構造をさらに詳細に説明する。

【0086】

副画素電極118aおよび118bは、それぞれ対応するTFT116aおよび116bを介して、共通の信号線114から表示信号電圧が供給される。TFT116aおよび116bのゲート電極は、共通の走査線112と一体に形成されており、副画素電極118aおよび118bの間に設けられている。副画素電極118aおよび118bは、走査線112に関して対称な位置にあり、この例では、同じ面積を有している。

40

【0087】

TFT116aおよび116bのそれぞれのドレイン電極延長部116Oおよび116Eのうち、走査線112と平行に設けられた補助容量配線124と絶縁層(不図示)と対向する部分132が補助容量電極として機能する。補助容量を構成する絶縁層は、例えばTFT116aおよび116bのゲート絶縁層である。補助容量対向電極は、補助容量配線124と一体に形成されており、補助容量配線124は、行方向に隣接する2つの画素に共用されている。

【0088】

このような構成を有する液晶表示装置100は、補助容量配線124に上述のような補助

50

容量対向電圧が供給され、 γ 特性の視角依存性が改善され、優れた表示を実現することが出来る。

【0089】

図13に本発明による他の実施形態の液晶表示装置200の構造を模式的に示す。

【0090】

液晶表示装置200は、ASMモードの液晶表示装置であり、副画素電極218aおよび218bは、略十字形状の開口部218sを有し、対向基板に設けられた凸部219とともに、垂直配向型液晶層の液晶分子（負の誘電異方性を有する）を軸対称状に配向を安定化させ、電圧印加時に軸対称配向を形成する。

【0091】

副画素電極218aおよび218bの構造および凸部219（液晶表示装置100のリブ119に相当）が異なる以外の構成は、液晶表示装置100と実質的に同じである。

【0092】

各副画素電極218aおよび218bは、ドレイン電極延長部216Oおよび216Eを介して、TFT216aおよび216bのドレインに接続されている。ドレイン電極延長部216Oおよび216Eのうち、補助容量配線224と絶縁層（ゲート電極）を介して対向する部分232が補助容量電極として機能する。すなわち、補助容量電極232とこれらの間に設けられた絶縁層と補助容量対向電極（補助容量配線224の一部）とが補助容量を形成している。走査線212と補助容量配線224は、互いに平行に設けられており、走査線212は副画素電極218aと218bとの間に設けており、補助容量配線224は列方向に連続する画素に共通に用いられる。

【0093】

上述した液晶表示装置100および200の構成は、2Hドット反転、1Hドット反転駆動に好適に用いられる（図3および図5参照）。但し、ライン反転駆動（図7参照）については、走査線112や212を副画素電極の間に設ける必要は必ずしもない。

【0094】

本発明による実施形態のさらに他の液晶表示装置100'の構成を模式的に図14(a)および(b)に示す。図14(a)は液晶表示装置100'の平面図であり、図14(b)は図14(a)中の14b-14b'線に沿った断面図である。液晶表示装置100'は図11に示した液晶表示装置100と同様にMVAモードの液晶表示装置であり、共通の部材は共通の参照符号で示し、ここではその説明を省略する。

【0095】

図14(a)および(b)に示した液晶表示装置100'は、図11に示した液晶表示装置100よりも開口率が大きいという利点を有している。

【0096】

ドレイン電極延長部116E'および116O'は、それぞれ対応する副画素電極118a'および118b'が有するスリット118sとその大部分が重なるように配置されている。スリット118sに対応する領域の液晶層は表示に利用されないため、この領域にドレイン電極延長部116E'および116O'の大部分を形成することによって、開口率の低下を抑制することができる。

【0097】

さらに、TFT116a'および116b'がいわゆるTFTオンゲート構造を有しているため、TFT116a'および116b'が占有する面積を小さくすることによって、大きな開口率を得ることができる。

【0098】

図14(b)を参照しながら、TFT116a'および116b'の断面構造を説明する。

【0099】

基板（例えばガラス基板）上に走査線112の一部としてゲート電極116Gが形成されており、ゲート電極116Gを覆って基板のほぼ全面にゲート絶縁膜116GIが形成さ

10

20

30

40

50

れている。ゲート絶縁膜 116GI を介してゲート電極 116G と対向するように半導体層（例えば a-Si 層）が形成されている。この半導体層は、真性半導体層 116I と N⁺半導体層 116N⁺とを含み、N⁺半導体層 116N⁺は、2つの TFT116a' および 116b' に共通のソース領域と、2つの TFT のそれぞれのドレイン領域に対応する、全部で3つの領域に分断されており、それぞれの上に、ソース電極 116S、TFT116a' のドレイン電極 116D および TFT116b' のドレイン電極 116D が形成されている。

【0100】

走査線 112 の一部を構成するゲート電極 116G が2つの TFT116a' および 116b' のゲートとして機能し、ソース電極 116D が2つの TFT116a' および 116b' のソース電極として機能する。ソース電極 116 と2つのドレイン電極 116D との間の真性半導体層 116I がチャネル領域となる。

10

【0101】

このような TFT オンゲート構造を採用すると、図 11 に示した TFT116a および 116b のように、走査線 112 から分岐して形成されたゲート電極を有する構成よりも、TFT の占有面積を大幅に低減することができる。

【0102】

本発明による実施形態のさらに他の液晶表示装置 300 の構成を模式的に図 15 に示す。

【0103】

液晶表示装置 300 は、上記の液晶表示装置 100、100' および 200 が負の誘電異方性を有するネマチック液晶材料を含む垂直配向型液晶層を備えるノーマリブラックモードの液晶表示装置であるのに対し、正の誘電異方性を有するネマチック液晶材料を含む平行配向型液晶層を備えるノーマリブラックモードの液晶表示装置である。

20

【0104】

液晶表示装置 300 は、副画素電極 318a および 318b と、対向電極 317a および 317b との間 319 に位置する液晶層に液晶層面に略平行な電界（横電界）を生成する、いわゆる IPS モードの液晶表示装置である。2つの副画素に属する対向電極 317a および 317b は、一体に形成された単一の電極である。

【0105】

副画素電極 318a および 318b は、それぞれ走査線 312 に供給される走査信号によって制御される2つの TFT316a および 316b のドレイン電極に接続されている。TFT316a および 316b は、TFT オンゲート構造を有し、信号線 314 と一体に形成されたソース電極を共有している。TFT316a および 316b のドレイン電極延長部 316E および 316O のうち、絶縁層（ここではゲート絶縁膜（不図示））を介して補助容量配線 324 に対向する部分 332 が、補助容量電極として機能し、補助容量を構成する。

30

【0106】

この IPS モードの液晶表示装置 300 も、図 1 に示した等価回路で表され、 γ 特性の視角依存性を向上できる。なお、本発明による γ 特性の視角依存性を向上できるという効果は、液晶表示装置 100、100' および 200 として例示した垂直配向型液晶層を備えるノーマリブラックモードの液晶表示装置において最も顕著である。本発明はこれらの液晶表示装置に限られず、ノーマリブラックモードであれば他の表示モード（例えば TN モード等）の視野角特性を改善することもできる。

40

【0107】

次に、図 16 (a)、(b) および (c) を参照しながら、本発明による実施形態の液晶表示装置に好適に適用される TFT オンゲート構造の例を説明する。

【0108】

図 16 (a) に示す構成は、図 14 に示した液晶表示装置 100' の TFT116a' および 116b' と同じである。走査線の一部として形成されたゲート電極 G 上に形成されたゲート絶縁膜（不図示）上に半導体層 SC が形成されている。この半導体層 SC 上にソ

50

ソース電極 S および 2 つのドレイン電極 D 1 および D 2 が形成されている。ソース電極 S とドレイン電極 D 1 および D 2 との間の領域に位置する半導体層 S C にチャネルを形成するために、これらの領域の下部にはゲート電極 G が配置されている。

【 0 1 0 9 】

なお、ソース電極 S とゲート電極 G との間のリーク電流を低減するために、ソース電極 S とゲート電極 G とが互いに重なる領域の全体に半導体層 S C が形成されている。また、ソース電極 S とゲート電極 G との間に形成される容量を小さくするために、ソース電極 S がゲート電極 G と重なる領域の幅を狭く形成している。

【 0 1 1 0 】

図 1 6 (b) に示す構成は、図 1 5 に示した液晶表示装置 3 0 0 の T F T 3 1 6 a および 3 1 6 b と同じである。図 1 6 (b) に示した構成を採用すると、ソース電極 S とドレイン電極 D 1 および D 2 との間に L 字状のチャネル領域が形成されるので、チャネル領域の幅 (L 字に沿った長さ) を広くとることができるので、例えば T F T の O N 電流を増大することができるという利点を得られる。

【 0 1 1 1 】

なお、ソース電極 S とドレイン電極 D 1 および D 2 との間に存在する半導体層 S C の一部に切り欠き S C a を設けている。この切り欠き S C a を設けないと、半導体層 S C が、ソース電極 S とドレイン電極 D との間に存在し、且つ、下部にゲート電極 G が存在しない領域を有することになるので、この領域の半導体層 S C にはゲート G からの電界が及ばず、リーク電流が発生することになる。ここでは、半導体層 S C に切り欠き S C a を設けたが、ソース電極 S とドレイン電極 D 1 および D 2 との間に位置する半導体層 S C がゲート電極 G の幅内に収まるように形成しても良い。

【 0 1 1 2 】

さらに、図 1 6 (c) に示す単純な構成としてもよい。図 1 6 (a) および (b) では、ドレイン電極 D 1 および D 2 がソース電極 S を介して互いに対向するように配置したが、図 1 6 (c) のように、ドレイン電極 D 1 および D 2 をともにソース電極 S に対して同じ側に配置し、互いに平行なチャネルを形成してもよい。なお、図 1 6 (c) に示した構成においても、ソース電極 S とドレイン電極 D 1 および D 2 との間のリーク電流を低減するために半導体層 S C に切り欠き S C a を設けている。

【 0 1 1 3 】

T F T オンゲート構造は上記の例に限られず、公知の種々の構成を適用することができる。T F T オンゲート構造を採用することによって画素開口率を向上することができるので、液晶表示装置の表示輝度を向上することができる。

【 0 1 1 4 】

なお、上記の実施形態では、スイッチング素子として T F T を有する液晶表示装置を例示したがこれに限られず、M I M など他のスイッチング素子を用いた液晶表示装置に適用することも出来る。

【 0 1 1 5 】

【 発明の効果 】

上述したように、本発明によると、画素分割型の液晶表示装置における副画素に制御性よく異なる電圧を印加できる構成が提供される。

【 0 1 1 6 】

また、本発明によると、ノーマリブラックモードの液晶表示装置の γ 特性の視野角依存性を改善できる。

【 図面の簡単な説明 】

【 図 1 】 本発明による実施形態の液晶表示装置が備える液晶パネルの等価回路を模式的に示す図である。

【 図 2 】 本発明による実施形態の液晶表示装置を駆動するための電圧波形の例を模式的に示す図である。

【 図 3 】 (a) は、図 2 に示した駆動方法によって得られる、あるフレームにおける各画

10

20

30

40

50

素（液晶容量）に印加される電圧の極性の分布を示す図であり、（b）は各画素における補助容量対向電圧（補助容量配線）の組合わせを示す図であり、（c）は各画素の副画素に印加される実効電圧の分布を示す図である。

【図4】本発明による実施形態の液晶表示装置を駆動するための電圧波形の他の例を模式的に示す図である。

【図5】（a）は、1Hドット反転＋フレーム反転駆動によって得られる、あるフレームにおける各画素（液晶容量）に印加される電圧の極性の分布を示す図であり、（b）は各画素における補助容量対向電圧（補助容量配線）の組合わせを示す図であり、（c）は各画素の副画素に印加される実効電圧の分布を示す図である。

【図6】本発明による実施形態の液晶表示装置を駆動するための電圧波形のさらに他の例を模式的に示す図である。

10

【図7】（a）は、図6に示した駆動方法によって得られる、あるフレームにおける各画素（液晶容量）に印加される電圧の極性の分布を示す図であり、（b）は各画素における補助容量対向電圧（補助容量配線）の組合わせを示す図であり、（c）は各画素の副画素に印加される実効電圧の分布を示す図である。

【図8】本発明による液晶表示装置の副画素に印加される実効電圧の差 ΔV_{1c} の印加電圧依存性を模式的に示すグラフである。

【図9】MVAモードの液晶表示装置の表示特性を説明するための模式図であり（a）透過率の印加電圧依存特性を示すグラフであり、（b）は（a）のグラフをそれぞれの白表示時の透過率で規格化したグラフであり、（c）は γ 特性を示すグラフである。

20

【図10】本発明による実施形態の液晶表示装置の γ 特性を示す図であり、（a）右60度視角での γ 特性、（b）は右上60度視角の γ 特性を示す。

【図11】本発明による実施形態のMVAモードの液晶表示装置100の構造を模式的に示す図である。

【図12】（a）は、液晶表示装置100の対向基板に設けられたリブの配置を模式的に示す図であり、（b）は、液晶表示装置100の模式的な断面図である。

【図13】本発明による実施形態のASMモードの液晶表示装置200の構造を模式的に示す図である。

【図14】本発明による実施形態のさらに他の液晶表示装置100'の構成を模式的に示す図であり、（a）は液晶表示装置100'の平面図であり、（b）は（a）中の14b-14b'線に沿った断面図である。

30

【図15】本発明による実施形態のさらに他の液晶表示装置300の構成を模式的に示す平面図である。

【図16】（a）から（c）は本発明による実施形態の液晶表示装置のTFTに適用されるTFTオンゲート構造の構成例を模式的に示す平面図である。

【符号の説明】

C1cO 液晶容量（第1副画素）

C1cE 液晶容量（第2副画素）

CcsO 第1補助容量

CcsE 第1補助容量

40

12 走査線

14 信号線

17 対向電極

18a 第1副画素電極

18b 第2副画素電極

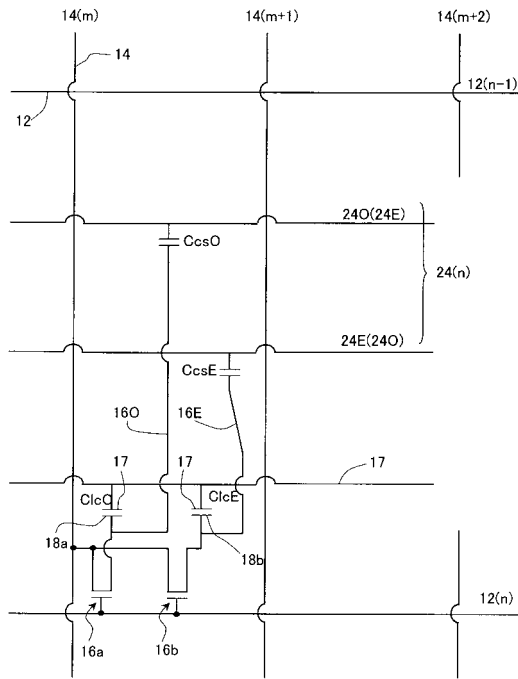
16a、16b TFT

16O、16E ドレイン電極延長部

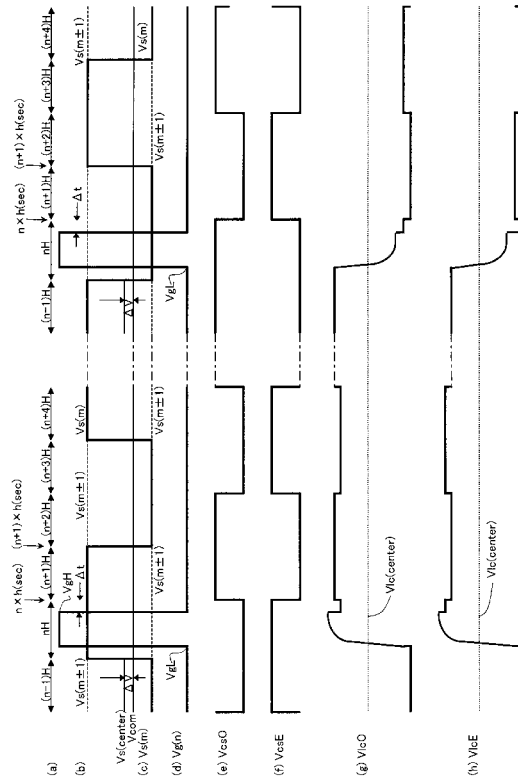
24O 第1補助容量配線

24E 第2補助容量配線

【 図 1 】



【 図 2 】



【 図 3 】

(a)

	m-1	m	m+1	m+2
n-1	+	-	+	-
n	-	+	-	+
n+1	-	+	-	+
n+2	+	-	+	-

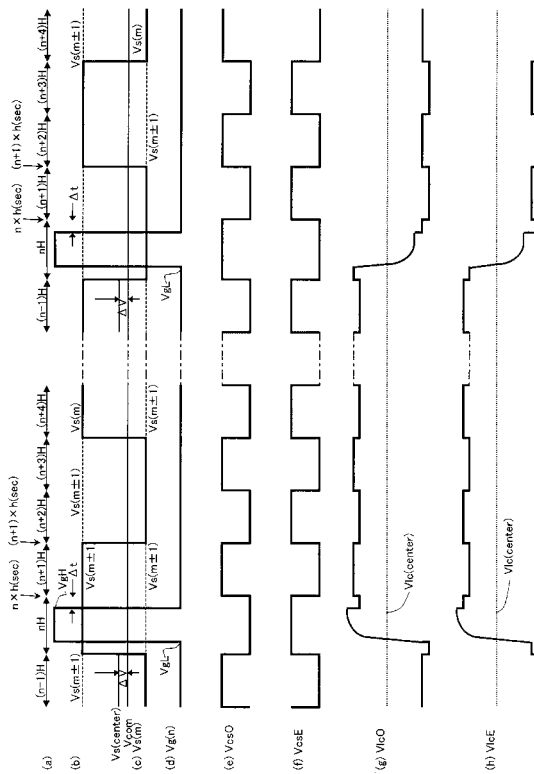
(b)

	m-1	m	m+1	m+2
n-1	24O 24E	24E 24O	24O 24E	24E 24O
n	24E 24O	24O 24E	24E 24O	24O 24E
n+1	24O 24E	24E 24O	24O 24E	24E 24O
n+2	24E 24O	24O 24E	24E 24O	24O 24E

(c)

	m-1	m	m+1	m+2
n-1	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E
n	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E
n+1	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E
n+2	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E	C/c/Ccs-E C/c/Ccs-O	C/c/Ccs-O C/c/Ccs-E

【 図 4 】



【図 5】

(a)

	m-1	m	m+1	m+2
n-1	+	-	+	-
n	-	+	-	+
n+1	+	-	+	-
n+2	-	+	-	+

(b)

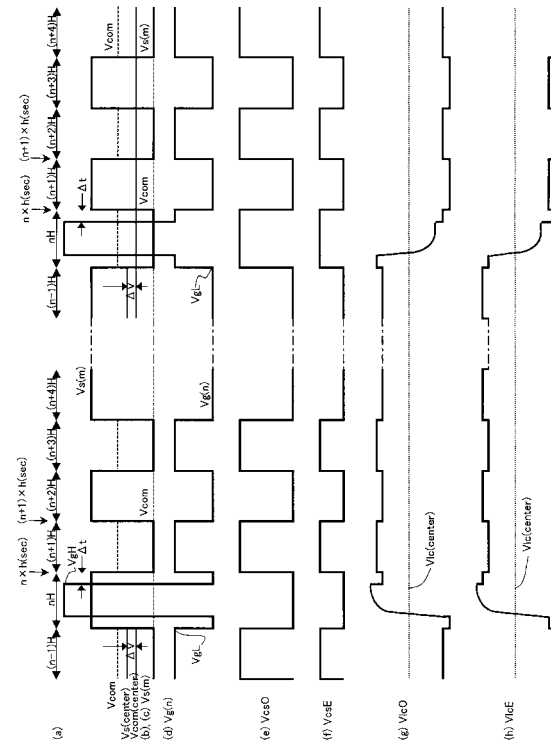
	m-1	m	m+1	m+2
n-1	24E 24O	24O 24E	24E 24O	24O 24E
n	24E 24O	24O 24E	24E 24O	24O 24E
n+1	24E 24O	24O 24E	24E 24O	24O 24E
n+2	24E 24O	24O 24E	24E 24O	24O 24E

(c)

	m-1	m	m+1	m+2
n-1	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-E Clo/Ccs-O
n	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-E Clo/Ccs-O
n+1	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-O Clo/Ccs-E
n+2	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-E Clo/Ccs-O

24E
24O
24E
24O
24E

【図 6】



【図 7】

(a)

	m-1	m	m+1	m+2
n-1	-	-	-	-
n	+	+	+	+
n+1	-	-	-	-
n+2	+	+	+	+

(b)

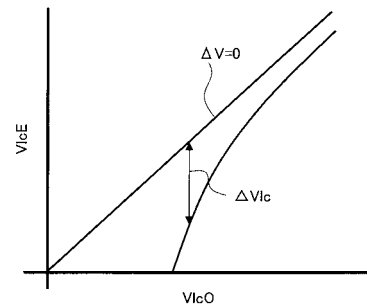
	m-1	m	m+1	m+2
n-1	24O 24E	24O 24E	24O 24E	24O 24E
n	24O 24E	24O 24E	24O 24E	24O 24E
n+1	24O 24E	24O 24E	24O 24E	24O 24E
n+2	24O 24E	24O 24E	24O 24E	24O 24E

(c)

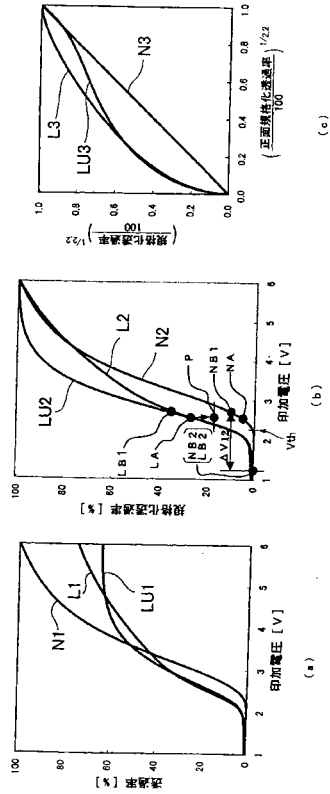
	m-1	m	m+1	m+2
n-1	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O
n	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E
n+1	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O	Clo/Ccs-E Clo/Ccs-O
n+2	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E	Clo/Ccs-O Clo/Ccs-E

24E
24O
24E
24O
24E

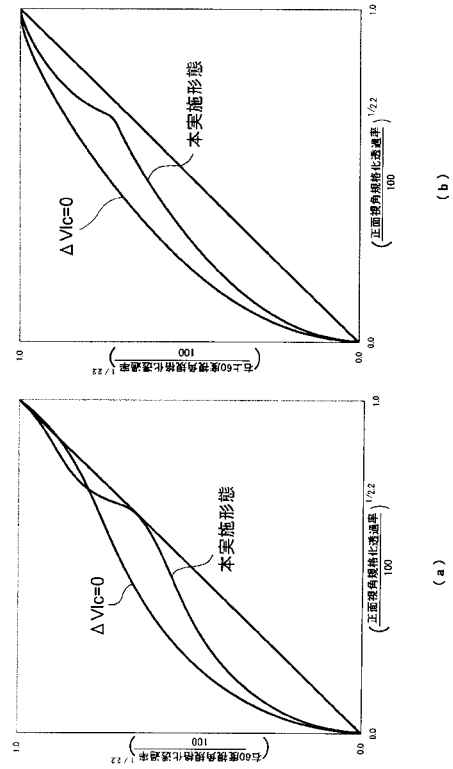
【図 8】



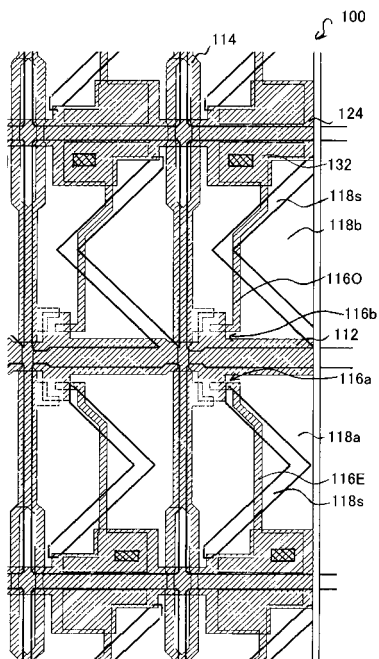
【図 9】



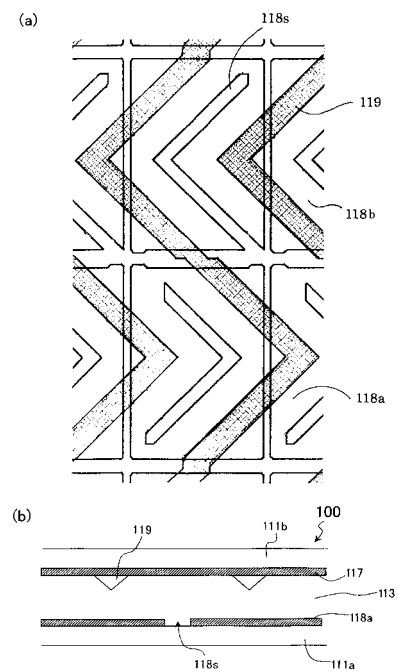
【図 10】



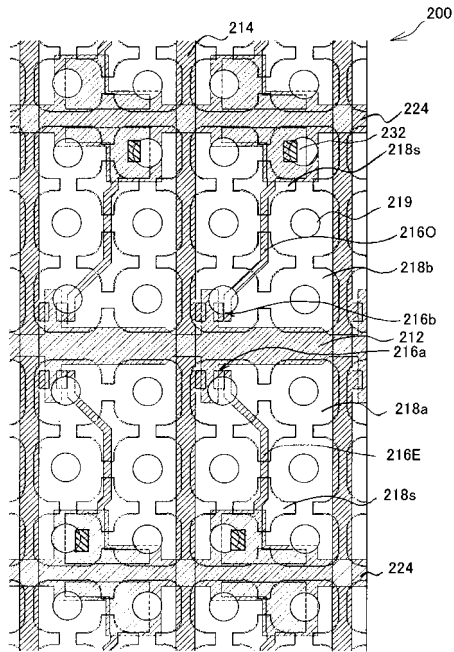
【図 11】



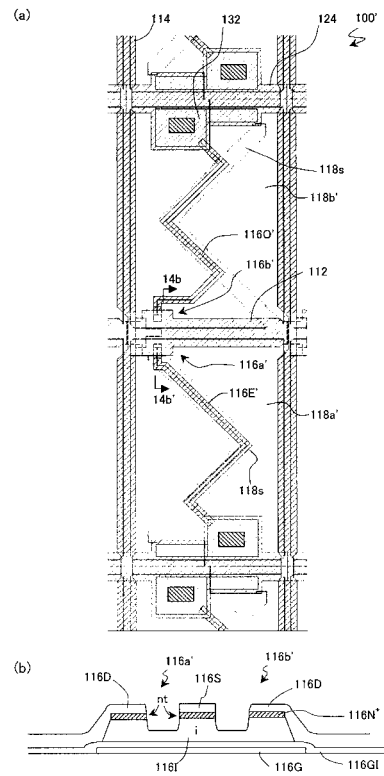
【図 12】



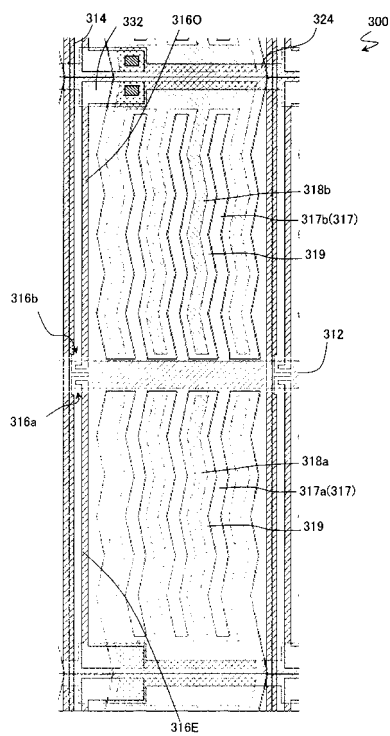
【図 13】



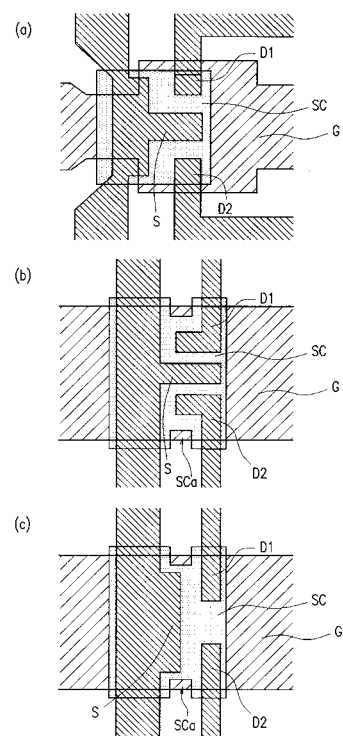
【図 14】



【図 15】



【図 16】



 フロントページの続き

(51)Int.Cl.			F I		
G 0 9 G	3/20	(2006.01)	G 0 2 F	1/1368	
G 0 9 G	3/36	(2006.01)	G 0 9 F	9/30	3 3 8
			G 0 9 G	3/20	6 1 1 H
			G 0 9 G	3/20	6 2 1 B
			G 0 9 G	3/20	6 2 3 C
			G 0 9 G	3/20	6 2 4 D
			G 0 9 G	3/20	6 2 4 E
			G 0 9 G	3/20	6 8 0 G
			G 0 9 G	3/20	6 8 0 H
			G 0 9 G	3/36	

審査官 藤田 都志行

- (56)参考文献 特開平 0 9 - 1 8 9 9 2 2 (J P , A)
 特開平 0 7 - 0 1 3 1 9 1 (J P , A)
 特開平 1 0 - 2 6 8 3 4 9 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)

G02F 1/1343
 G02F 1/133
 G02F 1/1337
 G02F 1/1368
 G09F 9/30
 G09G 3/20
 G09G 3/36

专利名称(译)	液晶表示装置		
公开(公告)号	JP4248306B2	公开(公告)日	2009-04-02
申请号	JP2003145917	申请日	2003-05-23
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	武内正典 長島伸悦 近藤直文		
发明人	武内 正典 長島 伸悦 近藤 直文		
IPC分类号	G02F1/1343 G02F1/133 G02F1/1337 G02F1/1368 G09F9/30 G09G3/20 G09G3/36 G02F1/1362		
CPC分类号	G02F1/136213 G02F2001/134345 G09G3/3614 G09G3/3648 G09G2300/0443 G09G2300/0447 G09G2300/0876 G09G2320/028		
FI分类号	G02F1/1343 G02F1/133.525 G02F1/133.550 G02F1/133.575 G02F1/1337.505 G02F1/1368 G09F9/30.338 G09G3/20.611.H G09G3/20.621.B G09G3/20.623.C G09G3/20.624.D G09G3/20.624.E G09G3/20.680.G G09G3/20.680.H G09G3/36		
F-TERM分类号	2H090/KA04 2H090/LA01 2H090/LA04 2H090/MA01 2H090/MA02 2H090/MA15 2H092/GA14 2H092/JA24 2H092/JB46 2H092/JB69 2H092/NA01 2H092/NA07 2H092/PA06 2H092/PA10 2H092/QA06 2H093/NA16 2H093/NA32 2H093/NA33 2H093/NA43 2H093/NA53 2H093/NC34 2H093/NC35 2H093/NC36 2H093/NC40 2H093/ND06 2H093/ND13 2H093/NE03 2H192/AA24 2H192/BA25 2H192/BB01 2H192/BB53 2H192/BC13 2H192/BC26 2H192/CB05 2H192/CB45 2H192/CC04 2H192/CC22 2H192/CC42 2H192/DA12 2H192/DA43 2H192/DA72 2H192/GD14 2H192/GD61 2H192/JA13 2H192/JA33 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZB14 2H193/ZC02 2H193/ZC15 2H193/ZD23 2H193/ZP03 2H290/AA33 2H290/AA72 2H290/BA66 2H290/BB22 2H290/BB24 2H290/BB44 2H290/BB64 2H290/BB83 2H290/CA51 2H290/DA01 5C006/AA16 5C006/AC11 5C006/AC25 5C006/AC27 5C006/AC28 5C006/AF46 5C006/AF52 5C006/BA19 5C006/BB16 5C006/BC02 5C006/BC06 5C006/BF42 5C006/FA18 5C006/FA25 5C006/FA26 5C006/FA37 5C006/FA54 5C006/FA55 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C094/AA02 5C094/AA23 5C094/BA03 5C094/BA04 5C094/BA43 5C094/CA19 5C094/FB19		
代理人(译)	奥田诚治		
优先权	2002175914 2002-06-17 JP		
其他公开文献	JP2004078157A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了改善对像素分割系统的液晶显示装置的子像素施加的电压的可控性。Z SOLUTION：像素具有第一个子像素和第二个子像素。第一子像素的液晶电容器C1cO包括第一子像素电极18a，对电极17和它们之间的液晶层。第二子像素的液晶电容器C1cE包括第二子像素电极18b，对电极17和它们之间的液晶层。第一子像素和第二子像素分别具有第一辅助电容CcsO和第二辅助电容C1cE。将与第一和第二子像素的电压相同的电压施加到第一辅助电容器CcsO和第二辅助电容器C1cE的辅助电容器电极。第一

辅助电容器CcsO的辅助电容器对电极和第二辅助电容器CcsE的辅助电
容器对电极彼此电独立。Ž

【 图 3 】

(a)

	m-1	m	m+1	m+2
n-1	+	-	+	-
n	-	+	-	+
n+1	-	+	-	+
n+2	+	-	+	-

(b)

	m-1	m	m+1	m+2
n-1	24O 24E	24E 24O	24O 24E	24E 24O
n	24E 24O	24O 24E	24E 24O	24O 24E
n+1	24O 24E	24E 24O	24O 24E	24E 24O
n+2	24E 24O	24O 24E	24E 24O	24O 24E

(c)

	m-1	m	m+1	m+2	
n-1	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	24E 24O
n	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	24E 24O
n+1	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	24E 24O
n+2	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	Cle/Ccs-E Cle/Ccs-O	Cle/Ccs-O Cle/Ccs-E	24E 24O