

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-224743
(P2008-224743A)

(43) 公開日 平成20年9月25日(2008.9.25)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G02F 1/133 (2006.01)	G02F 1/133 550	2H093
G02F 1/1343 (2006.01)	G02F 1/1343	5C006
G02F 1/1368 (2006.01)	G02F 1/1368	5C080
G09G 3/20 (2006.01)	G09G 3/20 624B	

審査請求 未請求 請求項の数 13 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2007-58829 (P2007-58829)
(22) 出願日 平成19年3月8日 (2007.3.8)

(71) 出願人 501426046
エルジー ディスプレイ カンパニー リミテッド
大韓民国 ソウル, ヨンドゥンポーク, ヨイドードン 20

(74) 代理人 100064447
弁理士 岡部 正夫

(74) 代理人 100085176
弁理士 加藤 伸晃

(74) 代理人 100094112
弁理士 岡部 譲

(74) 代理人 100096943
弁理士 臼井 伸一

(74) 代理人 100101498
弁理士 越智 隆夫

最終頁に続く

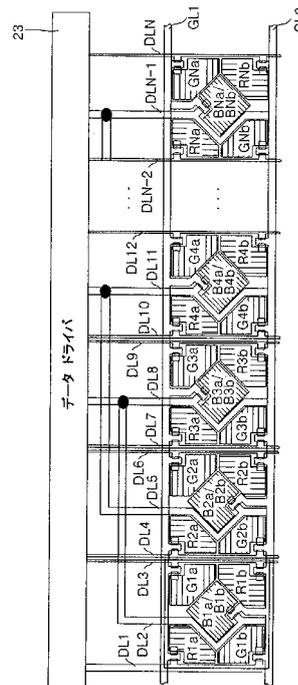
(54) 【発明の名称】 液晶表示装置のデータ駆動方法及び装置

(57) 【要約】

【課題】本発明は一つの画素の内に5個のカラーサブ画素を有する液晶パネルを駆動するための液晶パネルの駆動方法及び装置に関するものである。

【解決手段】本発明による液晶パネルの駆動方法は液晶パネルを駆動する方法において、画素の中央部に配置された複数の第1色のサブ画素の中に所定の間隔で離隔して配置されると共に隣接した前記第1色のサブ画素を短絡させ前記隣接した第1色のサブ画素に第1色のデータを印加する段階と、前記一つの画素内で前記中央部の一方の端部に配置された複数の第2色のサブ画素に第2色のデータを印加する段階と、前記一つの画素内で前記中央部の他方の端部に配置された複数の第3色のサブ画素に第3色のデータを印加する段階を含むことを特徴とする。

【選択図】 図7B



【特許請求の範囲】**【請求項 1】**

スイッチング素子を有する複数のサブ画素から成る複数の画素と、データドライバ及びゲートドライバと、前記スイッチング素子の各々を介して前記データドライバに連結された複数のデータラインと、前記スイッチング素子の各々を介して前記ゲートドライバに連結された複数のゲートラインとを備えた液晶表示装置の液晶パネルを駆動する方法において、

前記複数の画素のうち一つの画素において、該一つの画素の中央部に配置された第 1 色のサブ画素は他の一つの画素の第 1 色のサブ画素に短絡されており、該他の一つの画素の第 1 色のサブ画素を介して、前記第 1 色のサブ画素に第 1 色のデータを印加する段階と、

前記一つの画素の中央部を取り囲む複数の端部のうち、少なくとも一つの端部に配置された第 2 色のサブ画素に第 2 色のデータを印加する段階と、

前記複数の端部のうち少なくとも一つの端部に配置された第 3 色のサブ画素に第 3 色のデータを印加する段階とを含み、

前記第 1 色は、赤、青、及び緑のうち何れか一色であり、前記第 2 色は、赤、青、及び緑から前記第 1 色を除いた二色のうち何れか一色であり、前記第 3 色は、赤、青、及び緑から前記第 1 色及び前記第 2 色を除いた一色であることを特徴とする液晶パネルの駆動方法。

【請求項 2】

前記第 2 色のデータを印加する段階は、前記一つの画素内に配置された第 1 色のサブ画素を中心に対角線方向に対向して配置された第 2 色のサブ画素にデータを印加する段階を含むことを特徴とする請求項 1 記載の液晶パネルの駆動方法。

【請求項 3】

前記第 3 色のデータを印加する段階は、前記一つの画素内に配置された第 1 色のサブ画素を中心に対角線方向に対向して配置された第 3 色のサブ画素にデータを印加する段階を含むことを特徴とする請求項 1 記載の液晶パネルの駆動方法。

【請求項 4】

前記対角線方向に対向して配置された第 2 色のサブ画素に相互に反転した極性のデータ信号を印加する段階を含むことを特徴とする請求項 2 記載の液晶パネルの駆動方法。

【請求項 5】

前記対角線方向に対向して配置された第 3 色のサブ画素に相互に反転した極性のデータ信号を印加する段階を含むことを特徴とする請求項 3 記載の液晶パネルの駆動方法。

【請求項 6】

前記複数の画素の各画素において、該各画素の中央部に配置された第 1 色のサブ画素に、所定の間隔を有して相互に反転した極性のデータ信号を印加する段階を含むことを特徴とする請求項 1 記載の液晶パネルの駆動方法。

【請求項 7】

複数のサブ画素を含む画素をマトリクス形態に配列した液晶パネルを駆動する装置において、前記サブ画素に選択的に赤色、緑色、青色のデータを入力する信号選択手段と、外部から入力される水平同期信号及びドットクロックを利用して前記信号選択手段を制御する制御信号を生成する制御信号生成手段と、前記信号選択手段により出力されたデータを前記複数のサブ画素に印加して画像を表示する液晶パネルとを具備することを特徴とする液晶パネルの駆動装置。

【請求項 8】

前記信号選択手段は液晶パネルの駆動の際に前記制御信号により赤色のデータ及び緑色のデータを交互に供給する第 1 信号選択手段と、青色のデータを所定の周期で供給する第 2 信号選択手段とを具備することを特徴とする請求項 7 記載の液晶パネルの駆動装置。

【請求項 9】

前記制御信号生成手段は前記ドットクロックを利用して前記緑色のデータを所定の周期で供給する制御信号を印加する第 1 制御信号生成手段と、前記水平同期信号を利用して前

10

20

30

40

50

記信号選択手段と第 1 制御信号生成手段とに制御信号を印加する第 2 制御信号生成手段とを具備することを特徴とする請求項 7 記載の液晶パネルの駆動装置。

【請求項 10】

スイッチング素子を有する第 1 ~ 第 5 サブ画素を備える画素と、データ・ドライバ及びゲート・ドライバと、それぞれのスイッチング素子を介して前記データ・ドライバに連結された複数のデータラインと、それぞれのスイッチング素子を介して前記ゲート・ドライバに連結された複数のゲートラインとを具備して、前記第 1 及び第 2 サブ画素は第 1 データラインに連結されて、前記第 3 サブ画素は第 2 データラインに連結されて、前記第 4 及び第 5 サブ画素は第 3 データラインに連結されて、前記第 3 サブ画素のスイッチング素子は 5 個のサブ画素を有する隣接した画素内の第 3 サブ画素のスイッチング素子と連結されることを特徴とする液晶表示装置。

10

【請求項 11】

スイッチング素子を有する第 1 ~ 第 5 サブ画素を備える画素と、スイッチング素子を有する第 6 ~ 第 10 サブ画素を備える第 2 画素、データ・ドライバ及びゲート・ドライバと、それぞれのスイッチング素子を介して前記データ・ドライバに連結された複数のデータラインと、それぞれのスイッチング素子を介して前記ゲート・ドライバに連結された複数のゲートラインとを具備して、前記第 1 及び第 2 サブ画素は第 1 データラインに連結されて、前記第 3 サブ画素は第 2 データラインに連結されて、前記第 4 及び第 5 サブ画素は第 3 データラインに連結されて、前記第 6 及び第 7 サブ画素は第 4 データ・ラインに連結されて、前記 8 サブ画素は第 5 データラインに連結されて、第 9 及び第 10 サブ画素は第 6 データ・ラインに連結されて、前記第 1 画素の第 3 サブ画素は前記第 2 画素の第 8 サブ画素と連結されることを特徴とする液晶表示装置。

20

【請求項 12】

前記データ・ドライバの第 1 出力ラインは前記第 1 及び第 2 サブ画素に連結されて、前記データ・ドライバの第 2 出力ラインは前記のいずれのサブ画素とも連結されず、前記データ・ドライバの第 3 出力ラインは前記第 4 及び第 5 サブ画素に連結されて、前記データ・ドライバの第 4 出力ラインは前記第 6 及び第 7 サブ画素に連結されて、前記データ・ドライバの第 5 出力ラインは前記第 8 サブ画素に連結されて、前記データ・ドライバの第 6 出力ラインは前記第 9 及び第 10 サブ画素に連結されることを特徴とする請求項 11 に記載の液晶表示装置。

30

【請求項 13】

5 個のサブ画素を有するそれぞれのピクセルアレイと、各々が 3 個のデータラインのグループに接続された画素に連結された複数のデータラインとを具備して、前記 3 個のデータラインのグループの中の一つのグループに属する 3 個のデータラインは異なる 3 個のデータラインのグループ内のデータラインと連結されることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶パネルに関するもので、特に一つの画素内に 5 個のカラーサブ画素を有する液晶パネルを駆動する液晶パネルの駆動方法、その駆動装置及びその液晶表示装置に関するものである。

40

【背景技術】

【0002】

液晶表示装置 (Liquid Crystal Display) は通常、ビデオ信号により液晶セルの光透過率を調節して画像を表示する。液晶セル毎にスイッチング素子が形成されたアクティブ・マトリックス (Active Matrix) タイプの液晶表示装置は動画像を表示するのに適している。アクティブ・マトリックス・タイプの液晶表示装置に使用されるスイッチング素子としては薄膜トランジスタ (Thin Film Transistor; 以下 TFT という) が利用される。

【0003】

50

図1は一般的な液晶表示装置のブロック構成図を示す。

【0004】

図1を参照すると、液晶表示装置の駆動装置はアナログ・ビデオ・データをデジタル・ビデオ・データに変換するためのデジタル・ビデオ・カード(1)と、液晶パネル(6)のデータライン(DL)にビデオ・データを供給するためのデータ・ドライバ(3)と、液晶パネル(6)のゲートライン(GL)を逐次的に駆動するためのゲート・ドライバ(5)と、データ・ドライバ(3)とゲート・ドライバ(5)を制御するためのタイミング・コントローラ(2)とを具備する。

【0005】

液晶パネル(6)は二枚のガラス基板の間に液晶が注入されて、その下部のガラス基板の上にゲートライン(GL)とデータライン(DL)が相互に直交して形成される。ゲートライン(GL)とデータライン(DL)との交差部にはデータライン(DL)から入力される画像を液晶セル(Clc)に選択的に供給するためのTFTが形成される。このため、ゲートライン(GL)にはTFTのゲート端子が接続されて、データライン(DL)にはTFTのソース端子が接続される。そしてTFTドレイン端子は液晶セル(Clc)の画素電極に接続される。

10

【0006】

デジタル・ビデオ・カード(1)はアナログ入力画像信号を液晶パネル(6)に適合するデジタル画像信号に変換して画像信号に含まれた同期信号を検出する。

【0007】

タイミング・コントローラ(2)はデジタル・ビデオ・カード(1)からの赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データをデータ・ドライバ(3)に供給する。また、タイミング・コントローラ(2)はデジタル・ビデオ・カード(1)から入力される水平/垂直同期信号(H、V)を利用してドットクロック(Dclk)及びゲート・スタート・パルス(Gsp)などのデータとゲートの制御信号とを生成することにより、データ・ドライバ(3)とゲート・ドライバ(5)をタイミング制御する。ドットクロック(Dclk)などのデータの制御信号はデータ・ドライバ(3)に供給され、一方、ゲート・スタート・パルス(Gsp)などのゲート制御信号はゲート・ドライバ(5)に供給される。

20

【0008】

ゲート・ドライバ(5)はタイミング・コントローラ(2)から入力されるゲート・スタート・パルス(Gsp)に応答して逐次的にスキャンパルスを発生するシフト・レジスタ(図示しない)と、スキャンパルスの電圧を液晶セル(Clc)の駆動に適合するレベルにシフトさせるためのレベル・シフト(図示しない)などによって構成される。このゲート・ドライバ(5)から入力されるスキャンパルスに応答してTFTによりデータライン(DL)上のビデオ・データが液晶セル(Clc)の画素電極に供給される。

30

【0009】

データ・ドライバ(3)にはタイミング・コントローラ(2)からの赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データと共にドットクロック(Dclk)が入力される。このデータ・ドライバ(3)はドットクロック(Dclk)に同期して赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データをラッチした後に、ラッチされたデータをガンマ電圧(V)により補正する。そしてデータ・ドライバ(3)はガンマ電圧(V)により補正されたデータをアナログ・データに変換して1ライン分ずつデータライン(DL)に供給する。

40

【0010】

図2は図1の液晶表示装置の画素とTFT構造の関係を詳細に表す図面である。

【0011】

図2を参照すると、液晶表示装置の画素は4個のデータライン(DL1~DL4)と2個のゲートライン(GL1、GL2)により区画された領域に構成されている。そして、ゲートライン(GL1、GL2)とデータライン(DL1、DL2)により囲まれた領域

50

に1個の画素電極(12a)が設置されてこの領域が1個の画素になり、同様にして、ゲートライン(GL1、GL2)とデータライン(DL2、DL3)とにより囲まれた領域に1個の画素電極(12b)が設置されてこの領域が1個の画素になり、ゲートライン(GL1、GL2)とデータライン(DL3、DL4)とにより囲まれた領域に1個の画素電極(12c)が設置されてこの領域が1個の画素になる。これらの3個の画素により1個の画素(16)が構成されると共に各画素電極(12)の側部側にそれぞれスイッチ素子としてTFT(14)が構成される。

【0012】

また、画素電極が構成された透明基板に対向する異なる基板にはカラーフィルター(R、G、B)が設置されるが、この形態では図2に示されている1個の画素の中の左段の画素電極(12a)に対向する位置に図3に示されているようにRのカラーフィルターが、中段の画素電極(12b)に対向する位置にGのカラーフィルターが、右段の画素電極(12c)に対向する位置にBのカラーフィルターがそれぞれ配置される。

10

【0013】

この形態でVGA仕様の表示を行うためにデータライン(DL)は640個、ゲートライン(GL)が480個設置されているので、画素は1画面上に307200個形成されている。

【0014】

図3は図1に図示された従来の液晶表示装置によるRGBカラーフィルターの配列状態をゲート・ドライバ(5)及びデータ・ドライバ(3)の接続状態により表す図面である。

20

【0015】

図3を参照すると、液晶表示装置は6バス方式の入力信号(Re、Ge、Be、Ro、Go、Bo)を入力受けてデータクロックに同期して1からn番目のデータライン(DL1~DLn)までを出力させる。

【0016】

R信号はデータ・ドライバ(3)を通して第1データライン(DL1)に出力されて、G信号はデータ・ドライバ(3)を通して第2データライン(DL2)に出力されて、B信号はデータ・ドライバ(3)を通して第3データライン(DL3)に出力される。前記の信号は3個の出力が一つのセットになって繰り返す。

30

【0017】

この際、データ・ドライバ(3)を通したライン配置によりB信号はデータ・ドライバ(3)を通して第1データライン(DL1)に出力されて、G信号はデータ・ドライバ(3)を通して第2データライン(DL2)に出力されて、B信号はデータ・ドライバ(3)を通して第3データライン(DL3)に出力される。

【0018】

そして、従来技術の液晶表示装置により駆動される液晶パネルは図4A及び図4Bに示されているようにドット反転方式を採用している。ドット反転方式の液晶パネルの駆動方法では図4A及び図4Bで示されているように液晶パネル上のコラムライン(columnline)及びローライン(rowline)別に隣接した液晶セルに交互に相反した極性のデータ信号を供給すると共にフレーム毎に液晶パネル上のすべての液晶セルに供給されるデータ信号の極性を反転させる。換言すれば、ドット反転方式ではフレーム毎のビデオ信号が表示される場合に図4Aに示されているようにローラインの左側の液晶セルから右側の液晶セルに移行するにつれてそして、コラムラインの上から下の液晶セルに移行するにつれて正極性(+)及び負極性(-)が交替に表れるようにデータ信号を液晶パネル上の液晶セルにそれぞれ供給する。そして、次のフレームのビデオ信号が表示される場合には図4Bで示されているように各液晶セルに供給されるデータ信号の極性は、直前のフレームの極性に対して反転される。

40

【0019】

しかし従来のストライプ(Stripe)方式の画素を有する液晶パネルの駆動方法は、色純

50

度あるいは動画像の画質を更に向上させるには限界がある。

【発明の開示】

【発明が解決しようとする課題】

【0020】

従って、本発明の目的は、一つの画素中に5個のカラーサブ画素を配置した構造を有する液晶パネルの駆動方法、その駆動装置及びその液晶表示装置を提供することにある。

【課題を解決するための手段】

【0021】

前記目的を達成するために、本発明による液晶パネルの駆動方法は、スイッチング素子を有する複数のサブ画素から成る複数の画素と、データドライバ及びゲートドライバと、前記スイッチング素子の各々を介して前記データドライバに連結された複数のデータラインと、前記スイッチング素子の各々を介して前記ゲートドライバに連結された複数のゲートラインとを備えた液晶表示装置の液晶パネルを駆動する方法において、前記複数の画素のうち一つの画素において、該一つの画素の中央部に配置された第1色のサブ画素は他の一つの画素の第1色のサブ画素に短絡されており、該他の一つの画素の第1色のサブ画素を介して、前記第1色のサブ画素に第1色のデータを印加する段階と、前記一つの画素の中央部を取り囲む複数の端部のうち、少なくとも一つの端部に配置された第2色のサブ画素に第2色のデータを印加する段階と、前記複数の端部のうち少なくとも一つの端部に配置された第3色のサブ画素に第3色のデータを印加する段階とを含み、前記第1色は、赤、青、及び緑のうち何れか一色であり、前記第2色は、赤、青、及び緑から前記第1色を除いた二色のうち何れか一色であり、前記第3色は、赤、青、及び緑から前記第1色及び前記第2色を除いた一色であることを特徴とする。

10

20

【0022】

この時、第2色のデータを印加する段階は前記一つの画素内に第1色のサブ画素を中心に対角線方向に対向して配置された第2色のサブ画素にデータを印加する段階を含むことを特徴とする。

【0023】

また第3色のデータを印加する段階は前記一つの画素内に第1色のサブ画素を中心に対角線方向に対向して配置された第3色のサブ画素にデータを印加する段階を含むことを特徴とする。

30

【0024】

本発明による液晶パネルの駆動装置は多数のサブ画素を含む画素をマトリックス形態に配列した液晶パネルを駆動する装置において、前記サブ画素に選択的に赤、緑、青色のデータを入力する信号選択手段と、外部から入力される水平同期信号及びドットクロックを利用して前記信号選択手段を制御する制御信号を生成する制御信号生成手段と、前記信号選択手段により出力されたデータを前記サブ画素に印加して画像を表示する液晶パネルとを具備することを特徴とする。

【0025】

本発明での信号選択手段は液晶パネルの駆動の際に前記制御信号により赤色のデータ及び緑色のデータを交互に供給する第1信号選択手段と、青色のデータを所定の一定の間隔毎に供給する第2信号選択手段とを具備することを特徴とする。

40

【0026】

本発明での制御信号生成手段は前記ドットクロックを利用して前記緑色のデータを所定の周期で供給する制御信号を印加する第1制御信号の生成手段と、前記水平同期信号を利用して前記信号選択手段と第1制御信号の生成手段とに制御信号を印加する第2制御信号生成手段とを具備することを特徴とする。

【0027】

[作用]

本発明による液晶表示装置の駆動方法及びその駆動装置を、一つの画素内に5個のサブ画素を配置した構造を有する液晶表示装置に適用することにより、その画質における色純

50

度を高め、動画像において輪郭を自然に表示する等、表示品質を向上させることができる。また、新たな駆動方式である本発明の駆動方法及びその駆動装置を用いて、このようなサブ画素配置の構造を有する液晶表示装置を駆動させた際には、従来のドット反転方式と類似する形態にデータの極性を反転させるためフリッカーの影響を低減することも可能である。

【発明の効果】

【0028】

上述したように、本発明による液晶表示装置の駆動方法及びその駆動装置を、一つの画素内に5個のサブ画素を配置した構造を有する液晶表示装置に適用することにより、その画質における色純度を高め、動画像において輪郭を自然に表示する等、表示品質を向上させることができる。また、新たな駆動方式である本発明の駆動方法及びその駆動装置を用いて、このようなサブ画素配置の構造を有する液晶表示装置を駆動させた際には、従来のドット反転方式と類似する形態にデータの極性を反転させるためフリッカーの影響を低減することも可能である。

10

【発明を実施するための最良の形態】

【0029】

以下、図5～図13Bを参照して本発明の好ましい実施例に対して説明する。

【0030】

図5は一般的な液晶表示装置のブロック構成図である。

【0031】

図5を参照すると、液晶表示装置の駆動装置はアナログ・ビデオ・データをデジタル・ビデオ・データに変換するためのデジタル・ビデオ・カード(21)と、液晶パネル(26)のデータライン(DL)にビデオ・データを供給するためのデータ・ドライバ(23)と、液晶パネル(26)のゲートライン(GL)を逐次的に駆動するためのゲート・ドライバ(25)と、データ・ドライバ(23)とゲート・ドライバ(25)とを制御するためのタイミング・コントローラ(22)とを具備する。

20

【0032】

液晶パネル(26)の二枚のガラス基板の間には液晶が注入されて、その下部のガラス基板の上にゲートライン(GL)とデータライン(DL)が相互に直交して形成される。ゲートライン(GL)とデータライン(DL)との交差部にはデータライン(DL)から入力される画像を液晶セル(Clc)に選択的に供給するためのTFTが形成される。ゲートライン(GL)にはTFTのゲート端子が接続されて、データライン(DL)にはTFTのソース端子が接続される。そしてTFTドレイン端子は液晶セル(Clc)の画素電極に接続される。

30

【0033】

デジタル・ビデオ・カード(21)はアナログ入力画像信号を液晶パネル(26)に適合するデジタル画像信号に変換して画像信号に含まれた同期信号を検出する。

【0034】

タイミング・コントローラ(22)はデジタル・ビデオ・カード(21)からの赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データをデータ・ドライバ(23)に供給する。また、タイミング・コントローラ(22)はデジタル・ビデオ・カード(1)から入力される水平/垂直同期信号(H、V)を利用してドットクロック(Dclk)等のデータとゲート・スタート・パルス(Gsp)などのゲートの制御信号とを生成してデータ・ドライバ(23)とゲート・ドライバ(25)をタイミング制御する。ドットクロック(Dclk)などのデータの制御信号はデータ・ドライバ(23)に供給されて、ゲート・スタート・パルス(Gsp)などのゲート制御信号はゲート・ドライバ(25)に供給される。

40

【0035】

ゲート・ドライバ(25)はタイミング・コントローラ(22)から入力されるゲート・スタート・パルス(Gsp)に応答して逐次的にスキャンパルスを発生するシフト・レ

50

ジスタと、スキャンパルスの電圧を液晶セルの駆動に適合するレベルにシフトさせるためのレベル・シフトなどによって構成される。このゲート・ドライバ(25)から入力されるスキャンパルスに応答してTFTによりデータライン(DL)上のビデオ・データが液晶セル(Clc)の画素電極に供給される。

【0036】

データ・ドライバ(23)には、タイミング・コントローラ(22)からの赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データと共にドットクロック(Dclk)が入力される。このデータ・ドライバ(23)は、ドットクロック(Dclk)に同期して赤色(R)、緑色(G)及び青色(B)のデジタル・ビデオ・データをラッチした後に、ラッチされたデータをガンマ電圧(Vr)により補正する。そしてデータ・ドライバ(3)はガンマ電圧(Vr)により補正されたデータをアナログ・データに変換して1ライン分ずつデータライン(DL)に供給する。

10

【0037】

図6A及び図6Bは本発明における第1及び第2実施形態の液晶パネルの画素構造と画素へのデータの入力を説明する図面である。

【0038】

図6A及び図6Bを参照すると、液晶パネルの画素は1個の画素内に配置された5個の異なるカラーサブ画素によって構成されている。

【0039】

画素(27)は正四角形の形状を有しており、画素(27)は、正四角形の画素(27)の中央部に配置された菱形形態のBカラーフィルタを有するサブ画素(30)と、Bカラーフィルタを有するサブ画素(30)を中心に左上段と右下段の端部にそれぞれのRカラーフィルタを有したサブ画素(28a、28b)と、Bカラーフィルタを有するサブ画素(30)を中心に左上段と右下段の端部にそれぞれのGカラーフィルタを有したサブ画素(29a、29b)とを具備する。

20

【0040】

図6Aは4個のサブ画素と1個のBサブ画素(30)が二つのゲートラインの間に位置して下段のゲートライン(GL2)と上段のゲートライン(GL1)に二画素毎に交互に連結される構造であり、図6BでのBサブ画素(30)は二つのゲートラインの間に位置して下段のゲートライン(GL4)と上段のゲートライン(GL3)に一画素毎に交互に連結される構造を示す。これで、Bサブ画素(31)は4画素を基準に二つの画素だけに色を表示する。

30

【0041】

また、一画素内に5個のカラーサブ画素を有する液晶パネルの駆動方法は、従来の技術でのデータ・イネーブル信号がR、G、Bデータ信号に周期的に印加される方法とは異なりRデータ・バス及びGデータ・バスにゲートライン(GL)毎にRデータ信号を一度入力すると次はGデータ信号を交互に入力するという特徴を有する。このとき、R及びGデータ信号が4回入力される間に、Bデータ・バスにBデータ信号が2回入力される。

【0042】

図6A及び図6Bに示したサブ画素配置の構造を有する液晶パネルを従来のデータ・ドライバを用いて駆動するための新たな駆動方式である本発明の駆動方法を以下に説明する。

40

【0043】

<第1実施形態>

図7A及び図7Bは図6Aに図示された画素構造と液晶パネルを駆動するための配線のデータ・ドライバへの接続状態とを概略的に表す図面である。

【0044】

図7A及び図7Bを参照すると、液晶表示装置は6バス方式の入力信号(Re、Ge、Be、Ro、Go、Bo)を入力受けてデータクロックに同期して1～N番目のデータライン(DL1～DLN)にデータ信号を出力する。

【0045】

50

本発明ではデータ・ドライバ(23)に連結される12個で1組の出力端子の中の2番目と5番目の出力端子をデータライン(DL)と接続せずに使用する。

【0046】

以後のデータ・ドライバ(23)からの8番目と11番目の出力端子は正常にデータライン(DL)と接続されてBサブ画素データを出力するように駆動する。

【0047】

このような連結方法はN番目の出力端子にまですべて適用される。

【0048】

図8は、図7Bに示されたサブ画素配置の構造を有する液晶パネルにデータを出力するデータドライバ(23)に含まれるデータ・パルス発生機を詳細に表す図面である。

10

【0049】

図8を参照すると、データ・パルス発生機は、タイミングコントローラ(22)を通してカラー・データ(R、G、B)をデータライン(DL1~DL3)に選択的に入力する第1~第4マルチプレクサ(MUX1~MUX4)、タイミングコントローラ(22)からの制御信号(Dclk、Hsync)に応じる第1及び第3D-フリップフロップ(31、33)、第1D-フリップフロップ(31)と第4マルチプレクサ(MUX4)との間に接続された第2D-フリップフロップ(32)とから構成される。

【0050】

第1マルチプレクサ(MUX1)は、奇数データがデータライン(DL1~DL3)に供給され、n番目の水平同期信号(Hsync)が発生されるn番目の水平期間において、図9Aに示したように入力されるRデータ(R1a~R4a)を第1データライン(DL1)に出力し、次いで、偶数データがデータライン(DL1~DL3)に供給され、(n+1)番目の水平同期信号(Hsync)が発生される(n+1)番目の水平期間において、図9Bに示したように入力されるGデータ(G1b~G4b)を第1データライン(DL1)に出力する。第2マルチプレクサ(MUX2)は、上記n番目の水平期間において、図9Aに示したように入力されるGデータ(G1a~G4a)を第2データライン(DL2)に出力し、次いで、上記(n+1)番目の水平期間において、図9Bに示したように入力されるRデータ(R1b~R4b)を第2データライン(DL2)に出力する。第3マルチプレクサ(MUX3)は、上記n番目の水平期間において、図9Aに示したように入力されるBデータ(B3a、B4a)を第3データライン(DL3)に出力し、次いで、上記(n+1)番目の水平期間において、図9Bに示したように入力されるBデータ(B1b、B2b)を第3データライン(DL3)に出力する。第4マルチプレクサ(MUX4)は、第3マルチプレクサ(MUX3)を制御するための制御信号を供給する。尚、第4マルチプレクサ(MUX4)を、3状態バッファあるいは制御スイッチに置き換えることも可能である。

20

30

【0051】

第1及び第2D-フリップフロップ(31、32)は、直列接続され、4分周したドットクロック(Dclk)を発生し、4分周したドットクロック(Dclk)を第4マルチプレクサ(MUX4)に供給する。このとき、4分周したドットクロック(Dclk)は、第1D-フリップフロップ(31)に入力されたドットクロック(Dclk)の4分の1に相当する周波数を有する。これは、タイミングコントローラ(22)からのドットクロック(Dclk)が第1D-フリップフロップ(31)のクロック端子(CLK)に入力され、第1D-フリップフロップ(31)の出力端子(Q、 \bar{Q})のうち反転出力端子(\bar{Q})からの出力信号が第1D-フリップフロップ(31)の入力端子(D)に入力され、第1D-フリップフロップ(31)の非反転出力端子(Q)からの出力信号が第2D-フリップフロップ(32)のクロック端子(CLK)に入力され、次いで、第2D-フリップフロップ(32)の反転出力端子(\bar{Q})からの出力信号が第2D-フリップフロップ(31)の入力端子(D)に入力されることによって、第2D-フリップフロップ(32)の非反転出力端子(Q)からの出力信号として発生される。

40

【0052】

50

また、第3D-フリップフロップ(33)は水平同期信号(Hsync)を2分周し、この2分周した水平同期信号を第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)の制御端子に供給する。このとき、2分周した水平同期信号は、タイミングコントローラ(22)からの水平同期信号(Hsync)の2分の1に相当する周波数を有する。これは、タイミングコントローラ(22)からの水平同期信号(Hsync)が第3D-フリップフロップ(33)のクロック端子(CLK)に入力され、第3D-フリップフロップ(33)の反転出力端子(\bar{Q})からの出力信号が第3D-フリップフロップ(33)の入力端子(D)に入力されることによって、第3D-フリップフロップ(33)の非反転出力端子(Q)からの出力信号として発生される。

【0053】

このようにして、第1マルチプレクサ(MUX1)は、第3D-フリップフロップ(33)からの2分周した水平同期信号に応じて上記n番目の水平期間においてRデータ(R1a~R4a)を出力し、次いで、上記(n+1)番目の水平期間においてGデータ(G1b~G4b)を出力する。第2マルチプレクサ(MUX2)は、上記n番目の水平期間においてGデータ(G1a~G4a)を出力し、次いで、上記(n+1)番目の水平期間においてRデータ(R1b~R4b)を出力する。第3マルチプレクサ(MUX3)は、第4マルチプレクサ(MUX4)からの4分周したドットクロックに応じて上記n番目の水平期間においてBデータ(B3a、B4a)を出力し、次いで、上記(n+1)番目の水平期間においてBデータ(B1a、B2a)を出力する。

【0054】

図9A及び図9Bは、図8に示されている駆動装置を通して奇数番目のカラー・データと偶数番目のカラー・データのデータラインへの出力を説明する図面である。

【0055】

図9A及び図9Bを参照すると、本発明における第1実施形態の液晶表示装置の駆動方法は、一つの画素内に5個のカラーサブ画素を有する液晶パネル(26)を駆動するために、Rデータ・バス、Gデータ・バス及びBデータ・バスを介して、水平期間毎にRデータとGデータを交互に、かつ互いに異なるBデータを交互に、データラインへ供給する。

【0056】

<第2実施形態>

図10A及び図10Bは図6Bに図示された画素構造と配線の液晶パネルを駆動するためのデータ・ドライバの接続状態とを概略的に表す図面である。

【0057】

図10A及び図10Bを参照すると、液晶表示装置は図7A及び図7Bに示された6バス方式の入力信号(Re、Ge、Be、Ro、Go、Bo)を入力として受けてデータクロックに同期する方法とは異なり、6バス方式の入力信号(Re、Ge、Be、Ro、Go、Bo)を入力として1からN番目のデータライン(DL1~DLN)に出力を供給する。

【0058】

本発明ではデータ・ドライバ(23)に連結される出力端子で12個で1組の出力端子の内の2番目と8番目の出力端子をデータライン(DL)と接続せずに使用する。

【0059】

以後のデータ・ドライバ(23)からの5番目と11番目の出力端子は正常にデータライン(DL)に連結されてBデータを出力する。

【0060】

上記のような連結方法はN番目の出力端子にまですべて適用される。

【0061】

図11は、図10Bに示されているような画素にデータを発生させるためのデータパルス発生機を詳細に表す図面である。

【0062】

図11を参照すると、データドライバ(23)に含まれるデータパルス発生機は、上述したようにタイミング・コントローラ(22)を通してデータライン(DL1~DL3)へ

10

20

30

40

50

の画素データの選択的な出力を制御する第1～第4マルチプレクサ(MUX1～MUX4)と、タイミング・コントローラ(22)からの制御信号が入力されて制御される第4及び第5D-フリップフロップ(34、35)とから構成される。

【0063】

第1マルチプレクサ(MUX1)は、n番目の水平同期信号(Hsync)が発生されるn番目の水平期間において、図12Aに示したように入力されるRデータ(R1a～R4a)を出力し、次いで、(n+1)番目の水平同期信号(Hsync)が発生される(n+1)番目の水平期間において、図12Bに示したように入力されるGデータ(G1a～G4a)を出力する。第2マルチプレクサ(MUX2)は、上記n番目の水平期間において、図12Aに示したように入力されるGデータ(G1a～G4a)を出力し、次いで、上記(n+1)番目の水平期間において、図12Bに示したように入力されるRデータ(R1b～R4b)を出力する。第3マルチプレクサ(MUX3)は、上記n番目の水平期間において、図12Aに示したように入力されるBデータ(B2a、B4a)を出力し、次いで、上記(n+1)番目の水平期間において、図12Bに示したように入力されるBデータ(B1b、B3b)を出力する。第4マルチプレクサ(MUX4)は、第5D-フリップフロップ(35)からの2分周した水平同期信号に応じて、第4D-フリップフロップ(34)からの2分周したドットクロックを第3マルチプレクサ(MUX3)の制御端子に供給し、第3マルチプレクサ(MUX3)を制御する。

10

【0064】

第4D-フリップフロップ(34)は、タイミングコントローラ(22)からのドットクロック(Dclk)を2分周し、この2分周したドットクロックを第4マルチプレクサ(MUX4)に供給する。第5D-フリップフロップ(35)は、タイミングコントローラ(22)からの水平同期信号(Hsync)を2分周し、この2分周した水平同期信号を第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)の制御端子に供給し、第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)を制御する。

20

【0065】

このとき、第4D-フリップフロップ(34)のクロック端子(CLK)にはタイミングコントローラ(22)からのドットクロック(Dclk)が入力され、第4D-フリップフロップ(34)の反転出力端子(-Q)からの出力信号は第4D-フリップフロップ(34)の入力端子(D)に入力される。第4D-フリップフロップ(34)の非反転出力端子(Q)からの出力信号は第4マルチプレクサ(MUX4)の入力端子に入力される。第4マルチプレクサ(MUX4)の出力は第3マルチプレクサ(MUX3)の制御端子に入力される。また、第5D-フリップフロップ(35)のクロック端子(CLK)にはタイミングコントローラ(22)からの水平同期信号(Hsync)が入力され、第5D-フリップフロップ(35)の反転出力端子(-Q)からの出力信号は第5D-フリップフロップ(35)の入力端子(D)に入力される。第5D-フリップフロップ(35)の非反転出力端子(Q)からの出力信号は第1、第2及び第4マルチプレクサ(MUX1、MUX2、MUX4)の制御端子に入力される。

30

【0066】

タイミングコントローラ(22)からの水平同期信号(Hsync)は、第5D-フリップフロップ(35)によって2分周され、第5D-フリップフロップ(35)の非反転出力端子(Q)から出力信号として出力される。

40

【0067】

更に、タイミングコントローラ(22)からのドットクロック(Dclk)は、第4D-フリップフロップ(34)によって2分周され、第4D-フリップフロップ(34)の非反転出力端子(Q)から出力信号として出力され、第4マルチプレクサ(MUX4)の入力端子に入力される。

【0068】

このようにして、第1マルチプレクサ(MUX1)は、第5D-フリップフロップ(3

50

5) の非反転出力端子 (Q) の出力に応じて、上記 n 番目の水平期間において R データ (R 1 a ~ R 4 a) を出力し、次いで、上記 (n + 1) 番目の水平期間において G データ (G 1 b ~ G 4 b) を出力する。第 2 マルチプレクサ (M U X 2) は、第 5 D - フリップフロップ (35) の非反転出力端子 (Q) の出力に応じて、上記 n 番目の水平期間において G データ (G 1 a ~ G 4 a) を出力し、次いで、上記 (n + 1) 番目の水平期間において R データ (R 1 b ~ R 4 b) を出力する。第 3 マルチプレクサ (M U X 3) は、第 4 マルチプレクサ (M U X 4) の出力に応じて、上記 n 番目の水平期間において B データ (B 2 a、B 4 a) を出力し、次いで、上記 (n + 1) 番目の水平期間において B データ (B 1 b、B 3 b) を出力する。

【0069】

10

図 1 2 A 及び図 1 2 B は、図 1 1 に示した駆動装置により、データドライバを通じてデータライン (D L 1 ~ D L 3) に出力される奇数番目及び偶数番目のカラー・データを示している。

【0070】

図 1 2 A 及び図 1 2 B を参照すると、本実施形態における液晶表示装置の駆動方法においても、上記第 1 実施形態として示した図 9 A 及び図 9 B で説明したように、一つの画素内に 5 個のサブ画素を有する液晶パネルを駆動させるために、R データ・バス、G データ・バス及び B データ・バスを介して、水平期間毎に R データと G データを交互に、かつ互いに異なる B データを交互に、データラインへ供給する。

【0071】

20

図 6 A ~ 図 1 2 B は、従来のデータ・ドライバの出力端子のうちの一部を断線し、一つの画素に含まれた B サブ画素と他の画素に含まれた B サブ画素とを、同一の B データ・バスを介して B データを時分割供給する実施例を示している。

【0072】

このような画素形態に構成された液晶パネルを駆動するために新しい形態のデータ・ドライバを製作して使用してもよい。

【0073】

具体的には、通常のデータ・ドライバは 3 サブ画素のカラーサブ画素を出力するので 3 8 4 チャンネルのという 3 倍数の出力チャンネルを有するが、本発明の場合、6 カラーサブ画素を発生させる過程の中のカラーサブ画素 (B カラーサブ画素) の出力単位を短絡 (shorted) させるので、データ・ドライバから出力端子は 3 2 0 チャンネルという 5 倍数のチャンネルだけで足りる。これで 5 倍数のチャンネルを有するデータ・ドライバを駆動して画素を駆動することができる。

30

【0074】

図 1 3 A 及び図 1 3 B は、図 6 A 及び図 6 B に示したサブ画素配置の構造を有した液晶パネルを本発明の駆動方法により駆動した際に、液晶パネルの画素に供給されたデータ信号などの極性のパターンを図示した図面である。図 1 3 A は、n 番目のフレーム期間において各画素に印加されるデータの極性を示しており、図 1 3 B は、(n + 1) 番目のフレーム期間において各画素に印加されるデータの極性を示している。

【0075】

40

図 1 3 A 及び図 1 3 B を参照すると、正四角形の内の菱形が内接された形態で画素がマトリックス形態に配列されている。

【0076】

図 1 3 A に示されている 1 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は正極性 (+) であり、左下段と右下段の極性は負極性 (-) を帯びる。この時、中央の B データの極性は正極性 (+) を帯びる。

【0077】

2 番目の画素では中央の菱形形態の B データに隣接して左上段と右上段の極性は負極性 (-) であり、左下段と右下段の極性は正極性 (+) を帯びる。この時、中央の B データの極性は負極性 (-) を帯びる。

50

【0078】

3番目の画素では中央の菱形形態のBデータに隣接して左上段と右上段の極性は正極性(+)であり、左下段と右下段の極性は負極性(-)を帯びる。この時、中央のBデータの極性は正極性(+)を帯びる。

【0079】

4番目の画素では中央の菱形形態のBデータに隣接して左上段と右上段の極性は負極性(-)であり、左下段と右下段の極性は正極性(+)を帯びる。この時、中央のBデータの極性は負極性(-)を帯びる。

【0080】

図13Bでの1番目の画素では中央の菱形形態のBデータに隣接して左上段と右上段の極性は負極性(-)であり、左下段と右下段の極性は正極性(+)を帯びる。この時、中央のBデータの極性は負極性(-)を帯びる。

10

【0081】

2番目の画素では中央の菱形形態のBデータに隣接して左上段と右上段の極性は正極性(+)であり、左下段と右下段の極性は負極性(-)を帯びる。この時、中央のBデータの極性は正極性(+)を帯びる。

【0082】

3番目の画素では中央の菱形形態のBデータに隣接して左上段と右上段の極性は負極性(-)であり、左下段と右下段の極性は正極性(+)を帯びる。この時、中央のBデータの極性は負極性(-)を帯びる。

20

【0083】

4番目の画素では中央の菱形形態のBデータに隣接して左上段と右上段の極性は正極性(+)であり、左下段と右下段の極性は負極性(-)を帯びる。この時、中央のBデータの極性は正極性(+)を帯びる。

【0084】

上記の方法により本発明に従った液晶パネルの画素に供給されたデータ信号の極性パターンは、図13A及び図13Bを交互に繰り返して全パネルにかけてサブ画素別に電圧充電極性を有する。

【0085】

以上説明した内容を通して当業者であれば本発明の技術思想を逸脱しない範囲で多様な変更及び修正の可能であることが分かる。従って、本発明の技術的な範囲は明細書の詳細な説明に記載された内容に限らず特許請求の範囲によって定めなければならない。

30

【図面の簡単な説明】

【0086】

【図1】図1は一般的な液晶表示装置をブロック構成図に表した図面である。

【図2】図2は図1の液晶表示装置の画素とTFT構造の関係を詳細に表した図面である。

【図3】図3は図1に図示された液晶表示装置の従来技術によるRGBカラーフィルターの配列状態とゲート・ドライバ及びデータ・ドライバの接続状態を表す図面である。

【図4A】図4Aは従来技術によるドット反転方式を表す図面である。

40

【図4B】図4Bは従来技術によるドット反転方式を表す図面である。

【図5】図5は本発明での液晶表示装置をブロック構成図に表す図面である。

【図6A】図6Aは本発明の第1及び第2実施例による液晶パネルの画素構造と画素へのデータの入力を説明する図面である。

【図6B】図6Bは本発明の第1及び第2実施例による液晶パネルの画素構造と画素へのデータの入力を説明する図面である。

【図7A】図7Aは図6Aに図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を表す図面である。

【図7B】図7Bは図6Aに図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を表す図面である。

50

【図 8】図 8 は図 7A 及び図 7B でのような画素にデータを出力するためのデータパルス発生機を詳細に表す図面である。

【図 9 A】図 9A は図 8 での駆動装置を通して奇数及び偶数のカラーデータのデータラインへの出力を説明する図面である。

【図 9 B】図 9B は図 8 での駆動装置を通して奇数及び偶数のカラーデータのデータラインへの出力を説明する図面である。

【図 10 A】図 10A は図 6B に図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を概略的に表す図面である。

【図 10 B】図 10B は図 6B に図示された画素構造及び配線の液晶パネルを駆動するためのデータ・ドライバの接続状態を概略的に表す図面である。

【図 11】図 11 は図 10A 及び図 10B に示されているような画素にデータを出力するためのデータパルス発生機を詳細に表す図面である。

【図 12 A】図 12A は図 11 での駆動装置を通して奇数及び偶数のカラーデータのデータ・ドライバを通してのデータラインへの出力を表す図面である。

【図 12 B】図 12B は図 11 での駆動装置を通して奇数及び偶数のカラーデータのデータ・ドライバを通してのデータラインへの出力を表す図面である。

【図 13 A】図 13A は図 6A 及び図 6B に図示された液晶パネルの駆動方法により液晶パネルの画素に供給されたデータ信号の極性パターンを図示した図面である。

【図 13 B】図 13B は図 6A 及び図 6B に図示された液晶パネルの駆動方法により液晶パネルの画素に供給されたデータ信号の極性パターンを図示した図面である。

【符号の説明】

【0087】

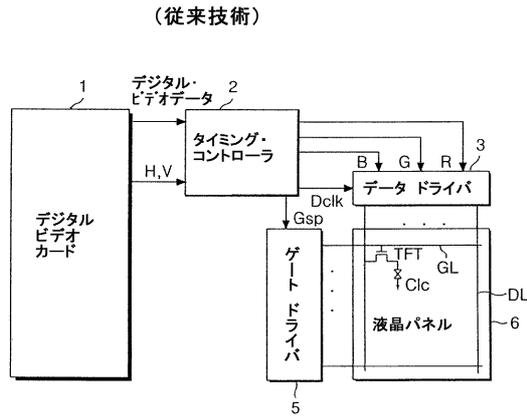
- 1、21：デジタル・ビデオ・カード
- 2、22：タイミング・コントローラ
- 3、23：データ・ドライバ
- 5、25：ゲート・ドライバ
- 6、26：液晶パネル
- 12a、12b、12c：画素電極
- 14：TFT
- 16：画素
- 27：画素
- 28：Rカラーフィルターを有するサブ画素
- 29：Gカラーフィルターを有するサブ画素
- 30：Bカラーフィルターを有するサブ画素
- 31、32、33、34、35：D-フリップフロップ

10

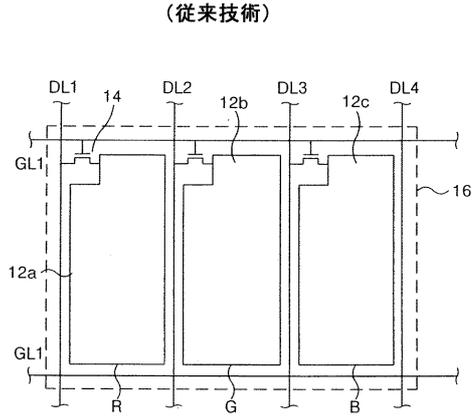
20

30

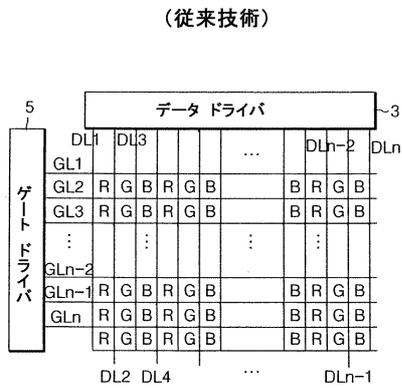
【 図 1 】



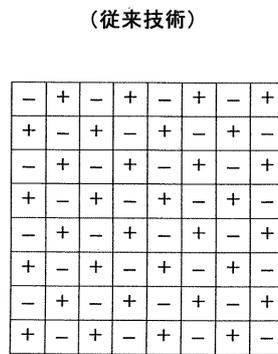
【 図 2 】



【 図 3 】

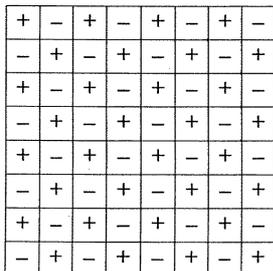


【 図 4 B 】

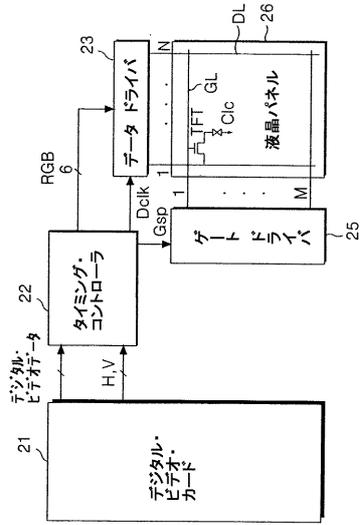


【 図 4 A 】

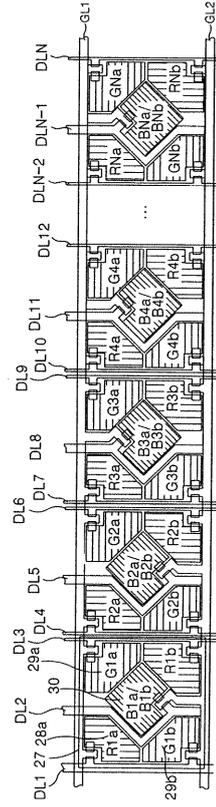
(従来技術)



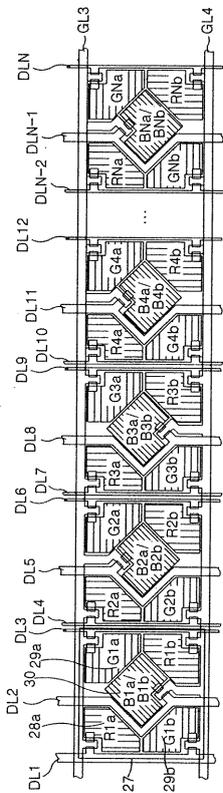
【図 5】



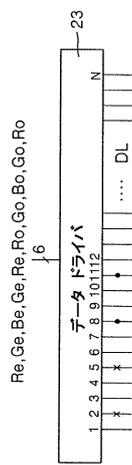
【図 6 A】



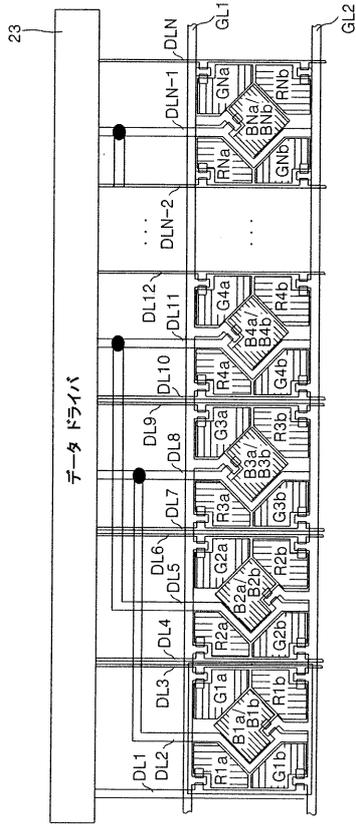
【図 6 B】



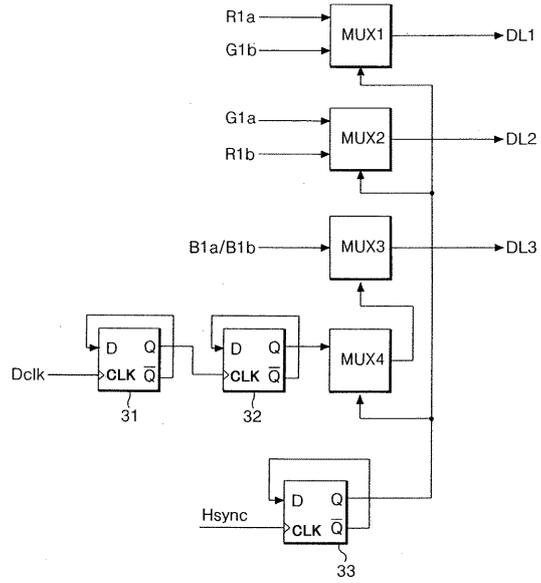
【図 7 A】



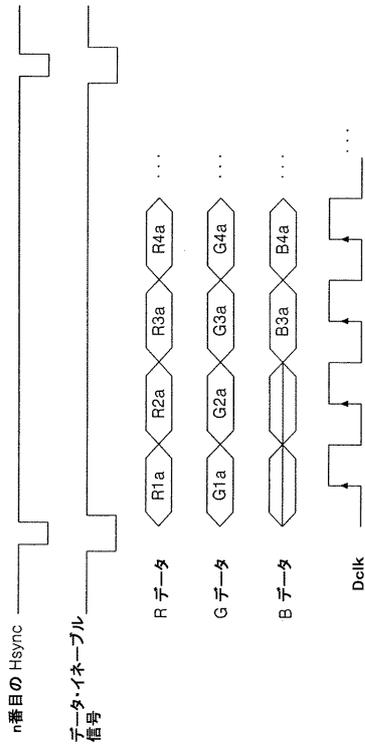
【 図 7 B 】



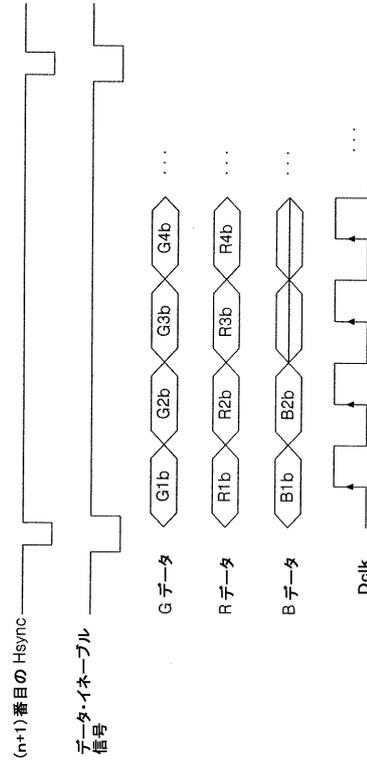
【 図 8 】



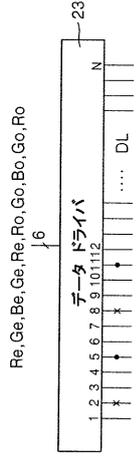
【 図 9 A 】



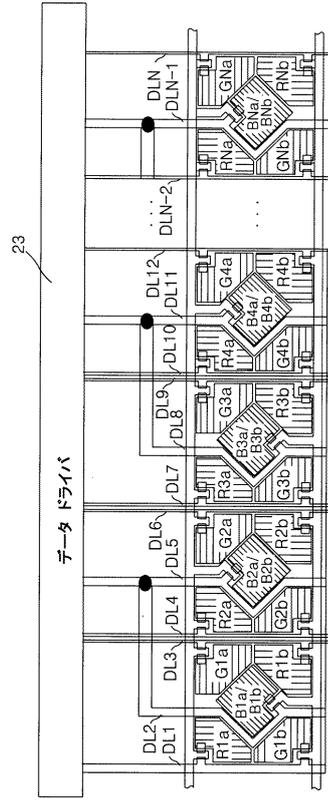
【 図 9 B 】



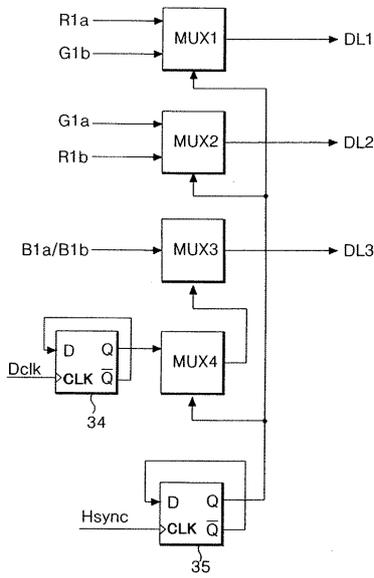
【図 10 A】



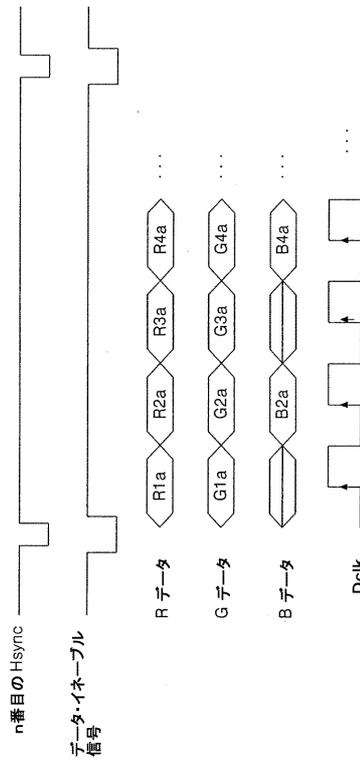
【図 10 B】



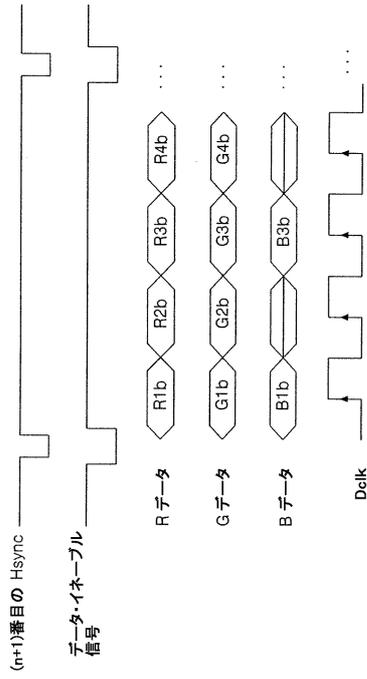
【図 11】



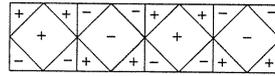
【図 12 A】



【 図 1 2 B 】

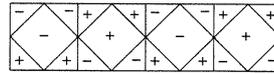


【 図 1 3 A 】



n番目のフレーム期間におけるデータの極性

【 図 1 3 B 】



(n+1)番目のフレーム期間におけるデータの極性

フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 1 B
	G 0 9 G 3/20	6 1 1 E
	G 0 9 G 3/20	6 4 2 K

(74)代理人 100104352
弁理士 朝日 伸光

(74)代理人 100128657
弁理士 三山 勝巳

(72)発明者 朴 俊 河
大韓民国 大邱市 南區 鳳徳 2洞 5 3 2 - 1 3号

Fターム(参考) 2H092 GA13 GA20 GA23 GA26 GA33 JA24 JB02 JB04 JB05 JB32
NA01 PA06 PA08
2H093 NA16 NA22 NA32 NA34 NA79 NC13 NC14 NC22 NC26 NC27
NC34 ND10 ND17 ND24 NE03
5C006 AA22 AC11 AC21 AC26 AF43 BB16 BC06 FA23 FA29 FA56
5C080 AA10 BB05 CC03 DD01 DD06 EE30 FF07 FF11 JJ02 JJ04
JJ06

专利名称(译)	液晶显示装置的数据驱动方法和装置		
公开(公告)号	JP2008224743A	公开(公告)日	2008-09-25
申请号	JP2007058829	申请日	2007-03-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	朴俊河		
发明人	朴俊河		
IPC分类号	G09G3/36 G02F1/133 G02F1/1343 G02F1/1368 G09G3/20		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1343 G02F1/1368 G09G3/20.624.B G09G3/20.621.B G09G3/20.611.E G09G3/20.642.K		
F-TERM分类号	2H092/GA13 2H092/GA20 2H092/GA23 2H092/GA26 2H092/GA33 2H092/JA24 2H092/JB02 2H092/JB04 2H092/JB05 2H092/JB32 2H092/NA01 2H092/PA06 2H092/PA08 2H093/NA16 2H093/NA22 2H093/NA32 2H093/NA34 2H093/NA79 2H093/NC13 2H093/NC14 2H093/NC22 2H093/NC26 2H093/NC27 2H093/NC34 2H093/ND10 2H093/ND17 2H093/ND24 2H093/NE03 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC26 5C006/AF43 5C006/BB16 5C006/BC06 5C006/FA23 5C006/FA29 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD06 5C080/EE30 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H192/AA24 2H192/AA42 2H192/BC01 2H192/CC24 2H192/CC54 2H192/CC55 2H192/CC64 2H192/EA41 2H192/FA32 2H192/GD61 2H193/ZA04 2H193/ZA08 2H193/ZA32 2H193/ZC02 2H193/ZC20 2H193/ZP03		
代理人(译)	白井伸一 朝日 伸光		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种用于驱动液晶面板的液晶面板驱动方法和装置，该液晶面板在一个像素中具有五个颜色的子像素。解决方案：在用于驱动液晶面板的方法中，液晶面板驱动方法包括以下步骤：将第一颜色的数据应用于第一颜色的相邻子像素，所述第一颜色的相邻子像素以预定间隔布置在多个第一颜色中。第一颜色的子像素，设置在像素的中心，并且分别与第一颜色的子像素相邻；将第二颜色的数据应用于设置在一个像素中心的一个端部上的第二颜色的多个子像素；将第三颜色的数据应用于设置在一个像素中心的另一端部上的第三颜色的多个子像素。Ž

